

TECHNICAL REPORT

RAPPORT TECHNIQUE



**Device embedded substrate –
Part 2-2: Guidelines – Electrical testing**

**Substrat avec appareil(s) intégré(s) –
Partie 2-2: Directives – Essai électrique**



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2015 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester. If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'IEC ou du Comité national de l'IEC du pays du demandeur. Si vous avez des questions sur le copyright de l'IEC ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de l'IEC de votre pays de résidence.

IEC Central Office
3, rue de Varembe
CH-1211 Geneva 20
Switzerland

Tel.: +41 22 919 02 11
Fax: +41 22 919 03 00
info@iec.ch
www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigenda or an amendment might have been published.

IEC Catalogue - webstore.iec.ch/catalogue

The stand-alone application for consulting the entire bibliographical information on IEC International Standards, Technical Specifications, Technical Reports and other documents. Available for PC, Mac OS, Android Tablets and iPad.

IEC publications search - www.iec.ch/searchpub

The advanced search enables to find IEC publications by a variety of criteria (reference number, text, technical committee,...). It also gives information on projects, replaced and withdrawn publications.

IEC Just Published - webstore.iec.ch/justpublished

Stay up to date on all new IEC publications. Just Published details all new publications released. Available online and also once a month by email.

Electropedia - www.electropedia.org

The world's leading online dictionary of electronic and electrical terms containing more than 30 000 terms and definitions in English and French, with equivalent terms in 15 additional languages. Also known as the International Electrotechnical Vocabulary (IEV) online.

IEC Glossary - std.iec.ch/glossary

More than 60 000 electrotechnical terminology entries in English and French extracted from the Terms and Definitions clause of IEC publications issued since 2002. Some entries have been collected from earlier publications of IEC TC 37, 77, 86 and CISPR.

IEC Customer Service Centre - webstore.iec.ch/csc

If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: csc@iec.ch.

A propos de l'IEC

La Commission Electrotechnique Internationale (IEC) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications IEC

Le contenu technique des publications IEC est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

Catalogue IEC - webstore.iec.ch/catalogue

Application autonome pour consulter tous les renseignements bibliographiques sur les Normes internationales, Spécifications techniques, Rapports techniques et autres documents de l'IEC. Disponible pour PC, Mac OS, tablettes Android et iPad.

Recherche de publications IEC - www.iec.ch/searchpub

La recherche avancée permet de trouver des publications IEC en utilisant différents critères (numéro de référence, texte, comité d'études,...). Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

IEC Just Published - webstore.iec.ch/justpublished

Restez informé sur les nouvelles publications IEC. Just Published détaille les nouvelles publications parues. Disponible en ligne et aussi une fois par mois par email.

Electropedia - www.electropedia.org

Le premier dictionnaire en ligne de termes électroniques et électriques. Il contient plus de 30 000 termes et définitions en anglais et en français, ainsi que les termes équivalents dans 15 langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International (IEV) en ligne.

Glossaire IEC - std.iec.ch/glossary

Plus de 60 000 entrées terminologiques électrotechniques, en anglais et en français, extraites des articles Termes et Définitions des publications IEC parues depuis 2002. Plus certaines entrées antérieures extraites des publications des CE 37, 77, 86 et CISPR de l'IEC.

Service Clients - webstore.iec.ch/csc

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: csc@iec.ch.

TECHNICAL REPORT

RAPPORT TECHNIQUE



**Device embedded substrate –
Part 2-2: Guidelines – Electrical testing**

**Substrat avec appareil(s) intégré(s) –
Partie 2-2: Directives – Essai électrique**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.180; 31.190

ISBN 978-2-8322-3032-9

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

CONTENTS

FOREWORD.....	3
INTRODUCTION.....	5
1 Scope.....	6
2 Electrical tests.....	6
2.1 Test level 1A for device embedded substrate.....	6
2.2 Test level 1B for component embedded substrate.....	7
2.3 Test level 2A for component embedded substrate.....	7
2.4 Test level 2B for passive device embedded substrate.....	9
2.5 Test level 3 for device embedded substrate.....	10
3 Electrical test procedure for device embedded substrate.....	12
Bibliography.....	15
Figure 1 – Interconnection open/short test.....	5
Figure 2 – Test level 1A.....	7
Figure 3 – Test level 1B.....	7
Figure 4 – Test level 2A.....	8
Figure 5 – Test level 2B.....	9
Figure 6 – Device embedded substrate with two or more passive devices.....	10
Figure 7 – Test level 3 for functional test.....	11
Figure 8 – Circuit model and simulation result.....	12
Figure 9 – Preparation for the test setup.....	13
Figure 10 – Test procedure flow.....	14

INTERNATIONAL ELECTROTECHNICAL COMMISSION

DEVICE EMBEDDED SUBSTRATE –

Part 2-2: Guidelines – Electrical testing

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

The main task of IEC technical committees is to prepare International Standards. However, a technical committee may propose the publication of a Technical Report when it has collected data of a different kind from that which is normally published as an International Standard, for example "state of the art".

IEC TR 62878-2-2, which is a Technical Report, has been prepared by IEC technical committee 91: Electronics assembly technology.

The text of this Technical Report is based on the following documents:

Enquiry draft	Report on voting
91/1220/DTR	91/1245/RVC

Full information on the voting for the approval of this Technical Report can be found in the report on voting indicated in the above table.

The French version of this Technical Report has not been voted upon.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all parts in the IEC 62878 series, published under the general title *Device embedded substrate*, can be found on the IEC website.

The committee has decided that the contents of this publication will remain unchanged until the stability date indicated on the IEC website under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

INTRODUCTION

Current electrical package designs are becoming more complex, more functionally integrated, more reliable and more miniaturized than ever. Hence, electrical tests should be classified into levels in order to ensure the performance and quality of device embedded substrates since the substrate contains active/passive devices within it. While the interconnection open/short test is enough for general substrates, functional tests should be done when active/passive devices are embedded inside the substrate. However, the main problem is that we need to understand which devices are embedded and how they are connected functionally to each other. This is the main reason that there should be standardized test methods for device embedded substrate. Figure 1 shows the existing substrate test method: the interconnection open/short test.

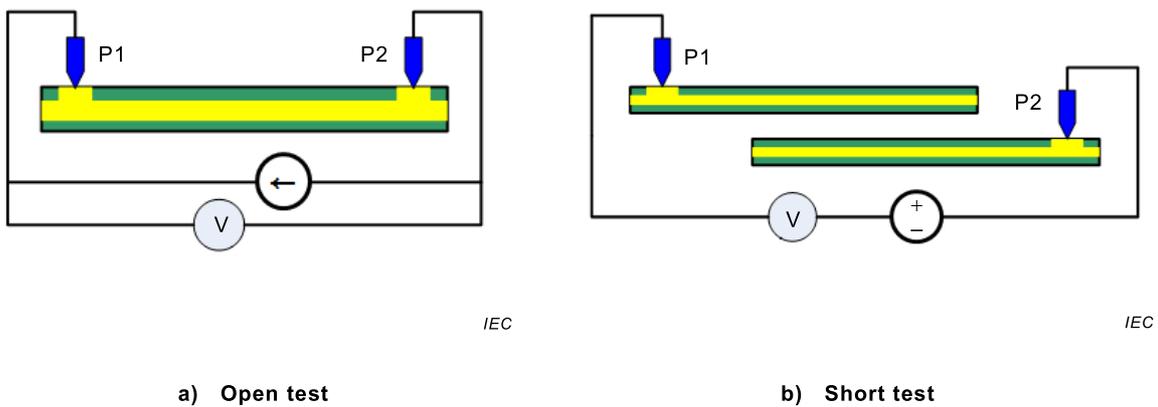


Figure 1 – Interconnection open/short test

DEVICE EMBEDDED SUBSTRATE –

Part 2-2: Guidelines – Electrical testing

1 Scope

This part of IEC 62878, which is a Technical Report, describes the necessary information on electrical testing for device embedded substrate. This includes the interconnection open- and short-circuit tests as well as the device functional test. It also provides guidelines by demonstrating the electrical test for device embedded substrate.

This part of IEC 62878 is applicable to device embedded substrates fabricated by use of organic base material, which include for example active or passive devices, discrete components formed in the fabrication process of electronic wiring board, and sheet formed components.

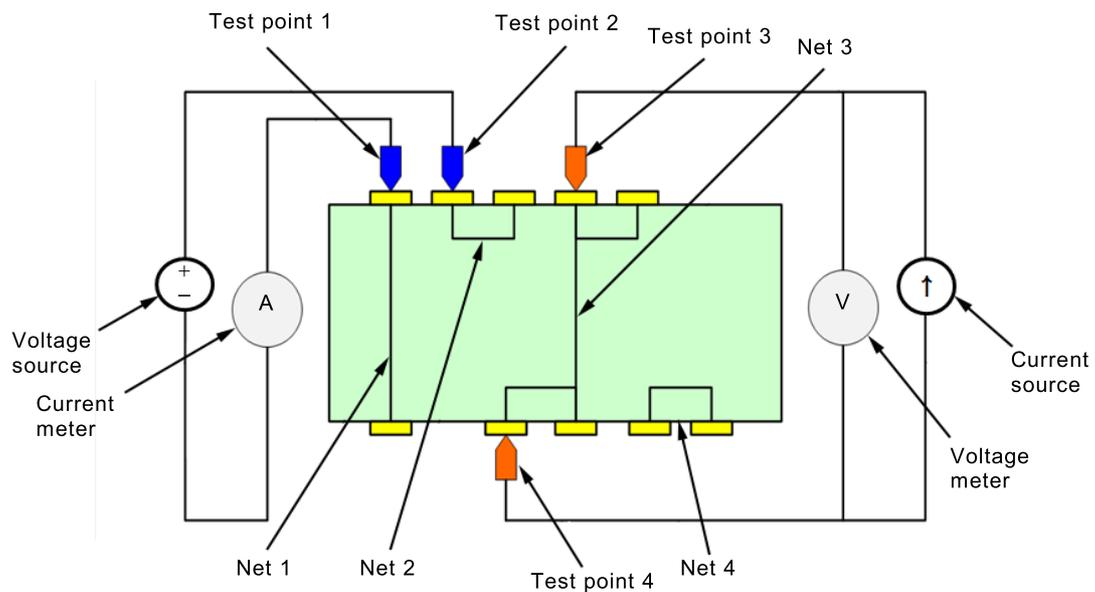
The IEC 62878 series does not apply to the re-distribution layer (RDL) nor to the electronic modules defined as an M-type business model in IEC 62421.

2 Electrical tests

2.1 Test level 1A for device embedded substrate

Test level 1A for device embedded substrate is to check the continuity and isolation of interconnections which are not connected to any embedded components. This is shown in Figure 2. Test point 1 and test point 2 are on different networks. After measuring the resistance between net 1 and net 2, it can be found that net 1 and net 2 are short if the measured resistances are below a certain resistance. Test point 3 and test point 4 are on the same net, which is net 3. They are open if the measured resistance between the two test points is over a certain resistance. It means that they are not electrically connected.

Multi-testers which can measure voltage and current are commercially available. The source meter can measure the resistance directly since it has its own power supply. In terms of reliability, a high-current or low-level voltage test can be done to check the micro-open which causes the latent defects in the printed-circuit board and to check the micro-short which causes noise in the RF system.

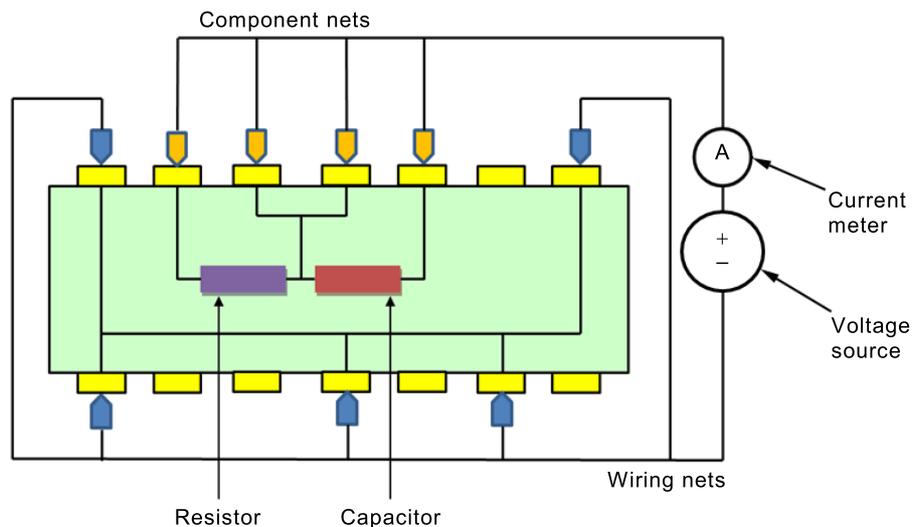


IEC

Figure 2 – Test level 1A

2.2 Test level 1B for component embedded substrate

Test level 1B is for testing electrical interconnection between wiring nets and component nets. This is shown in Figure 3. The test method of this level is the same as that of test level 1A because test level 1B is to check the isolation interconnection. Electrical interconnections are short if the measured resistance between wiring nets and component nets is below a certain resistance. It means that they are electrically connected.



IEC

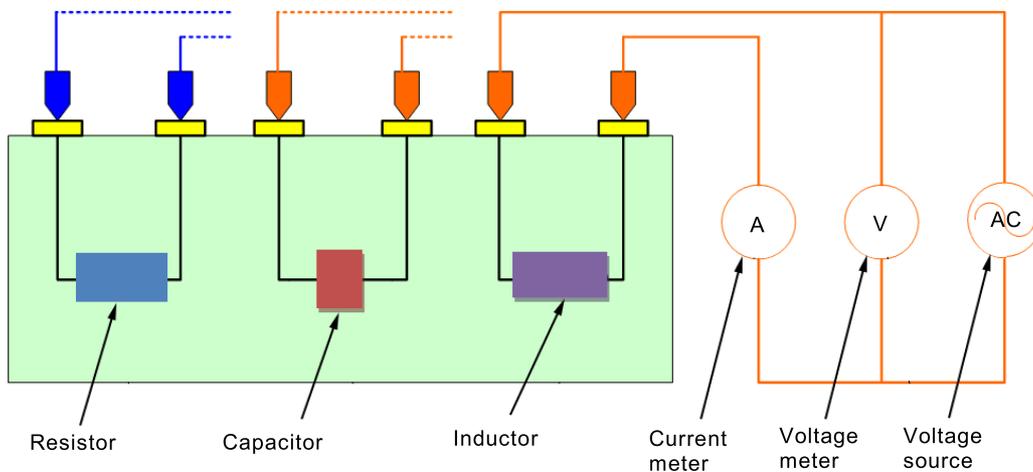
Figure 3 – Test level 1B

2.3 Test level 2A for component embedded substrate

Test level 2A is for testing a single component embedded substrate. Figure 4 a) shows the passive component scheme. Through this test, the electrical performance of the passive component and the continuity of the net can be measured. However, only the electrical performance test is suitable because the performance of the passive component will be affected if there is a problem with the continuity. In order to measure the performance of the passive component, the test method and the test signal need to be changed along with the

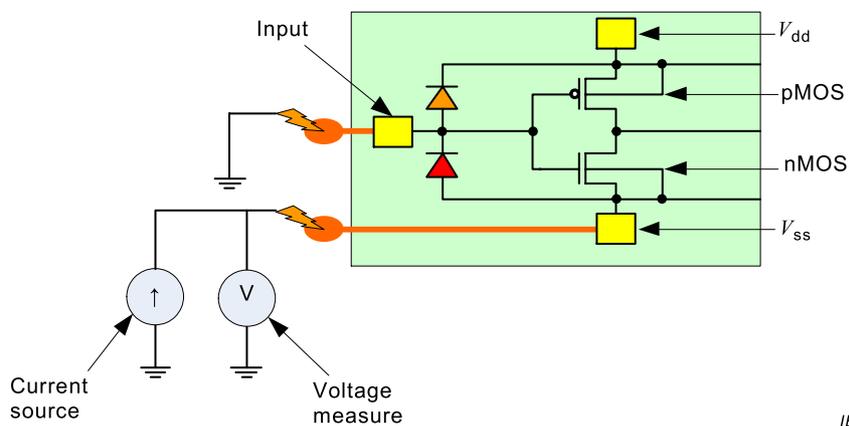
type of passive component. In the case of resistors, resistance can be measured by detecting the current/voltage ratio using constant voltage and constant current as in test levels 1A and 1B. However, in the case of capacitors and inductors, capacitance and inductance need to use an AC source to get the values. LCR meters and impedance analyzers are commercially available to measure resistance, capacitance, inductance and impedance. The equipment should be selected based on the frequency range to be measured.

Figure 4 b) shows the active component circuit diagram, the method and the design of the electrostatic discharge (ESD) protection diode. Test level 2A is achieved by applying positive/negative bias to the circuit.



IEC

a) Passive component scheme



IEC

b) Active component circuit diagram and the method

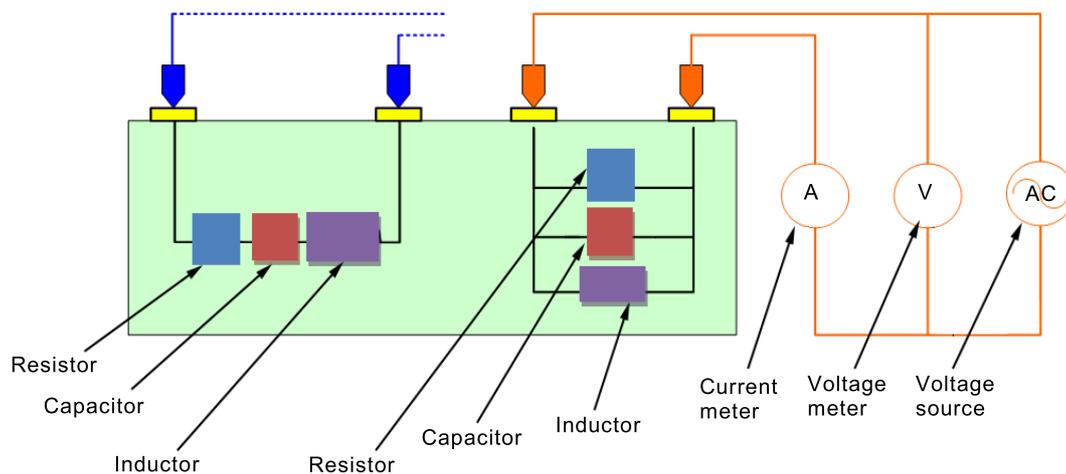
Key

- V_{dd} drain voltage
- V_{ss} source voltage
- pMOS p-channel metal oxide semiconductor
- nMOS n-channel metal oxide semiconductor

Figure 4 – Test level 2A

2.4 Test level 2B for passive device embedded substrate

Test level 2B is for a simple passive structure which consists of a few passive components. These components are connected either in parallel or in series (Figure 5). This test will measure the electrical performance of the structure and the continuity of the transmission lines. For this case, only the electrical performance test is suitable because the performance of the passive components will be affected if there is a problem with the continuity, as for test level 2A. To be able to test passive components, test level 2B uses an AC source like test level 2A. However, it cannot measure the performance of individual passive components because the measured impedance will be the combination of impedances of all passive components. Moreover, tolerance values are introduced when the passive components are measured.



IEC

Figure 5 – Test level 2B

For example, as shown in Figure 6 a), if the capacitance of C1 is $1 \mu\text{F}$ with a tolerance of $\pm 20 \%$, the capacitance of C2 is $0,1 \mu\text{F}$ with a tolerance of $\pm 10 \%$ and they are good components, then the total capacitance will be $0,89 \mu\text{F} \leq (C1 + C2) \leq 1,31 \mu\text{F}$ because of their tolerances. Thus, the passive component is good if the measured capacitance is between $0,89 \mu\text{F}$ and $1,31 \mu\text{F}$. However, if C1 is good and C2 ($< 0,09 \mu\text{F}$) is bad, or C1 is good and C2 ($> 0,11 \mu\text{F}$) is bad, then the results are $0,8 \mu\text{F} \leq (C1 + C2) \leq 1,29 \mu\text{F}$ and $(C1 + C2) > 0,91 \mu\text{F}$, respectively. In these cases, we cannot judge if the passive components are good or bad because the results of both experiments are good even though one component is bad. However, if the frequency dependence of impedance is measured as in Figure 6 b), then the performances of each individual capacitor can be seen. Hence we can decide if C1 and/or C2 are good or bad depending on the frequency difference of resonance frequency. The inductance case between L1 and L2 of Figure 6 a) is similar to the capacitance case of Figure 6 a).

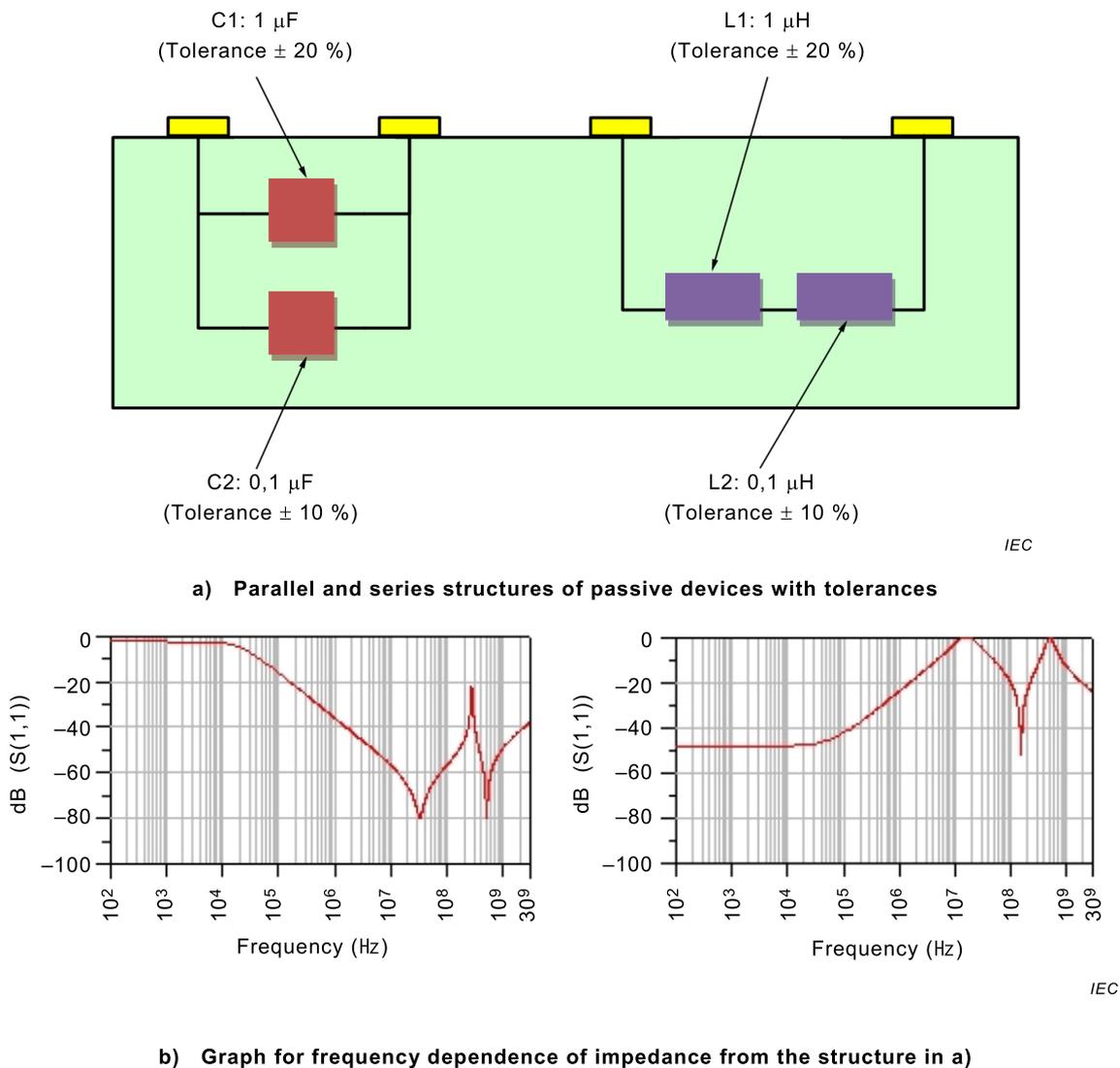


Figure 6 – Device embedded substrate with two or more passive devices

Therefore, it is necessary to judge whether each series or parallel passive component is good or bad at more than two specific frequency points by measuring total impedance and phase difference as test level 2B. The frequency points will be selected from simulation results or calculation. For more detailed analysis, continuous changes of impedance or phase difference need to be measured along with the frequency.

There is commercially available measurement equipment such as impedance analyzer and network analyzer. If the equipment has a wider measurable frequency range, the measurement result from the equipment will be more accurate. When a very high frequency measurement is required, the equipment setting such as probe tips and transmission lines to the equipment should be changed for a very high frequency measurement. One tip for easier measurement at high frequency is to design external test pads well so as not to use a high-cost probe card for high frequency measurement but to use RF probe tips which are commercially available.

2.5 Test level 3 for device embedded substrate

Figure 7 shows the functional test method of device embedded substrate which acts like a signal filter. The passive components in the substrate are connected to each other either in parallel or in series. In case of such a structure, the test result will not be the performance of individual passive components, but the performance of the filter. Typical open/short tests are

not required since the performance of the filter will be affected when the continuity of nets has a problem.

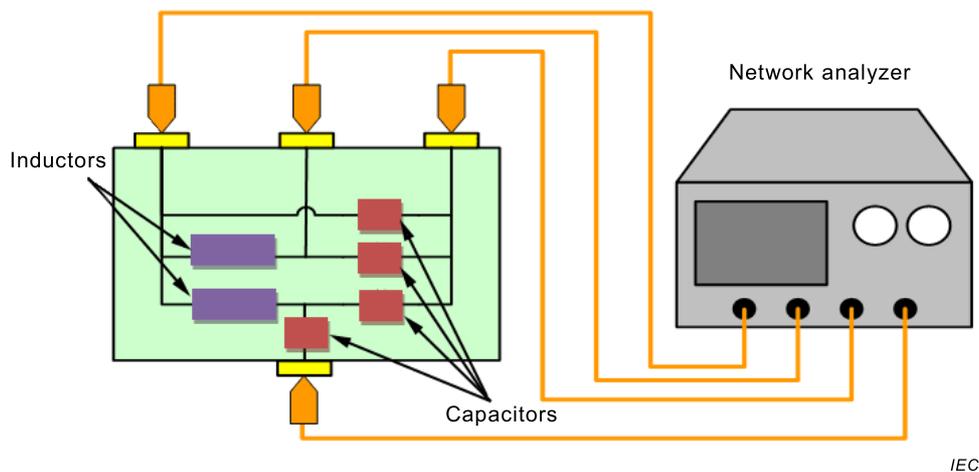
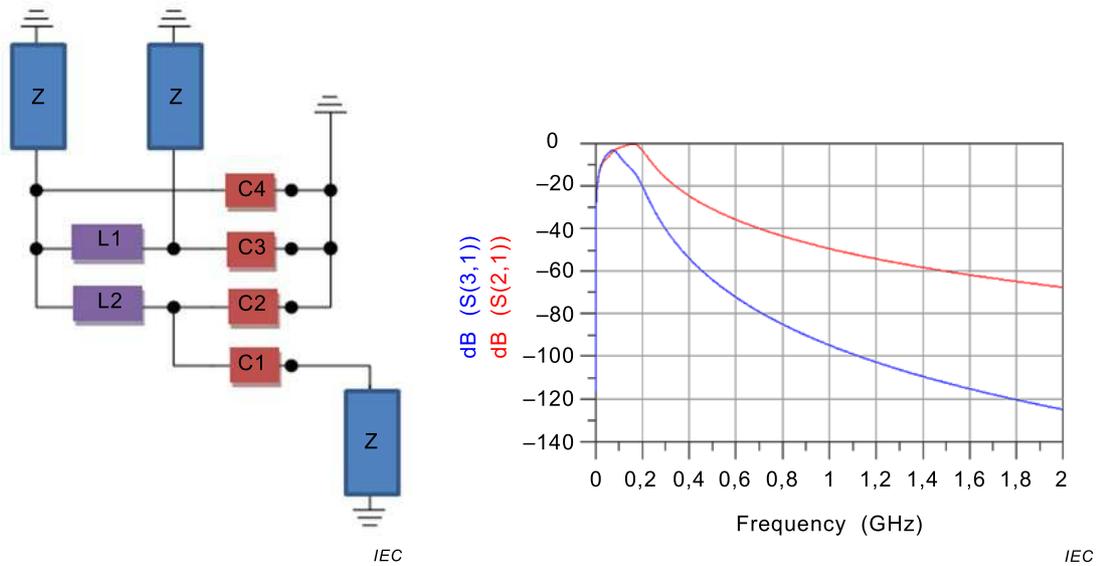


Figure 7 – Test level 3 for functional test

Test level 3 is to test the functional performance of passive device embedded substrate when the embedded passive devices function as a filter or filter banks. The scattering parameter (S-parameter) is measured to test the embedded substrate with the network analyzer, time domain reflectometry (TDR) and time domain transmission (TDT) within the specific frequency range. Each of the ports of the filter in Figure 8 will be connected to each measuring port of the network analyzer to get input and output signal distributions. The S-parameter can be measured by dividing the input voltage into the output voltage. For example, the embedded filter which consists of embedded passive components can be modelled and simulated. The circuit model of the filter is shown in Figure 8 a) and the response is shown in Figure 8 b). The simulation result becomes a basis for deciding if the filter is either good or bad. Since the filter is measured as one device, the individual passive components cannot be measured or tested. Therefore, we do not know which passive component is bad if there is a problem with the filter. Comparing the measured data to the simulation data, the specifications to pay attention to are insertion loss, bandwidth skirt properties, ripple level, rejection loss, noise level, etc.



a) Circuit model

b) Simulation result

Key

Z	50 Ω	C2	22 pF
L1	47 nH	C3	22 pF
L2	100 nH	C4	47 pF
C1	47 pF		

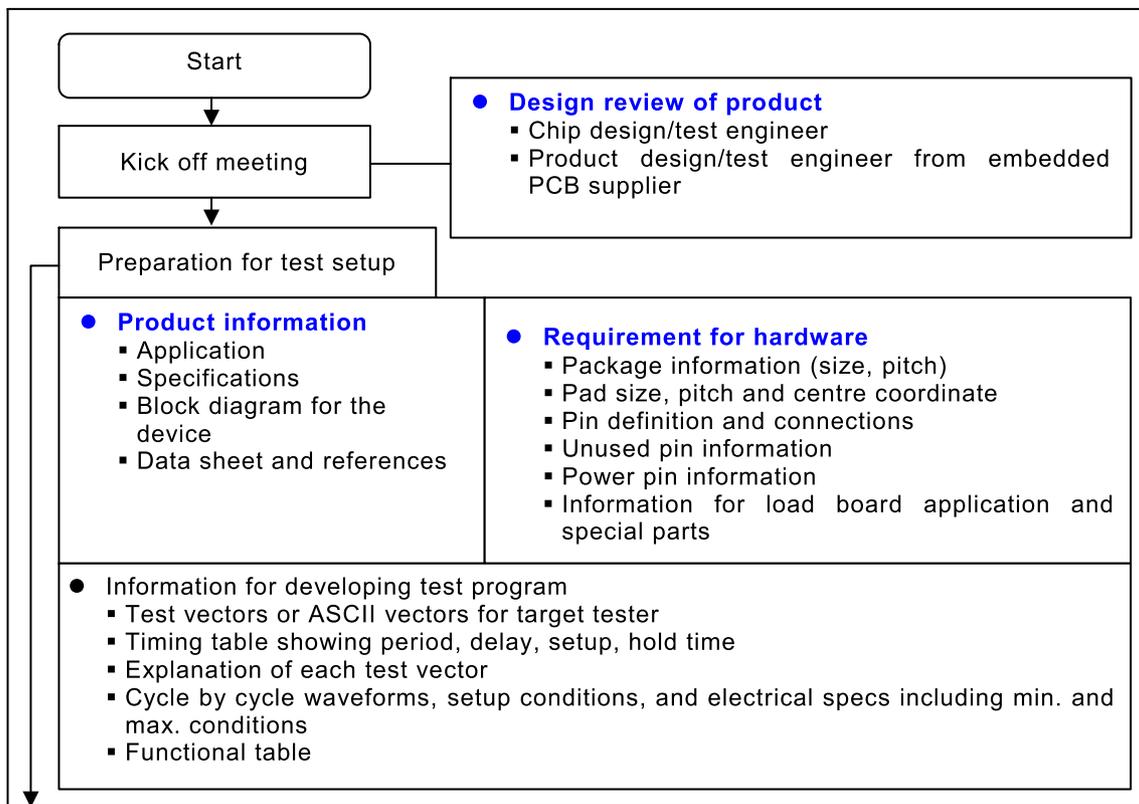
NOTE In case of testing device embedded substrate, all of the functional testing such as digital testing, analogue testing, mixed signal testing, RF testing, memory testing, and image sensor testing may be needed. For this test, the performance board, substrate handler for a double side probing, and automatic test equipment are prepared.

Figure 8 – Circuit model and simulation result

3 Electrical test procedure for device embedded substrate

A test design review is important to decide how to test device embedded substrate and how to define test specifications. In order to decide test specifications, active device information is especially required. This is the main reason that the test method of device embedded substrate has not been standardized. For the standardization test for device embedded substrate, the test specification of the embedded active device may be required for evaluating the embedded active device.

In order to set up the test for device embedded substrate, information such as the design and the structure of device embedded substrate and embedded passive component specifications is required. Also, information on test pattern and performance measurement should be gathered to test embedded devices before the actual test. It will affect the final yield on device embedded substrate and will be the important indicator when test specifications are defined. Figure 9 and Figure 10 show the test design review and the preparation flow for the test setup.



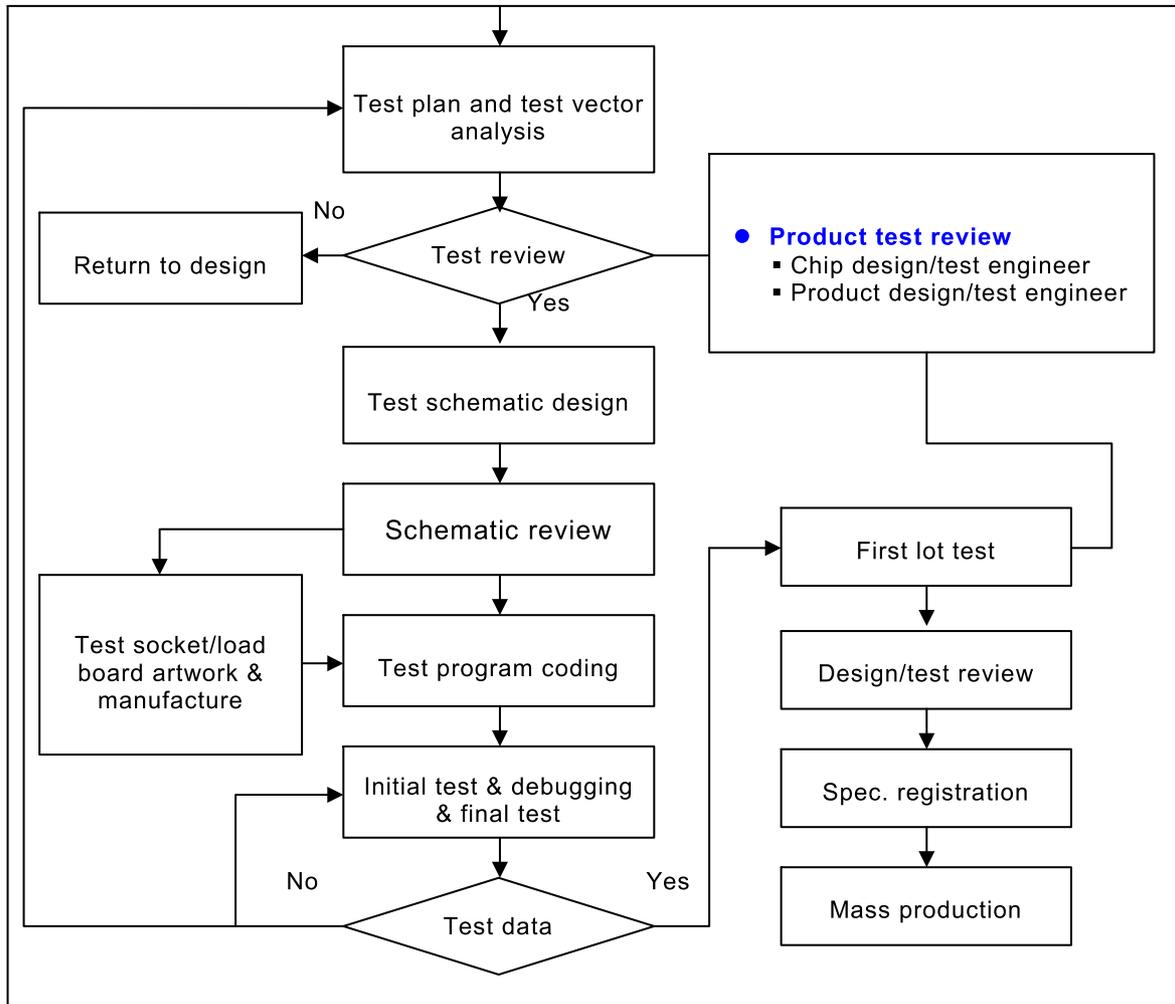
IEC

Figure 9 – Preparation for the test setup

The first thing to do, after finishing the test design review and the preparation for the test setup, is to make a test plan. The plan includes a test circuit and test interface such as test socket and test board. After that, a test interface will be made with the selected test circuit. Meanwhile, the test program will be written so that the whole pilot test can be done by using the test program after making the test interface.

Using the test result, the original test design will be verified. If there is a problem with the test design, the test should be redesigned. Or, the program needs to be debugged if the test program causes any problems. If the test passes, the specifications of device embedded substrate need to be registered after the final test and the design review. Afterwards, the manufacturing test on device embedded substrate can be applied with the registered specifications.

NOTE A total plan is developed for the final test design and any debugging that needs to take place. It would be relatively difficult to get to the final functional test of an electronic assembly and find that a portion of the circuit is inoperable without access to those features in order to determine whether it is an internal function that is not working, a circuit conductor that has broken, or a component on the outer layers that needs to be replaced.



IEC

Figure 10 – Test procedure flow

Bibliography

IEC 62878-1, *Device embedded substrate – Part 1: Generic specification*

SOMMAIRE

AVANT-PROPOS	17
INTRODUCTION	19
1 Domaine d'application	20
2 Essais électriques	20
2.1 Niveau d'essai 1A de substrat avec appareil(s) intégré(s)	20
2.2 Niveau d'essai 1B de substrat avec composant(s) intégré(s)	21
2.3 Niveau d'essai 2A de substrat avec composant(s) intégré(s)	21
2.4 Niveau d'essai 2B de substrat avec appareil(s) intégré(s) passif(s)	22
2.5 Niveau d'essai 3 de substrat avec appareil(s) intégré(s)	24
3 Procédure d'essai électrique de substrat avec appareil(s) intégré(s)	26
Bibliographie	29
Figure 1 – Essais d'interconnexion en circuit ouvert/en court-circuit	19
Figure 2 – Niveau d'essai 1A	21
Figure 3 – Niveau d'essai 1B	21
Figure 4 – Niveau d'essai 2A	22
Figure 5 – Niveau d'essai 2B	23
Figure 6 – Substrat avec deux ou plusieurs appareils passifs intégrés	24
Figure 7 – Niveau d'essai 3 pour essai fonctionnel	25
Figure 8 – Modèle de circuit et résultat de simulation	26
Figure 9 – Préparation de la configuration de l'essai	27
Figure 10 – Procédure d'essai	28

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

SUBSTRAT AVEC APPAREIL(S) INTÉGRÉ(S) –**Partie 2-2: Directives – Essai électrique****AVANT-PROPOS**

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

La tâche principale des comités d'études de l'IEC est l'élaboration des Normes internationales. Toutefois, un comité d'études peut proposer la publication d'un Rapport technique lorsqu'il a réuni des données de nature différente de celles qui sont normalement publiées comme Normes internationales, cela pouvant comprendre, par exemple, des informations sur l'état de la technique.

L'IEC TR 62878-2-2, qui est un Rapport technique, a été établie par le comité d'études 91 de l'IEC: Techniques d'assemblage des composants électroniques.

Le texte de ce Rapport technique est issu des documents suivants:

Projet d'enquête	Rapport de vote
91/1220/DTR	91/1245/RVC

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de ce Rapport technique.

La version française de ce Rapport technique n'a pas été soumise au vote.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 62878, publiées sous le titre général *Substrat avec appareil(s) intégré(s)*, peut être consultée sur le site web de l'IEC.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IMPORTANT – Le logo "colour inside" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

INTRODUCTION

La conception des assemblages électroniques actuels devient de plus en plus complexe, intégrée de manière fonctionnelle, fiable et miniaturisée. Par conséquent, il convient de classer les essais électriques selon plusieurs niveaux pour garantir les performances et la qualité des substrats avec appareil(s) intégré(s), car ces substrats comportent des appareils actifs/passifs intégrés. Bien que les essais d'interconnexion en circuit ouvert/en court-circuit suffisent pour les substrats généraux, il convient que des essais fonctionnels soient réalisés lorsque des appareils actifs/passifs sont intégrés au substrat. Cependant, un problème majeur se pose: il est essentiel de comprendre quels appareils sont intégrés et comment ils sont connectés les uns aux autres de manière fonctionnelle. Il s'agit de la principale raison pour laquelle il convient que des méthodes d'essai normalisées existent pour le substrat avec appareil(s) intégré(s). La Figure 1 présente les méthodes d'essai de substrat existantes, à savoir les essais d'interconnexion en circuit ouvert/en court-circuit.

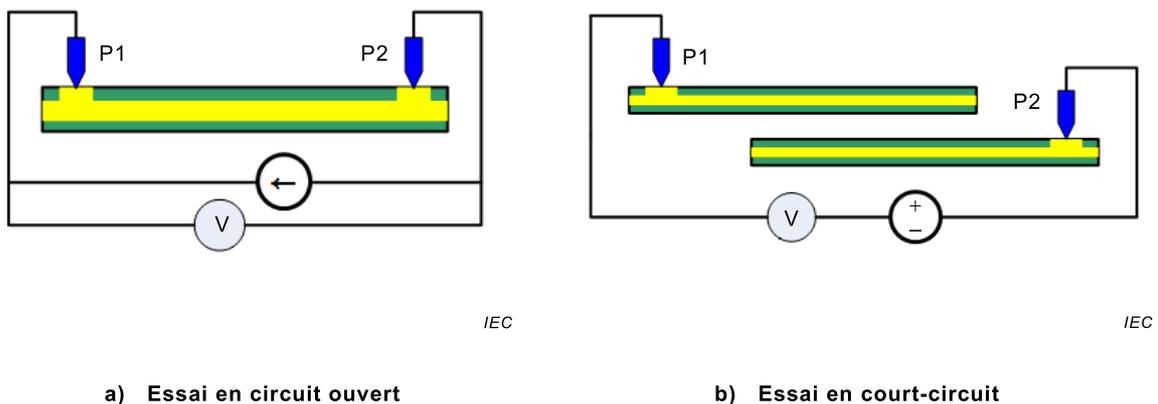


Figure 1 – Essais d'interconnexion en circuit ouvert/en court-circuit

SUBSTRAT AVEC APPAREIL(S) INTÉGRÉ(S) –

Partie 2-2: Directives – Essai électrique

1 Domaine d'application

La présente partie de l'IEC 62878, qui est un Rapport technique, décrit les informations nécessaires aux essais électriques de substrat avec appareil(s) intégré(s). Elle décrit en outre les essais d'interconnexion en circuit ouvert et en court-circuit et l'essai fonctionnel de l'appareil. Elle fournit également des directives de démonstration des essais électriques de substrat avec appareil(s) intégré(s).

La présente partie de l'IEC 62878 est applicable aux substrats avec appareil(s) intégré(s) fabriqués à partir de matériaux de base organiques, y compris par exemple les appareils actifs ou passifs, les composants discrets formés lors du processus de fabrication d'une carte de câblage électronique, ainsi que les composants de feuilles minces.

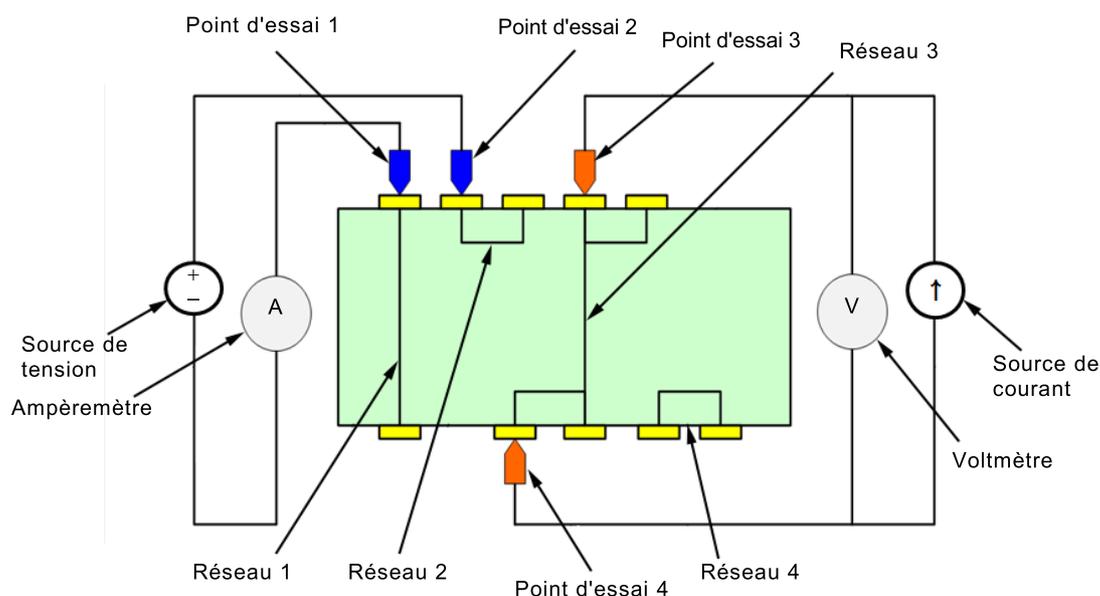
La série IEC 62878 ne s'applique ni à la couche de redistribution (RDL, *Re-Distribution Layer*) ni aux modules électroniques définis comme un modèle commercial de type M dans l'IEC 62421.

2 Essais électriques

2.1 Niveau d'essai 1A de substrat avec appareil(s) intégré(s)

Le niveau d'essai 1A de substrat avec appareil(s) intégré(s) est destiné à vérifier la continuité et l'isolation des interconnexions qui ne sont pas connectées à des composants intégrés. Le niveau d'essai 1A est représenté à la Figure 2. Les points d'essai 1 et 2 sont situés sur des réseaux différents. Après avoir mesuré les résistances entre les réseaux 1 et 2, il peut être établi que les réseaux 1 et 2 sont en court-circuit si les résistances mesurées sont situées en deçà d'une certaine valeur. Les points d'essai 3 et 4 sont situés sur le même réseau, c'est-à-dire le réseau 3. Ils sont en circuit ouvert si la résistance mesurée entre les deux points d'essai est au-delà d'une certaine valeur. Cela signifie qu'ils ne sont pas connectés électriquement.

Des appareils d'essai à fonctions multiples qui peuvent mesurer la tension et le courant sont disponibles dans le commerce. Disposant de sa propre alimentation, le compteur source peut mesurer directement la résistance. Du point de vue de la fiabilité, un essai à courant de grande amplitude ou un essai à faible niveau peuvent être réalisés. Leur finalité est de vérifier la présence de micro-ouvertures qui provoquent les défauts latents d'une carte de circuit imprimé (PCB, *Printed-Circuit Board*) ainsi que de micro-courts-circuits qui entraînent des bruits dans le système RF.

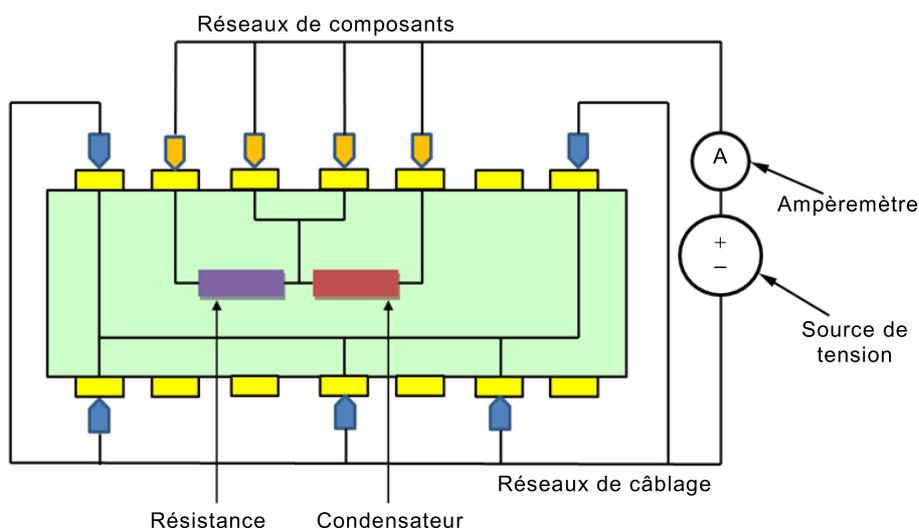


IEC

Figure 2 – Niveau d'essai 1A

2.2 Niveau d'essai 1B de substrat avec composant(s) intégré(s)

Le niveau d'essai 1B est destiné à soumettre à l'essai l'interconnexion électrique entre les réseaux de câblage et les réseaux de composants. Le niveau d'essai 1B est représenté à la Figure 3. La méthode d'essai correspondant à ce niveau est identique à celle appliquée au niveau d'essai 1A, car le niveau d'essai 1B est destiné à vérifier l'isolation de l'interconnexion. Les interconnexions électriques sont en court-circuit si la résistance mesurée entre les réseaux de câblage et les réseaux de composants est située en deçà d'une certaine valeur. Cela signifie qu'ils sont connectés électriquement.



IEC

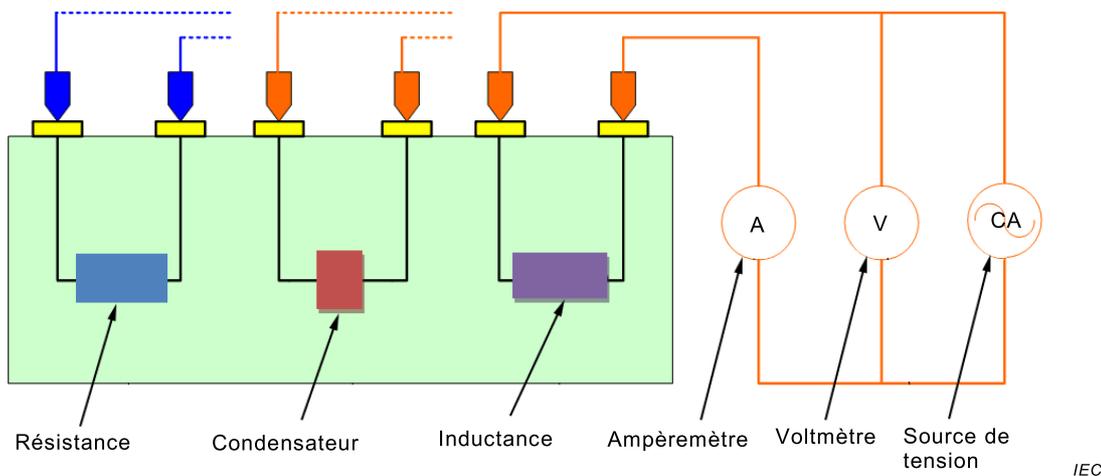
Figure 3 – Niveau d'essai 1B

2.3 Niveau d'essai 2A de substrat avec composant(s) intégré(s)

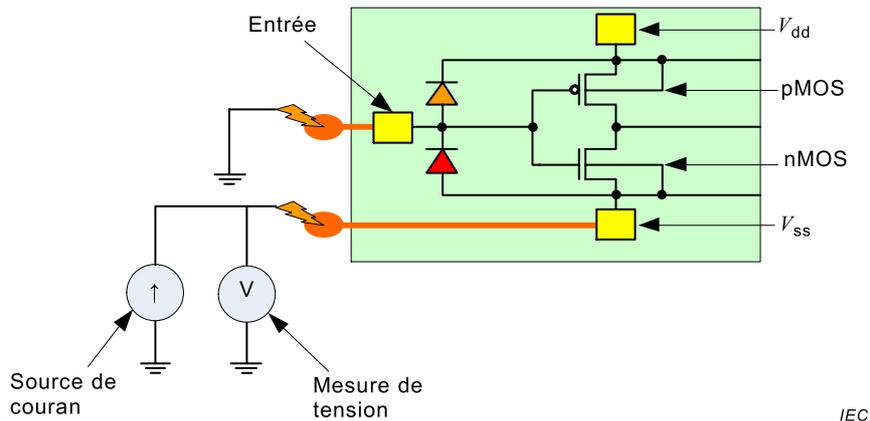
Le niveau d'essai 2A est destiné à soumettre à l'essai un substrat avec composant unique intégré. La Figure 4 a) est un schéma d'un composant passif. Grâce à cet essai, les performances électriques du composant passif et la continuité du réseau peuvent être mesurées. Cependant, seul l'essai de performances électriques convient, car les performances du composant passif seront affectées en cas de problème de continuité. Pour mesurer les performances du composant passif, la méthode d'essai et le signal d'essai doivent être modifiés en fonction du type de composant passif. La résistance peut être

mesurée par détection du rapport courant/tension, à tension constante et à courant constant, selon la procédure appliquée pour les niveaux d'essai 1A et 1B. Cependant, dans le cas des condensateurs et des inducteurs, une source de courant alternatif doit être utilisée pour obtenir les valeurs de capacité et d'inductance. Des compteurs LCR et des analyseurs d'impédance permettant de mesurer la résistance, la capacité, l'inductance et l'impédance sont disponibles dans le commerce. Il convient de choisir l'équipement en fonction de la plage de fréquences à mesurer.

La Figure 4 b) présente le schéma d'un circuit de composant actif, la méthode et la conception de la diode de protection de décharge électrostatique (DES). Le niveau d'essai 2A est obtenu par application de polarisations positives/négatives au circuit.



a) Schéma de composant passif



b) Schéma d'un circuit de composant actif et méthode

Légende

- V_{dd} tension de drain
- V_{ss} tension de source
- pMOS semiconducteur à oxyde métallique de canal p
- nMOS semiconducteur à oxyde métallique de canal n

Figure 4 – Niveau d'essai 2A

2.4 Niveau d'essai 2B de substrat avec appareil(s) intégré(s) passif(s)

Le niveau d'essai 2B est destiné aux structures passives simples comprenant un petit nombre de composants passifs. Ces composants sont connectés en parallèle ou en série (Figure 5). Cet essai mesurera les performances électriques de la structure et la continuité des lignes de transmission. Dans ce cas, seul l'essai de performances électriques convient, car les

performances des composants passifs seront affectées en cas de problème de continuité de la même manière que pour le niveau d'essai 2A. Afin de pouvoir soumettre les composants passifs à l'essai, le niveau d'essai 2B utilise une source de courant alternatif, tout comme le niveau d'essai 2A. Cependant, les performances des composants passifs individuels ne peuvent pas être mesurées, car l'impédance mesurée correspondra à la combinaison des valeurs d'impédance de tous les composants passifs. De plus, des valeurs de tolérance sont introduites lorsque les mesures sont effectuées sur les composants passifs.

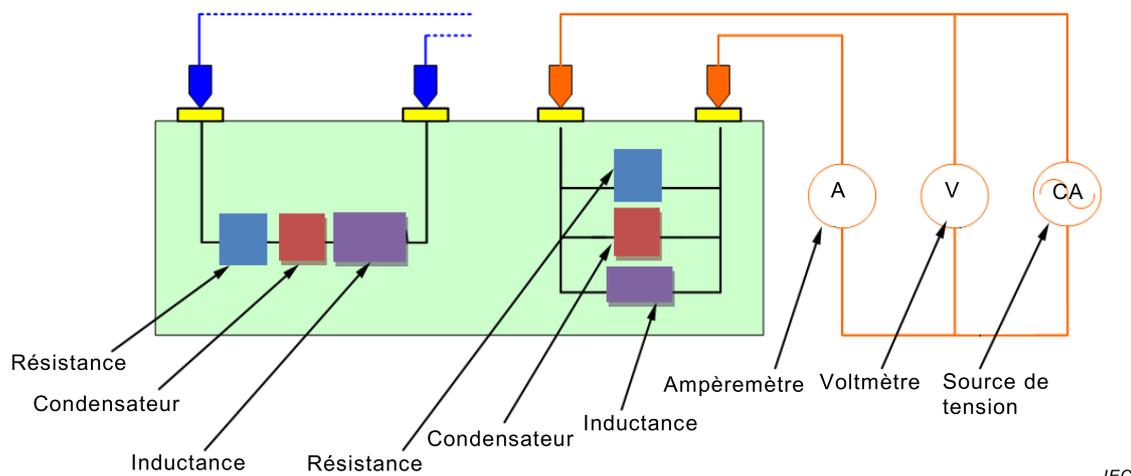
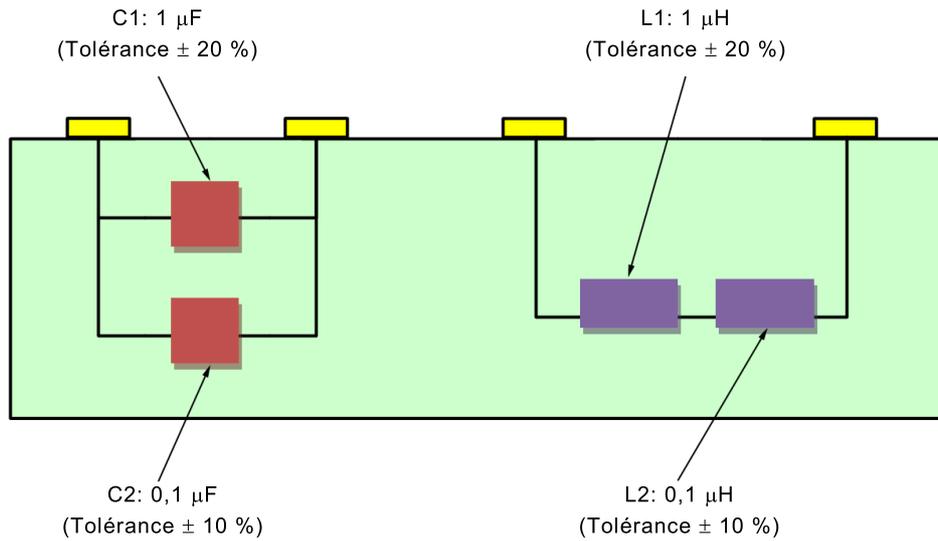


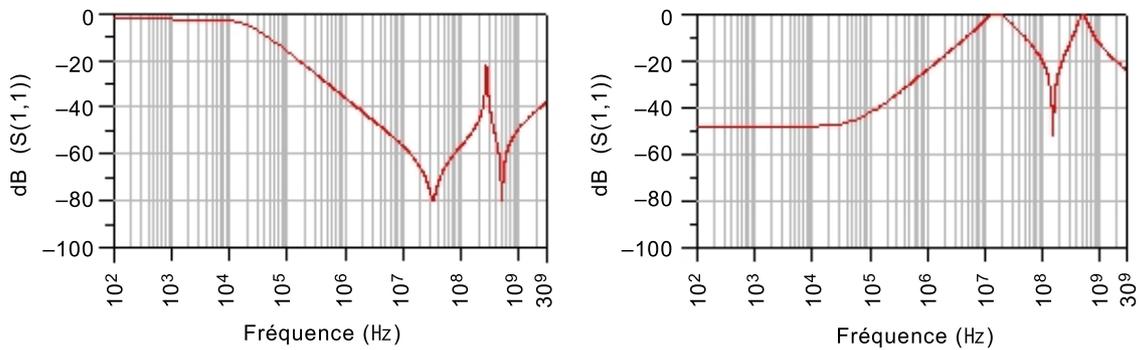
Figure 5 – Niveau d'essai 2B

Par exemple, comme cela est représenté à la Figure 6 a), si la capacité de C1 est de $1 \mu\text{F}$ avec une tolérance de $\pm 20 \%$, la capacité de C2 est de $0,1 \mu\text{F}$ avec une tolérance de $\pm 10 \%$ et si ces composants fonctionnent correctement, alors la capacité totale sera de $0,89 \mu\text{F} \leq (C1 + C2) \leq 1,31 \mu\text{F}$ en raison de leurs tolérances. Ainsi, le composant passif fonctionne correctement si la capacité mesurée se situe entre $0,89 \mu\text{F}$ et $1,31 \mu\text{F}$. En revanche, si C1 fonctionne correctement et si C2 ($< 0,09 \mu\text{F}$) est défectueux ou bien si C1 fonctionne correctement et si C2 ($> 0,11 \mu\text{F}$) est défectueux, les résultats seront alors les suivants, respectivement: $0,8 \mu\text{F} \leq (C1 + C2) \leq 1,29 \mu\text{F}$ et $(C1 + C2) > 0,91 \mu\text{F}$. Dans ces cas-là, il ne peut pas être déterminé si les composants passifs fonctionnent correctement ou sont défectueux, car les résultats des deux expériences sont corrects même si l'un des composants est défectueux. Cependant, si la dépendance en fréquence de l'impédance est mesurée comme à la Figure 6 b), alors les performances de chaque condensateur individuel peuvent être observées. Il peut alors être déterminé si C1 et/ou C2 fonctionnent correctement ou non, selon la différence de fréquence de résonance. Le boîtier d'inductance entre L1 et L2 à la Figure 6 a) est similaire au boîtier de capacité de la Figure 6 a).



IEC

a) Structures d'appareils passifs en parallèle et en série avec tolérances



IEC

b) Graphiques de la dépendance en fréquence de l'impédance pour la structure de a)

Figure 6 – Substrat avec deux ou plusieurs appareils passifs intégrés

Par conséquent, le bon fonctionnement de tous les composants passifs en série ou en parallèle doit être contrôlé à plus de deux points de fréquence spécifiques en mesurant l'impédance totale et la différence de phase selon le niveau d'essai 2B. Les points de fréquence seront sélectionnés à partir des résultats de simulation ou d'un calcul. Pour une analyse plus détaillée, les changements continus de l'impédance ou la différence de phase doivent être mesurés en même temps que la fréquence.

Des équipements de mesure sont disponibles dans le commerce, notamment l'analyseur d'impédance et l'analyseur de réseau. Plus la plage de fréquences mesurable par l'équipement est large, plus le résultat de mesure dudit équipement sera précis. Lorsqu'une mesure à très haute fréquence est exigée, il convient de modifier les réglages de l'équipement en conséquence, par exemple les pointes de touche et les lignes de transmission à l'équipement. Une astuce pour faciliter la mesure à haute fréquence consiste à concevoir des plages d'essais externes, de façon à utiliser non pas une carte à pointes pour une mesure à haute fréquence mais des pointes de touche RF disponibles dans le commerce, car la première se révèle très coûteuse.

2.5 Niveau d'essai 3 de substrat avec appareil(s) intégré(s)

La Figure 7 donne la méthode d'essai fonctionnel de substrat avec appareil(s) intégré(s) qui fonctionne comme un filtre de signal. Les composants passifs du substrat sont connectés les uns aux autres en parallèle ou en série. Dans le cas d'une telle structure, les résultats d'essai ne refléteront pas les performances des composants passifs individuels, mais les performances du filtre. Aucun essai en circuit ouvert/en court-circuit type n'est exigé dans la

mesure où un problème de continuité des réseaux aura une incidence sur les performances du filtre.

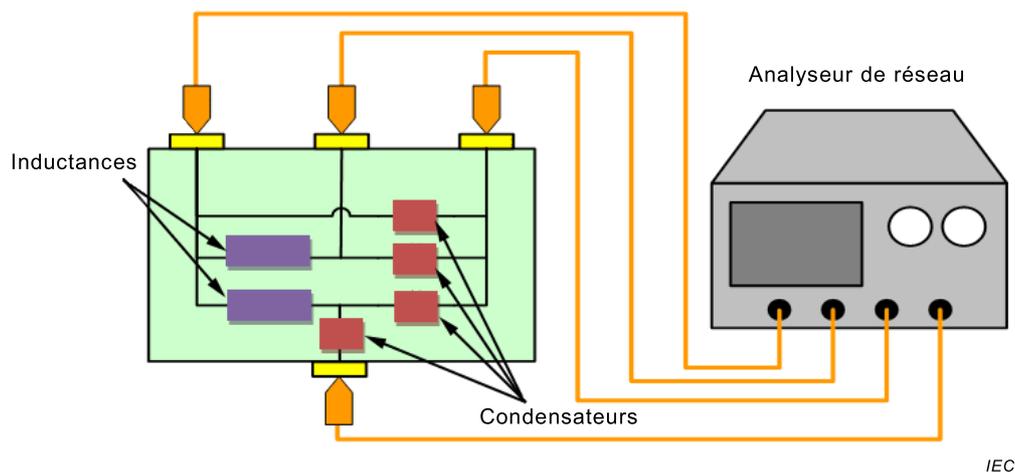
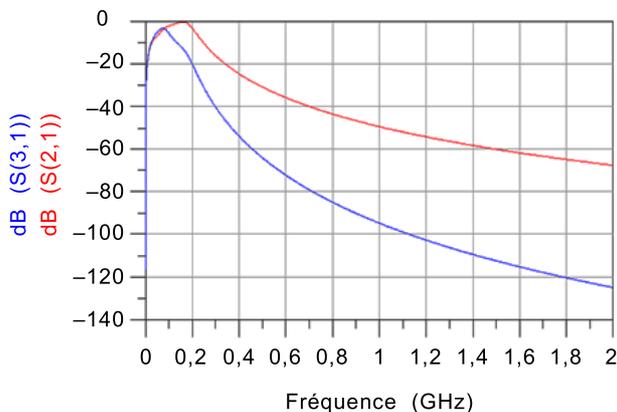
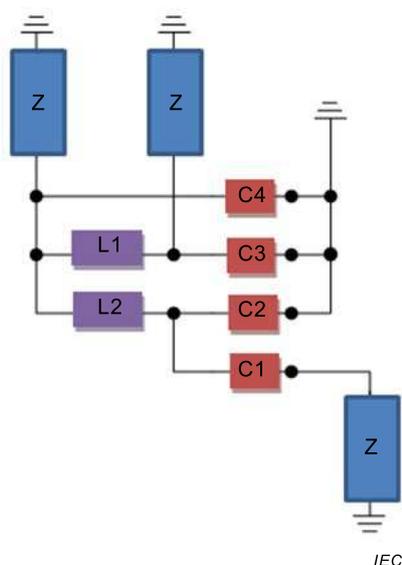


Figure 7 – Niveau d'essai 3 pour essai fonctionnel

Le niveau d'essai 3 est destiné à soumettre à l'essai les performances fonctionnelles de substrat avec appareil(s) passif(s) intégré(s) lorsque les appareils passifs intégrés ont le rôle de filtres ou de bancs de filtres. Le paramètre de diffusion (paramètre S) est mesuré pour soumettre le substrat intégré à l'essai avec l'analyseur de réseau, le réflectomètre de domaine temporel (TDR, *Time Domain Reflectometry*) et la transmission dans le domaine temporel (TDT, *Time Domain Transmission*) dans la plage de fréquences spécifique. Chacun des ports du filtre à la Figure 8 sera connecté à chacun des ports de mesure de l'analyseur de réseau pour obtenir la distribution des signaux d'entrée et de sortie. Le paramètre S peut être mesuré en divisant la tension de sortie par la tension d'entrée. Par exemple, le filtre intégré constitué de composants passifs intégrés peut faire l'objet d'une modélisation et d'une simulation. Le modèle de circuit du filtre est donné à la Figure 8 a) et la réponse est donnée à la Figure 8 b). Le résultat de simulation sert de base au moment de déterminer si le filtre fonctionne correctement ou s'il est défectueux. Dans la mesure où le filtre fait l'objet de mesures comme s'il constituait un appareil unique, ses composants passifs individuels ne peuvent pas faire l'objet de mesures ou d'essais. Par conséquent, il est impossible d'identifier le composant passif défectueux en cas de problème avec le filtre. Pour la comparaison des données de mesure aux données de simulation, les spécifications qui doivent faire l'objet d'une attention particulière sont les suivantes: la perte d'insertion, les propriétés de largeur de bande, le niveau d'ondulation, la perte de réjection, le niveau de bruit, etc.



a) Modèle de circuit

b) Résultat de simulation

Légende

Z	50 Ω	C2	22 pF
L1	47 nH	C3	22 pF
L2	100 nH	C4	47 pF
C1	47 pF		

NOTE Pour réaliser un essai de substrat avec appareil(s) intégré(s), tous les essais fonctionnels tels que les essais numériques, les essais analogiques, les essais de signal mixte, les essais RF, les essais de mémoire et les essais de capteur d'image peuvent être nécessaires. Pour cet essai, la carte des performances, le contrôleur de substrat (pour un sondage de chaque côté) et l'équipement d'essai automatique sont préparés.

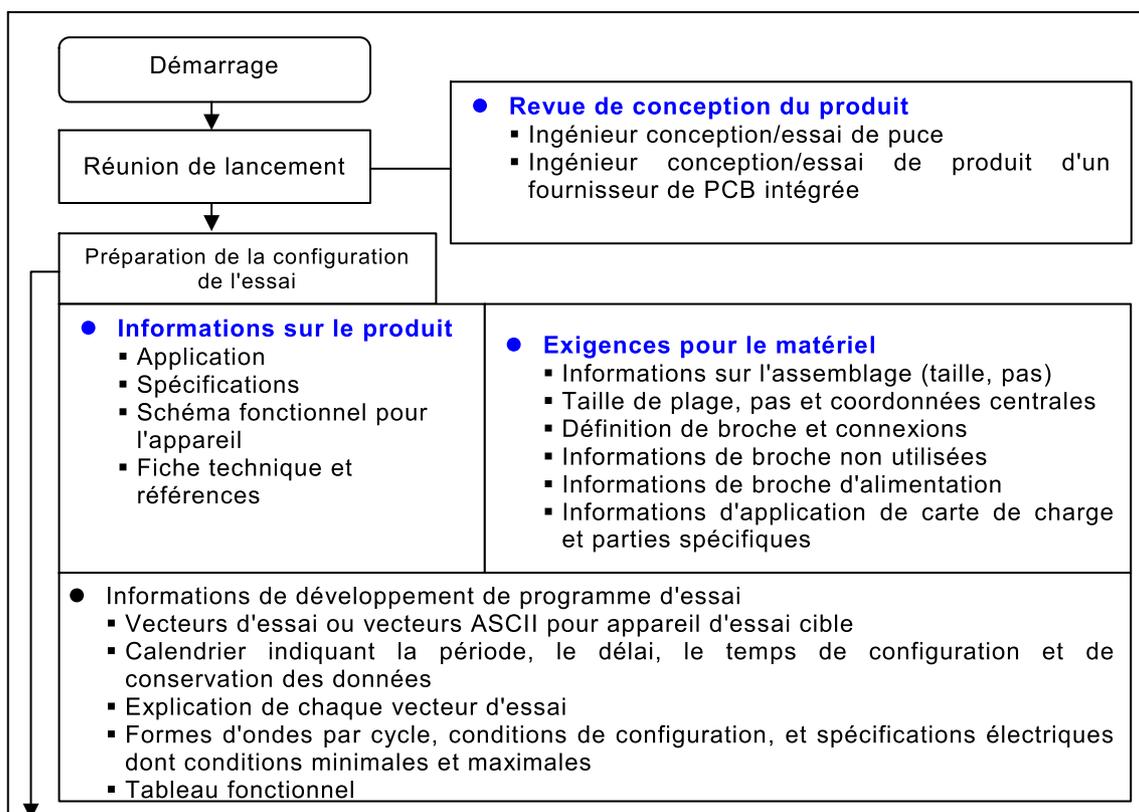
Figure 8 – Modèle de circuit et résultat de simulation

3 Procédure d'essai électrique de substrat avec appareil(s) intégré(s)

La revue de conception de l'essai est essentielle pour décider comment soumettre un substrat avec appareil(s) intégré(s) à l'essai et comment définir les spécifications d'essai. Pour déterminer les spécifications d'essai, les informations relatives à l'appareil actif sont spécialement exigées. C'est la principale raison pour laquelle la méthode d'essai de substrat avec appareil(s) intégré(s) n'a pas été normalisée. Pour l'essai de normalisation de substrat avec appareil(s) intégré(s), la spécification d'essai de l'appareil actif intégré peut être exigée pour procéder à l'évaluation dudit appareil.

Afin de configurer l'essai de substrat avec appareil(s) intégré(s), les informations de conception et de structure du substrat avec appareil(s) intégré(s) ainsi que les spécifications des composants passifs intégrés sont exigées. De plus, il convient de collecter les informations sur l'éprouvette et les mesures de performances pour soumettre les appareils intégrés à l'essai avant de procéder à l'essai réel. Ces informations auront une incidence sur le rendement final du substrat avec appareil(s) intégré(s) et représenteront l'indicateur principal lors de la définition des spécifications d'essai. La Figure 9 et la

Figure 10 présentent la revue de conception de l'essai et la procédure de préparation de la configuration de l'essai.



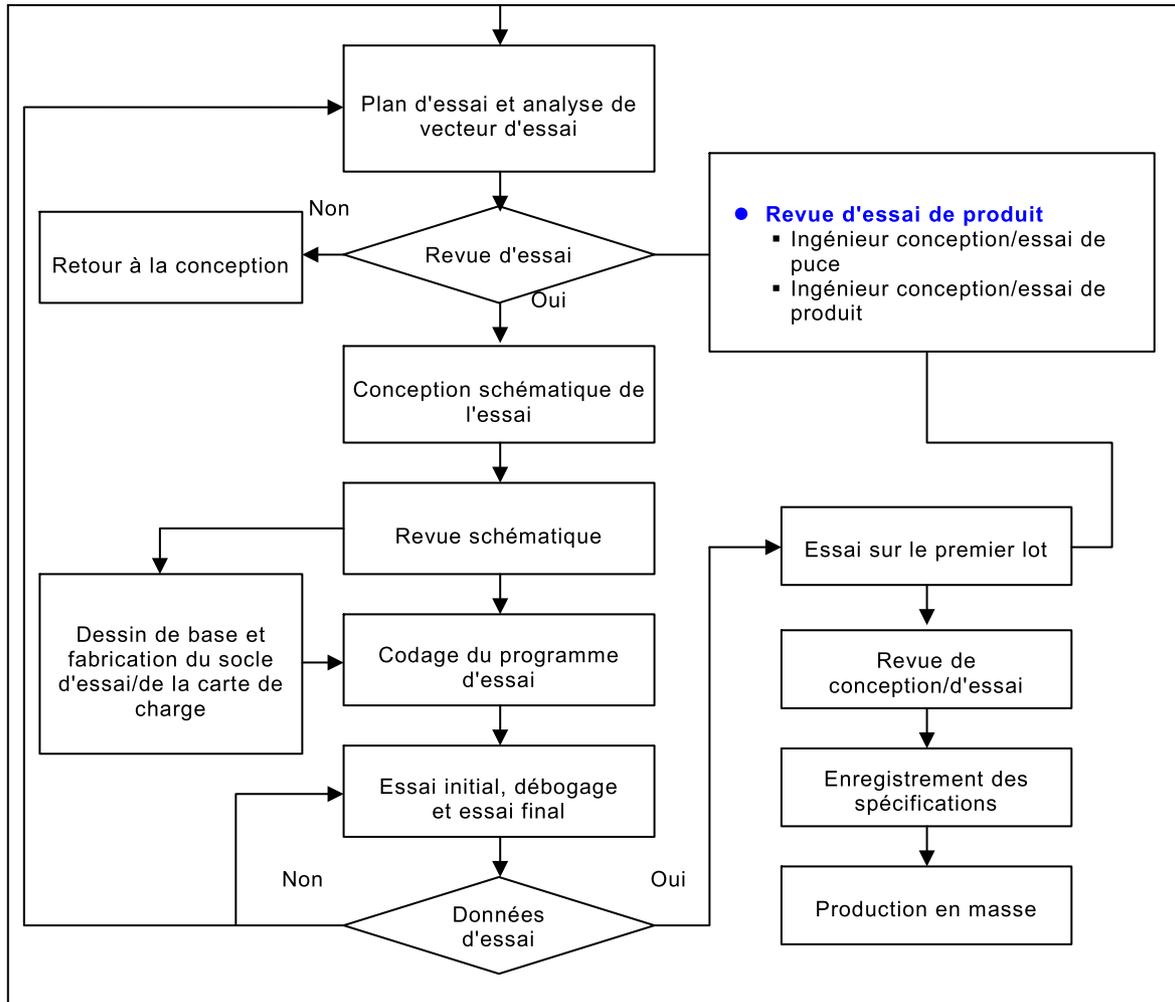
IEC

Figure 9 – Préparation de la configuration de l'essai

La première chose à faire après la revue de conception de l'essai et la préparation de la configuration de l'essai est de réaliser un plan d'essai. Ce plan inclut un circuit d'essai et une interface d'essai, par exemple un socle d'essai et une carte d'essai. Après cela, une interface d'essai sera réalisée avec le circuit d'essai sélectionné. En parallèle, le programme d'essai sera rédigé afin que l'ensemble de l'essai pilote puisse être réalisé en utilisant le programme d'essai après création de l'interface d'essai.

La conception de l'essai initial sera contrôlée à l'aide des résultats d'essai. Si la conception de l'essai présente un problème, il convient de la modifier. Sinon, le programme doit être débogué si le programme d'essai occasionne des problèmes. Si l'essai est validé, les spécifications du substrat avec appareil(s) intégré(s) doivent être enregistrées après l'essai final et la revue de conception. Ensuite, l'essai de fabrication de substrat avec appareil(s) intégré(s) peut être appliqué avec les spécifications enregistrées.

NOTE Un plan exhaustif est développé pour la conception de l'essai final et pour tout débogage devant être réalisé. Il serait relativement difficile de parvenir à l'essai fonctionnel final d'un assemblage électronique et de découvrir qu'une partie du circuit n'est pas exploitable sans accès à ces fonctionnalités afin de déterminer s'il s'agit d'une fonction interne défectueuse, d'un conducteur de circuit rompu ou d'un composant des couches externes devant être remplacé.



IEC

Figure 10 – Procédure d'essai

Bibliographie

IEC 62878-1, *Substrat avec appareil(s) intégré(s) – Partie 1: Spécification générique*

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

3, rue de Varembé
PO Box 131
CH-1211 Geneva 20
Switzerland

Tel: + 41 22 919 02 11
Fax: + 41 22 919 03 00
info@iec.ch
www.iec.ch