

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**ESL measuring method –
Part 2: Surface mount capacitors for use in electronic equipment**

**Méthode de mesure de l'ESL –
Partie 2: Condensateurs pour montage en surface utilisés dans les équipements
électroniques**



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2010 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester.

If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de la CEI ou du Comité national de la CEI du pays du demandeur.

Si vous avez des questions sur le copyright de la CEI ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de la CEI de votre pays de résidence.

IEC Central Office
3, rue de Varembe
CH-1211 Geneva 20
Switzerland
Email: inmail@iec.ch
Web: www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigenda or an amendment might have been published.

- Catalogue of IEC publications: www.iec.ch/searchpub

The IEC on-line Catalogue enables you to search by a variety of criteria (reference number, text, technical committee,...). It also gives information on projects, withdrawn and replaced publications.

- IEC Just Published: www.iec.ch/online_news/justpub

Stay up to date on all new IEC publications. Just Published details twice a month all new publications released. Available on-line and also by email.

- Electropedia: www.electropedia.org

The world's leading online dictionary of electronic and electrical terms containing more than 20 000 terms and definitions in English and French, with equivalent terms in additional languages. Also known as the International Electrotechnical Vocabulary online.

- Customer Service Centre: www.iec.ch/webstore/custserv

If you wish to give us your feedback on this publication or need further assistance, please visit the Customer Service Centre FAQ or contact us:

Email: csc@iec.ch

Tel.: +41 22 919 02 11

Fax: +41 22 919 03 00

A propos de la CEI

La Commission Electrotechnique Internationale (CEI) est la première organisation mondiale qui élabore et publie des normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications CEI

Le contenu technique des publications de la CEI est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

- Catalogue des publications de la CEI: www.iec.ch/searchpub/cur_fut-f.htm

Le Catalogue en-ligne de la CEI vous permet d'effectuer des recherches en utilisant différents critères (numéro de référence, texte, comité d'études,...). Il donne aussi des informations sur les projets et les publications retirées ou remplacées.

- Just Published CEI: www.iec.ch/online_news/justpub

Restez informé sur les nouvelles publications de la CEI. Just Published détaille deux fois par mois les nouvelles publications parues. Disponible en-ligne et aussi par email.

- Electropedia: www.electropedia.org

Le premier dictionnaire en ligne au monde de termes électroniques et électriques. Il contient plus de 20 000 termes et définitions en anglais et en français, ainsi que les termes équivalents dans les langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International en ligne.

- Service Clients: www.iec.ch/webstore/custserv/custserv_entry-f.htm

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions, visitez le FAQ du Service clients ou contactez-nous:

Email: csc@iec.ch

Tél.: +41 22 919 02 11

Fax: +41 22 919 03 00



IEC 62490-2

Edition 1.0 2010-07

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**ESL measuring method –
Part 2: Surface mount capacitors for use in electronic equipment**

**Méthode de mesure de l'ESL –
Partie 2: Condensateurs pour montage en surface utilisés dans les équipements
électroniques**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

PRICE CODE
CODE PRIX

N

ICS 31.060.01

ISBN 978-2-88912-069-7

CONTENTS

FOREWORD.....	3
1 Scope.....	5
2 Normative references	5
3 Terms and definitions	6
4 Test fixture and compensation chip	6
4.1 Test fixture	6
4.2 The open, short, and load compensation chip.....	9
4.2.1 The open compensation chip	9
4.2.2 The load compensation chip	9
4.2.3 The short compensation chip	9
5 Measuring method.....	10
5.1 Measuring equipment	10
5.2 Measurement conditions.....	10
5.3 Measurement points	10
5.4 Frequency and signal level.....	10
5.5 Measurement procedure	11
5.5.1 General	11
5.5.2 Open compensation.....	11
5.5.3 Load compensation	11
5.5.4 Short compensation.....	12
5.5.5 ESL measurement	13
6 Items to be indicated in the test result report	13
Annex A (informative) Theoretical ESL value of the short compensation chip.....	14
Figure 1 – Lead frame and thin coating types of surface mount capacitors and the specification of the dimensions (L , W , and H).....	5
Figure 2 – Surface mount capacitors with face down terminal	5
Figure 3 – Test fixture and terminals of test fixture	6
Figure 4 – Connection diagram	7
Figure 5 – Sectional view of the test fixture with an inserted surface mount capacitor pressured to the terminals of the test fixture	8
Figure 6 – Example of surface mount capacitor mounted on terminals of test fixture	8
Figure 7 – Front view of mounting position of objects on test fixture.....	9
Figure 8 – Measurement points.....	10
Figure 9 – Open compensation-chip position.....	11
Figure 10 – Load compensation-chip position	12
Figure 11 – Short compensation-chip position.....	12
Figure A.1 – Points of contact of the short compensation chip and terminals of test fixture	15
Table A.1 – The calculation results of inductance of the short compensation chip.....	14

INTERNATIONAL ELECTROTECHNICAL COMMISSION

ESL MEASURING METHOD –

**Part 2: Surface mount capacitors
for use in electronic equipment**

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 62490-2 has been prepared by IEC technical committee 40: Capacitors and resistors for electronic equipment.

The text of this standard is based on the following documents:

FDIS	Report on voting
40/2045/FDIS	40/2057/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all the parts in the IEC 62490 series, under the general title *ESL measuring method*, can be found on the IEC web site.

The committee has decided that the contents of this publication will remain unchanged until the stability date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

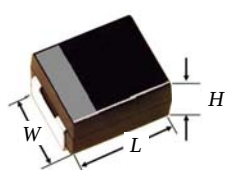
IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

ESL MEASURING METHOD –

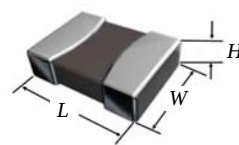
Part 2: Surface mount capacitors for use in electronic equipment

1 Scope

This part of IEC 62490 provides the ESL measuring method for the surface mount capacitors for use in electronic equipment.



IEC 1731/10



IEC 1732/10

Figure 1a – Lead frame electrode terminal

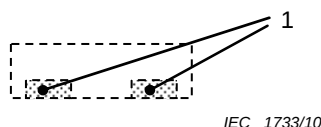
Figure 1b – Thin coating electrode terminal

Figure 1 – Lead frame and thin coating types of surface mount capacitors and the specification of the dimensions (L , W , and H)

The ESL measurement method can be applicable to the surface mount capacitors with the following properties, but not limited to these:

- a) capacitance range: 10 μF to 1 000 μF ;
- b) size: $L \times W = 3,2 \text{ mm} \times 1,6 \text{ mm}$ to $7,3 \text{ mm} \times 4,3 \text{ mm}$, $H = 4,0 \text{ mm}$;
- c) ESL range: 5 nH or less.

NOTE The surface mount capacitors in this document are limited to capacitors with lead frame or with thin coated terminals, see Figure 1. The scope of this document does not include capacitors with face down terminals, see Figure 2.



IEC 1733/10

Key

- 1 terminals (shaded section)

Figure 2 – Surface mount capacitors with face down terminal

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60384-1:2008, *Fixed capacitors for use in electronic equipment – Part 1: Generic specification*

3 Terms and definitions

For the purpose of this document, the terms and definitions given in IEC 60384-1 and the following apply.

3.1

equivalent series inductance L

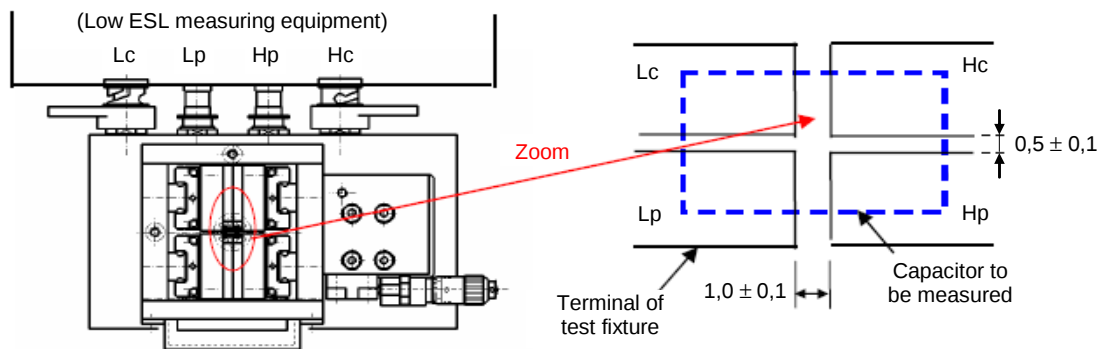
ESL

inductive part of the impedance of capacitors

NOTE The unit of ESL is Henry (H).

4 Test fixture and compensation chip

4.1 Test fixture



IEC 1734/10

Dimensions in millimetres

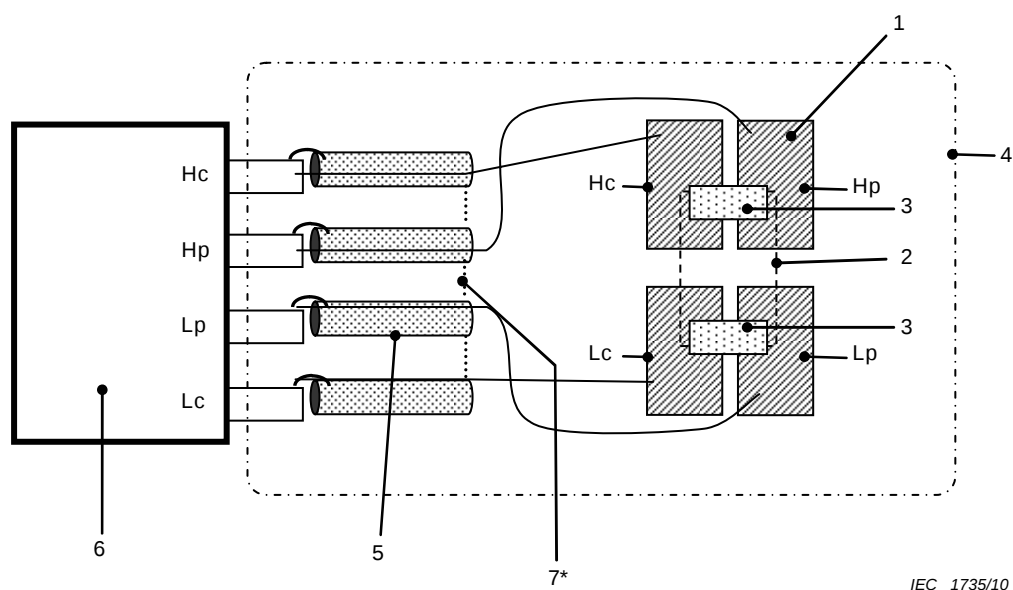
Figure 3a – Top view of test fixture

Figure 3b – Enlarge view of the terminals of test fixture

Figure 3 – Test fixture and terminals of test fixture

The test fixture shall have the following features.

- The test fixture has a 4-terminal structure. The capacitors can be mounted on the test fixture as shown in Figure 3. The terminals of the test fixture shall be connected to the low current terminal (Lc), the low voltage terminal (Lp), the high current terminal (Hc), and the high voltage terminal (Hp).



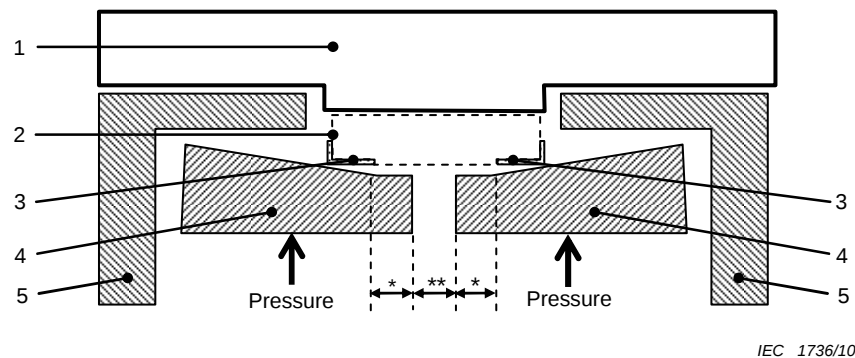
IEC 1735/10

Key

- | | |
|---|--|
| 1 one of fixture terminals (shaded section) | 5 coaxial cables (dotted section) |
| 2 capacitor (dashed line) | 6 ESL measuring equipment (thick line) |
| 3 capacitor terminal (dotted section) | 7 connect shielding wire (dotted line) |
| 4 fixture (within dashed-dotted line) | |
| * Connect sheaths of 4 coaxial cables to each other within very short distance of fixture terminals | |

Figure 4 – Connection diagram

- b) Anchoring the capacitor with pressure terminals which make stable contact provides high repeatability and reproducibility (see Figure 5).

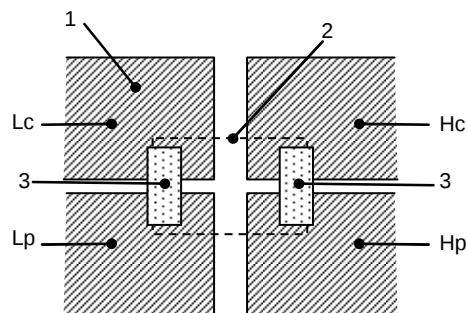


Key

- | | |
|---|--|
| 1 lid of test fixture for fixing capacitor (thick line) | 4 terminals of test fixture (shaded section) |
| 2 capacitor (dashed line) | 5 guides for capacitor (shaded section) |
| 3 capacitor terminal (dotted section) | |
| * 0,5 mm ± 0,1 mm | |
| ** See Figure 3. | |

Figure 5 – Sectional view of the test fixture with an inserted surface mount capacitor pressured to the terminals of the test fixture

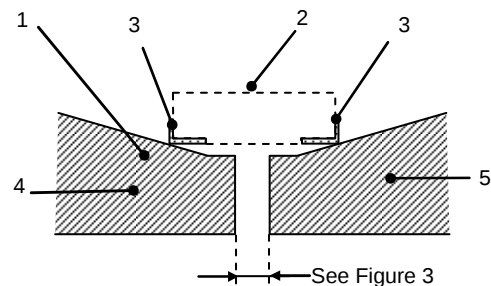
c) Figure 6 is an example of surface mount capacitor mounted on terminals of test fixture.



Key for Figure 6a

- | |
|---|
| 1 one of fixture terminals (shaded section) |
| 2 capacitor (dashed line) |
| 3 capacitor terminal (dotted section) |

Figure 6a – Top view of the fixture terminals



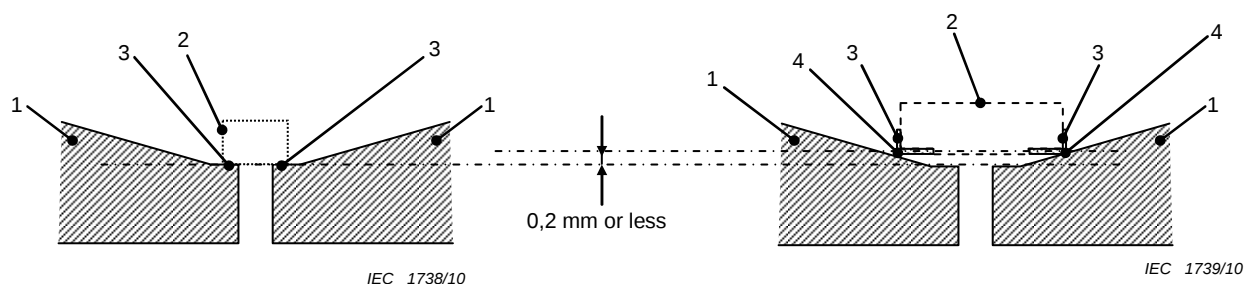
Key for Figure 6b

- | |
|--|
| 1 fixture terminal (shaded section) |
| 2 capacitor (dashed line) |
| 3 capacitor terminal (dotted section) |
| 4 low side terminals (shaded section) |
| 5 high side terminals (shaded section) |

Figure 6b – Front view of the fixture terminals

Figure 6 – Example of surface mount capacitor mounted on terminals of test fixture

d) The test fixture-terminals should be plain and be sloped to ensure the contact with the measuring point of short compensation chip (Figure 7a) and a capacitor to be measured (Figure 7b). However, the gap in the measuring points between short compensation chip and capacitor to be measured shall be 0,2 mm or less as shown in Figure 7.



Key for Figure 7a

- 1 fixture terminals (shaded section)
- 2 short compensation jig (dotted line)
- 3 position of contact points (dashed-dotted line)

Key for Figure 7b

- 1 fixture terminals (shaded section)
- 2 capacitor (dashed line)
- 3 capacitor terminals (dotted section)
- 4 position of contact points (dashed-dotted line)

Figure 7a – Short compensation chip

Figure 7b – Measured capacitor

Figure 7 – Front view of mounting position of objects on test fixture

4.2 The open, short, and load compensation chip

4.2.1 The open compensation chip

The shape and size of electrode terminals of the open compensation chip shall be the same as that of the capacitors to be measured. The open compensation chip shall connect each terminal as follows:

- a) connect between "High voltage terminal (Hp)" and "High current terminal (Hc)";
- b) connect between "Low voltage terminal (Lp)" and "Low current terminal (Lc)";
- c) insulate terminals of "High side" and "Low side" from each other.

4.2.2 The load compensation chip

The standard load-compensation chip shall be a thick film resistor whose resistance is $49,9 \Omega$ (tolerance 1 %), and whose size is $3,2 \text{ mm (L)} \times 1,6 \text{ mm (W)}$ with terminals exposed to the right-and-left side and the bottom part. The load compensation chip shall connect each terminal as follows:

- a) connect between "High voltage terminal (Hp)" and "High current terminal (Hc)";
- b) connect between "Low voltage terminal (Lp)" and "Low current terminal (Lc)".

4.2.3 The short compensation chip

The short compensation chip shall be a rectangular solid conductor which shall have a feature to make all four terminals of test fixture be short-circuited between each other.

Its base metal is made of copper, and plated with gold whose thickness is $1 \mu\text{m}$ to $2 \mu\text{m}$.

To maintain measurement accuracy, the inductance value of the short compensation chip shall be $1/5$ or less of that of the capacitors to be measured. The size shall be $2,0 \text{ mm} \pm 0,05 \text{ mm (L)} \times 3,0 \text{ mm} \pm 0,05 \text{ mm (W)} \times 0,5 \text{ mm} \pm 0,05 \text{ mm (H)}$.

5 Measuring method

5.1 Measuring equipment

The impedance analyser (balance bridge method) with the following specification or equivalent shall be used:

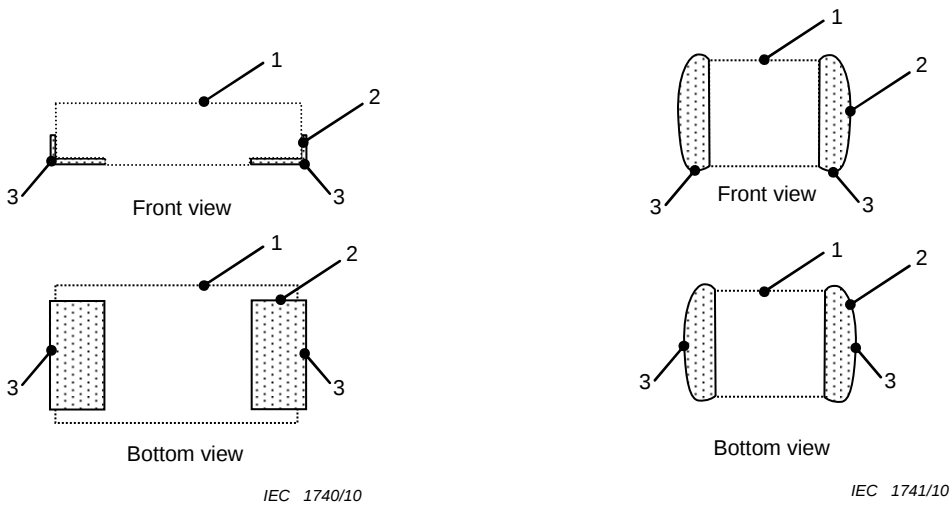
- a) inductance value (ESL) can be measured at a frequency of 40 MHz or higher;
- b) basic impedance accuracy shall be $\pm 0,08\%$ or better;
- c) impedance value of 3 m Ω or less can be measured.

5.2 Measurement conditions

Measurements shall be made under the standard atmospheric conditions for testing, as specified in IEC 60384-1:2008, 4.2.1. In addition, if there is any doubt as to the validity of measurements, the recovery conditions, as specified in IEC 60384-1:2008, 4.2.2, shall be implemented.

5.3 Measurement points

ESL is measured along the points or lines which contact with the bearing points at the bottom of the terminal electrode of the capacitor as shown in Figure 8.



Key for figure 8a

- 1 capacitor (dotted line)
- 2 capacitor terminal (dotted section)
- 3 measurement points (line of contacting points between fixture terminals and capacitor terminals)

Figure 8a – Lead frame electrode terminal

Key for Figure 8b

- 1 capacitor (dotted line)
- 2 capacitor terminal (dotted section)
- 3 measurement points (line of contacting points between fixture terminals and capacitor terminals)

Figure 8b – Thin coating electrode terminal

Figure 8 – Measurement points

5.4 Frequency and signal level

Unless otherwise specified in the product specification, the frequency and signal shall be as follows:

- a) the measurement frequency shall be 40 MHz;
- b) the signal level of an oscillation of a measuring equipment shall be 0,5 V to 1,0 V in r.m.s..

5.5 Measurement procedure

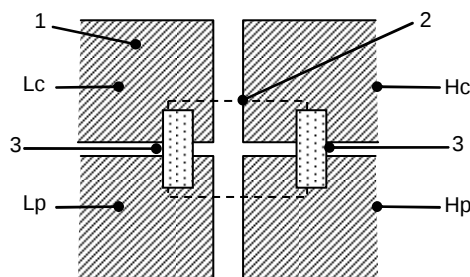
5.5.1 General

The measurement should be performed in sequence of open compensation, load compensation, short compensation, and then the ESL measurement of the capacitor. Before beginning the procedure, the number of times to average and integration time shall be set so that measurement accuracy in less than 2 %. The compensation chips shall be mounted on terminals of the test fixture horizontally and symmetrically.

NOTE Use a magnifying glass when verifying the mounted state of the compensation chips.

5.5.2 Open compensation

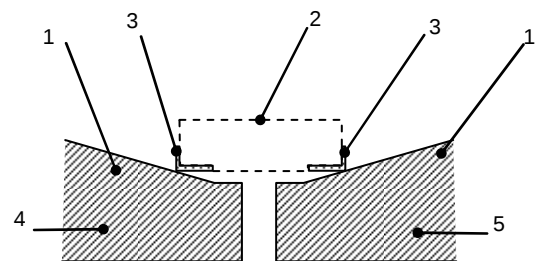
The open compensation chips specified in 4.2.1 shall be mounted on the test fixture as shown in Figure 9. Then open compensation shall be performed according to the instructions for the measuring equipment.



Key for figure 9a

- 1 One of the fixture terminals (shaded section)
- 2 open compensation chip (dashed line)
- 3 capacitor terminal (dotted section)

Figure 9a – Top view



IEC 1742/10

Key for Figure 9b

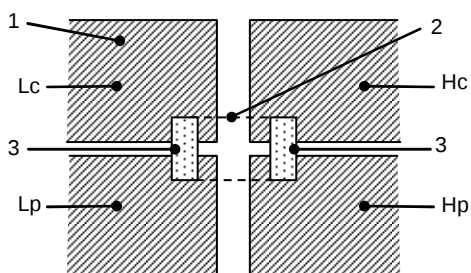
- 1 fixture terminals (shaded section)
- 2 open compensation chip (dashed line)
- 3 chip terminal (dotted section)
- 4 low side terminals (shaded section)
- 5 high side terminals (shaded section)

Figure 9b – Front view

Figure 9 – Open compensation-chip position

5.5.3 Load compensation

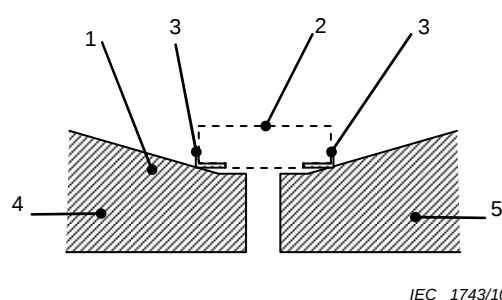
The load compensation chip specified in 4.2.2 shall be mounted on the test fixture as shown in Figure 10. At this time, input the resistance of the load compensation chip into a measuring equipment as 49,9 Ω . Then the load compensation shall be performed according to the instructions for the measuring equipment.



Key for Figure 10a

- 1 fixture terminal (shaded section)
- 2 load compensation chip (dashed line)
- 3 chip terminal (dotted section)

Figure 10a – Top view



IEC 1743/10

Key for Figure 10b

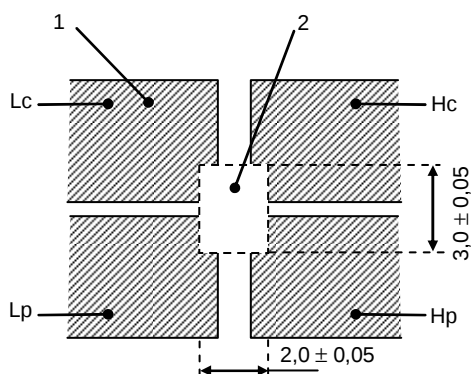
- 1 fixture terminal (shaded section)
- 2 load compensation chip (dashed line)
- 3 chip terminal (dotted section)
- 4 low side terminals (shaded section)
- 5 high side terminals (shaded section)

Figure 10b – Front view

Figure 10 – Load compensation-chip position

5.5.4 Short compensation

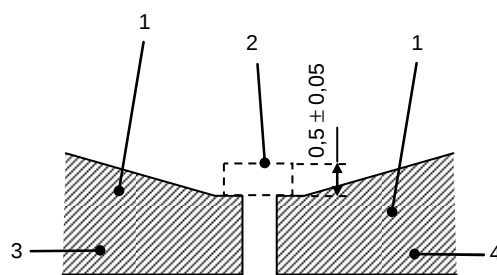
The short compensation chips specified in 4.2.3 shall be performed on the test fixture, as shown in Figure 11. At this time, the calculated inductance value of the short compensation chips shall be the input to measuring equipment. The short compensation shall be performed according to the instructions for the measuring equipment. The ESL calculation method is described in Annex A.



Key for Figure 11a

- 1 one of fixture terminals (shaded section)
- 2 short compensation chip (dashed line)

Figure 11a – Top view



IEC 1744/10

Dimensions in millimetres

Key for Figure 11b

- 1 fixture terminals (shaded section)
- 2 short compensation chip (dashed line)
- 3 low side terminals (shaded section)
- 4 high side terminals (shaded section)

Figure 11b – Front view

Figure 11 – Short compensation-chip position

5.5.5 ESL measurement

After performing the compensation specified in 5.5.2, 5.5.3, and 5.5.4, replace compensation chip with the capacitor to be measured. A capacitor onto the test fixture as shown in Figure 3 and Figure 4 shall be mounted, then make measurement.

6 Items to be indicated in the test result report

The test report shall include at least the following information:

- a) test date*;
- b) test site (name and place)*;
- c) detail description of capacitor under test*;
- d) measuring equipment (manufacturer and type);
- e) test fixture (manufacturer and type);
- f) measurement frequency and a measurement signal level; and
- h) measured ESL value.

* Optional

Annex A (informative)

Theoretical ESL value of the short compensation chip

The inductance value of the short compensation chip shall be inputted as a definition value during the time of short compensation of the measuring equipment. This value can be calculated theoretically by using Formula A.1:

$$L_{SH} = 0,2d_1 \left[\ln \left(\frac{2d_1}{r} \right) - 1 + \left(\frac{r}{d_1} \right) \right] \quad r = 0,2335(W + H) \quad (A.1)$$

where

L_{SH} is the inductance of the short compensation chip (nH);

W is the width of the short compensation chip (mm);

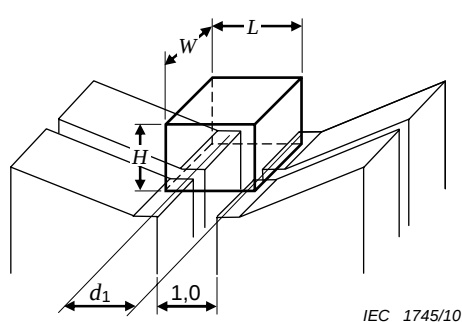
H is the height of the short compensation chip (mm);

d_1 is the distance between points of contact of a short compensation chip and terminals of test fixture (mm).

Table A.1 shows calculation result examples calculated with Formula (A.1).

Table A.1 – The calculation results of inductance of the short compensation chip

Length d_1 mm	Chip length L mm	Chip width W mm	Chip height H mm	L_{SH} nH
2,0	1,5	3,0	1,0	0,24
2,0	1,5	3,0	0,5	0,25
2,0	1,5	3,0	0,3	0,26
2,0	1,5	3,0	0,2	0,27



Dimensions in millimetres

Key

- W width of the short compensation chip
- H height of the short compensation chip
- L length of the short compensation chip
- d_1 distance between points of contact of a short compensation chip and terminals of test fixture

Figure A.1 – Points of contact of the short compensation chip and terminals of test fixture

SOMMAIRE

AVANT-PROPOS.....	17
1 Domaine d'application	19
2 Références normatives.....	19
3 Termes et définitions	20
4 Banc d'essai et puce de compensation.....	20
4.1 Banc d'essai.....	20
4.2 Puce de compensation en circuit-ouvert, de court-circuit et avec charge	23
4.2.1 Puce de compensation en circuit-ouvert	23
4.2.2 Puce de compensation avec charge	23
4.2.3 Puce de compensation de court-circuit	23
5 Méthode de mesure.....	24
5.1 Appareil de mesure	24
5.2 Conditions de mesure.....	24
5.3 Points de mesure	24
5.4 Niveaux de fréquence et de signal.....	25
5.5 Procédure de mesure	25
5.5.1 Généralités.....	25
5.5.2 Compensation en circuit ouvert	25
5.5.3 Compensation avec charge	26
5.5.4 Compensation en court circuit	27
5.5.5 Mesure de l'ESL	27
6 Points à indiquer dans le rapport des résultats d'essai	27
Annexe A (informative) Valeur théorique de l'ESL de la puce de compensation de court-circuit.....	28
Figure 1 – Types de grille de connexion et de revêtement mince des condensateurs pour montage en surface et la spécification des dimensions (L , W , et H)	19
Figure 2 – Condensateurs pour montage en surface dont les bornes sont orientées vers le bas.....	19
Figure 3 – Banc d'essai et bornes du banc d'essai.....	20
Figure 4 – Schéma de connexion.....	21
Figure 5 – Vue en coupe du banc d'essai comportant un condensateur pour montage en surface inséré par pression aux bornes du banc d'essai	22
Figure 6 – Exemple de condensateur pour montage en surface monté sur les bornes du banc d'essai.....	22
Figure 7 – Vue de face de la position de montage des objets sur le banc d'essai.....	23
Figure 8 – Points de mesure	25
Figure 9 – Position de la puce de compensation en circuit ouvert	26
Figure 10 – Position de la puce de compensation avec charge	26
Figure 11 – Position de la puce de compensation de court-circuit	27
Figure A.1 – Points de contact entre la puce de compensation de court-circuit et bornes du banc d'essai	29
Tableau A.1 – Résultats de calculs d'inductance de la puce de compensation de court circuit.....	28

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

MÉTHODE DE MESURE DE L'ESL –

Partie 2: Condensateurs pour montage en surface utilisés dans les équipements électroniques

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de la CEI intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de la CEI se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications; la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de la CEI s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de la CEI dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de la CEI et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) La CEI elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de la CEI. La CEI n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à la CEI, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de la CEI, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de la CEI ou de toute autre Publication de la CEI, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 62490-2 a été établie par le comité d'études 40 de la CEI: Condensateurs et résistances pour équipements électroniques.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
40/2045/FDIS	40/2057/RVD

Le rapport de vote donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 2.

Une liste de toutes les parties de la série CEI 62490, présentée sous le titre général *Méthode de mesure de l'ESL*, peut être consultée sur le site web de la CEI.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de stabilité indiquée sur le site web de la CEI sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- modifiée.

IMPORTANT – Le logo "colour inside" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

MÉTHODE DE MESURE DE L'ESL –

Partie 2: Condensateurs pour montage en surface utilisés dans les équipements électroniques

1 Domaine d'application

La présente partie de la CEI 62490 fournit la méthode de mesure de l'inductance série équivalente L (ESL¹) destinée aux condensateurs pour montage en surface utilisés dans les équipements électroniques.

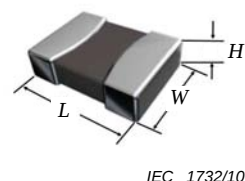
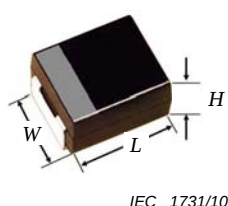


Figure 1a – Borne d'électrode à grille de connexion

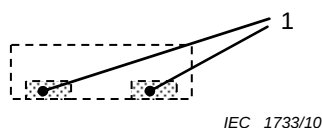
Figure 1b – Borne d'électrode à revêtement mince

Figure 1 – Types de grille de connexion et de revêtement mince des condensateurs pour montage en surface et la spécification des dimensions (L , W , et H)

La méthode de mesure de l'ESL peut être applicable aux condensateurs pour montage en surface comportant les propriétés suivantes, sans que cela soit limitatif :

- a) gamme de capacité: 10 μF à 1 000 μF ;
- b) dimensions: $L \times W = 3,2 \text{ mm} \times 1,6 \text{ mm}$ à $7,3 \text{ mm} \times 4,3 \text{ mm}$, $H = 4,0 \text{ mm}$;
- c) gamme de l'ESL: 5 nH ou inférieure.

NOTE Les condensateurs pour montage en surface dans le présent document sont limités aux condensateurs comportant des bornes à grille de connexion ou des bornes à revêtement mince ; voir la Figure 1. Le domaine d'application du présent document ne comprend pas les condensateurs comportant des bornes orientées vers le bas ; voir la Figure 2.



Légende

- 1 bornes (partie grisée)

Figure 2 – Condensateurs pour montage en surface dont les bornes sont orientées vers le bas

2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références

¹ ESL = equivalent series inductance L

non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 60384-1:2008, *Condensateurs fixes utilisés dans les équipements électroniques – Partie 1: Spécification générique* (disponible en anglais seulement)

3 Termes et définitions

Pour les besoins du présent document, les termes et définitions de la CEI 60384-1, ainsi que les suivants, s'appliquent.

3.1

inductance série équivalente L

ESL

partie inductive de l'impédance des condensateurs

NOTE L'unité de l'ESL est le Henry (H).

4 Banc d'essai et puce de compensation

4.1 Banc d'essai

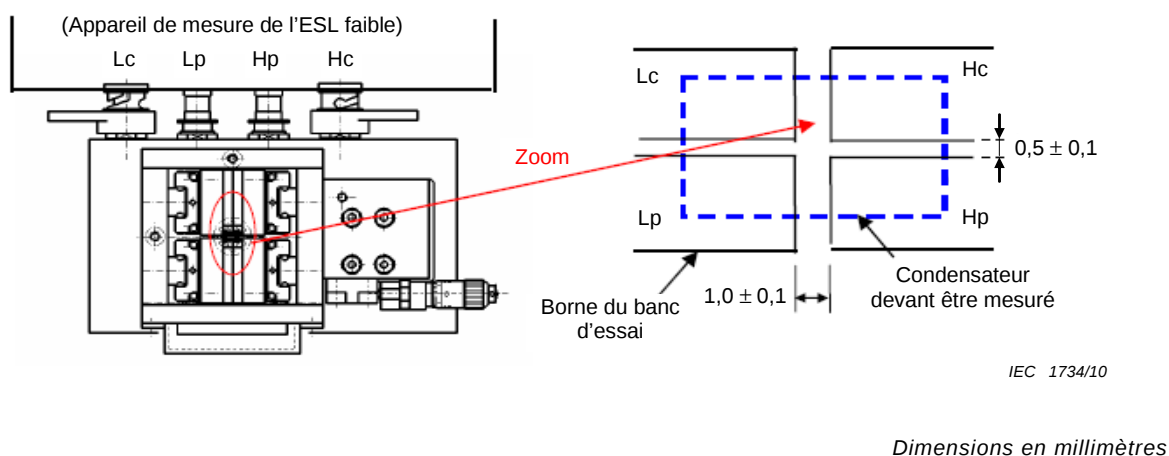


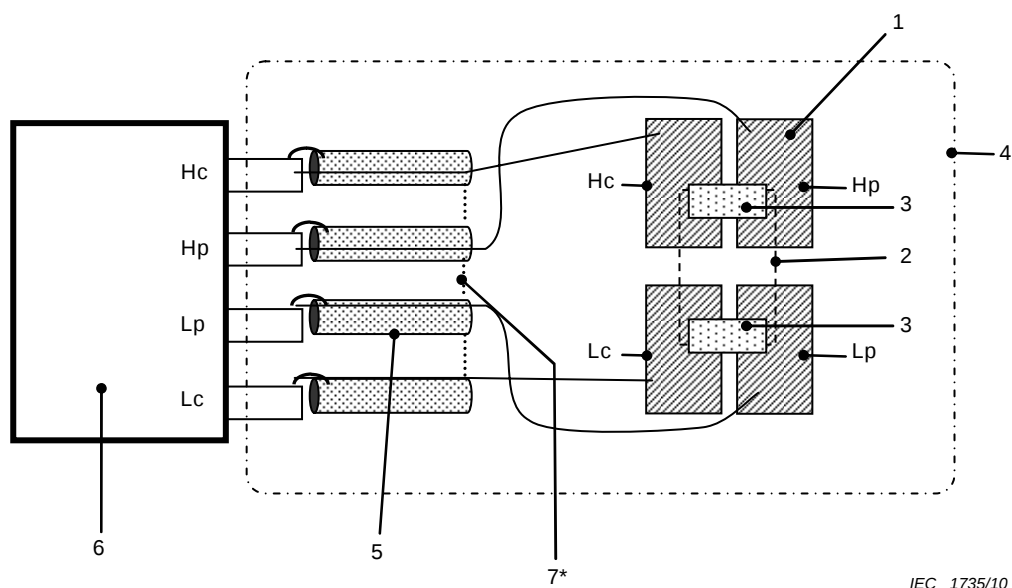
Figure 3a – Vue de dessus du banc d'essai

Figure 3b – Vue agrandie des bornes du banc d'essai

Figure 3 – Banc d'essai et bornes du banc d'essai

Le dispositif d'essai doit comporter les caractéristiques suivantes.

- Le dispositif d'essai comporte une structure en 4 bornes. Les condensateurs peuvent être montés sur un banc d'essai tel que représenté à la Figure 3. Les bornes du banc d'essai doivent être connectées à la borne de courant faible (Lc), à la borne basse tension (Lp), à la borne courant fort (Hc), et à la borne haute tension (Hp).



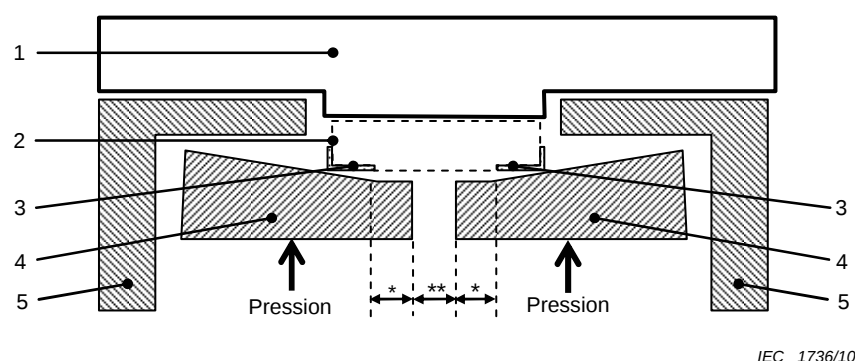
IEC 1735/10

Légende

- | | |
|---|---|
| 1 une des bornes de l'installation (partie hachurée) | 5 câbles coaxiaux (partie en pointillé) |
| 2 condensateur (trait en tireté) | 6 (appareil de mesure de l'ESL (trait en gras) |
| 3 borne du condensateur (partie en pointillé) | 7 liaison par câble de garde (trait en pointillé) |
| 4 installation (à l'intérieur du trait en tireté-pointillé) | |
- * Connecter les gaines des 4 câbles coaxiaux entre elles dans une très courte distance des bornes de l'installation

Figure 4 – Schéma de connexion

- b) L'ancrage du condensateur avec des bornes de pression rend le contact stable et permet ainsi une répétabilité et une reproductibilité élevées (voir la Figure 5).

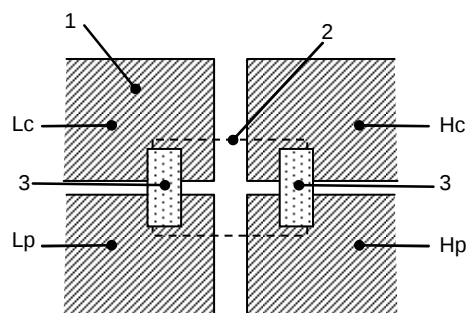


Légende

- | | |
|--|---|
| 1 capot du banc d'essai pour la fixation du condensateur (trait en gras) | 4 bornes du banc d'essai (partie hachurée) |
| 2 condensateur (trait en tireté) | 5 guides pour le condensateur (partie hachurée) |
| 3 borne du condensateur (partie en pointillé) | |
- * 0,5 mm ± 0,1 mm
- ** Voir la Figure 3.

Figure 5 – Vue en coupe du banc d'essai comportant un condensateur pour montage en surface inséré par pression aux bornes du banc d'essai

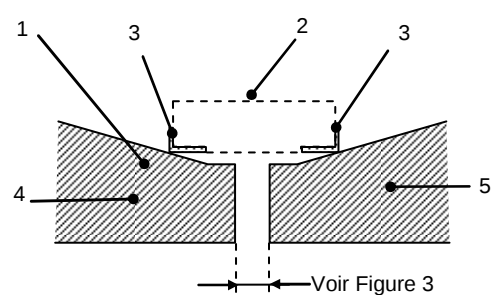
- c) La Figure 6 constitue un exemple de condensateur pour montage en surface monté sur les bornes du banc d'essai.



Légende de la Figure 6a

- | |
|--|
| 1 une des bornes de l'installation (partie hachurée) |
| 2 condensateur (trait en tireté) |
| 3 borne du condensateur (partie en pointillé) |

Figure 6a – Vue de dessus des bornes de l'installation



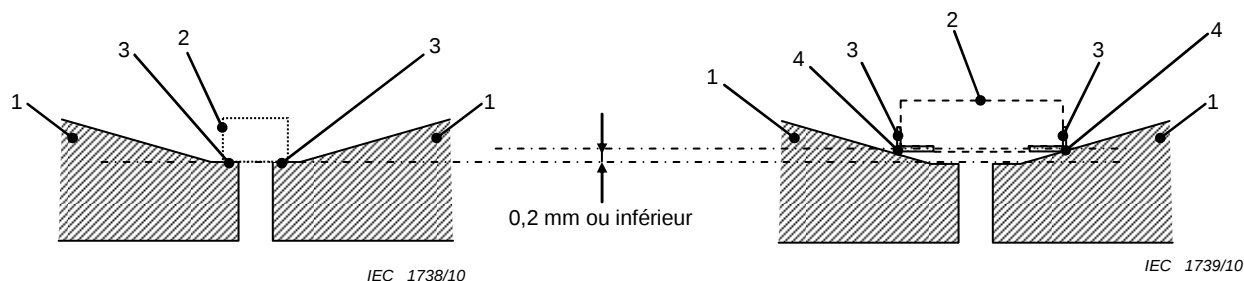
Légende de la Figure 6b

- | |
|---|
| 1 borne de l'installation (partie hachurée) |
| 2 condensateur (trait en tireté) |
| 3 borne du condensateur (partie en pointillé) |
| 4 bornes côté bas (partie hachurée) |
| 5 bornes côté haut (partie hachurée) |

Figure 6b – Vue de face des bornes de l'installation

Figure 6 – Exemple de condensateur pour montage en surface monté sur les bornes du banc d'essai

- d) Il convient que les bornes du banc d'essai soient nues et inclinées pour assurer le contact entre le point de mesure de la puce de compensation en court circuit (Figure 7a) et un condensateur devant être mesuré (Figure 7b). Toutefois, l'espace des points de mesure entre la puce de compensation en court-circuit et le condensateur à mesurer doit être inférieur ou égal à 0,2 mm comme représenté à la Figure 7.



Légende de la Figure 7a

- 1 bornes de l'installation (partie hachurée)
- 2 gabarit de compensation de court-circuit (trait en pointillé)
- 3 position des points de contact (trait en tireté-pointillé)

Légende de la Figure 7b

- 1 bornes de l'installation (partie hachurée)
- 2 condensateur (trait en tireté)
- 3 borne du condensateur (partie en pointillé)
- 4 position des points de contact (trait en tireté-pointillé)

Figure 7a – Puce de compensation en court-circuit

Figure 7b – Condensateur mesuré

Figure 7 – Vue de face de la position de montage des objets sur le banc d'essai

4.2 Puce de compensation en circuit-ouvert, de court-circuit et avec charge

4.2.1 Puce de compensation en circuit-ouvert

La forme et la taille des bornes d'électrodes de la puce de compensation en circuit ouvert doivent être les mêmes que celles des condensateurs devant être mesurés. La puce de compensation en circuit ouvert doit relier chaque borne comme suit:

- a) relier la "Borne haute tension (Hp)" et la "Borne courant fort (Hc)" ;
- b) relier la "Borne basse tension (Lp)" et la "Borne courant faible (Lc)" ;
- c) isoler les bornes "Côté haut" et "Côté bas" entre elles.

4.2.2 Puce de compensation avec charge

La couche de compensation avec charge normale doit être une résistance à couche épaisse dont la résistance s'élève à 49,9 Ω (tolérance 1 %) et la taille est de 3,2 mm (L) $\times$ 1,6 mm (W) avec des bornes sur la droite et sur la gauche et dirigées vers le bas. La puce de compensation avec charge doit relier chaque borne comme suit:

- a) relier la "Borne haute tension (Hp)" et la "Borne courant fort (Hc)" ;
- b) relier la "Borne basse tension (Lp)" et la "Borne courant faible (Lc)".

4.2.3 Puce de compensation de court-circuit

La puce de compensation de court-circuit doit être un conducteur massif rectangulaire qui doit comporter une caractéristique capable d'entraîner le court-circuit des quatre bornes du banc d'essai entre elles.

Son métal de base est constitué de cuivre et plaqué d'or dont l'épaisseur est comprise entre 1 μm et 2 μm .

Afin de maintenir la précision de la mesure, la valeur d'inductance de la puce de compensation de court-circuit doit être inférieure ou égale à 1/5 par rapport à celle des condensateurs à mesurer. La taille doit être de $2,0 \text{ mm} \pm 0,05 \text{ mm}$ (L) $\times$ $3,0 \text{ mm} \pm 0,05 \text{ mm}$ (W) $\times$ $0,5 \text{ mm} \pm 0,05 \text{ mm}$ (H).

5 Méthode de mesure

5.1 Appareil de mesure

L'analyseur d'impédance (méthode par pont équilibré) doit être utilisé avec la spécification suivante ou une spécification équivalente:

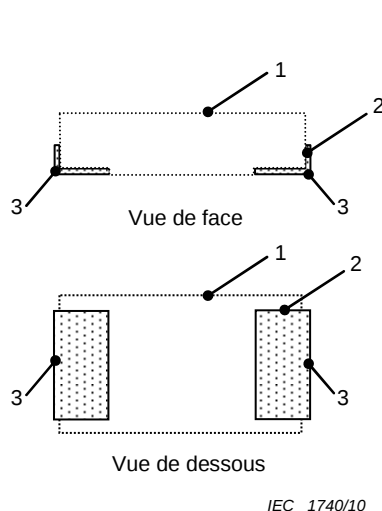
- a) la valeur de l'inductance (ESL) peut être mesurée à une fréquence de 40 MHz ou supérieure;
- b) la précision de l'impédance de base doit être de $\pm 0,08 \%$ ou supérieure ;
- c) une valeur d'impédance de $3 \text{ m}\Omega$ ou inférieure peut être mesurée.

5.2 Conditions de mesure

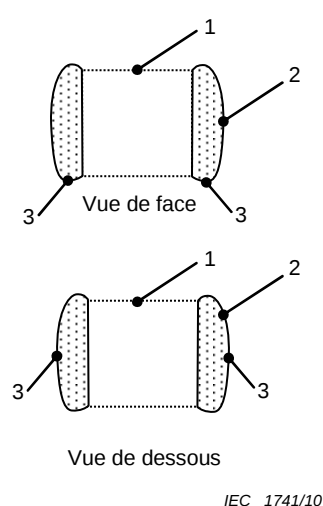
Les mesures doivent être effectuées dans les conditions atmosphériques normales pour les essais, tels que spécifiés en 4.2.1 de la CEI 60384-1:2008. De plus, s'il existe un doute quelconque quant à la validité des mesures, les conditions de reprise spécifiées en 4.2.2 de la CEI 60384-1:2008 doivent être appliquées.

5.3 Points de mesure

L'ESL est mesurée le long des points ou des lignes qui sont en contact avec les points d'appui au bas de la borne de l'électrode du condensateur, comme représenté à la Figure 8.

**Légende de la Figure 8a**

- 1 condensateur (trait en pointillé)
- 2 borne du condensateur (partie en pointillé)
- 3 points de mesure (ligne des points de contact entre les bornes de l'installation et du condensateur)

Figure 8a – Borne d'électrode à grille de connexion**Légende de la Figure 8b**

- 1 condensateur (trait en pointillé)
- 2 borne du condensateur (partie en pointillé)
- 3 points de mesure (ligne des points de contact entre les bornes de l'installation et du condensateur)

Figure 8b – Borne d'électrode à revêtement mince**Figure 8 – Points de mesure**

5.4 Niveaux de fréquence et de signal

Sauf spécification contraire dans la spécification de produit, la fréquence et le signal doivent être les suivants:

- a) la fréquence de mesure doit être de 40 MHz;
- b) le niveau de signal d'une oscillation d'un appareil de mesure doit être compris entre 0,5 V et 1,0 V en valeur efficace.

5.5 Procédure de mesure

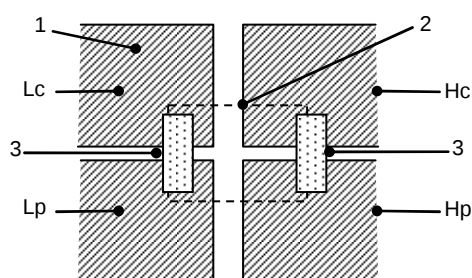
5.5.1 Généralités

Il convient de réaliser la mesure dans l'ordre suivant: compensation en circuit ouvert, compensation avec charge, compensation en court-circuit, et ensuite la mesure de l'ESL du condensateur. Avant de débiter la procédure, le nombre de fois pour atteindre le temps moyen et le temps d'intégration doit être fixé, de sorte que la précision de mesure soit inférieure à 2 %. La puce de compensation doit être montée sur les bornes du banc d'essai à l'horizontale et de façon symétrique.

NOTE Utiliser une loupe lors de la vérification de l'état du montage des puces de compensation.

5.5.2 Compensation en circuit ouvert

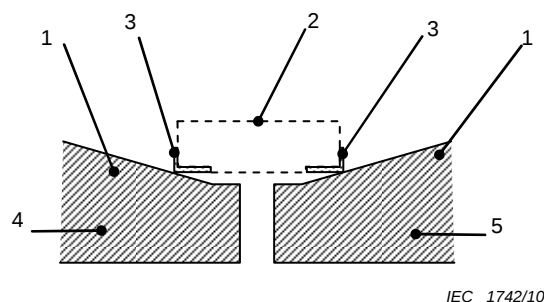
La puce de compensation en circuit ouvert spécifiée en 4.2.1 doit être montée sur le banc d'essai comme représenté à la Figure 9. Puis, la compensation en circuit ouvert doit être réalisée selon les instructions de l'appareil de mesure.



Légende de la Figure 9a

- 1 une des bornes de l'installation (partie hachurée)
- 2 puce de compensation en circuit ouvert (trait en tireté)
- 3 borne du condensateur (partie en pointillé)

Figure 9a – Vue de dessus



IEC 1742/10

Légende de la Figure 9b

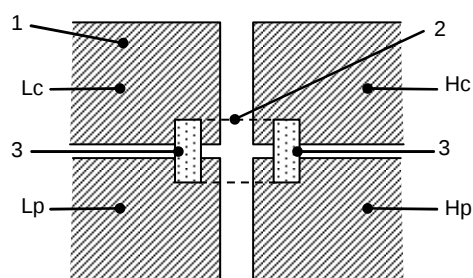
- 1 bornes de l'installation (partie hachurée)
- 2 puce de compensation en circuit ouvert (trait en tireté)
- 3 borne de la puce (partie en pointillé)
- 4 bornes côté bas (partie hachurée)
- 5 bornes côté haut (partie hachurée)

Figure 9b – Vue de face

Figure 9 – Position de la puce de compensation en circuit ouvert

5.5.3 Compensation avec charge

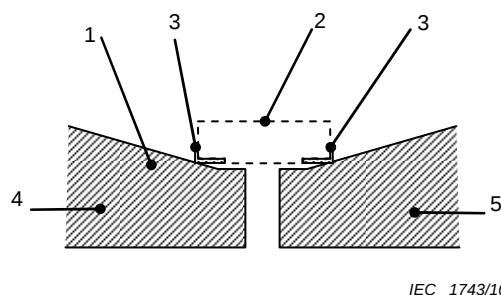
La puce de compensation avec charge spécifiée en 4.2.2 doit être montée sur le banc d'essai, comme représenté à la Figure 10. À ce moment, entrer la valeur de la résistance de la puce de compensation avec charge dans un appareil de mesure comme étant égale à $49,9 \Omega$. La compensation avec charge doit être réalisée selon les instructions de l'appareil de mesure.



Légende de la Figure 10a

- 1 borne de l'installation (partie hachurée)
- 2 puce de compensation avec charge (trait en tireté)
- 3 borne de la puce (partie en pointillé)

Figure 10a – Vue de dessus



IEC 1743/10

Légende de la Figure 10b

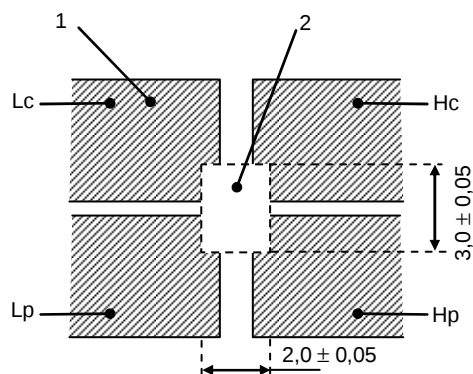
- 1 borne de l'installation (partie hachurée)
- 2 puce de compensation avec charge (trait en tireté)
- 3 borne de la puce (partie en pointillé)
- 4 bornes côté bas (partie hachurée)
- 5 bornes côté haut (partie hachurée)

Figure 10b – Vue de face

Figure 10 – Position de la puce de compensation avec charge

5.5.4 Compensation en court circuit

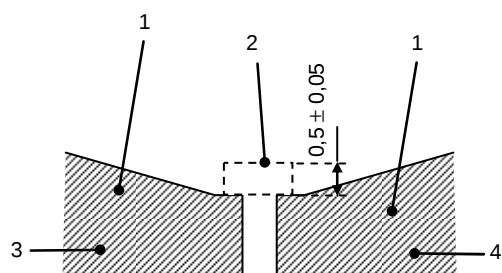
Les puces de compensation de court-circuit spécifiées en 4.2.3 doivent être montées sur le banc d'essai, comme représenté à la Figure 11. À ce moment, la valeur d'inductance calculée des puces de compensation de court-circuit doit être entrée dans l'appareil de mesure. La compensation en court-circuit doit être réalisée selon l'instruction de l'appareil de mesure. La méthode de calcul de l'ESL est décrite dans l'Annexe A.



Légende de la Figure 11a

- 1 une des bornes de l'installation (partie hachurée)
- 2 puce de compensation de court-circuit (trait en tireté)

Figure 11a – Vue de dessus



IEC 1744/10

Dimensions en millimètres

Légende de la Figure 11b

- 1 bornes de l'installation (partie hachurée)
- 2 puce de compensation de court-circuit (trait en tireté)
- 3 bornes côté bas (partie hachurée)
- 4 bornes côté haut (partie hachurée)

Figure 11b – Vue de face

Figure 11 – Position de la puce de compensation de court-circuit

5.5.5 Mesure de l'ESL

Après la réalisation de la compensation spécifiée en 5.5.2, 5.5.3 et 5.5.4, remplacer la puce de compensation par le condensateur devant être mesuré. Sur le banc d'essai, comme représenté aux Figures 3 et 4, un condensateur doit être monté, et ensuite effectuer la mesure.

6 Points à indiquer dans le rapport des résultats d'essai

Le rapport d'essai doit inclure au moins les informations suivantes:

- a) date de l'essai *;
- b) emplacement de l'essai (nom et lieu) *;
- c) description détaillée du condensateur en essai *;
- d) appareil de mesure (fabricant et type);
- e) banc d'essai (fabricant et type);
- f) fréquence de mesure et un niveau du signal de mesure; et
- h) valeur de l'ESL mesurée.

* facultatif

Annexe A (informative)

Valeur théorique de l'ESL de la puce de compensation de court-circuit

La valeur d'inductance de la puce de compensation de court-circuit doit être entrée en tant que valeur de définition pendant la durée de la compensation de court-circuit de l'appareil de mesure. Cette valeur peut être calculée de façon théorique au moyen de la Formule A.1:

$$L_{SH} = 0,2d_1 \left[\ln \left(\frac{2d_1}{r} \right) - 1 + \left(\frac{r}{d_1} \right) \right] \quad r = 0,2335(W + H) \quad (\text{A.1})$$

où

L_{SH} est l'inductance de la puce de compensation de court-circuit (nH);

W est la largeur de la puce de compensation de court-circuit (mm);

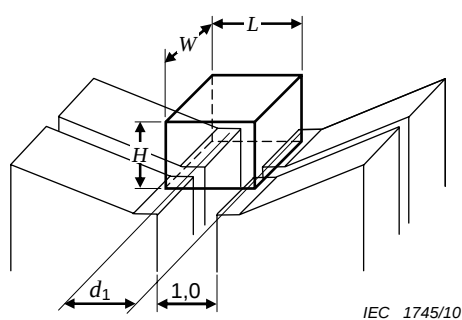
H est la hauteur de la puce de compensation de court-circuit (mm);

d_1 est la distance entre les points de contact d'une puce de compensation de court-circuit et les bornes du banc d'essai (mm).

Le Tableau A.1 représente des exemples de résultats de calculs obtenus avec la Formule (A.1).

**Tableau A.1 – Résultats de calculs d'inductance
de la puce de compensation de court circuit**

Longueur d_1 mm	Longueur de puce L mm	Largeur de puce W mm	Hauteur de puce H mm	L_{SH} nH
2,0	1,5	3,0	1,0	0,24
2,0	1,5	3,0	0,5	0,25
2,0	1,5	3,0	0,3	0,26
2,0	1,5	3,0	0,2	0,27



Dimensions en millimètres

Légende

- W largeur de la puce de compensation de court-circuit
- H hauteur de la puce de compensation de court-circuit
- L longueur de la puce de compensation de court-circuit
- d_1 distance entre les points de contact d'une puce de compensation de court-circuit et les bornes du banc d'essai.

Figure A.1 – Points de contact entre la puce de compensation de court-circuit et bornes du banc d'essai

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

3, rue de Varembé
PO Box 131
CH-1211 Geneva 20
Switzerland

Tel: + 41 22 919 02 11
Fax: + 41 22 919 03 00
info@iec.ch
www.iec.ch