

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

62373

Première édition
First edition
2006-07

**Essai de stabilité de température en polarisation
pour transistors à effet de champ métal-oxyde-
semiconducteur (MOSFET)**

**Bias-temperature stability test for metal-oxide,
semiconductor, field-effect transistors (MOSFET)**



Numéro de référence
Reference number
CEI/IEC 62373:2006

Numérotation des publications

Depuis le 1er janvier 1997, les publications de la CEI sont numérotées à partir de 60000. Ainsi, la CEI 34-1 devient la CEI 60034-1.

Editions consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Informations supplémentaires sur les publications de la CEI

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique. Des renseignements relatifs à cette publication, y compris sa validité, sont disponibles dans le Catalogue des publications de la CEI (voir ci-dessous) en plus des nouvelles éditions, amendements et corrigenda. Des informations sur les sujets à l'étude et l'avancement des travaux entrepris par le comité d'études qui a élaboré cette publication, ainsi que la liste des publications parues, sont également disponibles par l'intermédiaire de:

- **Site web de la CEI** (www.iec.ch)
- **Catalogue des publications de la CEI**

Le catalogue en ligne sur le site web de la CEI (www.iec.ch/searchpub) vous permet de faire des recherches en utilisant de nombreux critères, comprenant des recherches textuelles, par comité d'études ou date de publication. Des informations en ligne sont également disponibles sur les nouvelles publications, les publications remplacées ou retirées, ainsi que sur les corrigenda.

- **IEC Just Published**

Ce résumé des dernières publications parues (www.iec.ch/online_news/justpub) est aussi disponible par courrier électronique. Veuillez prendre contact avec le Service client (voir ci-dessous) pour plus d'informations.

- **Service clients**

Si vous avez des questions au sujet de cette publication ou avez besoin de renseignements supplémentaires, prenez contact avec le Service clients:

Email: custserv@iec.ch
Tél: +41 22 919 02 11
Fax: +41 22 919 03 00

Publication numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series. For example, IEC 34-1 is now referred to as IEC 60034-1.

Consolidated editions

The IEC is now publishing consolidated versions of its publications. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Further information on IEC publications

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology. Information relating to this publication, including its validity, is available in the IEC Catalogue of publications (see below) in addition to new editions, amendments and corrigenda. Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is also available from the following:

- **IEC Web Site** (www.iec.ch)
- **Catalogue of IEC publications**

The on-line catalogue on the IEC web site (www.iec.ch/searchpub) enables you to search by a variety of criteria including text searches, technical committees and date of publication. On-line information is also available on recently issued publications, withdrawn and replaced publications, as well as corrigenda.

- **IEC Just Published**

This summary of recently issued publications (www.iec.ch/online_news/justpub) is also available by email. Please contact the Customer Service Centre (see below) for further information.

- **Customer Service Centre**

If you have any questions regarding this publication or need further assistance, please contact the Customer Service Centre:

Email: custserv@iec.ch
Tel: +41 22 919 02 11
Fax: +41 22 919 03 00

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

62373

Première édition
First edition
2006-07

**Essai de stabilité de température en polarisation
pour transistors à effet de champ métal-oxyde-
semiconducteur (MOSFET)**

**Bias-temperature stability test for metal-oxide,
semiconductor, field-effect transistors (MOSFET)**

© IEC 2006 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission, 3, rue de Varembe, PO Box 131, CH-1211 Geneva 20, Switzerland
Telephone: +41 22 919 02 11 Telefax: +41 22 919 03 00 E-mail: inmail@iec.ch Web: www.iec.ch



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

N

*Pour prix, voir catalogue en vigueur
For price, see current catalogue*

SOMMAIRE

AVANT-PROPOS	4
INTRODUCTION.....	8
1 Domaine d'application	10
2 Termes et définitions	10
3 Equipement d'essai	14
3.1 Equipement	14
3.2 Exigences de manipulation	14
4 Echantillonnage d'essai	16
4.1 Echantillon	16
4.2 Encapsulation.....	16
4.3 Circuit de protection les DES.....	16
5 Procédure	18
5.1 Mesure initiale et mesure du point de lecture	18
5.2 Essai.....	18
5.3 Notes pour MOSFET de champ	20
5.4 Jugement	22
Annexe A (informative) Essai de fiabilité au niveau de la plaquette (WRL).....	24
Bibliographie.....	26
Figure 1 – Courbe V_{GS}/I_{DS} explicative de V_{th-ex}	12
Figure 2 – Connexion entre les électrodes MOSFET et les bornes externes	16
Figure 3 – Exemple de circuit de protection contre les DES	18
Figure 4 – Circuit d'essai BT MOSFET (Nch)	20

CONTENTS

FOREWORD.....	5
INTRODUCTION.....	9
1 Scope.....	11
2 Terms and definitions	11
3 Test equipment.....	15
3.1 Equipment.....	15
3.2 Requirement for handling	15
4 Test sample.....	17
4.1 Sample.....	17
4.2 Packaging	17
4.3 ESD protection circuit.....	17
5 Procedure	19
5.1 Initial measurement and read point measurement.....	19
5.2 Test.....	19
5.3 Notes for field MOSFET	21
5.4 Judgment	23
Annex A (informative) Wafer level reliability test (WLR test).....	25
Bibliography.....	27
Figure 1 – V_{GS} - I_{DS} curve to explain V_{th-ex}	13
Figure 2 – Connection between MOSFET electrodes and external terminals	17
Figure 3 – Example of ESD protection circuit	19
Figure 4 – MOSFET BT test circuit (Nch)	21

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

ESSAI DE STABILITÉ DE TEMPÉRATURE EN POLARISATION POUR TRANSISTORS À EFFET DE CHAMP MÉTAL-OXYDE-SEMICONDUCTEUR (MOSFET)

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de la CEI intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de la CEI se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications; la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de la CEI s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de la CEI dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de la CEI et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) La CEI n'a prévu aucune procédure de marquage valant indication d'approbation et n'engage pas sa responsabilité pour les équipements déclarés conformes à une de ses Publications.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à la CEI, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de la CEI, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de la CEI ou de toute autre Publication de la CEI, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 62373 a été établie par le comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47/1862/FDIS	47/1875/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 2.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**BIAS-TEMPERATURE STABILITY TEST FOR METAL-OXIDE,
SEMICONDUCTOR, FIELD-EFFECT TRANSISTORS (MOSFET)**

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with an IEC Publication.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 62373 has been prepared by IEC technical committee 47: Semiconductor devices.

The text of this standard is based on the following documents:

FDIS	Report on voting
47/1862/FDIS	47/1875/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de maintenance indiquée sur le site web de la CEI sous «<http://webstore.iec.ch>» dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou
- amendée.

The committee has decided that the contents of this publication will remain unchanged until the maintenance result date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

INTRODUCTION

Sous la contrainte de haute température et en appliquant une tension grille-source élevée pendant une longue durée, le MOSFET se dégrade; le courant de saturation diminue et la valeur absolue de la tension de seuil augmente.

Les causes de dégradation connues incluent la contamination d'ions mobiles, les dommages de charges et la création de défauts d'interface à l'interface SiO_2/Si ou charge fixe par la circulation de porteurs dans l'oxyde.

INTRODUCTION

Under the stress of high temperature, and when high gate-source voltage is applied over a long period of time, MOSFET degrades; saturation current decreases and the absolute value of threshold voltage increases.

Known causes of degradation include mobile ion contamination, charge damage and the creation of interface traps at SiO_2/Si interface or fixed charge by the carrier flow into the oxide.

ESSAI DE STABILITÉ DE TEMPÉRATURE EN POLARISATION POUR TRANSISTORS À EFFET DE CHAMP MÉTAL-OXYDE-SEMICONDUCTEUR (MOSFET)

1 Domaine d'application

La présente Norme internationale fournit une procédure d'essai pour la stabilité de température en polarisation (essai BT) des MOSFET (transistor à effet de champ métal-oxyde-semiconducteurs).

2 Termes et définitions

Pour les besoins du présent document, les termes et définitions suivants s'appliquent.

2.1

tension de seuil à courant constant

$V_{th(ci)}$

tension grille-source à laquelle le courant de drain est égal à $0,1 \mu A/\mu m$ fois la largeur de grille en micron, avec la tension drain-source dans la région linéaire ou à la valeur typique des conditions de fonctionnement recommandées

NOTE Cette définition est exprimée par l'équation suivante:

$$V_{th-ci} = V_{GS} \quad (1)$$

où V_{GS} est la tension de grille-source

aux conditions suivantes :

$$I_{DS} = 0,1 \mu A/\mu m \times W \quad (2)$$

où I_{DS} est le courant de drain-source et W est la largeur de grille en microns

et la tension de drain dans la région linéaire ou tension d'alimentation typique de condition de fonctionnement recommandée. La région linéaire signifie $V_{DS} = 0,05 \dots 0,1$ V (approximativement).

2.2

tension de seuil extrapolée

$V_{th(ext)}$

tension grille-source qui est la valeur extrapolée de la courbe I_{DS} (linéaire)- V_{GS} (linéaire) au niveau de laquelle la pente de la courbe I_{DS} - V_{GS} devient maximale avec le point de la courbe au point $I_D = 0$ dans les conditions de tension drain-source dans la région linéaire ou à la valeur typique des conditions de fonctionnement recommandées

NOTE La Figure 1 présente la courbe tension grille-source (V_{GS})-courant drain-source (I_{DS}).

A environ $V_{GS} = 0,3$ V, la pente de I_{DS} - V_{GS} devient maximale. La ligne en pointillé est la ligne extrapolée dont la pente a la même valeur maximale que la courbe I_{DS} - V_{GS} .

La valeur ou la ligne extrapolée croise la ligne de $I_{DS} = 0$ (X-axe) est V_{th-ext} .

BIAS-TEMPERATURE STABILITY TEST FOR METAL-OXIDE, SEMICONDUCTOR, FIELD-EFFECT TRANSISTORS (MOSFET)

1 Scope

This International Standard provides a test procedure for a bias-temperature (BT) stability test of metal-oxide semiconductor, field-effect transistors (MOSFET).

2 Terms and definitions

For the purposes of this document, the following terms and definitions apply.

2.1

constant current threshold voltage

V_{th-ci}
gate-source voltage at which drain current is equal to $0,1 \mu A/\mu m$ times gate width in micron with the drain-source voltage in linear region or in the typical value of recommended operating condition

NOTE This definition is expressed by the following equation as

$$V_{th-ci} = V_{GS} \quad (1)$$

where, V_{GS} is the gate-source voltage

under the following condition:

$$I_{DS} = 0,1 \mu A/\mu m \times W \quad (2)$$

where I_{DS} is the drain-source current and W is the gate width in microns

and the drain voltage is in linear region or in the typical value of recommended operating condition. Linear region means $V_{DS} = 0,05, \dots, 0,1$ V (approximately).

2.2

extrapolated threshold voltage

V_{th-ext}
gate-source voltage which is the extrapolated value in the (linear) I_{DS} -(linear) V_{GS} curve, from the point where the slope of the I_{DS} - V_{GS} curve becomes maximum with the maximum slope to the point of $I_{DS} = 0$ in the condition of drain-source voltage in linear region or in the typical value of recommended operating condition

NOTE Figure 1 shows the gate-source voltage (V_{GS})–drain-source current (I_{DS}) curve.

At about $V_{GS} = 0,3$ V, the slope of I_{DS} - V_{GS} becomes maximum. The dotted line is the extrapolated line whose slope is the same maximum value as the I_{DS} - V_{GS} curve.

The value where the extrapolated line crosses the line of $I_{DS} = 0$ (X-axis) is V_{th-ext} .

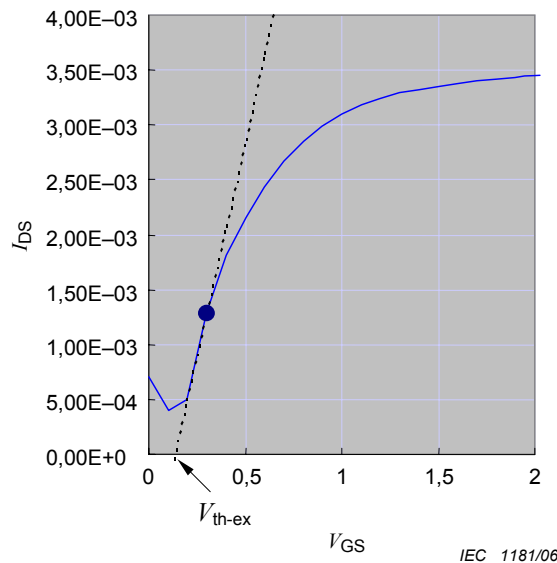


Figure 1 – Courbe V_{GS} - I_{DS} explicative de V_{th-ex}

2.3

courant de drain saturé

$I_{DS, sat}$

courant de drain mesuré lorsque la tension drain-source et la tension grille-source sont égales à la tension d'alimentation typique de condition de fonctionnement recommandée

2.4

courant de drain linéaire

$I_{D, lin}$

courant de drain mesuré lorsque la tension drain-source est comprise entre 0,05 V et 0,1 V et la tension grille-source est égale à la tension d'alimentation typique de condition de fonctionnement recommandée

2.5

courant de fuite de drain

$I_{D, fuite}$

courant de drain mesuré lorsque la tension drain-source est égale à la tension d'alimentation typique de condition de fonctionnement recommandée et que la tension grille-source est égale à zéro

NOTE Si le courant sous le seuil n'est pas négligeable, la tension grille-source peut être égale à la tension (de puits) substrat.

2.6

transconductance maximale

$G_{m, max}$

pente maximale de la courbe de courant drain-source et tension grille-source avec la tension drain-source dans la région linéaire ou la valeur typique de condition de fonctionnement recommandée

2.7

courant de fuite de grille

I_g

courant de fuite circulant dans la borne de grille d'une grille isolée d'oxyde

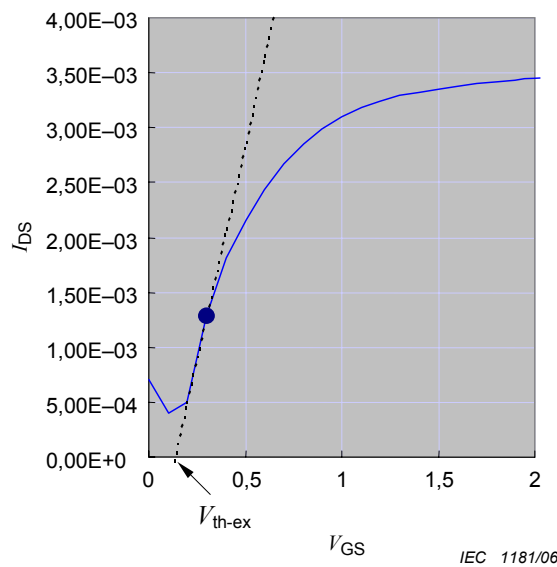


Figure 1 – V_{GS} - I_{DS} curve to explain V_{th-ex}

2.3

saturated drain current

$I_{DS, sat}$

drain current on condition that both drain-source voltage and gate-source voltage are equal to typical supply voltage of recommended operating condition

2.4

linear drain current

$I_{D, lin}$

drain current on condition that drain-source voltage ranges from 0,05 V to 0,1 V and gate-source voltage is equal to typical supply voltage of recommended operating condition

2.5

drain leakage current

$I_{D, leak}$

drain current on condition that drain-source voltage is equal to typical supply voltage of recommended operating condition and gate-source voltage is zero

NOTE If the sub-threshold current is not negligible, gate-source voltage may be equal to substrate (well) voltage.

2.6

maximum transconductance

$G_{m, max}$

maximum slope of drain-source current and gate-source voltage curve with the drain-source voltage in linear region or the typical value of recommended operating condition

2.7

gate leakage current

I_g

leakage current flowing in the gate terminal of an oxide-insulated gate

2.8

tension de claquage

V_{BDSS}

tension drain-source lorsque le courant de fuite de drain spécifié circule dans la borne et la source mise à la masse

2.9

courant de fuite de substrat

I_{sub}

courant circulant dans la borne de substrat d'un FET

2.10

champ électrique d'oxyde

E_{ox}

champ électrique dans une grille d'oxyde

NOTE La formule générale pour E_{ox} est

$$E_{ox} = V_{ox} / t_{ox} \quad (3)$$

où V_{ox} est la tension d'oxyde et t_{ox} est l'épaisseur de l'oxyde. t_{ox} est déterminé par une méthode conséquente et documentée (méthode de mesure physique par analyse SEM, TEM ou CV). Il est important de noter que la tension appliquée n'est pas nécessairement la tension traversant l'oxyde. Des oxydes ultramincres présentent des effets de confinement quantiques et les effets de déplétion de l'électrode de grille réduisent effectivement la tension à travers l'oxyde. Il convient que la méthode pour déterminer t_{ox} ou une référence à une norme soit incluse dans le rapport de données.

2.11

facteur d'accélération électrique pour le modèle 1/E

B

pente de la courbe log (durée de vie)-1/ E_{ox}

2.12

facteur d'accélération électrique pour le modèle E

D

pente de la courbe log (durée de vie)-1/ E_{ox}

3 Equipement d'essai

3.1 Equipement

3.1.1 Etuve à haute température

La machine d'essai sous pointes équipée d'un plateau chaud est utilisée pour l'essai de fiabilité au niveau de la plaquette (essai WLR, *wafer level reliability en anglais*).

3.1.2 Equipement de mesure

Les instruments de mesure doivent être fournis pour évaluer les caractéristiques en courant continu du MOSFET.

3.2 Exigences de manipulation

Toutes les mesures utilisées pour la protection contre la DES doivent s'appliquer. Par exemple, un bracelet de terre pour la protection contre la DES doit être utilisé.

2.8**breakdown voltage** V_{BDSS}

drain-source voltage when the specified drain leakage current flows in the grounded gate and source

2.9**substrate leakage current** I_{sub}

current flowing in the substrate terminal of FET

2.10**oxide electric field** E_{ox}

electric field in the gate oxide

NOTE The general formula for E_{ox} is

$$E_{\text{ox}} = V_{\text{ox}} / t_{\text{ox}} \quad (3)$$

where V_{ox} is the oxide voltage and t_{ox} is the oxide thickness. t_{ox} is determined by a consistent, documented method (physical measurement method by SEM, TEM or CV analysis). It is important to point out that the applied voltage is not necessarily the voltage across the oxide. Ultrathin oxides exhibit quantum confinement effects and gate electrode depletion effects effectively reducing the voltage across the oxide. The method of determining t_{ox} or a reference to the documented standard should be included in the data report.

2.11**electric acceleration factor for $1/E$ model** B

slope of the log (lifetime)- $1/E_{\text{ox}}$ curve

2.12**electric acceleration factor for E model** D

slope of the log (lifetime)- E_{ox} curve

3 Test equipment**3.1 Equipment****3.1.1 High temperature oven**

The wafer prober, equipped with a hot chuck, is used for the wafer level reliability test (WLR test).

3.1.2 Measurement equipment

Measurement instruments shall be provided for evaluating the DC characteristics of MOSFETs.

3.2 Requirement for handling

All measurements that are used for ESD protection shall apply. For example, a wrist strap for ESD protection shall be used.

4 Echantillonnage d'essai

4.1 Echantillon

Un MOSFET décrit comme suit est utilisé.

4.1.1 Largeur de canal (longueur de grille)

Une longueur de canal minimale de la technologie ciblée doit être utilisée. Une longueur de canal plus importante peut être ajoutée si nécessaire.

4.1.2 Largeur de canal (largeur de grille)

Toute largeur de canal peut être utilisée. Une largeur de canal comprise entre 3 µm et 20 µm est recommandée à moins qu'une autre largeur de canal ne soit essentielle.

4.1.3 Structure

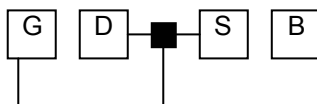
Il est recommandé que quatre électrodes (grille, source, drain, substrat) soient connectées à des bornes de boîtier individuelles externes.

4.1.4 Procédé de plaquettes

Il est fortement recommandé que le procédé de plaquettes tel que la concentration d'impuretés, le traitement thermique ou le procédé de câblage soient identiques à la technologie ciblée.

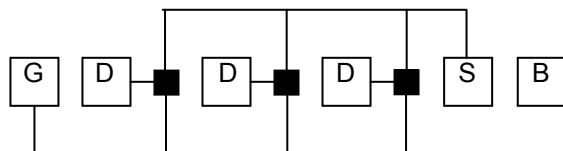
4.2 Encapsulation

Tout type de boîtier est acceptable. L'encapsulation n'est pas nécessaire pour l'essai WLR (fiabilité au niveau de la plaquette, *wafer level reliability en anglais*).



IEC 1182/06

Figure 2a – Recommandée



IEC 1183/06

Figure 2b – Non recommandée

Figure 2 – Connexion entre les électrodes MOSFET et les bornes externes

4.3 Circuit de protection les DES

Il convient de prendre spécialement garde à ce que les échantillons au cours du procédé d'encapsulation ne subissent pas de dommages dus aux DES. Il est recommandé qu'un circuit de protection contre les DES soit ajouté à l'électrode de grille.

4 Test sample

4.1 Sample

One MOSFET is used, described as follows:

4.1.1 Channel length (gate length)

A minimum channel length for the targeted technology shall be used. Longer channel length may be added if necessary.

4.1.2 Channel width (gate width)

Any channel width can be used. A channel width measuring 3 μm to 20 μm is recommended, unless another channel width is essential.

4.1.3 Structure

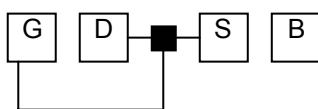
It is recommended that four electrodes (gate, source, drain, substrate) be connected to individual external terminals of the packaging.

4.1.4 Wafer process

It is strongly recommended that the wafer process such as impurity concentration, thermal treatment or the wiring process be identical to the targeted technology.

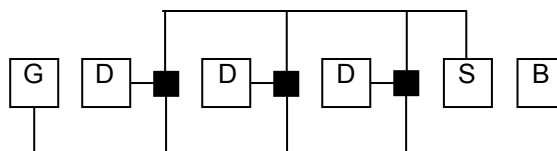
4.2 Packaging

Any packaging type is acceptable. Packaging is not needed for the WLR test.



IEC 1182/06

Figure 2a – Recommended



IEC 1183/06

Figure 2b – Not recommended

Figure 2 – Connection between MOSFET electrodes and external terminals

4.3 ESD protection circuit

Special attention should be paid so that ESD damage does not occur to the samples during the packaging process. It is recommended that an ESD protection circuit is added to the gate electrode.

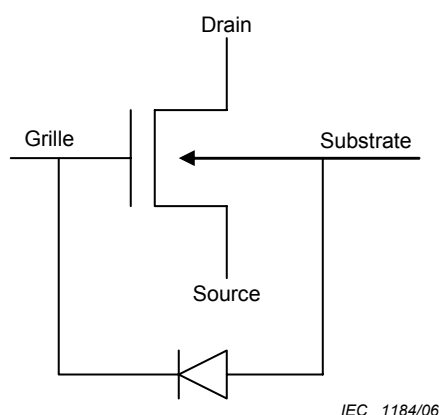


Figure 3 – Exemple de circuit de protection contre les DES

5 Procédure

5.1 Mesure initiale et mesure du point de lecture

Les éléments de mesure sont sélectionnés parmi les éléments décrits ci-dessous. Il est recommandé de choisir une des V_{th-ci} ou V_{th-ext} et de choisir une des $I_{DS, sat}$ ou $I_{D, lin}$. La température ambiante pour la mesure électrique doit être la température du local. Dans le cas du WLR, la mesure électrique peut être effectuée à température de contrainte.

V_{th-ci}	tension de seuil à courant constant
V_{th-ext}	tension de seuil extrapolée
$I_{DS, sat}$	courant de drain saturé
$I_{d, lin}$	courant de drain linéaire
$I_{d, fuite}$	courant de fuite de drain
$G_{m, max}$	transconductance maximale
I_G	courant de fuite de grille
V_{BDSS}	tension de claquage
I_{sub}	courant de fuite de substrat (pour les PMOS)

5.2 Essai

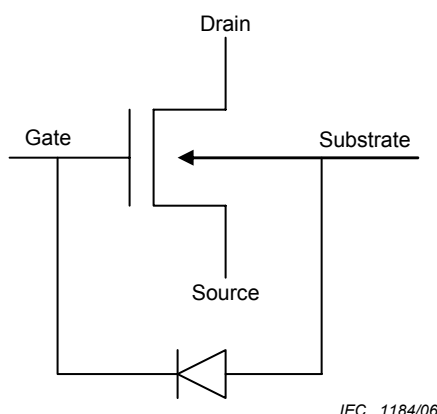
Les conditions de l'essai de contrainte sont décrites ci-dessous. La température, le champ électrique, le point de lecture et la durée de l'essai final sont les valeurs pour un cas typique. Il est préférable d'effectuer un essai de précontrainte pour déterminer la condition d'essai appropriée.

Pour le MOSFET Nch, l'électrode de grille est polarisée positivement. Pour le MOSFET Pch, l'électrode de grille est polarisée négativement. Il est préférable d'essayer à la fois la polarité pour Nch et pour Pch.

Pour l'essai Passe/Ne passe pas, la température et le champ électrique peuvent être un point respectivement. Si la durée de vie prévue est la préoccupation, la température et le champ électrique peuvent représenter plus de deux points respectivement pour obtenir l'énergie d'activation et le facteur d'accélération du champ électrique.

5.2.1 Température de contrainte

La gamme de températures recommandée est 150 °C à 250 °C.



IEC 1184/06

Figure 3 – Example of ESD protection circuit

5 Procedure

5.1 Initial measurement and read point measurement

Measurement is made upon items described below. It is recommended to select one out of V_{th-ci} or V_{th-ext} and one out of $I_{DS, sat}$ or $I_{D, lin}$. Room temperature for electrical measurement shall be ambient. In the case of WLR, electrical measurement may be carried out at stress temperature.

V_{th-ci}	: constant current threshold voltage
V_{th-ext}	: extrapolated threshold voltage
$I_{DS, sat}$	: saturated drain current
$I_{d, lin}$	: linear drain current
$I_{d, leak}$	: drain leakage current
$G_{m, max}$	: maximum transconductance
I_g	: gate leakage current
V_{BDSS}	: breakdown voltage
I_{sub}	: substrate leakage current (for PMOS)

5.2 Test

The conditions for the stress test are described below. Temperature, electric field, read point and final test time values are those used for a typical case. It is preferable to carry out a pre-stress test to determine the appropriate test condition.

For Nch MOSFET, the gate electrode is biased to positive. For Pch MOSFET, the gate electrode is biased to negative. It is preferable to test polarity for both Nch and Pch.

For the Go/NoGo test, the temperature and the electric field may be one point, respectively. If the projected life time is of concern, the temperature and the electric field may be more than two points, respectively, to obtain the activation energy and electric field acceleration factor.

5.2.1 Stress temperature

The recommended range is 150 °C to 250 °C.

5.2.2 Champ électrique E_{ox}

La gamme de valeurs recommandée est 4 MV/cm à 8 MV/cm. Pour le MOSFET Nch, l'électrode de grille est polarisée positivement. Pour le MOSFET Pch, l'électrode de grille est polarisée négativement.

La source, le drain et le substrat (puits) ont une connexion commune. La polarité est appliquée entre la grille et le point commun (voir Figure 4).

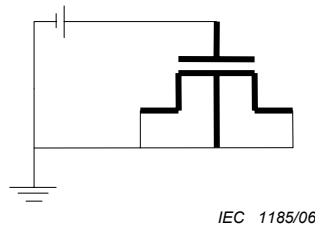


Figure 4 – Circuit d'essai BT MOSFET (Nch)

5.2.3 Point de mesure (recommandation)

Le point de mesure initial doit être 0 h.

Points de mesure: 0,5 h ; 1 h; 2 h; 4 h; 10 h; 20 h; 40 h.

5.2.4 Durée d'essai final

Objet	Durée d'essai final
Essai passe/Ne passe pas	1h, ... 10 h (recommandée)
Estimation de durée de vie	10 h, ... 1 000 h (recommandée)

5.3 Notes pour MOSFET de champ

Le MOSFET de champ peut être essayé de manière analogue selon les considérations suivantes.

5.3.1 Largeur de canal (longueur de grille)

La longueur de canal est la longueur d'isolation minimale de la technologie ciblée. Une longueur de canal plus importante peut être ajoutée si nécessaire.

5.3.2 Caractéristiques électriques

La plupart des caractéristiques électriques peuvent ne pas être mesurables sauf pour V_{th-ci} ou $I_{D, fuite}$ à une tension d'alimentation typique.

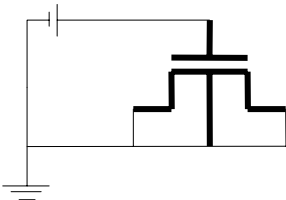
5.3.3 Champ électrique de contraintes

Généralement, le champ électrique de contraintes est inférieur à celui de l'essai MOSFET nominal car l'épaisseur de l'oxyde de champ est plus importante que celle de l'oxyde de grille. Il est recommandé que la tension de grille du MOSFET de champ aille de la tension d'alimentation typique jusqu'au double de celle-ci.

5.2.2 E_{ox} electric field strength

The recommended range is 4 MV/cm to 8 MV/cm. For the Nch MOSFET, the gate electrode is biased to positive. For the Pch MOSFET, the gate electrode is biased to negative.

Source, drain and substrate (well) are connected to ground. The bias is applied between the gate and ground (see Figure 4).



IEC 1185/06

Figure 4 – MOSFET BT test circuit (Nch)

5.2.3 Measure point (recommendation)

The initial measure point shall be 0 h.

Read points: 0,5 h; 1 h; 2 h; 4 h; 10 h; 20 h; 40 h.

5.2.4 Final test time

Purpose	Final test time
Go/NoGo test	1h,...10 h (recommended)
Lifetime estimation	10 h,... 1 000 h (recommended)

5.3 Notes for field MOSFET

Field MOSFET can be tested in a similar manner with the following considerations.

5.3.1 Channel length (gate length)

Channel length is the minimum isolation length of the targeted technology. Longer channel lengths may be added if necessary.

5.3.2 Electrical characteristics

Most of the electrical characteristics may be immeasurable except for V_{th-ci} or $I_{D, leak}$ at typical supply voltage.

5.3.3 Stress electric field

Typically, the stress electric field is smaller than that of the nominal MOSFET test because the thickness of the field oxide is thicker than that of the gate oxide. It is recommended that the gate-source voltage of the field MOSFET is twice that of the usual supply voltage.

5.4 Jugement

Calculer le décalage de V_{th} par rapport à sa valeur initiale ou la variation relative des autres paramètres (sauf pour $I_{D(fuite)}$). Pour l'essai Passe/Ne passe pas, le décalage de V_{th} ou la variation d'autres paramètres est comparé(e) à des critères prédéfinis. Si le décalage ou la variation dépasse les critères, le jugement qui en est fait est le rejet. A titre d'exemple de critères prédéfinis, on peut citer $\Delta V_{th} = 0,1 \text{ V}$ ou $\Delta I_{DS, sat} / \text{initial } I_{DS, sat} = -10 \%$.

Pour obtenir la durée de vie prévue, celle-ci est calculée avec l'énergie d'activation et le facteur d'accélération du champ électrique. Bien que la dégradation admissible qui définit la durée de vie dépende de la conception du circuit ou des conditions d'utilisation sur site, la dégradation admissible typique est $\Delta V_{th} = 0,1 \text{ V}$ ou $\Delta I_{DS, sat} / \text{initial } I_{DS, sat} = -10 \%$. La relation entre la durée de vie, la température et le champ électrique est fournie par l'Equation (4) ou l'Equation (5). Le modèle d'accélération du champ électrique est différent entre l'Equation (4) et l'Equation (5). Etant donné que l'on ne sait toujours pas laquelle est correcte, il est recommandé de confirmer le modèle d'accélération par une expérience de dépendance en champ électrique additionnelle.

$$\tau = A \exp\left(\frac{E_a}{K T}\right) \exp\left(\frac{B}{E_{ox}}\right) \quad (4)$$

où

- E_a est l'énergie d'activation (eV), (généralement, 1eV) ;
- K est la constante de Boltzmann ($8,62e - 5 \text{ eV/K}$) ;
- T est la température (K) ;
- B est le facteur d'accélération électrique (MV/cm) généralement 50~100 MV/cm ;
- E_{ox} est le champ électrique (MV/cm) ;
- A est la constante.

$$\tau = C \exp\left(\frac{E_a}{K T}\right) \exp(D \times E_{ox}) \quad (5)$$

où

- D est le facteur d'accélération électrique (cm/MV) ;
- C est la constante.

5.4 Judgement

Calculate the V_{th} shift from its initial value or relative change of other parameters (except for $I_{D, leak}$). For the Go/NoGo test, the V_{th} shift or other parameter change is compared with pre-defined criteria. If the shift or the change exceeds the criteria, a “fail” judgment is made. An example of the pre-defined criteria is $\Delta V_{th} = 0,1$ V or $\Delta I_{DS, sat} / \text{initial } \Delta I_{DS, sat} = -10$ %.

To obtain the projected lifetime, lifetime is calculated with an activation energy and electric field acceleration factor. Though the allowable degradation which defines the lifetime is dependent on the circuit design or the field use condition, typical allowable degradation is $\Delta V_{th} = 0,1$ V or $\Delta I_{DS, sat} / \text{initial } \Delta I_{DS, sat} = -10$ %. The relation between lifetime, temperature and electric field is give by Equation (4) or Equation (5). The electric field acceleration model is different between Equation (4) and Equation (5). Because it is still unknown which one is correct, it is recommended to confirm the acceleration model by additional electric field dependency experiments.

$$\tau = A \exp\left(\frac{E_a}{K T}\right) \exp\left(\frac{B}{E_{ox}}\right) \quad (4)$$

where

E_a is the activation energy (eV) (typically, 1 eV);

K is the Boltzmann constant ($8,62e - 5$ eV/K);

T is the temperature (K);

B is the electric acceleration factor (MV/cm), typically, 50~100 MV/cm;

E_{ox} is the electric field (MV/cm);

A is the constant.

$$\tau = C \exp\left(\frac{E_a}{K T}\right) \exp(D \times E_{ox}) \quad (5)$$

where

D is the electric acceleration factor (cm/MV);

C is the constant.

Annexe A (informative)

Essai de fiabilité au niveau de la plaquette (WRL)

A.1 Objet de l'essai de fiabilité au niveau de la plaquette (WRL)

L'essai de fiabilité au niveau de la plaquette est utilisé tant pour l'essai Passe/Ne passe pas que pour l'essai de durée de vie.

A.2 Durée d'essai final

La durée d'essai final dépend de la combinaison de température de contrainte et du champ électrique. Pour obtenir le facteur d'accélération, une variété de conditions de contraintes est employée.

Lorsque l'essai Passe/Nepasse pas est effectué (pour le contrôle de la qualité, par exemple), la durée d'exécution des essais est importante. Ainsi la condition de contraintes devrait être réglée de sorte que l'échantillon d'essai soit soumis à une dégradation suffisante en 10 000 s (recommandé).

Lorsque l'essai de durée de vie est effectué, il convient d'obtenir une durée de vie aussi longue que possible, en particulier la durée de vie sous condition de faible contrainte.

Dans le cas où les 10 000 s ne seraient pas suffisantes pour la durée d'essai, la durée d'essai final pour une contrainte modérée peut être trop longue à accomplir dans une période de temps raisonnable.

Un essai de contrainte peut être terminé avant le moment où la dégradation atteint les critères de défaillance. La durée de vie peut aussi être estimée par extrapolation.

Annex A (informative)

Wafer level reliability test (WLR test)

A.1 Purpose of wafer level reliability test (WLR test)

The WLR test is used for both Go/NoGo test and life test.

A.2 Final test time

Final test time is dependent on the combination of stress temperature and electric field. To obtain the acceleration factor, variety of stress condition is employed.

When the Go/NoGo test is carried out (for quality control, etc.), the testing through-put time is important. So the stress condition had better be adjusted so that the test sample degrades sufficiently within 10 000 s (recommended).

When the life test is carried out, the longest possible lifetime should be obtained especially for the life-time in low stress condition.

If 10 000 s is not enough time, the final test time for the moderate stress may be too long to complete within a reasonable period.

A stress test can be terminated before the time when the degradation reaches failure criteria. Lifetime can, in this case, be estimated by extrapolation.

Bibliographie

- [1] OGAWA, S. *et al.*, “Interface-trap generation at ultra thin SiO₂ (4-6 nm) – Si interface during negative-bias temperature aging”, J Appl Phys., pp1137-1148, 1995.
 - [2] TSUJIKAWA, S. *et al.*, “Experimental Evidence for the Generation of Bulk Traps by Negative Bias Temperature Stress and Their Impact on the Integrity of Direct-tunneling Gate Dielectrics”, 2003 Symposium on VLSI Technology Tech Dig.
 - [3] “Report on failure mechanism of LSI and its test method, Part 2”, May (1999), Technical Standardization Committee on Semiconductor Devices, EIAJ.
-

Bibliography

- [1] OGAWA, S. *et al.*, “Interface-trap generation at ultra thin SiO₂ (4-6 nm)-Si interface during negative-bias temperature aging”, J Appl Phys., pp1137-1148, 1995.
 - [2] TSUJIKAWA, S. *et al.*, “Experimental Evidence for the Generation of Bulk Traps by Negative Bias Temperature Stress and Their Impact on the Integrity of Direct-tunneling Gate Dielectrics”, 2003 Symposium on VLSI Technology Tech Dig.
 - [3] “Report on failure mechanism of LSI and its test method, Part 2, May (1999), Technical Standardization Committee on Semiconductor Devices, EIAJ.
-



Standards Survey

The IEC would like to offer you the best quality standards possible. To make sure that we continue to meet your needs, your feedback is essential. Would you please take a minute to answer the questions overleaf and fax them to us at +41 22 919 03 00 or mail them to the address below. Thank you!

Customer Service Centre (CSC)

International Electrotechnical Commission

3, rue de Varembe

1211 Genève 20

Switzerland

or

Fax to: **IEC/CSC** at +41 22 919 03 00

Thank you for your contribution to the standards-making process.

A Prioritaire

Nicht frankieren
Ne pas affranchir



Non affrancare
No stamp required

RÉPONSE PAYÉE

SUISSE

Customer Service Centre (CSC)

International Electrotechnical Commission

3, rue de Varembe

1211 GENEVA 20

Switzerland



Q1 Please report on **ONE STANDARD** and **ONE STANDARD ONLY**. Enter the exact number of the standard: (e.g. 60601-1-1)

.....

Q2 Please tell us in what capacity(ies) you bought the standard (tick all that apply). I am the/a:

- purchasing agent ☐
 librarian ☐
 researcher ☐
 design engineer ☐
 safety engineer ☐
 testing engineer ☐
 marketing specialist ☐
 other.....

Q3 I work for/in/as a:
(tick all that apply)

- manufacturing ☐
 consultant ☐
 government ☐
 test/certification facility ☐
 public utility ☐
 education ☐
 military ☐
 other.....

Q4 This standard will be used for:
(tick all that apply)

- general reference ☐
 product research ☐
 product design/development ☐
 specifications ☐
 tenders ☐
 quality assessment ☐
 certification ☐
 technical documentation ☐
 thesis ☐
 manufacturing ☐
 other.....

Q5 This standard meets my needs:
(tick one)

- not at all ☐
 nearly ☐
 fairly well ☐
 exactly ☐

Q6 If you ticked NOT AT ALL in Question 5 the reason is: (tick all that apply)

- standard is out of date ☐
 standard is incomplete ☐
 standard is too academic ☐
 standard is too superficial ☐
 title is misleading ☐
 I made the wrong choice ☐
 other

Q7 Please assess the standard in the following categories, using the numbers:

- (1) unacceptable,
 (2) below average,
 (3) average,
 (4) above average,
 (5) exceptional,
 (6) not applicable

- timeliness.....
 quality of writing.....
 technical contents.....
 logic of arrangement of contents
 tables, charts, graphs, figures.....
 other

Q8 I read/use the: (tick one)

- French text only ☐
 English text only ☐
 both English and French texts ☐

Q9 Please share any comment on any aspect of the IEC that you would like us to know:

.....





Enquête sur les normes

La CEI ambitionne de vous offrir les meilleures normes possibles. Pour nous assurer que nous continuons à répondre à votre attente, nous avons besoin de quelques renseignements de votre part. Nous vous demandons simplement de consacrer un instant pour répondre au questionnaire ci-après et de nous le retourner par fax au +41 22 919 03 00 ou par courrier à l'adresse ci-dessous. Merci !

Centre du Service Clientèle (CSC)

Commission Electrotechnique Internationale

3, rue de Varembé

1211 Genève 20

Suisse

ou

Télécopie: **CEI/CSC** +41 22 919 03 00

Nous vous remercions de la contribution que vous voudrez bien apporter ainsi à la Normalisation Internationale.

A Prioritaire

Nicht frankieren
Ne pas affranchir



Non affrancare
No stamp required

RÉPONSE PAYÉE

SUISSE

Centre du Service Clientèle (CSC)

Commission Electrotechnique Internationale

3, rue de Varembé

1211 GENÈVE 20

Suisse



Q1 Veuillez ne mentionner qu'**UNE SEULE NORME** et indiquer son numéro exact:
(ex. 60601-1-1)
.....

Q2 En tant qu'acheteur de cette norme, quelle est votre fonction?
(cochez tout ce qui convient)
Je suis le/un:

- agent d'un service d'achat ☐
bibliothécaire ☐
chercheur ☐
ingénieur concepteur ☐
ingénieur sécurité ☐
ingénieur d'essais ☐
spécialiste en marketing ☐
autre(s).....

Q3 Je travaille:
(cochez tout ce qui convient)

- dans l'industrie ☐
comme consultant ☐
pour un gouvernement ☐
pour un organisme d'essais/
certification ☐
dans un service public ☐
dans l'enseignement ☐
comme militaire ☐
autre(s).....

Q4 Cette norme sera utilisée pour/comme
(cochez tout ce qui convient)

- ouvrage de référence ☐
une recherche de produit ☐
une étude/développement de produit ☐
des spécifications ☐
des soumissions ☐
une évaluation de la qualité ☐
une certification ☐
une documentation technique ☐
une thèse ☐
la fabrication ☐
autre(s).....

Q5 Cette norme répond-elle à vos besoins:
(une seule réponse)

- pas du tout ☐
à peu près ☐
assez bien ☐
parfaitement ☐

Q6 Si vous avez répondu PAS DU TOUT à Q5, c'est pour la/les raison(s) suivantes:
(cochez tout ce qui convient)

- la norme a besoin d'être révisée ☐
la norme est incomplète ☐
la norme est trop théorique ☐
la norme est trop superficielle ☐
le titre est équivoque ☐
je n'ai pas fait le bon choix ☐
autre(s)

Q7 Veuillez évaluer chacun des critères ci-dessous en utilisant les chiffres
(1) inacceptable,
(2) au-dessous de la moyenne,
(3) moyen,
(4) au-dessus de la moyenne,
(5) exceptionnel,
(6) sans objet

- publication en temps opportun
qualité de la rédaction.....
contenu technique
disposition logique du contenu
tableaux, diagrammes, graphiques,
figures
autre(s)

Q8 Je lis/utilise: (une seule réponse)

- uniquement le texte français ☐
uniquement le texte anglais ☐
les textes anglais et français ☐

Q9 Veuillez nous faire part de vos observations éventuelles sur la CEI:

.....
.....
.....
.....
.....
.....



ISBN 2-8318-8714-3



9 782831 887142

ICS 31.080
