

INTERNATIONAL STANDARD

NORME INTERNATIONALE

**Integrated circuits – Measurement of electromagnetic immunity –
Part 1: General conditions and definitions**

**Circuits intégrés – Mesure de l'immunité électromagnétique –
Partie 1: Conditions générales et définitions**



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2015 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester. If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'IEC ou du Comité national de l'IEC du pays du demandeur. Si vous avez des questions sur le copyright de l'IEC ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de l'IEC de votre pays de résidence.

IEC Central Office
3, rue de Varembe
CH-1211 Geneva 20
Switzerland

Tel.: +41 22 919 02 11
Fax: +41 22 919 03 00
info@iec.ch
www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigenda or an amendment might have been published.

IEC Catalogue - webstore.iec.ch/catalogue

The stand-alone application for consulting the entire bibliographical information on IEC International Standards, Technical Specifications, Technical Reports and other documents. Available for PC, Mac OS, Android Tablets and iPad.

IEC publications search - www.iec.ch/searchpub

The advanced search enables to find IEC publications by a variety of criteria (reference number, text, technical committee,...). It also gives information on projects, replaced and withdrawn publications.

IEC Just Published - webstore.iec.ch/justpublished

Stay up to date on all new IEC publications. Just Published details all new publications released. Available online and also once a month by email.

Electropedia - www.electropedia.org

The world's leading online dictionary of electronic and electrical terms containing more than 30 000 terms and definitions in English and French, with equivalent terms in 15 additional languages. Also known as the International Electrotechnical Vocabulary (IEV) online.

IEC Glossary - std.iec.ch/glossary

More than 60 000 electrotechnical terminology entries in English and French extracted from the Terms and Definitions clause of IEC publications issued since 2002. Some entries have been collected from earlier publications of IEC TC 37, 77, 86 and CISPR.

IEC Customer Service Centre - webstore.iec.ch/csc

If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: csc@iec.ch.

A propos de l'IEC

La Commission Electrotechnique Internationale (IEC) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications IEC

Le contenu technique des publications IEC est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

Catalogue IEC - webstore.iec.ch/catalogue

Application autonome pour consulter tous les renseignements bibliographiques sur les Normes internationales, Spécifications techniques, Rapports techniques et autres documents de l'IEC. Disponible pour PC, Mac OS, tablettes Android et iPad.

Recherche de publications IEC - www.iec.ch/searchpub

La recherche avancée permet de trouver des publications IEC en utilisant différents critères (numéro de référence, texte, comité d'études,...). Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

IEC Just Published - webstore.iec.ch/justpublished

Restez informé sur les nouvelles publications IEC. Just Published détaille les nouvelles publications parues. Disponible en ligne et aussi une fois par mois par email.

Electropedia - www.electropedia.org

Le premier dictionnaire en ligne de termes électroniques et électriques. Il contient plus de 30 000 termes et définitions en anglais et en français, ainsi que les termes équivalents dans 15 langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International (IEV) en ligne.

Glossaire IEC - std.iec.ch/glossary

Plus de 60 000 entrées terminologiques électrotechniques, en anglais et en français, extraites des articles Termes et Définitions des publications IEC parues depuis 2002. Plus certaines entrées antérieures extraites des publications des CE 37, 77, 86 et CISPR de l'IEC.

Service Clients - webstore.iec.ch/csc

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: csc@iec.ch.

INTERNATIONAL STANDARD

NORME INTERNATIONALE

**Integrated circuits – Measurement of electromagnetic immunity –
Part 1: General conditions and definitions**

**Circuits intégrés – Mesure de l'immunité électromagnétique –
Partie 1: Conditions générales et définitions**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.200

ISBN 978-2-8322-2968-2

Warning! Make sure that you obtained this publication from an authorized distributor. Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.
--

CONTENTS

FOREWORD.....	4
INTRODUCTION.....	6
1 Scope.....	7
2 Normative references.....	7
3 Terms and definitions	7
4 Test conditions	11
4.1 General.....	11
4.2 Ambient conditions.....	11
4.2.1 Ambient temperature.....	11
4.2.2 RF ambient.....	11
4.2.3 RF-immunity of the test setup.....	11
4.2.4 Other ambient conditions.....	11
4.3 Test generator	11
4.4 Frequency range	11
5 Test equipment.....	12
5.1 General.....	12
5.2 Shielding.....	12
5.3 Test generator and power amplifier.....	12
5.4 Other components.....	12
6 Test setup	12
6.1 General.....	12
6.2 Test circuit board	12
6.3 Pin selection scheme	12
6.4 IC pin loading/termination.....	13
6.5 Power supply requirements	13
6.6 IC specific considerations.....	13
6.6.1 IC supply voltage	13
6.6.2 IC decoupling.....	14
6.6.3 Operation of IC	14
6.6.4 Guidelines for IC stimulation.....	14
6.6.5 IC monitoring	14
6.7 IC stability over time.....	14
7 Test procedure	14
7.1 Monitoring check.....	14
7.2 Human exposure	14
7.3 System verification	14
7.4 Specific procedures.....	15
7.4.1 Frequency steps	15
7.4.2 Amplitude modulation.....	15
7.4.3 Power levelling for modulation.....	15
7.4.4 Dwell time.....	16
7.4.5 Monitoring of the IC.....	16
8 Test report.....	16
8.1 General.....	16

8.2	Immunity limits or levels	17
8.3	IC performance classes	17
8.4	Interpretation of results	17
8.4.1	Comparison between IC(s) using the same test method	17
8.4.2	Comparison between different test methods.....	17
8.4.3	Correlation to module test methods	17
Annex A (informative)	Test method comparison table.....	18
Annex B (informative)	General test board description	20
B.1	Overview.....	20
B.2	Board description – Mechanical	20
B.3	Board description – Electrical	20
B.3.1	General	20
B.3.2	Ground planes	20
B.3.3	Package pins	21
B.3.4	Via diameters.....	21
B.3.5	Via distance	21
B.3.6	Additional components	21
B.3.7	Supply decoupling.....	21
B.3.8	I/O load	22
Bibliography		24
Figure 1	– RF signal when RF peak power level is maintained	16
Figure B.1	– Example of an immunity test board	23
Table 1	– IC pin loading default values	13
Table 2	– Frequency step size versus frequency range.....	15
Table A.1	– Conducted immunity.....	18
Table A.2	– Radiated immunity.....	19
Table B.1	– Position of vias over the board.....	20

INTERNATIONAL ELECTROTECHNICAL COMMISSION

INTEGRATED CIRCUITS – MEASUREMENT OF ELECTROMAGNETIC IMMUNITY –

Part 1: General conditions and definitions

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 62132-1 has been prepared by subcommittee 47A: Integrated circuits, of IEC technical committee 47: Semiconductor devices.

This second edition cancels and replaces the first edition published in 2006 and constitutes a technical revision.

This edition includes the following significant technical changes with respect to the previous edition:

- a) frequency range of 150 kHz to 1 GHz has been deleted from the title;
- b) frequency step above 1 GHz has been added in Table 2 in 7.4.1;
- c) IC performance classes in 8.3 have been modified;
- d) Table A.1 was divided into two tables, and references to IEC 62132-8 and IEC 62132-9 have been added in the new Table A.2 in Annex A.

The text of this standard is based on the following documents:

FDIS	Report on voting
47A/974/FDIS	47A/977/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all parts in the IEC 62132 series, published under the general title *Integrated circuits – Measurement of electromagnetic immunity*, can be found on the IEC website.

Future standards in this series will carry the new general title as cited above. Titles of existing standards in this series will be updated at the time of the next edition.

The committee has decided that the contents of this publication will remain unchanged until the stability date indicated on the IEC website under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

INTRODUCTION

The IEC 62132 series is published in several parts, under the general title *Integrated circuits – Measurement of electromagnetic immunity*:

- Part 1: General conditions and definitions
- Part 2: Measurement of radiated immunity – TEM cell and wideband TEM cell method
- Part 3: Bulk current injection (BCI) method
- Part 4: Direct RF power injection method
- Part 5: Workbench Faraday cage method
- Part 8: Measurement of radiated immunity – IC stripline method
- Part 9: Measurement of radiated immunity – Surface scan method

INTEGRATED CIRCUITS – MEASUREMENT OF ELECTROMAGNETIC IMMUNITY –

Part 1: General conditions and definitions

1 Scope

This part of IEC 62132 provides general information and definitions about measurement of electromagnetic immunity of integrated circuits (ICs) to conducted and radiated disturbances. It also defines general test conditions, test equipment and setup, as well as the test procedures and content of the test reports for all parts of the IEC 62132 series. Test method comparison tables are included in Annex A to assist in selecting the appropriate measurement method(s).

2 Normative references

The following documents, in whole or in part, are normatively referenced in this document and are indispensable for its application. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 62132-2, *Integrated circuits – Measurement of electromagnetic immunity – Part 2: Measurement of radiated immunity – TEM cell and wideband TEM cell method*

IEC 62132-3, *Integrated circuits – Measurement of electromagnetic immunity, 150 kHz to 1 GHz – Part 3: Bulk current injection (BCI) method*

IEC 62132-4, *Integrated circuits – Measurement of electromagnetic immunity, 150 kHz to 1 GHz – Part 4: Direct RF power injection method*

IEC 62132-5, *Integrated circuits – Measurement of electromagnetic immunity, 150 kHz to 1 GHz – Part 5: Workbench Faraday cage method*

IEC 62132-8, *Integrated circuits – Measurement of electromagnetic immunity – Part 8: Measurement of radiated immunity – IC Stripline method*

IEC TS 62132-9, *Integrated circuits – Measurement of electromagnetic immunity – Part 9: Measurement of radiated immunity – Surface scan method*

3 Terms and definitions

For the purposes of this document, the following terms and definitions apply.

3.1

amplitude modulation

AM

process by which the amplitude of a periodic carrier wave is varied according to a specified law

Note 1 to entry: This note applies to the French language only.

[SOURCE: IEC 60050-314:2001, 314-08-01, modified – The abbreviation AM has been added as a second preferred term, the existing note has been removed and a new Note 1 has been added.]

3.2

artificial network

AN

network presenting a reference load impedance (simulated) to the DUT (e.g. extended power or communication lines) across which the RF disturbance voltage can be measured and which isolates the apparatus from the power supply or loads in a given frequency range

Note 1 to entry: This note applies to the French language only.

3.3

associated equipment

transducers (e.g. probes, networks and antennas) connected to a measuring receiver or test generator; also transducers which are used in the signal or disturbance transmission path between a DUT and measuring equipment or a (test) signal generator

3.4

auxiliary equipment

AE

equipment not under test that is nevertheless indispensable for setting up all the functions and assessing the correct performance (operation) of the equipment under test (EUT) during its exposure to the disturbance

3.5

bias tee

coupling device that allows the signal superposition of an RF signal to a DC signal to an output port without affecting the RF path

3.6

common mode voltage

asymmetrical disturbance voltage

mean of the phasor voltages appearing between each conductor and a specified reference, usually earth or frame

[SOURCE: IEC 60050-161:1990, 161-04-09, modified – The second preferred term "asymmetrical voltage" has been removed and a new admitted term, "asymmetrical disturbance voltage" has been added.]

3.7

common mode current

vector sum of the currents flowing through two or more conductors at a specified cross-section of a plane intersected by these conductors

3.8

continuous wave

CW

waves, whose successive oscillations are identical under steady state conditions

Note 1 to entry: This note applies to the French language only.

3.9

coupling network

electrical circuit for transferring energy from one circuit to another with well-defined impedances

3.10**decoupling network**

electrical circuit for preventing test signals applied to the DUT from affecting other devices, equipment or systems that are not under test

3.11**device under test****DUT**

device, equipment or system being evaluated

Note 1 to entry: As used in this standard, DUT refers to the semiconductor device being tested.

Note 2 to entry: This note applies to the French language only.

3.12**die shrink**

reduction of the die size by using an advanced fabrication process including a finer lithography node and reduced masks

Note 1 to entry: The amount of die shrink of a mask used to produce an IC is expressed as a percentage or as dimensions relative to the original artwork layout.

3.13**differential mode current**

in a two-conductor cable, or two particular conductors in a multi-conductor cable, half the magnitude of the difference of the phasors representing the currents in each conductor

[SOURCE: IEC 60050-161:1990/AMD2:1998, 161-04-38]

3.14**differential mode voltage**

voltage between any two of a specified set of active conductors

[SOURCE: IEC 60050-161:1990, 161-04-08, modified – The second preferred term "symmetrical voltage" has been removed.]

3.15**directional coupler**

transmission coupling device for separately (ideally) sampling (through known coupling loss for measuring purposes) either the forward (incident) or backward (reflected) waves in a transmission line

3.16**electrically small PCB**

printed circuit board with length and width shorter than $\lambda/2$, e.g. 100 mm to 150 mm at 1 GHz

3.17**electromagnetic compatibility****EMC**

ability of an equipment or system to function satisfactorily in its electromagnetic environment without introducing intolerable electromagnetic disturbances to anything in that environment

[SOURCE: IEC 60050-161:1990, 161-01-07]

3.18**forward power**

amount of power that is sent from the RF source towards the (assumed matched) RF load without considering the RF power that is being reflected backwards by the RF load

3.19

ground plane

reference ground plane

flat conductive surface whose potential is used as a common reference

[SOURCE: IEC 60050-161:1990/AMD5:2015, 161-04-36, modified – The first preferred term "ground plane" has been added, the abbreviation RGP has been removed, the definition has been shortened and Notes 1 and 2 have been deleted.]

3.20

immunity

<to a disturbance> ability of a device, equipment or system to perform without degradation in the presence of an electromagnetic disturbance

[SOURCE: IEC 60050-161:1990, 161-01-20]

3.21

injection network

coupling network to inject RF signals into a cable

3.22

peak power

maximum power level occurring on an AM RF signal measured over the time interval of the (lowest LF) signal used for the amplitude modulation

Note 1 to entry: In the case of two-tone RF signals (to represent AM), the beat frequency should be considered for the time interval.

3.23

reference port

specific port of the test setup to which the disturbance signal is applied

3.24

reflected power

power that is reflected backward by the RF load due to an impedance mismatch of the RF load to the characteristic impedance of the transmission-line

3.25

radio frequency ambient

RF ambient

electromagnetic environment

totality of electromagnetic phenomena existing at a given location

[SOURCE: IEC 60050-161:1990/AMD1:1997, 161-01-01, modified – The preferred term has been changed into an admitted term, two new preferred terms have been added and the Note has been removed.]

3.26

RF power meter

measurement system to quantify the RF signal power as a function of time

3.27

shielded enclosure

mesh or sheet metallic housing designed expressly for the purpose of separating electromagnetically the internal and external environment

[SOURCE: IEC 60050-161:1990, 161-04-37, modified – The second preferred term "screened room" has been removed.]

3.28

test generator

generator (RF-generator, modulation source, attenuators, broadband power amplifiers and filters) capable of generating the required test signal

4 Test conditions

4.1 General

These default test conditions are intended to ensure a consistent test environment. If the users of this procedure agree to use other values, they shall be documented in the test report.

4.2 Ambient conditions

4.2.1 Ambient temperature

The ambient temperature during the test shall be $23\text{ °C} \pm 5\text{ °C}$.

NOTE The RF immunity of some ICs is dependent on the ambient temperature.

4.2.2 RF ambient

The RF ambient noise level shall be at least 6 dB (typical) below the lowest level(s) of intended immunity measurement, which shall be confirmed before the measurements. The DUT shall be installed in the test setup with disabled power supply. RF ambient shall be described in the test report.

4.2.3 RF-immunity of the test setup

Before the test, all equipment used in the test setup, excluding the DUT, shall be checked to ensure that it is sufficiently immune to the disturbance signal so as not to influence the test results.

4.2.4 Other ambient conditions

All other ambient conditions that may affect the test result shall be stated in the individual test report.

NOTE Even illumination would influence the test results when a semiconductor device is exposed in an open ceramic IC package.

4.3 Test generator

Depending on applications and the desired test, various test signals (disturbance signals) can be used:

- non-modulated RF signal (continuous wave);
- amplitude-modulated RF signal, e.g. according to IEC 61000-4-6 and IEC 61000-4-3;
- pulse-modulated RF signals, e.g. according to IEC 61000-4-3.

4.4 Frequency range

The recommended frequency range is 150 kHz to 1 GHz, and may be extended if the specific procedure is applicable. The range of interest may be smaller depending on the application's requirement. The applicable frequency range is described in each part of IEC 62132.

5 Test equipment

5.1 General

The equipment described in this Clause 5 is common to all test methods described in all parts of IEC 62132. The unique parts of the test equipment are described in the individual test procedures in each specific part.

5.2 Shielding

The shielding requirement depends upon the specific test method, the ambient noise level and the sensitivity of other equipment used in the test setup. In general, the ambient RF noise level should be at least 6 dB smaller than the applied disturbance signal so that a sufficient margin is present. A shielded room may be required to provide sufficient attenuation to protect operators, equipment and telecommunication services. Some measurement setups are designed so that intrinsic shielding is built in. Specific measurement procedures are described in each part of IEC 62132.

5.3 Test generator and power amplifier

The test generator shall supply the test signal as described in 4.3. The RF power amplifier shall meet the requirements of the test procedures in other parts of IEC 62132. The amplitude behaviour shall be linear and the distortions shall be less than –20 dBc (spurious signals are 20 dB below the RF carrier level) of the signal amplitude.

5.4 Other components

It shall be checked that cables, connectors and terminators included in the measurement path meet the required characteristics over the intended frequency range.

It shall be checked that cables, connectors and terminators that are not in the measurement path between the reference point and the input of the measuring instrument that may, however, affect the measurement result, meet the required characteristics over the intended frequency range.

6 Test setup

6.1 General

The test setup shall comply with the specific test procedure described in the respective part of IEC 62132. All the relevant test parameters shall be recorded to ensure the reproducibility of test results.

6.2 Test circuit board

The choice of test boards used for RF immunity testing depends on the measurement method specified in IEC 62132. A general recommendation for the test board is given in Annex B. The description of the test board shall be included in the test report. Test boards shall follow the good layout practice described in other parts of IEC 62132.

As the interaction between the EM environment and the IC in immunity test is similar to the interaction in the RF emission test, a similar test board can be used. The difference between these boards is that output signals are monitored in immunity tests to find whether the IC is affected by the RF disturbance.

6.3 Pin selection scheme

Pins that are considered to be subject to RF immunity testing are those connected to external devices through cables, e.g.:

- actuator/sensor cables;
- supply cables;
- communication cables, e.g. for use with controller area network (CAN), RS 422/485, unshielded twisted pairs (UTP) with ethernet, low voltage differential signalling (LVDS).

Pins that are connected by traces to active or passive devices on the application board are not considered to be subject to RF immunity testing (see IEC 62132-3 and IEC 62132-4), e.g.:

- memory interfaces;
- crystal oscillator;
- chip select;
- biasing or current reference inputs with analogue part.

6.4 IC pin loading/termination

The pins of the DUT shall be loaded or terminated according to the default values given in Table 1, including the parameters specified by the manufacturer. Pins that do not fall into any of the categories listed in Table 1 shall be loaded as functionally required. Pin loading conditions at the test shall be included in the test report.

Table 1 – IC pin loading default values

IC pin type	Pin loading
Analogue	
– Supply	According to the device specification
– Input	10 k Ω to ground (V_{ss}) unless the IC is internally terminated
– Output signal	10 k Ω to ground (V_{ss}) unless the IC is internally terminated
– Output power	Nominal loading as stated by the manufacturer
Digital	
– Supply	According to device specification
– Input	Ground (V_{ss}) or 10 k Ω to supply (V_{dd}) if the input cannot be grounded, unless the IC is internally terminated
– Output	47 pF to ground (V_{ss})
Control	
– Input	Ground (V_{ss}) or 10 k Ω to supply (V_{dd}) if the input cannot be grounded, unless the IC is internally terminated
– Output	According to the device specification
– Bi-directional	47 pF to ground (V_{ss})
– Analogue	According to the device specification

6.5 Power supply requirements

The DUT shall be powered by the source immune from the applied test signal. If a battery is used, it shall meet the IC requirements and provide the stable voltage level to maintain a consistent operating environment. All power supply lines to the DUT shall be adequately filtered according to the IC manufacturer's recommendation.

6.6 IC specific considerations

6.6.1 IC supply voltage

The supply voltage(s) shall be as specified by the IC manufacturer with a tolerance of $\pm 5\%$.

6.6.2 IC decoupling

The value and layout position of power supply decoupling capacitors shall be stated in the test report. The decoupling of each supply pin of the DUT may be as advised by the manufacturer.

NOTE A term, "blocking capacitors," is used instead of "supply decoupling capacitors" in IEC 62132-4.

6.6.3 Operation of IC

Attempts should be made to fully execute and test all relevant functions that significantly contribute to the immunity of the IC.

For higher test throughput the IC may be put into a fixed operation mode to allow the disturbance signal to be swept through the frequency range of interest. Asynchronous modes of operation between the DUT and the RF disturbance signals are often appropriate to represent real operating conditions.

When a relation between the activity of the IC and the test signal exists, it should be documented in the test report.

6.6.4 Guidelines for IC stimulation

The intention is to describe the parameters to be controlled in order to assure test reproducibility for the particular IC function or type, as agreed between the manufacturer and user. If a programmable IC is to be tested, software that flows in a continuous loop shall be prepared to assure that measurements are reproducible. The type of software used to drive the IC (minimum, typical or worst case) shall be documented in the test report.

6.6.5 IC monitoring

IC monitoring is intended to monitor all relevant activity states without disturbing the immunity performance.

6.7 IC stability over time

The functional behaviour of the IC shall be stable over the time required for the complete measurement, in order to ensure the same results can be reproduced within the expected measurement tolerances.

7 Test procedure

7.1 Monitoring check

Energize the DUT and complete an operational check for proper function of the DUT and normal activity, and ensure proper function of the failure detection.

7.2 Human exposure

For open RF immunity tests without shielding structure or shielding enclosure, precautions shall be taken not to exceed the applicable human exposure limits.

7.3 System verification

The DUT can be checked on various parameters or responses. Examples include:

- DC output voltage (e.g. voltage regulator);
- supply current (cross current may increase due to change of threshold voltages);
- demodulated audio frequency signal (e.g. audio amplifier, video);

- jitter (e.g. time base, logic gate, μ Cs, AD/DA-converters);
- spikes and glitches;
- system reset;
- system hang-up;
- latch-up.

7.4 Specific procedures

7.4.1 Frequency steps

The frequency range of these measurements is generally from 150 kHz to 1 GHz, and for some methods it is beyond this range. The range of test frequency practically depends on the cut-off frequencies of the injection network and test setup, e.g. IC-decoupling. Frequency step size shall be selected according to Table 2. Refer to the other parts of IEC 62132 for the particular immunity measurement procedures.

Table 2 – Frequency step size versus frequency range

Frequency range / MHz	0,15 – 1	1 – 100	100 – 1 000	1 000 – 10 000	≥10 000
Linear steps / MHz	≤0,1	≤1	≤10	≤20	Δf ^a
Logarithmic steps	≤5 % increment				
^a The frequency step for the frequency range above 10 000 MHz is specified in each part of the IEC 62132 series, if necessary.					

Critical frequencies such as clock frequencies, system frequencies of RF devices, etc. should be tested in finer frequency steps, as agreed by the users of this procedure.

Above 1 GHz, resonances will be seen in most of the radiated and conducted immunity test due to mechanical sizes of the test setups (cavity effects), test board (100 mm $\times$ 100 mm) or from the DUT itself, e.g. die pad size, heat spreader, heat sink. The quality of these resonances can be high. Responses from the DUT above 1 GHz are not related with the functional operational frequencies of the device (or its multiples thereof), so that they shall be ignored but recorded in the test report (with probable explanation on their cause(s)).

7.4.2 Amplitude modulation

The disturbance signal shall follow the test method chosen, e.g. CW (continuous wave), 80 % amplitude modulated by a 1 kHz sine wave or pulse modulated wave.

7.4.3 Power levelling for modulation

Depending upon the definition of disturbance signal used in each part of the IEC 62132 series, either the peak power of RF signal (see Figure 1) or the power of the RF carrier (common on most RF generators) is maintained.

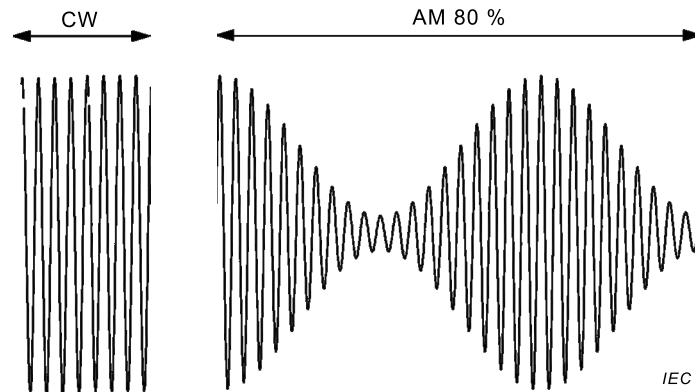
NOTE The application of the power-levelling method is different from the RF modulation used with product immunity standards such as IEC 61000-4-3 and IEC 61000-4-6.

The basic requirement, when carrying out an immunity test, at a peak test level is that the peak power of AM test signal shall have the same value as the peak power of continuous wave, regardless of the modulation index m :

$$P_{AM-Peak} = P_{CW-Peak}$$

and

$$P_{AM} = P_{CW} \cdot \frac{2 + m^2}{2(1 + m)^2}$$



NOTE For example: 80 % AM modulation ($m = 0,8$) results in: $P_{AM} = 0,407 \cdot P_{CW}$, $m = \frac{(Max - Min)}{(Max + Min)}$

Figure 1 – RF signal when RF peak power level is maintained

7.4.4 Dwell time

The dwell time for each frequency step and modulation should be typically 1 s or at least the time necessary for the DUT to respond, i.e. for the measurement system to record. The users shall define the DUT response.

7.4.5 Monitoring of the IC

The specific test shall be performed in consideration of all operational functions. The levelling of the test signal shall be controlled so that all critical reactions of the DUT are sensed (e.g. hysteresis effects, reactions on level variations).

8 Test report

8.1 General

Tests should be performed according to the IC test plan which should be included in the test report. This IC test plan should be defined to describe specific IC test parameters and the responses considered. As an example, the IC test plan should include which IC pins are to be tested, separately or together, and which immunity acceptance criteria should be used (see also 8.3).

This report shall also include:

- circuit diagram of the application (supply decoupling, pin loading/terminations, peripheral ICs, etc.);
- description of the test board on which the IC is applied (layout);
- actual operating conditions of the IC (supply voltage, output signals, etc.);
- description of the type of software exercising the IC(s), if applicable.

All deviations to the defined test conditions shall be documented in the test report.

Other particular requirements for the different test methods are described in the respective parts.

8.2 Immunity limits or levels

Immunity test levels, criteria or limits depend upon the application and functional requirements.

8.3 IC performance classes

The IC immunity can be classified by IC performance classes which slightly differ from electronic unit performance classes as follows:

Class A_{IC}: All monitored functions of the IC perform within the defined tolerances during and after exposure to disturbance.

Class B_{IC}: Short time degradation of one or more monitored signals during exposure to disturbance is not evaluable for IC only. Therefore, this classification may not be applicable for ICs.

NOTE Short time degradation of one or more monitored signals might be tolerable in the application by its error handling. This error handling is unknown in most cases for IC test.

Class C_{IC}: At least one of the monitored functions of the IC is out of the defined tolerances during the disturbance but returns automatically to the defined tolerances after exposure to disturbance.

Class D_{IC}: At least one monitored function of the IC does not perform within the defined tolerances during exposure and does not return to normal operation by itself. The IC returns to normal operation by manual intervention.

Class D1_{IC} The IC returns to normal operation by manual intervention: (e.g. reset).

Class D2_{IC} The IC returns to normal operation by power cycling the device.

Class E_{IC}: At least one monitored function of the IC does not perform within the defined tolerances after exposure and can not be returned to proper operation.

8.4 Interpretation of results

8.4.1 Comparison between IC(s) using the same test method

Results may be directly compared as long as measurements have been carried out under the same conditions. If comparisons are intended, the devices need to run the same code and the test environment should be as consistent as possible. The identical test board should be used.

8.4.2 Comparison between different test methods

A quantitative correlation between all of the different test methods, covering different phenomena, is not expected and targeted. However, correlation can be and has been demonstrated for methods testing the same phenomena. Refer to Annex A.

8.4.3 Correlation to module test methods

Where sufficient data are available to establish correlation between the measured values and the expected immunity from the IC for a given application, this shall be indicated in the specific test method (e.g. component or system level tests of the product). A number of factors are involved in the translation from IC level immunity to the module or product level. In general, this IC-to-module correlation is limited to specific cases where the variables involved are controlled.

Annex A (informative)

Test method comparison table

Table A.1 and Table A.2 should be used as a guideline.

Table A.1 – Conducted immunity

Test method	Bulk current injection	Direct RF power injection	Workbench Faraday cage
Document number	IEC 62132-3	IEC 62132-4	IEC 62132-5
Type of disturbances	Conducted	Conducted	Conducted
Proposed frequency range	150 kHz to 1 000 MHz	150 kHz to 1 000 MHz	150 kHz to 1 000 MHz
Frequency range extendable	Downwards, current injection probe dependent	Upwards, injection network dependent	Not recommended
Measurement of disturbances	RF current	RF forward power	RF voltage
Common-mode disturbances	Yes	Yes	Yes
Differential-mode disturbances	Yes	Yes	No
Single pin influencing	Yes	Yes	No
Multiple pin influencing	Yes	Yes	Yes
Test board for: – comparison of ICs – evaluation in application	Dedicated n.a.	According to Annex B Not restricted	According to Annex B Not restricted
Verification of coupling path	Yes, via measurement	Yes, via measurement	No
Reproducing of measurement;	High	High	High
IC qualification	Yes	Yes	Yes
Working in a shielded room or a shielded enclosure	Yes	Recommended, depends on power level (see national and international safety standards)	No
IC immunity – drain/path analysis – on-chip coupling (cross-talk)	Yes Yes	Yes Yes	No Yes

Table A.2 – Radiated immunity

Test method	(G-)TEM Cell	IC stripline	Surface scan
Document number	IEC 62132-2	IEC 62132-8	IEC TS 62132-9
Type of disturbances	Radiated	Radiated	Radiated
Proposed frequency range	150 kHz to 2 GHz and higher (up to 18 GHz)	150 kHz to 3 GHz	150 kHz to 6 GHz
Frequency range extendable	Upwards, cell dependent	Upwards, stripline dependent	Probe dependent
Measurement of disturbances	Electric and magnetic field	Electric and magnetic field	Electric and magnetic field
Test board for: – comparison of ICs – evaluation in application	According to Annex B Not restricted	According to Annex B Not restricted	According to Annex B Not restricted
Verification of coupling path	No	No	Yes Possible by probe positioning.
Reproducing of measurement	High	High	High
IC qualification	Yes	Yes	No
Working in a shielded room or a shielded enclosure	No	Yes Open version No Closed version	Recommended, depending on power level (see national and international safety standards)
IC immunity – drain/path analysis – on-chip coupling (cross-talk)	No No	No No	(Possible by probe positioning.) Yes Yes

Annex B (informative)

General test board description

B.1 Overview

This annex provides a guide to the design of a universal test board. Such a board is necessary to compare the EMC performance of various ICs from different manufacturers. Constraints are given for those parameters influencing the EMC aspects.

B.2 Board description – Mechanical

The test board size is 100^{+3}_{-1} mm $\times$ 100^{+3}_{-1} mm. Holes may be added at the corners of the board, as shown in Figure B.1. All fringes of the board shall be tinned with the width of at least 5 mm, or made to be conducting in order to make proper contact with the TEM cell, if used. As an alternative, edges may be gold-plated.

The vias at the outer edge of the board shall be at least 5 mm away from that edge.

B.3 Board description – Electrical

B.3.1 General

The drawing in Figure B.1 is a guide to the universal test board. A double-layer board is a minimum requirement. However, if necessary, layers 2 and 3 or others may be added in between to create a multi-layer board.

Layer 1 is for the ground plane. Layer 4 can be used for ground, power and other signals, but shall be left as intact as possible to be used as a ground plane as well.

The test board shall be made such that only the IC package remains on one side (layer 1) and all other components and trace patterns remain on the opposite layer (layer 4).

B.3.2 Ground planes

The ground planes (layers 1 and 4) shall be interconnected by means of vias. These vias shall be placed at the following positions over the board as described in Table B.1.

Table B.1 – Position of vias over the board

Via position	Location
1	All around, at the edges of the board
2	Just outside the DUT area
3	Just inside, underneath the IC area

The ground plane at layer 1 shall be continued in between vias at position 2. As such the ground plane at layer 1 is continued over the whole board.

If possible the same shall be done for layer 4, but the possibility to do so depends on the IC package and the space available.

B.3.3 Package pins

B.3.3.1 General

All functionally necessary components and all supply and I/O ports needed for measuring the response and/or providing signals to the required inputs, other than the IC, shall be mounted on layer 4. It is therefore necessary to feed I/O and other required pins from layer 1 to layer 4. The loop areas, trace length, via placement and component orientation shall be optimized such that minimum loop areas are obtained.

B.3.3.2 DIL packages

These packages do not require vias, as plated through-hole pins are considered present or established by the pins themselves.

B.3.3.3 SO, PLCC, QFP packages

These packages require the use of vias. The vias should preferably be centered in the pads used for soldering the ICs. Preferably these vias should be placed at position 3 of Table B.1 to minimize the loop-area involved in which the IC currents will flow.

B.3.3.4 PGA packages

These packages do not require vias, as plated through-hole pins are considered present or established by the pins themselves.

B.3.3.5 BGA packages

These packages require the use of vias. The vias for power supply and ground interconnection should preferably be located in accordance with the manufacturer's recommendations.

B.3.4 Via diameters

All vias at position 1 have a hole diameter of 0,8 mm. All other vias have a diameter of 0,2 mm.

B.3.5 Via distance

Via placement shall be controlled as follows for measurements up to 1 GHz. The maximum lateral distance between vias connecting layer 1 to layer 4 (positions 1, 2 and 3) shall be 10 mm. Vias for signal traces shall be placed as close as possible to those vias connecting layer 1 to layer 4.

B.3.6 Additional components

All additional components shall be mounted at layer 4. They shall be placed in such a way that they do not interfere with the constraints as set for layers 1 and 4 and interconnecting vias.

B.3.7 Supply decoupling

B.3.7.1 General

To obtain reproducible data of measurement, adequate supply decoupling is required in accordance with the test board specifications. Decoupling capacitors on the test board shall be classified into two groups, as described below. The values and layout positions of the decoupling capacitors and other decoupling components shall be stated in the individual test report.

B.3.7.2 IC decoupling capacitors

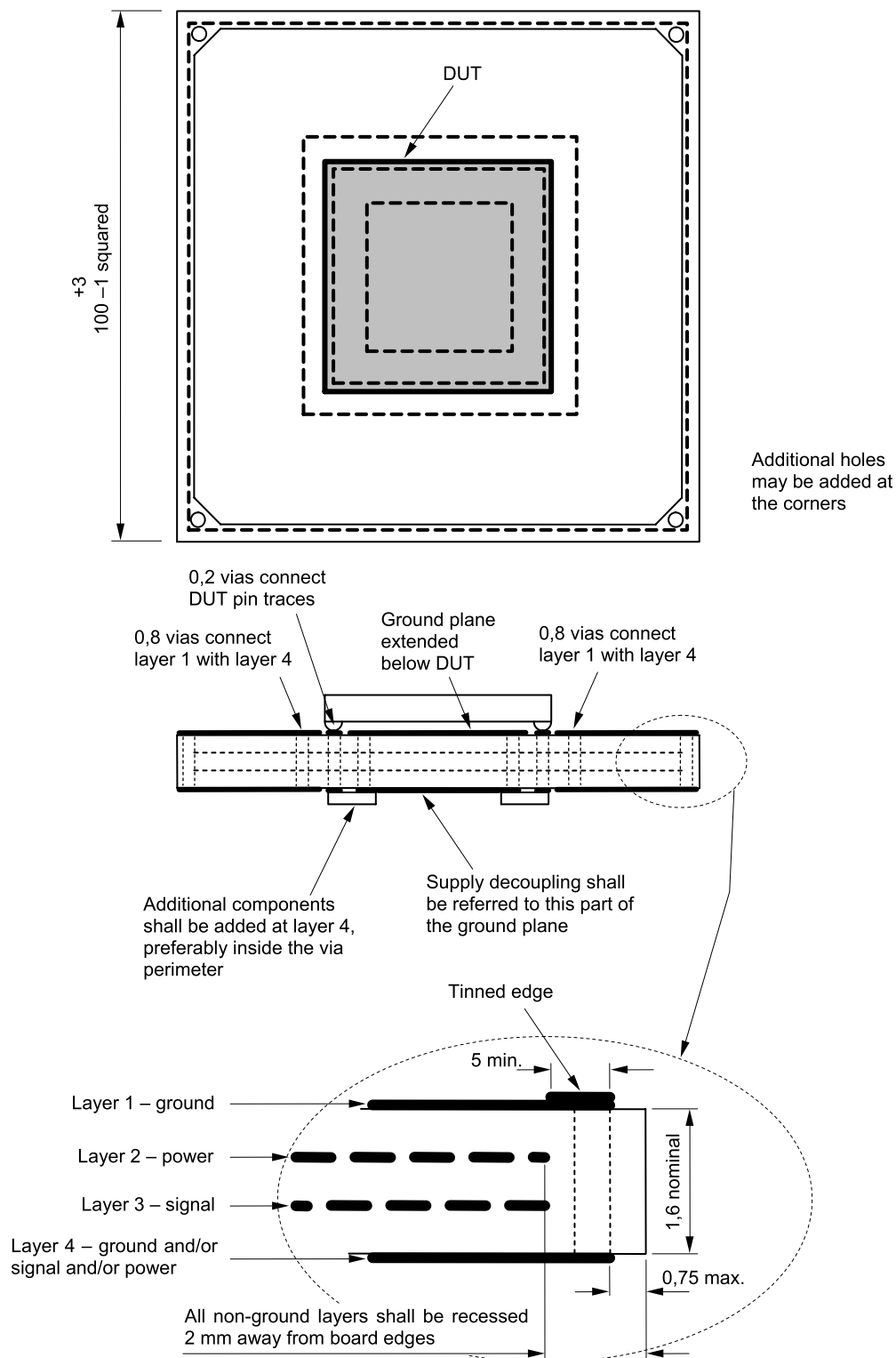
Supply decoupling for the IC shall follow the manufacturer's recommendations. IC decoupling capacitors, if any, shall be connected to the ground plane on layer 4, underneath the IC (as shown in Figure B.1) to maintain proper operation of the DUT. The value and layout position of a decoupling capacitor of each supply pin of the DUT may be as advised by the manufacturer, or otherwise, as long as stated in the test report.

B.3.7.3 Power supply decoupling for the test board

Impedance of the test board power supply may affect the measurement results if the power supply decoupling is not adequately designed. To control the supply impedance of the test board for any external power supply that may be used in the measurement, a group of decoupling capacitors shall be located on the test board. Their values and layout positions shall be as described in the individual measurement standards, or otherwise, as long as stated in the test report.

B.3.8 I/O load

Additional components necessary to load or activate the IC shall be mounted on layer 4, preferably directly underneath the IC package area. This includes the necessary ports to allow IC monitoring during the RF immunity test.

Dimensions in millimetres

IEC

Figure B.1 – Example of an immunity test board

Bibliography

IEC 60050 (all parts), *International Electrotechnical Vocabulary* (available at <http://www.electropedia.org>)

IEC 61000-4-3, *Electromagnetic compatibility (EMC) – Part 4-3: Testing and measurement techniques – Radiated, radio frequency, electromagnetic field immunity test*

IEC 61000-4-6, *Electromagnetic compatibility (EMC) – Part 4-6: Testing and measurement techniques – Immunity to conducted disturbances, induced by radio-frequency fields*

IEC 61967-1:2002, *Integrated circuits – Measurement of electromagnetic emissions, 150 kHz to 1 GHz – Part 1: General conditions and definitions*

CISPR 20, *Sound and television broadcast receivers and associated equipment – Immunity characteristics – Limits and methods of measurement*

ANSI/IEEE Std 100-1984 (updated 2000), *IEEE Standard Dictionary of Electrical and Electronics Terms, Third Edition, Distributed by: Wiley Interscience*

SOMMAIRE

AVANT-PROPOS	28
INTRODUCTION.....	30
1 Domaine d'application.....	31
2 Références normatives	31
3 Termes et définitions	31
4 Conditions d'essai	35
4.1 Généralités	35
4.2 Conditions ambiantes	35
4.2.1 Température ambiante	35
4.2.2 Environnement RF	35
4.2.3 Immunité RF du montage d'essai.....	35
4.2.4 Autres conditions ambiantes.....	35
4.3 Générateur d'essai.....	35
4.4 Plage de fréquences	36
5 Equipement d'essai	36
5.1 Généralités	36
5.2 Blindage	36
5.3 Générateur d'essai et amplificateur de puissance	36
5.4 Autres composants.....	36
6 Montage d'essai	36
6.1 Généralités	36
6.2 Carte de circuit d'essai.....	36
6.3 Plan de sélection des broches	37
6.4 Charge/termination de broches de circuits intégrés	37
6.5 Exigences pour l'alimentation électrique	38
6.6 Considérations spécifiques des circuits intégrés	38
6.6.1 Tension d'alimentation des circuits intégrés	38
6.6.2 Découplage des circuits intégrés	38
6.6.3 Fonctionnement des circuits intégrés.....	38
6.6.4 Lignes directrices pour la stimulation des circuits intégrés	38
6.6.5 Surveillance de circuits intégrés	38
6.7 Stabilité des circuits intégrés dans le temps.....	38
7 Procédure d'essai.....	39
7.1 Vérification de la surveillance	39
7.2 Exposition humaine	39
7.3 Vérification de système	39
7.4 Procédures spécifiques	39
7.4.1 Echelons de fréquence.....	39
7.4.2 Modulation d'amplitude	40
7.4.3 Nivellement de puissance pour la modulation.....	40
7.4.4 Temps de maintien.....	40
7.4.5 Surveillance du circuit intégré.....	41
8 Rapport d'essai	41
8.1 Généralités	41

8.2	Limites ou niveaux d'immunité	41
8.3	Classes de performance des circuits intégrés	41
8.4	Interprétation des résultats	42
8.4.1	Comparaison entre le ou les circuits intégrés utilisant la même méthode d'essai	42
8.4.2	Comparaison entre différentes méthodes d'essai	42
8.4.3	Corrélation des méthodes d'essai de module	42
Annexe A (informative) Tableau de comparaison des méthodes d'essai		43
Annexe B (informative) Description de la carte d'essai générale		45
B.1	Vue d'ensemble	45
B.2	Description de carte – Mécanique	45
B.3	Description de carte – Electrique	45
B.3.1	Généralités	45
B.3.2	Plans de masse	45
B.3.3	Broches de boîtier	46
B.3.4	Diamètres des trous d'interconnexion	46
B.3.5	Distance des trous d'interconnexion	46
B.3.6	Composants supplémentaires	47
B.3.7	Découplage de l'alimentation	47
B.3.8	Charge de E/S	47
Bibliographie		49
Figure 1 – Signal RF lorsque le niveau de puissance de crête RF est maintenu		40
Figure B.1 – Exemple de carte d'essai pour l'immunité		48
Tableau 1 – Valeurs par défaut des charges de broches de circuits intégrés		37
Tableau 2 – Taille des échelons de fréquence par rapport à la plage de fréquences		39
Tableau A.1 – Immunité conduite		43
Tableau A.2 – Immunité rayonnée		44
Tableau B.1 – Position des trous d'interconnexion sur la carte		45

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

CIRCUITS INTÉGRÉS – MESURE DE L'IMMUNITÉ ÉLECTROMAGNÉTIQUE –

Partie 1: Conditions générales et définitions

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

La Norme internationale IEC 62132-1 a été établie par le sous-comité 47A: Circuits intégrés, du comité d'études 47 de l'IEC: Dispositifs à semiconducteurs.

Cette deuxième édition annule et remplace la première édition parue en 2006 dont elle constitue une révision technique.

Cette édition inclut les modifications techniques majeures suivantes par rapport à l'édition précédente:

- a) la plage de fréquences de 150 kHz à 1 GHz a été supprimée du titre;
- b) l'échelon de fréquence supérieur à 1 GHz a été ajouté dans le Tableau 2 de 7.4.1;
- c) les classes de performance des circuits intégrés de 8.3 ont été modifiées;

d) le Tableau A.1 a été divisé en deux tableaux, et des références à l'IEC 62132-8 et à l'IEC 62132-9 ont été ajoutées dans le nouveau Tableau A.2 de l'Annexe A.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47A/974/FDIS	47A/977/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 62132, publiées sous le titre général *Circuits intégrés – Mesure de l'immunité électromagnétique*, peut être consultée sur le site web de l'IEC.

Les futures normes de cette série porteront dorénavant le nouveau titre général cité ci-dessus. Le titre des normes existant déjà dans cette série sera mis à jour lors de la prochaine édition.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

INTRODUCTION

La série IEC 62132 comprend les parties suivantes, publiées sous le titre général *Circuits intégrés – Mesure de l'immunité électromagnétique*:

- Partie 1: Conditions générales et définitions
- Partie 2: Mesure de l'immunité rayonnée – Méthode de cellule TEM et cellule TEM à large bande
- Partie 3: Méthode d'injection de courant en bloc (BCI)
- Partie 4: Méthode d'injection directe de puissance RF
- Partie 5: Méthode de la cage de Faraday sur banc de travail
- Partie 8: Mesure de l'immunité rayonnée – Méthode de la ligne TEM à plaques pour circuit intégré
- Partie 9: Mesure de l'immunité rayonnée – Méthode de balayage en surface

CIRCUITS INTÉGRÉS – MESURE DE L'IMMUNITÉ ÉLECTROMAGNÉTIQUE –

Partie 1: Conditions générales et définitions

1 Domaine d'application

La présente partie de l'IEC 62132 fournit des informations générales et des définitions relatives à la mesure de l'immunité électromagnétique des circuits intégrés (CI) aux perturbations conduites et rayonnées. Elle définit également les conditions générales d'essai, l'équipement et le montage d'essai, ainsi que les méthodes d'essai et le contenu des rapports d'essai pour toutes les parties de la série IEC 62132. Des tableaux de comparaison des méthodes d'essai sont inclus dans l'Annexe A pour aider à la sélection de la ou des méthodes de mesure appropriées.

2 Références normatives

Les documents suivants sont cités en référence de manière normative, en intégralité ou en partie, dans le présent document et sont indispensables pour son application. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 62132-2, *Circuits intégrés – Mesure de l'immunité électromagnétique – Partie 2: Mesure de l'immunité rayonnée – Méthode de cellule TEM et cellule TEM à large bande*

IEC 62132-3, *Circuits intégrés – Mesure de l'immunité électromagnétique, 150 kHz à 1 GHz – Partie 3: Méthode d'injection de courant en bloc (BCI)*

IEC 62132-4, *Circuits intégrés – Mesure de l'immunité électromagnétique, 150 kHz à 1 GHz – Partie 4: Méthode d'injection directe de puissance RF*

IEC 62132-5, *Circuits intégrés – Mesure de l'immunité électromagnétique, 150 kHz à 1 GHz – Partie 5: Méthode de la cage de Faraday sur banc de travail*

IEC 62132-8, *Circuits intégrés – Mesure de l'immunité électromagnétique – Partie 8: Mesure de l'immunité rayonnée – Méthode de la ligne TEM à plaques pour circuit intégré*

IEC TS 62132-9, *Circuits intégrés – Mesure de l'immunité électromagnétique – Partie 9: Mesure de l'immunité rayonnée – Méthode de balayage en surface*

3 Termes et définitions

Pour les besoins du présent document, les termes et définitions suivants s'appliquent.

3.1

modulation d'amplitude

AM

opération par laquelle l'amplitude d'une onde porteuse périodique varie selon une loi spécifiée

Note 1 à l'article: L'abréviation «AM» est dérivée du terme anglais développé correspondant «Amplitude Modulation».

[SOURCE: IEC 60050-314:2001, 314-08-01, modifiée – L'abréviation AM a été ajoutée en tant que second terme privilégié, la note existante a été supprimée et une nouvelle Note 1 a été ajoutée.]

3.2

réseau artificiel

AN

réseau présentant une impédance de charge de référence (simulée) au DUT (par exemple, lignes de communication ou de puissance étendues) au travers duquel la tension perturbatrice RF peut être mesurée et qui isole l'appareil de l'alimentation électrique ou des charges dans une plage de fréquences donnée

Note 1 à l'article: L'abréviation «AN» est dérivée du terme anglais développé correspondant «Artificial Network».

3.3

appareil auxiliaire

transducteurs (par exemple, des sondes, réseaux et antennes) raccordés à un récepteur de mesure ou un générateur d'essai; également des transducteurs qui sont utilisés dans le trajet de transmission de signaux ou de perturbations entre un DUT et un matériel de mesure ou un générateur de signal (d'essai)

3.4

matériel auxiliaire

MA

matériel qui n'est pas en essai et qui est néanmoins indispensable pour l'établissement de toutes les fonctions et l'évaluation du fonctionnement correct du matériel en essai (EUT, *Equipment Under Test*) au cours de son exposition aux perturbations

3.5

té de polarisation

dispositif d'accouplement qui permet la superposition de signal d'un signal de radiofréquence à un signal à courant continu à un accès de sortie sans affecter le trajet de radiofréquence

3.6

tension en mode commun

tension perturbatrice asymétrique

moyenne des phaseurs qui représentent les tensions entre chaque conducteur et une référence arbitraire, généralement la terre ou la masse

[SOURCE: IEC 60050-161:1990, 161-04-09, modifiée – Le terme déconseillé "tension asymétrique" a été remplacé par le terme admis "tension perturbatrice asymétrique".]

3.7

courant en mode commun

somme vectorielle des courants parcourant deux conducteurs ou plus à une section spécifiée d'un plan croisé par ces conducteurs

3.8

onde entretenue

CW

ondes dont les oscillations successives sont identiques dans les conditions de régime permanent

Note 1 à l'article: L'abréviation «CW» est dérivée du terme anglais développé correspondant «Continuous Wave».

3.9

réseau de couplage

circuit électrique destiné au transfert de l'énergie d'un circuit à un autre avec des impédances bien définies

3.10**réseau de découplage**

circuit électrique destiné à empêcher les signaux d'essai appliqués au DUT d'affecter d'autres dispositifs, matériels ou systèmes qui ne sont pas en essai

3.11**dispositif en essai****DUT**

dispositifs, matériels ou systèmes soumis à une évaluation

Note 1 à l'article: Comme la présente norme en fait l'usage, le DUT fait référence au dispositif à semiconducteurs soumis à l'essai.

Note 2 à l'article: L'abréviation «DUT» est dérivée du terme anglais développé correspondant «Device Under Test».

3.12**rétraction de puce**

réduction de la taille d'une puce à l'aide d'un processus de fabrication avancé incluant un nœud de lithographie plus fin et des masques réduits

Note 1 à l'article: La valeur de rétraction de puce d'un masque utilisé pour produire un circuit intégré est exprimée en pourcentage ou dimensions par rapport à la disposition originale de l'illustration.

3.13**courant en mode différentiel**

dans un câble à deux conducteurs, ou pour deux conducteurs particuliers d'un câble multiconducteur, moitié du module de la différence des phaseurs représentant les courants dans chaque conducteur

[SOURCE: IEC 60050-161:1990/AMD2:1998, 161-04-38]

3.14**tension en mode différentiel**

tension entre deux conducteurs donnés d'un ensemble spécifié de conducteurs actifs

[SOURCE: IEC 60050-161:1990, 161-04-08, modifiée – Le deuxième terme privilégié "tension différentielle" a été supprimé.]

3.15**coupleur directif**

dispositif de couplage de transmission pour l'échantillonnage (idéalement) de manière séparée (par une perte de couplage connue à des fins de mesure) soit des ondes directes (incidentes) soit des ondes régressives (réfléchies) dans une ligne de transmission

3.16**cartes de circuits imprimés de petites dimensions du point de vue électrique**

carte de circuit imprimé dont la longueur et la largeur sont inférieures à $\lambda/2$, par exemple entre 100 mm et 150 mm à 1 GHz

3.17**compatibilité électromagnétique****CEM**

aptitude d'un appareil ou d'un système à fonctionner dans son environnement électromagnétique de façon satisfaisante et sans produire lui-même des perturbations électromagnétiques intolérables pour tout ce qui se trouve dans cet environnement

[SOURCE: IEC 60050-161:1990, 161-01-07]

3.18

puissance directe

quantité de puissance envoyée de la source RF vers la charge RF (supposée adaptée) sans prendre en considération la puissance RF qui est réfléchiée en arrière par la charge RF

3.19

plan de masse

plan de masse de référence

surface conductrice plate dont le potentiel est utilisé comme référence commune

[SOURCE: IEC 60050-161:1990/AMD5:2015, 161-04-36, modifiée – Le premier terme privilégié "plan de masse" a été ajouté, la définition a été écourtée et les Notes 1 et 2 ont été supprimées.]

3.20

immunité

<à une perturbation> aptitude d'un dispositif, d'un appareil ou d'un système à fonctionner sans dégradation en présence d'une perturbation électromagnétique

[SOURCE: IEC 60050-161:1990, 161-01-20]

3.21

réseau d'injection

réseau de couplage destiné à injecter des signaux RF dans un câble

3.22

puissance de crête

niveau maximal de puissance rencontré sur un signal AM RF mesuré sur l'intervalle de temps du signal (LF le plus faible) utilisé pour l'amplitude de modulation

Note 1 à l'article: Dans le cas de signaux RF à deux tonalités (pour représenter l'AM), il convient que la fréquence de battement soit considérée pour l'intervalle de temps.

3.23

accès de référence

accès spécifique du montage d'essai auquel le signal de perturbation est appliqué

3.24

puissance réfléchiée

puissance qui est réfléchiée à l'arrière par la charge RF en raison d'une mauvaise adaptation d'impédance de la charge RF à l'impédance caractéristique de la ligne de transmission

3.25

environnement électromagnétique ambiant RF

conditions ambiantes des radiofréquences

environnement électromagnétique

ensemble des phénomènes électromagnétiques existant à un endroit donné

[SOURCE: IEC 60050-161:1990/AMD1:1997, 161-01-01, modifiée – Le terme privilégié a été transformé en un terme admis, deux nouveaux termes ont été ajoutés et la Note a été supprimée.]

3.26

appareil de mesure de la puissance RF

système de mesure destiné à quantifier la puissance de signal RF en fonction du temps

3.27

enceinte blindée

enceinte fermée par des parois métalliques pleines ou grillagées, destinée à séparer électromagnétiquement l'intérieur et l'extérieur

[SOURCE: IEC 60050-161:1990, 161-04-37, modifiée – Le terme privilégié "cage de Faraday" a été remplacé par "enceinte blindée".]

3.28

générateur d'essai

générateur (générateur RF, source de modulation, affaiblisseurs, amplificateurs de puissance à large bande et filtres) capable de générer le signal d'essai exigé

4 Conditions d'essai

4.1 Généralités

Ces conditions d'essai par défaut sont destinées à assurer un environnement d'essai constant. Si les utilisateurs de cette procédure sont d'accord pour utiliser d'autres valeurs, elles doivent être documentées dans le rapport d'essai.

4.2 Conditions ambiantes

4.2.1 Température ambiante

La température ambiante pendant l'essai doit être de $23\text{ °C} \pm 5\text{ °C}$.

NOTE L'immunité RF de certains circuits intégrés est fonction de la température ambiante.

4.2.2 Environnement RF

Le niveau de bruit ambiant RF doit être au moins de 6 dB (typique) en dessous du ou des niveaux les plus faibles de la mesure d'immunité prévue, ce qui doit être confirmé avant les mesures. Le DUT doit être installé dans le montage d'essai en déconnectant l'alimentation électrique. L'environnement RF doit être décrit dans le rapport d'essai.

4.2.3 Immunité RF du montage d'essai

Avant l'essai, tout le matériel utilisé dans le montage d'essai, à l'exclusion du DUT, doit être vérifié afin de montrer que son immunité au signal de perturbation est suffisante pour ne pas influencer les résultats d'essai.

4.2.4 Autres conditions ambiantes

Toutes les autres conditions ambiantes qui peuvent affecter le résultat d'essai doivent être indiquées dans le rapport d'essai individuel.

NOTE Même l'éclairage est susceptible d'influencer les résultats d'essai lorsqu'un dispositif à semiconducteurs est exposé dans un boîtier de circuit intégré en céramique ouvert.

4.3 Générateur d'essai

En fonction des applications et de l'essai souhaité, divers signaux d'essai (signaux de perturbation) peuvent être utilisés:

- signal RF non modulé (onde entretenue);
- signal RF à modulation d'amplitude, par exemple conformément à l'IEC 61000-4-6 et à l'IEC 61000-4-3;
- signaux RF à modulation d'impulsions, par exemple conformément à l'IEC 61000-4-3.

4.4 Plage de fréquences

La plage de fréquences recommandée se situe entre 150 kHz et 1 GHz, et elle peut être étendue si la procédure spécifique est applicable. La plage considérée peut être plus petite en fonction de l'exigence relative à l'application. La plage de fréquences applicable est décrite dans chaque partie de l'IEC 62132.

5 Equipement d'essai

5.1 Généralités

L'équipement décrit dans le présent Article 5 est commun à toutes les méthodes d'essai décrites dans toutes les parties de l'IEC 62132. Les parties uniques de l'équipement d'essai sont décrites dans les procédures d'essai individuelles de chaque partie spécifique.

5.2 Blindage

L'exigence relative au blindage dépend de la méthode d'essai spécifique, du niveau de bruit ambiant et de la sensibilité d'autres équipements utilisés dans le montage d'essai. En général, il convient que le niveau de bruit RF ambiant soit au moins 6 dB plus petit que le signal de perturbation appliqué afin d'avoir une marge suffisante. Une enceinte blindée peut être nécessaire pour fournir un affaiblissement suffisant pour protéger les opérateurs, les équipements et les services de télécommunications. Certains montages de mesure sont conçus de sorte que le blindage intrinsèque soit intégré. Les procédures de mesure spécifiques sont décrites dans chaque partie de l'IEC 62132.

5.3 Générateur d'essai et amplificateur de puissance

Le générateur d'essai doit fournir le signal d'essai décrit en 4.3. L'amplificateur de puissance RF doit satisfaire aux exigences des procédures d'essai figurant dans les autres parties de l'IEC 62132. Le comportement d'amplitude doit être linéaire et les distorsions doivent être inférieures à -20 dBc (les signaux parasites sont de 20 dB en dessous du niveau de la porteuse RF) de l'amplitude du signal.

5.4 Autres composants

Il doit être vérifié que les câbles, les connecteurs et les dispositifs de terminaison inclus dans le trajet de mesure respectent les caractéristiques exigées sur la plage de fréquences prévue.

Il doit être vérifié que les câbles, les connecteurs et les dispositifs de terminaison qui ne sont pas dans le trajet de mesure entre le point de référence et l'entrée de l'instrument de mesure et qui peuvent, cependant, affecter le résultat de mesure respectent les caractéristiques exigées sur la plage de fréquences prévue.

6 Montage d'essai

6.1 Généralités

Le montage d'essai doit être conforme à la procédure d'essai spécifique décrite dans la partie respective de l'IEC 62132. Tous les paramètres d'essai applicables doivent être enregistrés pour assurer la reproductibilité des résultats d'essai.

6.2 Carte de circuit d'essai

Le choix des cartes d'essai utilisées pour les essais d'immunité RF dépend de la méthode de mesure spécifiée dans l'IEC 62132. Une recommandation générale pour la carte d'essai est fournie dans l'Annexe B. La description de la carte d'essai doit figurer dans le rapport d'essai. Les cartes d'essai doivent respecter la bonne pratique des dispositions décrites dans d'autres parties de l'IEC 62132.

Comme l'interaction entre l'environnement électromagnétique et le circuit intégré dans l'essai d'immunité est similaire à l'interaction dans l'essai d'émission RF, une carte d'essai similaire peut être utilisée. La différence entre ces cartes réside dans le fait que les signaux de sortie sont surveillés dans un essai d'immunité pour permettre de déterminer si le circuit intégré est affecté par la perturbation RF.

6.3 Plan de sélection des broches

Les broches considérées comme devant être soumises aux essais d'immunité RF sont celles qui sont connectées aux dispositifs externes par des câbles, par exemple:

- les câbles d'actionneurs/capteurs;
- les câbles d'alimentation;
- les câbles de communication comme ceux qui sont utilisés avec un réseau de commande (CAN, *Controller Area Network*), RS 422/485, des paires torsadées non blindées (UTP, *Unshielded Twisted Pairs*) avec ethernet, des signaux différentiels basse tension (LVDS, *Low Voltage Differential Signalling*).

Les broches connectées par des traces aux dispositifs actifs ou passifs sur la carte d'application ne sont pas considérées comme devant être soumises aux essais d'immunité RF (voir l'IEC 62132-3 et l'IEC 62132-4), par exemple:

- des interfaces mémoires;
- un oscillateur à quartz;
- la sélection de circuit (chip select);
- les entrées de référence de polarisation ou de courant avec partie analogique.

6.4 Charge/termination de broches de circuits intégrés

Les broches du DUT doivent être chargées ou raccordées conformément aux valeurs par défaut données dans le Tableau 1 en prenant en compte les paramètres spécifiés par le fabricant. Les broches qui n'appartiennent à aucune des catégories énumérées dans le Tableau 1 doivent être chargées selon les exigences fonctionnelles. Les conditions de charge des broches lors de l'essai doivent être incluses dans le rapport d'essai.

Tableau 1 – Valeurs par défaut des charges de broches de circuits intégrés

Type de broche de CI	Charge de broches
Analogique	
– Alimentation	Suivant la spécification du dispositif
– Entrée	10 k Ω à la terre (V_{ss}) à moins que le CI ne soit raccordé de manière interne
– Signal de sortie	10 k Ω à la terre (V_{ss}) à moins que le CI ne soit raccordé de manière interne
– Puissance de sortie	Charge nominale comme indiquée par le fabricant
Numérique	
– Alimentation	Suivant la spécification du dispositif
– Entrée	Terre (V_{ss}) ou 10 k Ω pour l'alimentation (V_{dd}) si l'entrée ne peut pas être mise à la terre, à moins que le CI ne soit raccordé de manière interne
– Sortie	47 pF à la terre (V_{ss})
Commande	
– Entrée	Terre (V_{ss}) ou 10 k Ω pour l'alimentation (V_{dd}) si l'entrée ne peut pas être mise à la terre, à moins que le CI ne soit raccordé de manière interne
– Sortie	Suivant la spécification du dispositif
– Bidirectionnel	47 pF à la terre (V_{ss})
– Analogique	Suivant la spécification du dispositif

6.5 Exigences pour l'alimentation électrique

Le DUT doit être alimenté par la source présentant une immunité au signal d'essai appliqué. Si une batterie est utilisée, elle doit remplir les exigences du circuit intégré et fournir le niveau de tension stable nécessaire pour maintenir un environnement de fonctionnement constant. Toutes les lignes d'alimentation électriques pour le DUT doivent être filtrées de manière appropriée selon les recommandations du fabricant de circuits intégrés.

6.6 Considérations spécifiques des circuits intégrés

6.6.1 Tension d'alimentation des circuits intégrés

La ou les tensions d'alimentation doivent être spécifiées par le fabricant de circuits intégrés avec une tolérance de $\pm 5\%$.

6.6.2 Découplage des circuits intégrés

La valeur et la disposition des condensateurs de découplage d'alimentation doivent être indiquées dans le rapport d'essai. Le découplage de chaque broche d'alimentation du DUT peut être conforme aux recommandations du fabricant.

NOTE Le terme "condensateurs de blocage" est utilisé au lieu de "condensateurs de découplage d'alimentation" dans l'IEC 62132-4.

6.6.3 Fonctionnement des circuits intégrés

Il convient de tenter d'exécuter et de soumettre pleinement aux essais toutes les fonctions disponibles qui contribuent de manière significative à l'immunité du circuit intégré.

Pour augmenter le rendement d'essai, le circuit intégré peut être mis dans un mode fixe de fonctionnement pour permettre au signal de perturbation d'être balayé à travers la bande de fréquence concernée. Les modes asynchrones de fonctionnement entre le DUT et les signaux de perturbation RF sont souvent appropriés pour représenter les conditions de fonctionnement réelles.

Lorsqu'une relation entre l'activité du circuit intégré et le signal d'essai existe, il convient qu'elle soit documentée dans le rapport d'essai.

6.6.4 Lignes directrices pour la stimulation des circuits intégrés

Le but est de décrire les paramètres à contrôler afin d'assurer la reproductibilité des essais pour la fonction ou le type spécifique de circuit intégré comme convenu entre le fabricant et l'utilisateur. Si un circuit intégré programmable doit être soumis aux essais, le logiciel utilisé dans une boucle continue doit être préparé pour s'assurer que les mesures sont reproductibles. Le type de logiciel utilisé pour faire fonctionner le circuit intégré (minimum, typique ou cas le plus défavorable) doit être documenté dans le rapport d'essai.

6.6.5 Surveillance de circuits intégrés

La surveillance de circuits intégrés est destinée à surveiller tous les états d'activité correspondants sans perturber la performance d'immunité.

6.7 Stabilité des circuits intégrés dans le temps

Le comportement fonctionnel d'un circuit intégré doit être stable sur la durée exigée pour la mesure complète, afin d'assurer que les mêmes résultats peuvent être reproduits dans les limites de tolérance de mesure prévues.

7 Procédure d'essai

7.1 Vérification de la surveillance

Mettre sous tension le DUT, puis effectuer une vérification opérationnelle du fonctionnement correct du DUT et de l'activité normale et vérifier que la détection des défaillances fonctionne correctement.

7.2 Exposition humaine

Pour les essais d'immunité RF ouverts sans structure de blindage ni enceinte blindée, des précautions doivent être prises pour ne pas dépasser les limites d'exposition humaines applicables.

7.3 Vérification de système

Divers paramètres ou réponses du DUT peuvent être vérifiés. Par exemple:

- la tension de sortie à courant continu (par exemple le régulateur de tension);
- le courant d'alimentation (le courant transversal peut augmenter en raison de la modification des tensions de seuil);
- le signal audio démodulé en fréquence (comme l'amplificateur audio, vidéo);
- la gigue (comme la base de temps, les portes logiques, les μ Cs, les convertisseurs AN/NA);
- les impulsions brèves et les pointes de conversion;
- la réinitialisation du système;
- l'arrêt imprévu du système;
- le phénomène de verrouillage.

7.4 Procédures spécifiques

7.4.1 Echelons de fréquence

La plage de fréquences de ces mesures est généralement comprise entre 150 kHz et 1 GHz, et pour certaines méthodes, elle dépasse cet intervalle. La plage de fréquences d'essai dépend en pratique des fréquences de coupure du réseau d'injection et du montage d'essai, comme le découplage de circuit intégré. La taille des échelons de fréquences doit être sélectionnée d'après le Tableau 2. Se référer aux autres parties de l'IEC 62132 pour les procédures de mesure d'immunité particulières.

**Tableau 2 – Taille des échelons de fréquence
par rapport à la plage de fréquences**

Plage de fréquences / MHz	0,15 – 1	1 – 100	100 – 1 000	1 000 – 10 000	≥10 000
Echelons linéaires/ MHz	≤0,1	≤1	≤10	≤20	Δf ^a
Echelons logarithmiques	Incrément ≤5 %				
^a L'échelon de fréquence pour la plage de fréquences supérieure à 10 000 MHz est spécifié dans chaque partie de la série IEC 62132, si nécessaire.					

Il convient de soumettre à essai les fréquences critiques telles que les fréquences d'horloge, les fréquences systèmes des dispositifs RF, etc., selon des échelons de fréquences plus fins, comme convenu par les utilisateurs de cette procédure.

Au-dessus de 1 GHz, des résonances apparaîtront dans la plupart des essais d'immunité rayonnée et conduite en raison des tailles mécaniques des montages d'essai (effets de

cavité), de la carte d'essai (100 mm × 100 mm) ou du DUT lui-même, par exemple la taille des plages de puces, les dissipateurs de chaleur, les radiateurs. La qualité de ces résonances peut être élevée. Les réponses du DUT au-dessus de 1 GHz ne sont pas liées aux fréquences fonctionnelles opérationnelles du dispositif (ou de leurs multiples), de sorte qu'elles ne doivent pas être prises en compte, mais elles doivent être enregistrées dans le rapport d'essai (avec une explication des causes probables).

7.4.2 Modulation d'amplitude

Le signal de perturbation doit suivre la méthode d'essai choisie, par exemple une onde entretenue (CW), une modulation d'amplitude de 80 % par une onde sinusoïdale de 1 kHz ou une onde modulée en impulsion.

7.4.3 Nivellement de puissance pour la modulation

En fonction de la définition du signal de perturbation utilisée dans chaque partie de la série IEC 62132, soit la puissance de crête du signal RF (voir Figure 1) soit la puissance de la porteuse RF (commune à la plupart des générateurs RF) est maintenue.

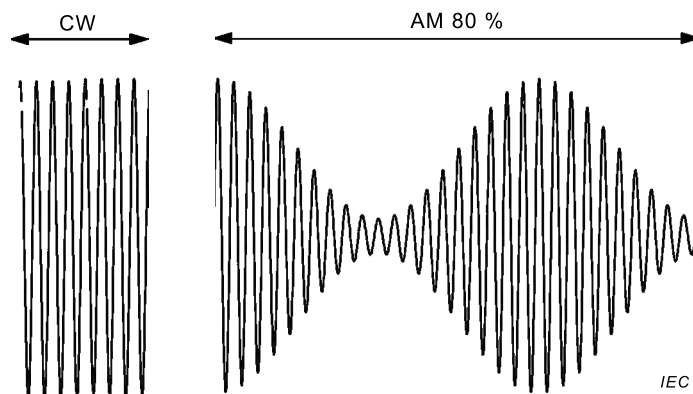
NOTE L'application de la méthode du nivellement de puissance est différente de la modulation RF utilisée avec les normes d'immunité de produits comme l'IEC 61000-4-3 et l'IEC 61000-4-6.

Lors de l'exécution d'un essai d'immunité à un niveau d'essai de crête, l'exigence fondamentale est que la puissance de crête d'un signal d'essai AM doit avoir la même valeur que la puissance de crête d'une onde entretenue sans tenir compte de l'indice de modulation m :

$$P_{AM-Peak} = P_{CW-Peak}$$

et

$$P_{AM} = P_{CW} \cdot \frac{2 + m^2}{2(1 + m)^2}$$



NOTE Par exemple: une modulation AM 80 % ($m = 0,8$) donne: $P_{AM} = 0,407 \cdot P_{CW}$, $m = \frac{(Max - Min)}{(Max + Min)}$

Figure 1 – Signal RF lorsque le niveau de puissance de crête RF est maintenu

7.4.4 Temps de maintien

Il convient que le temps de maintien pour chaque modulation et échelon de fréquence soit typiquement de 1 s ou au moins le temps nécessaire pour que le DUT réponde, c'est-à-dire pour que le système de mesure effectue l'enregistrement. Les utilisateurs doivent définir la réponse du DUT.

7.4.5 Surveillance du circuit intégré

L'essai spécifique doit être réalisé en prenant en considération toutes les fonctions opérationnelles. Le nivellement du signal d'essai doit être contrôlé de telle sorte que toutes les réactions critiques du DUT soient détectées (par exemple les effets d'hystérésis, les réactions sur les variations de niveau).

8 Rapport d'essai

8.1 Généralités

Il convient de réaliser les essais selon le plan d'essai du circuit intégré, qu'il convient d'inclure dans le rapport d'essai. Il convient de définir ce plan d'essai du circuit intégré pour décrire les paramètres d'essai de circuit intégré spécifiques et les réponses considérées. A titre d'exemple, il convient que le plan d'essai du circuit intégré indique quelles broches du circuit intégré doivent être soumises aux essais, séparément ou ensemble, et quels critères d'acceptation d'immunité il convient d'utiliser (voir aussi 8.3).

Ce rapport doit aussi comprendre les éléments suivants:

- schéma de circuit de l'application (découplage d'alimentation, charge/terminaison de broche, circuits intégrés périphériques, etc.);
- description de la carte d'essai sur laquelle le circuit intégré est appliqué (disposition);
- conditions de fonctionnement réelles du circuit intégré (tension d'alimentation, signaux de sortie, etc.);
- description du type de logiciel utilisé pour le ou les circuits intégrés, le cas échéant.

Toutes les divergences par rapport aux conditions d'essai définies doivent être documentées dans le rapport d'essai.

D'autres exigences particulières pour les différentes méthodes d'essai sont décrites dans les parties respectives.

8.2 Limites ou niveaux d'immunité

Les niveaux, les critères ou les limites des essais d'immunité dépendent de l'application et des exigences fonctionnelles.

8.3 Classes de performance des circuits intégrés

L'immunité d'un circuit intégré peut être classée selon des classes de performance du circuit intégré qui diffèrent légèrement des classes de performance des unités électroniques, comme suit:

Classe A_{IC}: toutes les fonctions surveillées des circuits intégrés sont accomplies dans les limites de tolérance définies pendant et après l'exposition à une perturbation.

Classe B_{IC}: une dégradation de courte durée d'un ou plusieurs signaux surveillés pendant l'exposition à une perturbation n'est pas évaluable uniquement pour les circuits intégrés. Par conséquent, cette classification peut ne pas être applicable pour les circuits intégrés (voir note).

NOTE Une dégradation de courte durée d'un ou plusieurs signaux surveillés pourrait être tolérable dans l'application par son système de gestion des erreurs. Cette gestion des erreurs est inconnue dans la plupart des cas pour l'essai de circuit intégré.

Classe C_{IC}: au moins une des fonctions surveillées du circuit intégré se trouve hors des limites de tolérance définies durant la perturbation, mais retourne automatiquement aux tolérances définies après l'exposition à la perturbation.

Classe D_{IC}: au moins une des fonctions surveillées du circuit intégré n'est pas accomplie dans les limites de tolérance définies pendant l'exposition et ne retourne pas au fonctionnement normal d'elle-même. Le circuit intégré retourne au fonctionnement normal par intervention manuelle.

Classe D1_{IC}: le circuit intégré retourne au fonctionnement normal par intervention manuelle (par exemple, réinitialisation)

Classe D2_{IC}: le circuit intégré retourne au fonctionnement normal par redémarrage du dispositif

Classe E_{IC}: Au moins une des fonctions surveillées du circuit intégré n'est pas accomplie dans les limites de tolérance définies après l'exposition et ne peut pas revenir à un fonctionnement approprié.

8.4 Interprétation des résultats

8.4.1 Comparaison entre le ou les circuits intégrés utilisant la même méthode d'essai

Les résultats peuvent être directement comparés tant que les mesures ont été effectuées dans les mêmes conditions. Si des comparaisons sont prévues, il est nécessaire que les dispositifs exécutent le même code et il convient que l'environnement d'essai soit le plus constant possible. Il convient d'utiliser une carte d'essai identique.

8.4.2 Comparaison entre différentes méthodes d'essai

Une corrélation quantitative entre toutes les différentes méthodes d'essai, couvrant différents phénomènes, n'est pas visée ni attendue. Cependant, une corrélation peut être et a effectivement été démontrée pour des méthodes d'essai réalisées sur les mêmes phénomènes. Se reporter à l'Annexe A.

8.4.3 Corrélation des méthodes d'essai de module

Lorsque des données suffisantes sont disponibles pour établir une corrélation entre les valeurs mesurées et l'immunité attendue du circuit intégré pour une application donnée, on doit l'indiquer dans la méthode d'essai spécifique (par exemple les essais au niveau des composants ou des systèmes du produit). Un certain nombre de facteurs sont impliqués dans la transposition de l'immunité au niveau des circuits intégrés vers l'immunité au niveau du module ou du produit. En général, cette corrélation du circuit intégré au module est limitée à des cas spécifiques si les variables concernées sont contrôlées.

Annexe A (informative)

Tableau de comparaison des méthodes d'essai

Il convient d'utiliser le Tableau A.1 et le Tableau A.2 comme lignes directrices.

Tableau A.1 – Immunité conduite

Méthode d'essai	Injection de courant en bloc	Injection de puissance RF directe	Cage de Faraday sur banc de travail
Número du document	IEC 62132-3	IEC 62132-4	IEC 62132-5
Type de perturbations	Conduites	Conduites	Conduites
Plage de fréquences proposées	150 kHz à 1 000 MHz	150 kHz à 1 000 MHz	150 kHz à 1 000 MHz
Plage de fréquences extensible	Descendant, dépendant de la sonde d'injection de courant	Ascendant, dépendant du réseau d'injection	Non recommandée
Mesure de perturbations	Courant RF	Puissance directe RF	Tension RF
Perturbations en mode commun	Oui	Oui	Oui
Perturbations en mode différentiel	Oui	Oui	Non
Influence d'une seule broche	Oui	Oui	Non
Influence de plusieurs broches	Oui	Oui	Oui
Carte d'essai pour: – comparaison de CI – évaluation de l'application	Spécialisée Non applicable	Selon Annexe B Non restreinte	Selon Annexe B Non restreinte
Vérification du trajet de couplage	Oui, mesure du trou d'interconnexion	Oui, mesure du trou d'interconnexion	Non
Reproduction de mesure	Elevée	Elevée	Elevée
Qualification de CI	Oui	Oui	Oui
Travaux dans une salle blindée ou dans une enceinte blindée	Oui	Recommandés, dépend du niveau de puissance (voir les normes de sécurité nationales et internationales)	Non
Immunité de CI – analyse de trajet/drain – couplage sur la puce (diaphonie)	Oui Oui	Oui Oui	Non Oui

Tableau A.2 – Immunité rayonnée

Méthode d'essai	Cellule (G-)TEM	Ligne TEM à plaques pour CI	Balayage de surface
Numéro du document	IEC 62132-2	IEC 62132-8	IEC/TS 62132-9
Type de perturbations	Rayonnées	Rayonnées	Rayonnées
Plage de fréquences proposées	150 kHz à 2 GHz et plus (jusqu'à 18 GHz)	150 kHz à 3 GHz	150 kHz à 6 GHz
Plage de fréquences extensible	Ascendant, dépendant de la cellule	Ascendant, dépendant de la ligne TEM à plaques	Dépend de la sonde
Mesure de perturbations	Champ électrique et magnétique	Champ électrique et magnétique	Champ électrique et magnétique
Carte d'essai pour: – comparaison de CI – évaluation de l'application	Selon Annexe B Non restreinte	Selon Annexe B Non restreinte	Selon Annexe B Non restreinte
Vérification du trajet de couplage	Non	Non	Oui Possible par positionnement de la sonde
Reproduction de mesure	Elevée	Elevée	Elevée
Qualification de CI	Oui	Oui	Non
Travaux dans une salle blindée ou dans une enceinte blindée	Non	Oui Version ouverte Non Version fermée	Recommandés, dépend du niveau de puissance (voir les normes de sécurité nationales et internationales)
Immunité du CI – analyse de trajet/drain – couplage sur la puce (diaphonie)	 Non Non	 Non Non	 (Possible par positionnement de la sonde) Oui Oui

Annexe B (informative)

Description de la carte d'essai générale

B.1 Vue d'ensemble

La présente annexe constitue un guide pour la conception d'une carte d'essai universelle. Une telle carte est nécessaire pour comparer la performance CEM de divers circuits intégrés émanant de différents fabricants. Les contraintes sont fournies pour les paramètres influençant les aspects de la CEM.

B.2 Description de carte – Mécanique

La taille de la carte d'essai est de 100^{+3}_{-1} mm $\times$ 100^{+3}_{-1} mm. Des trous peuvent être ajoutés aux coins de la carte, comme cela est présenté à la Figure B.1. Toutes les bordures de la carte doivent être étamées sur une largeur de 5 mm au minimum, ou rendues conductrices afin de réaliser un contact approprié avec la cellule TEM, si utilisée. En variante, les bords peuvent être plaqués or.

Les trous d'interconnexion au niveau du bord extérieur de la carte doivent être situés à au moins 5 mm du bord.

B.3 Description de carte – Electrique

B.3.1 Généralités

Le dessin de la Figure B.1 constitue un guide relatif à la carte d'essai universelle. Une carte à double couche est une exigence minimale. Cependant, si nécessaire, les couches 2 et 3 ou autres peuvent être ajoutées entre les deux pour créer une carte multicouche.

La couche 1 est utilisée comme plan de masse. La couche 4 peut être utilisée pour les signaux de masse, d'alimentation électrique et autres, mais elle doit être laissée aussi intacte que possible pour être utilisée comme plan de masse également.

La carte d'essai doit être fabriquée de sorte que seul le boîtier du circuit intégré demeure sur un côté (couche 1) et tous les autres composants et les motifs de traces demeurent sur la couche opposée (couche 4).

B.3.2 Plans de masse

Les plans de masse (couches 1 et 4) doivent être interconnectés au moyen de trous d'interconnexion. Ces trous d'interconnexion doivent être placés aux positions suivantes sur la carte comme décrit dans le Tableau B.1.

Tableau B.1 – Position des trous d'interconnexion sur la carte

Position des trous d'interconnexion	Emplacement
1	Tout autour, au niveau des bords de la carte
2	Juste à l'extérieur de la zone du DUT
3	Juste à l'intérieur, en dessous de la zone du CI

Le plan de masse au niveau de la couche 1 doit être poursuivi entre les trous d'interconnexion à la position 2. A ce titre, le plan de masse au niveau de la couche 1 se poursuit sur toute la carte.

Si possible, on doit faire de même pour la couche 4, mais la possibilité de le faire dépend du boîtier du circuit intégré et de l'espace disponible.

B.3.3 Broches de boîtier

B.3.3.1 Généralités

Tous les composants nécessaires du point de vue fonctionnel et tous les accès d'E/S et d'alimentation nécessaires pour mesurer la réponse et/ou fournir des signaux aux entrées requises, autres que les circuits intégrés, doivent être montés sur la couche 4. Il est de ce fait nécessaire d'alimenter les E/S et les autres broches requises de la couche 1 à la couche 4. Les zones de boucle, la longueur des traces, le placement des trous d'interconnexion et l'orientation des composants doivent être optimisés de sorte que les zones de boucles minimales soient obtenues.

B.3.3.2 Boîtiers DIL

Ces boîtiers ne nécessitent pas de trous d'interconnexion, étant donné que les broches à trous métallisés sont considérées comme présentes ou établies par les broches elles-mêmes.

B.3.3.3 Boîtiers SO, PLCC, QFP

Ces boîtiers nécessitent l'utilisation de trous d'interconnexion. Il convient que les trous d'interconnexion soient centrés dans les pastilles utilisées pour le brasage des circuits intégrés. De préférence, il convient que ces trous d'interconnexion soient placés à la position 3 du Tableau B.1 pour minimiser la zone de boucle concernée dans laquelle les courants du circuit intégré circulent.

B.3.3.4 Boîtiers PGA

Ces boîtiers ne nécessitent pas de trous d'interconnexion, étant donné que les broches à trous métallisés sont considérées comme présentes ou établies par les broches elles-mêmes.

B.3.3.5 Boîtiers BGA

Ces boîtiers nécessitent l'utilisation de trous d'interconnexion. Il convient que les trous d'interconnexion pour l'interconnexion de l'alimentation électrique et de la masse soient placés de préférence suivant les recommandations du fabricant.

B.3.4 Diamètres des trous d'interconnexion

Tous les trous d'interconnexion en position 1 ont un diamètre du trou de 0,8 mm. Tous les autres trous d'interconnexion ont un diamètre de 0,2 mm.

B.3.5 Distance des trous d'interconnexion

Le placement des trous d'interconnexion doit être contrôlé comme suit pour les mesures jusqu'à 1 GHz. La distance latérale maximale entre les trous d'interconnexion connectant la couche 1 à la couche 4 (positions 1, 2 et 3) doit être de 10 mm. Les trous d'interconnexion pour les traces de signaux doivent être placés aussi près que possible des trous d'interconnexion connectant la couche 1 à la couche 4.

B.3.6 Composants supplémentaires

Tous les composants supplémentaires doivent être montés au niveau de la couche 4. Ils doivent être placés de telle manière qu'ils n'interfèrent pas avec les contraintes réglées pour les couches 1 et 4 et les trous d'interconnexion.

B.3.7 Découplage de l'alimentation

B.3.7.1 Généralités

Pour obtenir des données de mesure reproductibles, un découplage de l'alimentation approprié est nécessaire conformément aux spécifications de cartes d'essai. Les condensateurs de découplage sur la carte d'essai doivent être classés en deux groupes, comme décrit ci-dessous. Les valeurs et les dispositions des condensateurs de découplage et autres composants de découplage doivent être indiquées dans le rapport d'essai individuel.

B.3.7.2 Condensateurs de découplage de circuit intégré

Le découplage de l'alimentation pour le circuit intégré doit suivre les recommandations du fabricant. Les condensateurs de découplage de circuit intégré, le cas échéant, doivent être connectés au plan de masse sur la couche 4, en dessous du circuit intégré (comme cela est représenté à la Figure B.1) pour maintenir un fonctionnement approprié du DUT. La valeur et la disposition d'un condensateur de découplage de chaque broche d'alimentation du DUT peuvent correspondre aux recommandations du fabricant ou autres, dans la mesure où cela est indiqué dans le rapport d'essai.

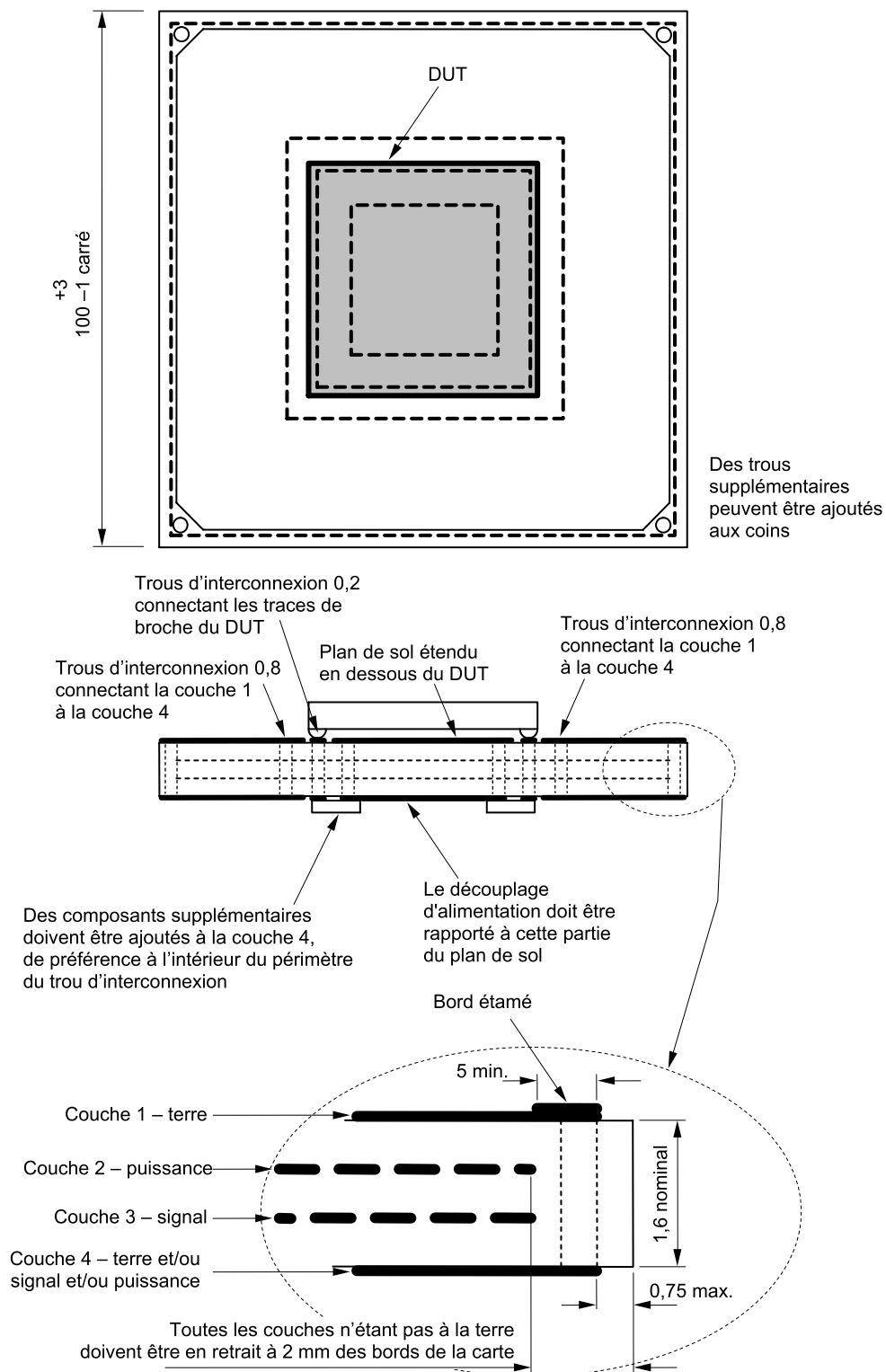
B.3.7.3 Découplage de l'alimentation électrique pour la carte d'essai

L'impédance de l'alimentation électrique de la carte d'essai peut affecter les résultats de mesure si le découplage d'alimentation électrique n'est pas conçu de manière appropriée. Pour contrôler l'impédance d'alimentation de la carte d'essai pour toute alimentation électrique externe qui peut être utilisée dans la mesure, un groupe de condensateurs de découplage doit être situé sur la carte d'essai. Leurs valeurs et dispositions doivent être conformes à la description figurant dans les normes de mesures individuelles ou autres, dans la mesure où cela est indiqué dans le rapport d'essai.

B.3.8 Charge de E/S

Les composants supplémentaires nécessaires pour charger ou activer le circuit intégré doivent être montés sur la couche 4, de préférence directement sous la zone de boîtier du circuit intégré. Cela inclut les accès nécessaires pour permettre la surveillance des circuits intégrés au cours de l'essai d'immunité RF.

Les dimensions sont en millimètres



IEC

Figure B.1 – Exemple de carte d'essai pour l'immunité

Bibliographie

IEC 60050 (toutes les parties), *Vocabulaire Electrotechnique International* (disponible sur <<http://www.electropedia.org>>)

IEC 61000-4-3, *Compatibilité électromagnétique (CEM) – Partie 4-3: Techniques d'essai et de mesure – Essais d'immunité aux champs électromagnétiques rayonnés aux fréquences radioélectriques*

IEC 61000-4-6, *Compatibilité électromagnétique (CEM) – Partie 4-6: Techniques d'essai et de mesure – Immunité aux perturbations conduites, induites par les champs radioélectriques*

CISPR 20, *Récepteurs de radiodiffusion et de télévision et équipements associés – Caractéristiques d'immunité – Limites et méthodes de mesure*

IEC 61967-1:2002, *Circuits intégrés – Mesure des émissions électromagnétiques, 150 kHz à 1 GHz – Partie 1: Conditions générales et définitions*

ANSI/IEEE Std 100-1984 (updated 2000), *IEEE Standard Dictionary of Electrical and Electronics Terms, Third Edition, Distributed by: Wiley Interscience* (disponible en anglais seulement)

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

3, rue de Varembé
PO Box 131
CH-1211 Geneva 20
Switzerland

Tel: + 41 22 919 02 11
Fax: + 41 22 919 03 00
info@iec.ch
www.iec.ch