

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60748-4

QC 790300

Deuxième édition
Second edition
1997-04

**Dispositifs à semiconducteurs –
Circuits intégrés –**

**Partie 4:
Circuits intégrés d'interface**

**Semiconductor devices –
Integrated circuits –**

**Partie 4:
Interface integrated circuits**



Numéro de référence
Reference number
CEI/IEC 60748-4: 1997

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles auprès du Bureau Central de la CEI.

Les renseignements relatifs à ces révisions, à l'établissement des éditions révisées et aux amendements peuvent être obtenus auprès des Comités nationaux de la CEI et dans les documents ci-dessous:

- **Bulletin de la CEI**
- **Annuaire de la CEI**
Publié annuellement
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement

Terminologie

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 50: *Vocabulaire Electrotechnique International* (VEI), qui se présente sous forme de chapitres séparés traitant chacun d'un sujet défini. Des détails complets sur le VEI peuvent être obtenus sur demande. Voir également le dictionnaire multilingue de la CEI.

Les termes et définitions figurant dans la présente publication ont été soit tirés du VEI, soit spécifiquement approuvés aux fins de cette publication.

Symboles graphiques et littéraux

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera:

- la CEI 27: *Symboles littéraux à utiliser en électrotechnique*;
- la CEI 417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*;
- la CEI 617: *Symboles graphiques pour schémas*;

et pour les appareils électromédicaux,

- la CEI 878: *Symboles graphiques pour équipements électriques en pratique médicale*.

Les symboles et signes contenus dans la présente publication ont été soit tirés de la CEI 27, de la CEI 417, de la CEI 617 et/ou de la CEI 878, soit spécifiquement approuvés aux fins de cette publication.

Publications de la CEI établies par le même comité d'études

L'attention du lecteur est attirée sur les listes figurant à la fin de cette publication, qui énumèrent les publications de la CEI préparées par le comité d'études qui a établi la présente publication.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available from the IEC Central Office.

Information on the revision work, the issue of revised editions and amendments may be obtained from IEC National Committees and from the following IEC sources:

- **IEC Bulletin**
- **IEC Yearbook**
Published yearly
- **Catalogue of IEC publications**
Published yearly with regular updates

Terminology

For general terminology, readers are referred to IEC 50: *International Electrotechnical Vocabulary* (IEV), which is issued in the form of separate chapters each dealing with a specific field. Full details of the IEV will be supplied on request. See also the IEC Multilingual Dictionary.

The terms and definitions contained in the present publication have either been taken from the IEV or have been specifically approved for the purpose of this publication.

Graphical and letter symbols

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications:

- IEC 27: *Letter symbols to be used in electrical technology*;
- IEC 417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets*;
- IEC 617: *Graphical symbols for diagrams*;

and for medical electrical equipment,

- IEC 878: *Graphical symbols for electromedical equipment in medical practice*.

The symbols and signs contained in the present publication have either been taken from IEC 27, IEC 417, IEC 617 and/or IEC 878, or have been specifically approved for the purpose of this publication.

IEC publications prepared by the same technical committee

The attention of readers is drawn to the end pages of this publication which list the IEC publications issued by the technical committee which has prepared the present publication.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60748-4

QC 790300

Deuxième édition
Second edition
1997-04

**Dispositifs à semiconducteurs –
Circuits intégrés –**

**Partie 4:
Circuits intégrés d'interface**

**Semiconductor devices –
Integrated circuits –**

**Partie 4:
Interface integrated circuits**

© IEC 1997 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission
Telefax: +41 22 919 0300

3, rue de Varembé Geneva, Switzerland
e-mail: inmail@iec.ch IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

XH

*Pour prix, voir catalogue en vigueur
For price, see current catalogue*

SOMMAIRE

	Pages
AVANT-PROPOS	10
Articles	
CHAPITRE I: GÉNÉRALITÉS	
1 Domaine d'application.....	12
2 Références normatives	14
CHAPITRE II: TERMINOLOGIE ET SYMBOLES LITTÉRAUX	
1 Catégorie I	16
2 Catégorie II	24
3 Symboles littéraux	62
CHAPITRE III: VALEURS LIMITES ET CARACTÉRISTIQUES ESSENTIELLES	
SECTION 1: CATÉGORIE I (CIRCUITS DE LIGNE, AMPLIFICATEURS DE LECTURE, COMMANDES DE PÉRIPHÉRIQUES ET CIRCUITS DE DÉCALAGE DE NIVEAU, COMPARATEURS DE TENSION)	
1 Généralités.....	70
2 Spécifications fonctionnelles.....	70
3 Description du circuit	74
4 Valeurs limites.....	74
5 Conditions de fonctionnement recommandées	78
6 Caractéristiques électriques.....	78
7 Caractéristiques mécaniques et autres données	92
8 Données d'application.....	92
SECTION 2: CATÉGORIE II (CONVERTISSEURS LINÉAIRES ET NON LINÉAIRES ANALOGIQUE-NUMÉRIQUE ET NUMÉRIQUE-ANALOGIQUE)	
1 Généralités.....	94
2 Description du circuit intégré.....	94
3 Valeurs limites.....	96
4 Conditions de fonctionnement recommandées	98
5 Caractéristiques électriques.....	100
6 Valeurs limites, caractéristiques mécaniques et autres données.....	110
7 Informations supplémentaires	110
SECTION 3: CATÉGORIE III (CIRCUITS DE COMMANDE POUR LES ALIMENTATIONS À DÉCOUPAGE)	
1 Généralités.....	112
2 Description électrique et fonctionnelle des circuits	114
3 Valeurs limites.....	114
4 Conditions de fonctionnement recommandées	118
5 Caractéristiques électriques.....	118
6 Valeurs limites, caractéristiques mécaniques et autres données.....	124
7 Précautions de manipulation	124
8 Données d'application, informations supplémentaires.....	124

CONTENTS

	Page
FOREWORD	11
Clause	
CHAPTER I: GENERAL	
1 Scope	13
2 Normative references	15
CHAPTER II: TERMINOLOGY AND LETTER SYMBOLS	
1 Category I	17
2 Category II	25
3 Letter symbols	63
CHAPTER III: ESSENTIAL RATINGS AND CHARACTERISTICS	
SECTION 1: CATEGORY I (LINE CIRCUITS, SENSE AMPLIFIERS, PERIPHERAL DRIVERS AND LEVEL SHIFTERS, VOLTAGE COMPARATORS)	
1 General	71
2 Functional specifications	71
3 Description of the circuit	75
4 Ratings (limiting values)	75
5 Recommended operating conditions	79
6 Electrical characteristics	79
7 Mechanical characteristics and other data	93
8 Application data	93
SECTION 2: CATEGORY II (LINEAR AND NON-LINEAR ANALOGUE-TO-DIGITAL AND DIGITAL-TO-ANALOGUE CONVERTERS)	
1 General	95
2 Description of integrated circuit	95
3 Ratings (limiting values)	97
4 Recommended operating conditions	99
5 Electrical characteristics	101
6 Mechanical ratings, characteristics and other data	111
7 Additional information	111
SECTION 3: CATEGORY III (CONTROL CIRCUITS FOR SWITCH-MODE POWER SUPPLIES)	
1 General	113
2 Electrical and functional description of the circuits	115
3 Ratings (limiting values)	115
4 Recommended operating conditions	119
5 Electrical characteristics	119
6 Mechanical ratings, characteristics and other data	125
7 Handling precautions	125
8 Application data, additional information	125

SECTION 4: CATÉGORIE IV (CODEURS ET DÉCODEURS DE MODULATION
D'IMPULSIONS CODÉES COMPRESSEURS-EXPANSEURS [MIC])

1	Généralités	128
2	Identification et description du circuit	128
3	Spécifications fonctionnelles	128
4	Valeurs limites	132
5	Conditions de fonctionnement recommandées	134
6	Caractéristiques électriques	134
7	Valeurs limites, caractéristiques mécaniques et autres données	142
8	Informations supplémentaires	142

SECTION 5: CATÉGORIE IV
(FILTRES POUR LES CODEURS ET DÉCODEURS DE MODULATION
D'IMPULSIONS CODÉES COMPRESSEURS-EXPANSEURS [MIC])

1	Généralités	144
2	Identification et description du circuit	144
3	Spécifications fonctionnelles	144
4	Valeurs limites	146
5	Conditions de fonctionnement recommandées	148
6	Caractéristiques électriques	150
7	Valeurs limites, caractéristiques mécaniques et autres données	158
8	Informations supplémentaires	158

SECTION 6: CATÉGORIE IV
(CODEURS ET DÉCODEURS MIC AVEC FILTRES)

1	Généralités	160
2	Description relative à l'application	162
3	Spécification de la fonction	162
4	Valeurs limites	168
5	Conditions de fonctionnement recommandées	170
6	Caractéristiques électriques	172
7	Valeurs limites, caractéristiques et données mécaniques et d'environnement	180
8	Informations supplémentaires	180

SECTION 7: CATÉGORIE V
(BLOCS FONCTIONNELS UNITAIRES À CIRCUITS INTÉGRÉS NUMÉRIQUES D'INTERFACE
COMPRENANT LES CIRCUITS PÉRIPHÉRIQUES DU CPU,
LES CONTRÔLEURS DE DISPOSITIFS PÉRIPHÉRIQUES ET LES CIRCUITS D'INTERFACE
DE COMMUNICATION)

1	Généralités	184
2	Description relative à l'application	186
3	Spécification fonctionnelle	188
4	Valeurs limites	190
5	Conditions de fonctionnement	194
6	Caractéristiques électriques	194
7	Valeurs limites, caractéristiques et données mécaniques et d'environnement	198
8	Informations supplémentaires	198

Clause		Page
	SECTION 4: CATEGORY IV (COMPANDING PCM CODER-DECODERS [CODEC])	
1	General	129
2	Circuit identification and description	129
3	Functional specifications	129
4	Ratings (limiting values)	133
5	Recommended operating conditions	135
6	Electrical characteristics	135
7	Mechanical ratings, characteristics and other data	143
8	Additional information	143
	SECTION 5: CATEGORY IV (FILTERS FOR COMPANDING PCM CODER-DECODERS [CODEC])	
1	General	145
2	Circuit identification and description	145
3	Functional specifications	145
4	Ratings (limiting values)	147
5	Recommended operating conditions	149
6	Electrical characteristics	151
7	Mechanical ratings, characteristics and other data	159
8	Additional information	159
	SECTION 6: CATEGORY IV (PCM CODEC WITH FILTERS [COMBO])	
1	General	161
2	Application related description	163
3	Specification of the function	163
4	Ratings (limiting values)	169
5	Recommended operating conditions	171
6	Electrical characteristics	173
7	Mechanical and environmental ratings, characteristics and data	181
8	Additional information	181
	SECTION 7: CATEGORY V (DIGITAL INTERFACE INTEGRATED CIRCUITS UFB INCLUDING CPU PERIPHERAL CIRCUITS, PERIPHERAL DEVICE CONTROLLERS AND COMMUNICATION INTERFACE CIRCUITS)	
1	General	185
2	Application related description	187
3	Functional specification	189
4	Limiting values	191
5	Operating conditions	195
6	Electrical characteristics	195
7	Mechanical and environmental ratings, characteristics and data	199
8	Additional information	199

SECTION 8: CATÉGORIE VI
(CIRCUITS D'INTERFACE MODULAIRES POUR RÉSEAU NUMÉRIQUE
À INTÉGRATION DE SERVICES [RNIS])

1	Généralités.....	202
2	Descriptions relatives aux applications.....	204
3	Spécification de la fonction	204
4	Valeurs limites.....	210
5	Conditions d'utilisation pour la gamme de températures de fonctionnement spécifiée	210
6	Caractéristiques électriques.....	212

CHAPITRE IV: MÉTHODES DE MESURE

SECTION 1: GÉNÉRALITÉS

1	Exigences générales	228
2	Exigences spécifiques	228
3	Matrice d'application.....	228

SECTION 2: CATÉGORIE I
(CIRCUITS DE LIGNE, AMPLIFICATEURS DE LECTURE,
COMMANDES DE PÉRIPHÉRIQUES ET CIRCUITS DE DÉCALAGE DE NIVEAU,
COMPARATEURS DE TENSION)

1	Tension de déclenchement à l'entrée en mode commun (V_{ICT})	232
2	Courant moyen de polarisation (I_{IB}) et courant de décalage à l'entrée (I_{IO})	236
3	Temps de recouvrement de surcharge à l'entrée en mode différentiel (t_{ord}) et en mode commun (t_{orc}).....	238
4	Circuits de mesure de base pour les comparateurs de tension	242
5	Tension de décalage à l'entrée (d'un comparateur de tension) (V_{IO})	250
6	Coefficient moyen de température de la tension de décalage à l'entrée (d'un comparateur de tension) (α_{VIO}).....	252
7	Amplificateur de tension en mode différentiel (d'un comparateur de tension) (A_V)	254
8	Tensions de seuil d'entrée différentielle (d'un comparateur de tension) (V_{ITH} et V_{ITL})..	256
9	Courant de décalage à l'entrée (I_{IO}) et son coefficient de température (α_{IIO}) (d'un comparateur de tension)	260

SECTION 3: CATÉGORIE II
(CONVERTISSEURS ANALOGIQUE-NUMÉRIQUE ET NUMÉRIQUE-ANALOGIQUE)

Groupe I – Convertisseurs linéaires analogique-numérique (ADC)

10	Courants d'alimentation (I_{CC} et I_{EE}).....	266
11	Erreur d'origine (E_O et E_{ZS})	270
12	Coefficient de température de la variation de tension (α_{EO} et α_{EZS})	272
13	Erreurs de pleine résolution (E_G et E_{FS}).....	274
14	Coefficient de température de la variation de la tension d'erreur de gain et d'erreur de pleine échelle (α_{EG} et α_{EFS})	278
15	Erreur de linéarité d'un ADC linéaire (E_L) ($E_{L(adj)}$) (E_T).....	280
16	Erreur de linéarité différentielle (E_D).....	292
17	Fréquence maximale fonctionnelle (f_{max})	292

Clause	Page
--------	------

SECTION 8: CATEGORY VI (INTEGRATED SERVICE DIGITAL NETWORK [ISDN] ORIENTED MODULAR INTERFACE CIRCUITS)

1	General	203
2	Application related description	205
3	Specification of the function	205
4	Limiting values	211
5	Operating conditions of use within the specified operating temperature range	211
6	Electrical characteristics	213

CHAPTER IV: MEASURING METHODS

SECTION 1: GENERAL

1	Basic requirements	229
2	Specific requirements	229
3	Application matrix	229

SECTION 2: CATEGORY I (LINE CIRCUITS, SENSE AMPLIFIERS, PERIPHERAL DRIVERS AND LEVEL SHIFTERS, VOLTAGE COMPARATORS)

1	Common-mode input triggering voltage (V_{CT})	233
2	Average bias current (I_B) and input offset current (I_{IO})	237
3	Differential-mode input overload recovery time (t_{ord}) and common-mode input overload recovery time (t_{orc})	239
4	Basic measuring circuits for voltage comparators	243
5	Input offset voltage (of a voltage comparator) (V_{IO})	251
6	Mean temperature coefficient of the input offset voltage (of a voltage comparator) (α_{VIO})	253
7	Differential-mode voltage amplification (of a voltage comparator) (A_V)	255
8	Differential input threshold voltages (of a voltage comparator) (V_{TH} and V_{TL})	257
9	Input offset current (I_{IO}) and its temperature coefficient (α_{IIO}) (of a voltage comparator)	261

SECTION 3: CATEGORY II (LINEAR ANALOGUE-TO-DIGITAL AND DIGITAL-TO-ANALOGUE CONVERTERS)

Group I - linear analogue-to-digital converters (ADC)

10	Supply currents (I_{CC} and I_{EE})	267
11	Origin error (E_O and E_{ZS})	271
12	Temperature coefficient of voltage change (α_{EO} and $\alpha_{E_{ZS}}$)	273
13	Full resolution errors (E_G and E_{FS})	275
14	Temperature coefficient of voltage change for gain and full-scale errors (α_{EG} and $\alpha_{E_{FS}}$)	279
15	Linearity error of a linear ADC (E_L) ($E_{L(adj)}$) (E_T)	281
16	Differential linearity error (E_D)	293
17	Maximum operating frequency (f_{max})	293

Groupe II – Convertisseurs linéaires numérique-analogique (DAC)

18	Courants d'alimentation (I_{CC} et I_{EE}).....	302
19	Sensibilité de la tension de sortie (courant de sortie) ($K_{SVS(V)}$, $K_{SVS(I)}$)	306
20	Erreur d'origine (E_O et E_{ZS})	308
21	Coefficient de température de la variation de tension (α_{EO} et α_{EZS})	312
22	Erreurs de pleine résolution (E_G et E_{FS}).....	314
23	Coefficient de température de la variation de la tension d'erreur de gain et d'erreur de pleine échelle (α_{EG} et α_{EFS}).....	318
24	Erreur de linéarité d'un DAC linéaire ajustable (E_L) ($E_{L(adj)}$)	320
25	Erreur totale, erreur de précision absolue (E_T) d'un DAC linéaire non ajustable	332
26	Erreur de linéarité différentielle (E_D).....	334
27	Temps de réponse numériques (t_{sd}) (t_{dd}) (S_{VOAVd})	336
28	Temps de réponse dus à la référence (t_{sr}) (t_{dr}) (S_{VOAVr})	344

Clause		Page
	Group II - Linear digital-to-analogue converters (DAC)	
18	Supply currents (I_{CC} and I_{EE}).....	303
19	Output voltage (output current) sensitivity ($K_{SVS(V)}$, $K_{SVS(I)}$)	307
20	Origin error (E_O and E_{ZS}).....	309
21	Temperature coefficient of voltage change (α_{EO} and α_{EZS})	313
22	Full resolution errors (E_G and E_{FS}).....	315
23	Temperature coefficient of voltage change for gain and full-scale error (α_{EG} and α_{EFS})	319
24	Linearity error of an adjustable linear DAC (E_L) ($E_{L(adj)}$)	321
25	Total error, absolute accuracy error (E_T) of a non-adjustable linear DAC	333
26	Differential linearity error (E_D)	335
27	Digital response times (t_{sd}) (t_{dd}) (S_{VOAVd}).....	337
28	Reference response times (t_{sr}) (t_{dr}) (S_{VOAVr})	345

COMMISSION ELECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS – CIRCUITS INTÉGRÉS –

Partie 4: Circuits intégrés d'interface

AVANT-PROPOS

- 1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes Internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques, représentent, dans la mesure du possible un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 60748-4 a été établie par le sous-comité 47A: Circuits intégrés, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Cette deuxième édition annule et remplace la première édition parue en 1987, l'amendement 1 (1991) et l'amendement 2 (1994). Cette édition constitue une révision technique.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47A/450/FDIS	47A/480/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette norme doit être lue conjointement avec la CEI 60747-1 et la CEI 60748-1.

Le numéro QC qui figure sur la page de couverture de la présente publication est le numéro de spécification dans le Système CEI d'assurance de la qualité des composants électroniques (IECQ).

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**SEMICONDUCTOR DEVICES –
INTEGRATED CIRCUITS –****Part 4: Interface integrated circuits**

FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60748-4 has been prepared by subcommittee 47A: Integrated circuits, of IEC technical committee 47: Semiconductor devices.

This second edition cancels and replaces the first edition published in 1987, amendment 1 (1992) and amendment 2 (1994). This edition constitutes a technical revision.

The text of this standard is based on the following documents:

FDIS	Report on voting
47A/450/FDIS	47A/480/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This standard shall be read in conjunction with IEC 60747-1 and IEC 60748-1.

The QC number that appears on the front cover of this publication is the specification number in the IEC Quality Assessment System for Electronic Components (IECQ).

DISPOSITIFS À SEMICONDUCTEURS – CIRCUITS INTÉGRÉS –

Partie 4: Circuits intégrés d'interface

1 Domaine d'application

La présente partie de la CEI 60748 donne les prescriptions pour les catégories ou sous-catégories de circuits intégrés d'interface suivantes.

Catégorie I:

- sous-catégorie A: circuits de ligne (émetteurs et récepteurs);
- sous-catégorie B: amplificateurs de lecture;
- sous-catégorie C: commandes de périphériques (y compris commandes de mémoires) et circuits de décalage de niveau;
- sous-catégorie D: comparateurs de tension.

Catégorie II:

- convertisseurs linéaires et non linéaires analogique-numérique et numérique-analogique.

Catégorie III:

- circuits de commande pour les alimentations à découpage.

Catégorie IV:

- codeurs et décodeurs de modulation d'impulsions codées compresseurs-expandeurs (MIC).

Catégorie V:

- blocs fonctionnels unitaires à circuits intégrés numériques d'interface.

Catégorie VI:

- circuits pour réseau numérique à intégration de services (RNIS).

Comme indiqué dans l'avant-propos, la présente norme est à utiliser conjointement avec la CEI 60747-1 et la CEI 60748-1, qui donnent les informations de base sur:

- la terminologie;
- les symboles littéraux;
- les valeurs limites et caractéristiques essentielles;
- les méthodes de mesure.

L'ordre des différents chapitres est conforme à 2.1 du chapitre III de la CEI 60747-1.

SEMICONDUCTOR DEVICES – INTEGRATED CIRCUITS –

Part 4: Interface integrated circuits

1 Scope

This part of IEC 60748 gives requirements for the following categories or subcategories of interface integrated circuits.

Category I:

- subcategory A: line circuits (transmitters and receivers);
- subcategory B: sense amplifiers;
- subcategory C: peripheral drivers (including memory drivers) and level shifters;
- subcategory D: voltage comparators.

Category II:

- linear and non-linear analogue-to-digital and digital-to-analogue converters.

Category III:

- control circuits for switch-mode power supplies.

Category IV:

- companding PCM coder-decoders (CODEC).

Category V:

- digital interface integrated circuits (UBF).

Category VI:

- integrated service digital network (ISDN).

As stated in the foreword, this standard is to be used in conjunction with IEC 60747-1 and IEC 60748-1. In these standards, the user will find all basic information on:

- terminology;
- letter symbols;
- essential ratings and characteristics;
- measuring methods.

The sequence of the different chapters is in accordance with IEC 60747-1, 2.1, chapter III.

2 Références normatives

Les documents normatifs suivants contiennent des dispositions qui, par suite de la référence qui y est faite, constituent des dispositions valables pour la présente partie de la CEI 60748. Au moment de la publication, les éditions indiquées étaient en vigueur. Tout document normatif est sujet à révision et les parties prenantes aux accords fondés sur la présente partie de la CEI 60748 sont invitées à rechercher la possibilité d'appliquer les éditions les plus récentes des documents normatifs indiqués ci-après. Les membres de la CEI et de l'ISO possèdent le registre des Normes internationales en vigueur.

CEI 60134: 1961, *Systèmes de valeurs limites pour les tubes électroniques et les dispositifs à semiconducteurs analogues*

CEI 60617-12: 1996, *Symboles graphiques pour schémas – Partie 12: Opérateurs logiques binaires*

CEI 60747: *Dispositifs à semiconducteurs – Dispositifs discrets*

CEI 60747-1: 1983, *Dispositifs à semiconducteurs – Dispositifs discrets et circuits intégrés – Première partie: Généralités*

CEI 60748: *Dispositifs à semiconducteurs – Circuits intégrés*

CEI 60748-1: 1984, *Dispositifs à semiconducteurs – Circuits intégrés – Première partie: Généralités*

CEI 60748-2: 1985, *Dispositifs à semiconducteurs – Circuits intégrés – Deuxième partie: Circuits intégrés digitaux*

CEI 60748-3: 1986, *Dispositifs à semiconducteurs – Circuits intégrés – Troisième partie: Circuits intégrés analogiques*

UIT-T Recommandation G 712: 1993, *Caractéristiques de qualité de transmission des canaux MIC*

UIT-T Recommandation I 430: 1994, *Interface au débit de base usager-réseau – Spécification de la couche 1*

2 Normative references

The following normative documents contain provisions which, through reference in this text, constitute provisions of this part of IEC 60748. At the time of publication, the editions indicated were valid. All normative documents are subject to revision, and parties to agreements based on this part of IEC 60748 are encouraged to investigate the possibility of applying the most recent editions of the normative documents indicated below. Members of IEC and ISO maintain registers of currently valid International Standards.

IEC 60134: 1961, *Rating systems for electronic tubes and valves and analogous semiconductor devices*

IEC 60617-12: 1996, *Graphical symbols for diagrams – Part 12: Binary logic elements*

IEC 60747: *Semiconductor devices – Discrete devices*

IEC 60747-1: 1983, *Semiconductor devices – Discrete devices and integrated circuits – Part 1: General*

IEC 60748, *Semiconductor devices – Integrated circuits*

IEC 60748-1: 1984, *Semiconductor devices – Integrated circuits – Part 1: General*

IEC 60748-2: 1985, *Semiconductor devices – Integrated circuits – Part 2: Digital integrated circuits*

IEC 60748-3: 1986, *Semiconductor devices – Integrated circuits – Part 3: Analogue integrated circuits*

ITU-T Recommendation G 712: 1993, *Transmission performance characteristics of pulse code modulation*

ITU-T Recommendation I 430: 1994, *Basic user-network interface – Layer 1 specification*

CHAPITRE II: TERMINOLOGIE ET SYMBOLES LITTÉRAUX

1 Catégorie I (circuits de ligne, amplificateurs de lecture, commandes de périphériques [y compris commande de mémoire et circuits de décalage de niveau, comparateurs de tension])

1.1 Termes généraux

1.1.1 émetteur de ligne: Circuit intégré opérant comme émetteur, l'émetteur étant couplé à un récepteur par une ligne de transmission ou tout autre système de liaison électrique. L'émetteur fonctionne avec une seule borne d'entrée recevant un signal digital et fournit des signaux de sortie, soit sur une seule sortie soit sur des sorties différentielles qui peuvent être soit une tension, soit un courant.

Des possibilités d'échantillonnage peuvent aussi être comprises.

1.1.2 récepteur de ligne: Circuit intégré opérant comme récepteur, l'émetteur et le récepteur étant couplés par une ligne de transmission ou tout autre système de liaison électrique. Le récepteur accepte à l'entrée des signaux soit en tension soit en courant soit sur une seule borne d'entrée soit sur des entrées différentielles, et fournit une tension digitale à la sortie.

Des possibilités d'échantillonnage peuvent aussi être comprises.

1.1.3 amplificateur de lecture: Circuit intégré ayant une réponse pour un signal situé dans une gamme connue de tensions d'entrée et fournissant une tension de sortie digitale.

Il possède généralement une entrée différentielle et une seule sortie. Les amplificateurs de lecture peuvent avoir une ou plusieurs entrées prévues pour le réglage de la gamme de tensions d'entrée.

Des possibilités d'échantillonnage peuvent aussi être comprises.

1.1.4 commande de périphériques (y compris commande de mémoire): Circuit intégré ayant une réponse pour une tension d'entrée digitale et présentant en sortie soit une tension soit un courant sous forme digitale. Les niveaux d'entrée et de sortie peuvent ne pas être compatibles. Les circuits peuvent avoir des sorties simples ou multiples.

Des possibilités de commande peuvent être comprises.

1.1.5 circuits de décalage de niveau: Circuit intégré ayant une réponse pour une tension d'entrée digitale et présentant en sortie soit une tension, soit un courant, sous forme digitale. Les niveaux d'entrée et de sortie ne sont pas compatibles. Les circuits peuvent avoir des sorties simples ou multiples.

Des possibilités de commande peuvent aussi être comprises.

1.1.6 comparateur de tension: Circuit intégré donnant une réponse pour une tension différentielle. Il possède une sortie digitale (généralement une tension) et peut comprendre une possibilité d'échantillonnage.

CHAPTER II: TERMINOLOGY AND LETTER SYMBOLS

1 **Category I** (line circuits, sense amplifiers, peripheral drivers [including memory drivers] and level shifters, voltage comparators)

1.1 *General terms*

1.1.1 line transmitter: An integrated circuit operating as a transmitter, the transmitter being coupled to a receiver by a transmission line or similar electrical connection. The transmitter operates with single-ended digital voltage input and provides either single-ended or differential output signals that may be either voltage or current.

A strobe facility may also be included.

1.1.2 line receiver: An integrated circuit operating as a receiver, the receiver being coupled to a transmitter by a transmission line or similar electrical connection. The receiver accepts either voltage or current signals at the input in either single-ended or differential form, and provides a digital voltage output.

A strobe facility may also be included.

1.1.3 sense amplifier: An integrated circuit that responds to a signal within a known input voltage range (window) and that will provide a digital output voltage.

It usually has a differential input and a single-ended output. Sense amplifiers may have input(s) intended to adjust the input voltage range.

A strobe facility may also be included.

1.1.4 peripheral driver (including memory driver): An integral circuit that responds to a digital input voltage and gives a digital output, either voltage or current. The input and output levels may not be compatible. The circuit may have single or multiple outputs.

A control facility may be included.

1.1.5 level shifter: An integrated circuit that responds to a digital input voltage and gives a digital output, either voltage or current. The input and output levels are not compatible. The circuit may have single or multiple outputs.

A control facility may be included.

1.1.6 voltage comparator: An integrated circuit that responds to a differential input voltage. It gives a digital output (normally voltage) and may include a strobe facility.

1.2 Valeurs limites et caractéristiques

1.2.1 Caractéristiques d'entrée

1.2.1.1 impédance d'entrée (z_i): [2.1.10, chapitre II, CEI 60748-3]

- a) **impédance d'une entrée** (z_{is}): Entre chaque entrée et le point de référence électrique,
- b) **impédance différentielle d'entrée** (z_{id}): Entre deux entrées,
- c) **impédance d'entrée en mode commun** (z_{ic}): Entre les entrées en parallèle et le point de référence électrique.

1.2.1.2 **tension d'entrée au niveau haut** (V_{IH}): Tension d'entrée comprise dans la plus positive (la moins négative) des deux gammes de valeurs représentant les variables binaires.

1.2.1.3 **tension d'entrée au niveau bas** (V_{IL}): Tension d'entrée comprise dans la moins positive (la plus négative) des deux gammes de valeurs représentant les variables binaires.

1.2.1.4 **courant d'entrée au niveau haut** (I_{IH}): Courant circulant dans la borne d'entrée quand une tension au niveau haut est appliquée à cette entrée.

1.2.1.5 **courant d'entrée au niveau bas** (I_{IL}): Courant circulant dans la borne d'entrée quand une tension au niveau bas est appliquée à cette entrée.

1.2.1.6 **tension de décalage à l'entrée** (V_{IO}): Tension continue qui doit être appliquée entre les bornes d'entrée différentielles pour que la tension continue de sortie atteigne un niveau spécifié.

NOTE – Ce terme n'est pas applicable aux circuits ayant des caractéristiques de transfert présentant de l'hystérésis.

1.2.1.7 **courant de décalage à l'entrée** (I_{IO}): Différence entre les courants continus d'entrée circulant dans les deux bornes d'entrée différentielles qui engendre une tension continue de sortie atteignant un niveau spécifié.

NOTE – Ce terme n'est pas applicable aux circuits ayant des caractéristiques de transfert présentant de l'hystérésis.

1.2.1.8 **plage des tensions différentielles d'entrée** (V_{ID}): Plage des tensions différentielles d'entrée pour laquelle le dispositif fonctionne en accord avec sa spécification.

1.2.1.9 **tension de seuil** (cas d'entrées différentielles) (V_{IDT}): Valeur de la tension continue d'entrée différentielle qui amène la variable digitale de sortie d'un circuit (par exemple: tension, courant) à atteindre juste le niveau haut à partir d'un niveau bas ou vice versa.

NOTE – Les valeurs pour les deux sens de transition sont généralement différentes.

1.2.1.10 **courant moyen de polarisation** (I_{IB}): Moyenne arithmétique des courants circulant dans des bornes d'entrée différentielles spécifiées lorsque le dispositif est dans un état stable.

1.2.1.11 **tension d'entrée en mode commun** (V_{IC}): Moyenne des deux tensions d'entrée. [2.1.30, chapitre II, CEI 60748-3]

1.2.1.12 **tension de déclenchement à l'entrée en mode commun** (V_{ICT}): Valeur de la tension à l'entrée en mode commun pour laquelle la sortie change juste d'état, pour une tension d'entrée différentielle fixée.

1.2 Ratings and characteristics

1.2.1 Input characteristics

1.2.1.1 input impedance (z_i) [2.1.10, chapter II, IEC 60748-3].

- a) **single-ended** (z_{is}): The impedance from each input to the electrical reference point.
- b) **differential (-mode)** (z_{id}): The impedance between two inputs.
- c) **common mode** (z_{ic}): The impedance between inputs in parallel and the electrical reference point.

1.2.1.2 **high-level input voltage** (V_{IH}): An input voltage within the more positive (less negative) of the two ranges of values used to represent the binary variable.

1.2.1.3 **low-level input voltage** (V_{IL}): An input voltage within the less positive (more negative) of the two ranges of values used to represent the binary variable.

1.2.1.4 **high-level input current** (I_{IH}): The current through an input terminal when a high-level voltage is applied to that input.

1.2.1.5 **low-level input current** (I_{IL}): The current through an input terminal when a low-level voltage is applied to that input.

1.2.1.6 **input offset voltage** (V_{IO}): The d.c. voltage that must be applied between the differential input terminals to cause the d.c. output voltage to reach a specified value.

NOTE – This term is not applicable to circuits with hysteresis transfer characteristics.

1.2.1.7 **input offset current** (I_{IO}): The difference between the d.c. currents through two differential input terminals that causes the d.c. output voltage to reach a specified value.

NOTE – This term is not applicable to circuits with hysteresis transfer characteristics.

1.2.1.8 **differential-input voltage range** (V_{ID}): The range of the differential input voltage for which the device functions in accordance with its specification.

1.2.1.9 **differential-input threshold voltage** (V_{IDT}): The value of the d.c. differential input voltage that causes the digital output variable (for example, voltage, current) of the circuit to just reach the high level when changing from a low level, or vice versa.

NOTE – The values for the two directions of transition will usually be different.

1.2.1.10 **average (mean) bias current** (of an interface circuit) ($I_{IB'}$): The arithmetical average of the currents into specified differential input terminals when the device is in a quiescent state.

1.2.1.11 **common-mode input voltage** (V_{IC}): The average of the two input voltages. [2.1.30, Chapter II, IEC 60748-3]

1.2.1.12 **common-mode input triggering voltage** (V_{ICT}): The value of common-mode input voltage at which the output just changes state, for a fixed differential input voltage.

1.2.1.13 taux de réjection en mode commun (k_{CMR}): Rapport de l'amplification en tension en mode différentiel à l'amplification en tension en mode commun, dans les mêmes conditions spécifiées. [2.1.3, chapitre II, CEI 60748-3]

NOTE – L'abréviation CMR est d'un usage courant pour cette grandeur.

1.2.1.14 tension d'écroûtage à l'entrée (ou à la sortie) (V_{IK} , V_{OK}): Tension d'entrée (ou de sortie) dans une région de résistance dynamique relativement faible qui permet de limiter la dynamique de l'entrée (ou de la sortie).

1.2.1.15 taux de réjection dû à une tension d'alimentation (k_{SVR}): Valeur absolue du rapport de la variation d'une tension d'alimentation à la variation de tension de décalage à l'entrée qui en résulte, toutes les autres tensions d'alimentation demeurant constantes. [2.1.25, chapitre II, CEI 60748-3]

1.2.2 Caractéristiques de sortie

1.2.2.1 tension de sortie au niveau haut (V_{OH}): Tension à une borne de sortie qui, selon les conditions d'entrée appliquées, présente un niveau haut à la sortie.

1.2.2.2 tension de sortie au niveau bas (V_{OL}): Tension à une borne de sortie qui, selon les conditions d'entrée appliquées, présente un niveau bas à la sortie.

1.2.2.3 courant de sortie au niveau haut (I_{OH}): Courant circulant dans une borne de sortie qui, selon les conditions d'entrée appliquées, provoque un niveau haut à la sortie.

1.2.2.4 courant de sortie au niveau bas (I_{OL}): Courant circulant dans une borne de sortie qui, selon les conditions d'entrée appliquées, provoque un niveau bas à la sortie.

1.2.2.5 courant de court-circuit en sortie (I_{OS}): Courant dans une sortie quand cette sortie est court-circuitée à la masse (ou portée à tout autre potentiel spécifié).

NOTE – En principe, les conditions d'entrée spécifiées sont celles qui donnent la plus grande différence de potentiel entre la sortie et la masse (ou tout autre potentiel spécifié).

1.2.2.6 courant de blocage en sortie (état haute impédance) ($I_{O(off)}$, I_{OZ}): Courant dans une sortie, pour des conditions d'entrée spécifiées, qui amène la sortie à être bloquée (Etat haute impédance).

NOTE – En principe, les conditions d'entrée spécifiées sont celles qui provoquent le potentiel de sortie le plus éloigné du potentiel appliqué à la sortie si la sortie le permet.

1.2.3 Caractéristiques de transfert

1.2.3.1 amplification en tension en mode différentiel (A_{VD} , A_{vd}): Rapport de la variation d'amplitude de la tension de sortie à la variation d'amplitude de la tension d'entrée différentielle, dans des conditions spécifiées. [2.1.1, chapitre II, CEI 60748-3]

1.2.3.2 temps de réponse

a) pour les dispositifs à entrée analogique et à sortie digitale

1) temps de délai (t_d): Intervalle de temps entre la variation en forme de fonction échelon du niveau du signal d'entrée et l'instant où l'amplitude du signal de sortie atteint une valeur spécifiée proche de sa valeur initiale.

NOTE – Le niveau généralement spécifié pour la fin du temps de délai (le début du temps de transition) est 10 %, celui pour la fin du temps de transition (le début du temps de vacillement) est 90 %.

La différence entre les valeurs stables initiale et finale du niveau du signal de sortie correspond à 100 %. [2.1.16, chapitre II, CEI 60748-3]

1.2.1.13 common-mode rejection ratio (k_{CMR}): The ratio of the differential-mode voltage amplification to the common-mode voltage amplification, under the same specified conditions [2.1.3, chapter II, IEC 60748-3]

NOTE – The abbreviations CMR and CMRR are in common use for this quantity.

1.2.1.14 input (output) clamping voltage ($V_{\text{IK}}, V_{\text{OK}}$): An input (output) voltage in a region of relatively low differential resistance that serves to limit the input (output) voltage swing.

1.2.1.15 supply voltage rejection ratio (k_{SVR}): The absolute value of the ratio of the change in one power-supply voltage to the resulting change in input offset voltage, with all remaining power-supply voltages held constant. [2.1.25, chapter II, IEC 60748-3]

1.2.2 Output characteristics

1.2.2.1 high-level output voltage (V_{OH}): The voltage at an output terminal with input conditions applied that will establish a high level at the output.

1.2.2.2 low-level output voltage (V_{OL}): The voltage at an output terminal with input conditions applied that will establish a low level at the output.

1.2.2.3 high-level output current (I_{OH}): The current through an output terminal with input conditions applied that will establish a high level at the output.

1.2.2.4 low-level output current (I_{OL}): The current through an output terminal with input conditions applied that will establish a low level at the output.

1.2.2.5 short-circuit output current (I_{OS}): The current through an output terminal when that terminal is short-circuited to earth (ground) (or other specified potential).

NOTE – Normally, the input conditions specified are those that would establish the largest potential difference between the output and earth (ground) (or other specified terminal).

1.2.2.6 off-state (high-impedance state) output current ($I_{\text{O(off)}}, I_{\text{OZ}}$): The current through an output terminal with input conditions applied that will cause the output to be in the off-state (high-impedance state).

NOTE – Generally the input conditions specified are those that would establish an output potential, if the output enabled this, farthest from the potential applied to the output.

1.2.3 Transfer characteristics

1.2.3.1 differential-mode voltage amplification ($A_{\text{VD}}, A_{\text{vd}}$): The ratio of the change in the magnitude of the output voltage to the change in the magnitude of the differential input voltage under specified conditions. [2.1.1, chapter II, IEC 60748-3]

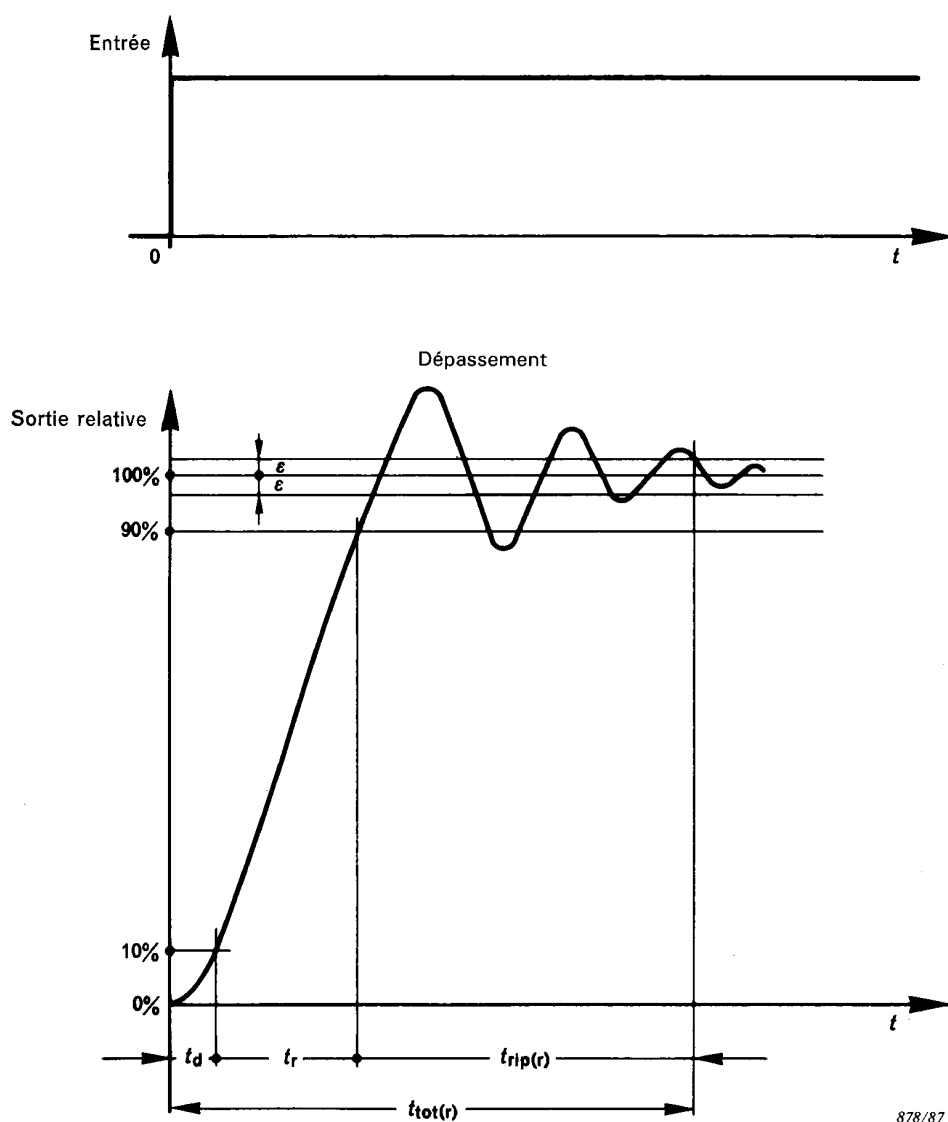
1.2.3.2 response times

a) for analogue-input, digital-output devices

1) delay time (t_{d}): The time interval between a step-function change of the input signal level and the instant at which the magnitude of the output signal passes through a specified value which is close to its initial value.

NOTE – The level normally specified for the end of the delay time (the beginning of the slope time) is 10 %. The level for the end of the slope time (the beginning of the ripple time) is 90 %.

The difference between the initial and final steady-state values of the output signal is defined as 100 %.

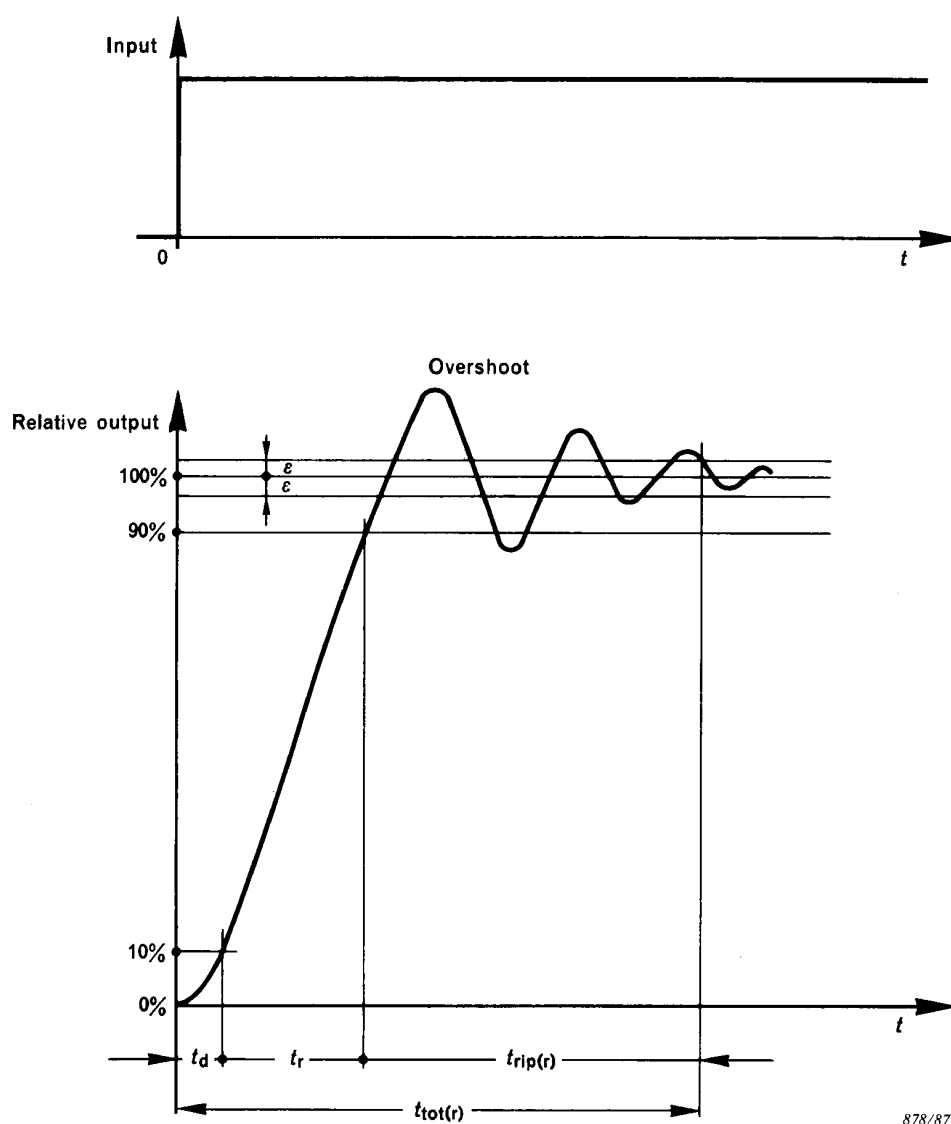


t_d = temps de délai, t_r = temps de croissance,
 t_{rip} = temps de vacillement, t_{tot} = temps de réponse total

Figure 1 – Temps de réponse

2) **temps de transition (temps de croissance, temps de décroissance) (t_r , t_f)**: Pour une variation en forme de fonction échelon du niveau du signal d'entrée, intervalle de temps entre la fin du temps de délai et l'instant où l'amplitude du signal de sortie atteint pour la première fois une valeur spécifiée proche de sa valeur finale. [2.1.17, chapitre II, CEI 60748-3]

NOTE – Voir note du point 1).



t_d = delay time, t_r = rise time, t_{rip} = ripple time, t_{tot} = total response time

Figure 1 – Response times

2) **slope time (rise time, fall time) (t_r , t_f)**: For a step-function change of the input signal level, the time interval between the end of the delay time and that instant at which the magnitude of the output signal first passes through a specified value close to its final value. [2.1.17, chapter II, IEC 60748-3]

NOTE – See note to item 1).

3) temps de vacillement (t_{rip}): Pour une variation en forme de fonction échelon du niveau du signal d'entrée, intervalle de temps entre la fin du temps de transition et l'instant où l'amplitude du signal de sortie atteint pour la dernière fois une gamme de niveaux spécifiés contenant le niveau final du signal de sortie.

[2.1.18, chapitre II, CEI 60748-3]

4) temps de réponse total (t_{tot}): Somme du temps de délai, du temps de transition et du temps de vacillement.

[2.1.20, chapitre II, CEI 60748-3]

b) Pour les dispositifs à entrée et à sortie digitale

1) temps de propagation du niveau haut au niveau bas (du niveau bas au niveau haut) (t_{PHL} , t_{PLH}): Intervalle de temps entre les points de référence spécifiés sur les impulsions à l'entrée et à la sortie lorsque la sortie évolue vers le niveau bas (haut) et que le dispositif est commandé et chargé par des dispositifs typiques d'un type déterminé. [1.4.7, chapitre II, CEI 60748-2]

NOTES

1 Dans certains cas, les circuits de commande et de charge peuvent être remplacés, pour les essais, par des réseaux équivalents qui doivent être spécifiés.

2 La valeur moyenne entre la limite supérieure de la gamme des valeurs du niveau bas à l'entrée et la limite inférieure de la gamme des valeurs de niveau haut à l'entrée est généralement utilisée comme niveau de référence spécifié.

2) temps de transition du niveau haut au niveau bas (du niveau bas au niveau haut) (t_{THL} , t_{TLH}): Intervalle de temps entre des points de référence spécifiés sur le flanc de l'impulsion de sortie, lorsque la sortie évolue vers le niveau bas (haut) et qu'un signal d'entrée spécifié est appliqué à travers un réseau spécifié, la sortie étant chargée par un autre réseau spécifié. [1.4.8, chapitre II, CEI 60748-2]

1.2.3.3 temps de propagation d'échantillonnage: Temps de propagation mesuré entre un point spécifié sur la forme d'onde de l'entrée d'échantillonnage ou de commande similaire et un point spécifié sur la forme d'onde de sortie.

NOTE – S'il y a lieu, ce temps comprend le temps de vacillement.

1.2.3.4 temps de recouvrement de surcharge (entrées en mode différentiel) (t_{ord} , voir note en 1.2.3.3): Temps nécessaire au dispositif, après la fin d'un signal d'entrée de surcharge différentielle spécifié, pour qu'il soit capable de répondre à nouveau à des tensions différentielles d'entrée, en accord avec sa spécification.

1.2.3.5 temps de recouvrement de surcharge (entrées en mode commun) (t_{orc} , voir note en 1.2.3.3): Temps nécessaire au dispositif, après la fin d'un signal d'entrée de surcharge en mode commun spécifié, pour qu'il soit capable de répondre à nouveau à des tensions différentielles d'entrée, en accord avec sa spécification.

2 Catégorie II (convertisseurs linéaires et non linéaires analogique-numérique et numérique-analogique)

2.1 Termes généraux

2.1.1 convertisseur analogique-numérique (ADC): Convertisseur qui, pour toutes les valeurs analogiques d'entrée (comprises dans une gamme totale spécifiée), présente en sortie un nombre fini de codes numériques, chacun d'entre eux représentant une fraction de la gamme totale d'entrée (voir figure 2a).

NOTE – Cette procédure qui consiste à quantifier la sortie introduit des erreurs inhérentes de $\frac{1}{2}$ LSB (LSB = bit le moins significatif) car, dans cette fraction de la gamme totale, seule une valeur analogique (à l'entrée) peut être représentée sans erreur par un seul code numérique en sortie.

3) **ripple time** (t_{rip}): For step-function change of the input signal level, the time interval between the end of the slope time and that instant at which the magnitude of the output signal reaches, for the last time, a specified level range containing the final output signal level). [2.1.18, chapter II, IEC 60748-3]

4) **total response time** (t_{tot}): The sum of delay time, slope time and ripple time. [2.1.20, chapter II, IEC 60748-3]

b) for digital-input, digital output devices

1) **high-level to low-level (low-level to high-level) propagation time** (t_{PHL} t_{PLH}): The time interval between specified reference points on the input and on the output pulses, when the output is going to the low (high) level and when the device is driven and loaded by typical devices of stated types. [1.4.7, chapter II, IEC 60748-2]

NOTES

1 In some circumstances, the driving and the loading circuits may be replaced for test purposes by equivalent networks, which must be specified.

2 The mean value between the upper limit of the input low range and the lower limit of the input high range is generally used as the specified reference level.

2) **high-level to low-level (low-level to high-level) transition time** (t_{THL} t_{TLH}): The time interval between specified reference points on the edge of the output pulse when the output is going to the low (high) level and when a specified input signal is applied through a specified network, and the output is loaded by another specified network. [1.4.8, chapter II, IEC 60748-2]

1.2.3.3 **strobe propagation time**: The propagation time measured from a specified point on the strobe or similar control input waveform and a specified point on the output waveform.

NOTE – If applicable, this time includes ripple time.

1.2.3.4 **differential-input overload recovery time** (t_{ord} , see note to 1.2.3.3): The time necessary for the device to recover after the cessation of a specified differential overload input signal to the extent that the device can again respond to differential-input voltages in accordance with its specification.

1.2.3.5 **common-mode-input overload recovery time** (t_{orc} , see note to 1.2.3.3): The time necessary for the device to recover after the cessation of a specified common-mode overload input signal to the extent that the device can again respond to differential input voltages in accordance with its specification.

2 Category II (linear and non-linear analogue-to-digital and digital-to-analogue converters)

2.1 General terms

2.1.1 **analogue-to-digital converters** (ADC): A converter that uniquely represents all analogue input values within a specified total input range by a limited number of digital output codes, each of which exclusively represents a fractional part of the total analogue input range (see figure 2a).

NOTE – This quantization procedure introduces inherent errors of 1/2 LSB (LSB – least significant bit) in the representation since, within this fractional range, only one (input) analogue value can be represented free of error by a single digital output code.

2.1.2 processeur analogique-numérique: Circuit intégré représentant la partie analogique d'un convertisseur analogique-numérique; un certain nombre d'opérations extérieures de séquençement, de comptage et arithmétiques sont nécessaires pour réaliser un convertisseur complet analogique-numérique.

2.1.3 convertisseur numérique-analogique (DAC): Convertisseur qui, pour un nombre fini de codes numériques à l'entrée, présente en sortie un nombre correspondant de valeurs analogiques discrètes (voir figure 2b).

2.1.4 code de conversion (d'un ADC ou d'un DAC): Correspondance entre chaque fraction de la gamme totale analogique d'entrée et les codes numériques correspondants en sortie ou bien entre chaque code numérique d'entrée et les valeurs analogiques correspondantes de sortie (voir figures 2a et 2b).

2.1.5 pas (d'une conversion analogique-numérique ou numérique-analogique): Dans un code de conversion: toute correspondance particulière, dans le diagramme de transfert: toute partie du diagramme relative à une correspondance particulière.

- Pour un ADC, le pas représente à la fois une fraction de la gamme des valeurs analogiques d'entrée et le code numérique correspondant en sortie (voir figure 2a).
- Pour un DAC, le pas représente à la fois un code numérique à l'entrée et la valeur analogique discrète correspondante à la sortie (voir figure 2b).

2.1.6 valeur du milieu de pas (d'un convertisseur analogique-numérique): Valeur analogique au milieu du pas correspondant aux deux extrémités de la gamme totale des valeurs analogiques.

NOTE – Pour les extrémités de pas, la valeur du «milieu de pas» est la valeur existante lorsque la valeur analogique qui provoque la transition au pas voisin est réduite ou augmentée selon le cas de la moitié de la valeur nominale de la largeur de pas (voir figure 2a et 2.1.10).

2.1.7 valeur du pas (d'un DAC): Valeur à la sortie analogique, pour un code d'entrée numérique donné (voir figure 2b).

2.1.8 valeur nominale du milieu de pas (d'un ADC): Valeur analogique spécifiée comprise à l'intérieur d'un pas, représentée en sortie – de façon idéale et sans erreur – par le code numérique correspondant (voir figure 2a).

2.1.9 valeur nominale d'un pas (d'un DAC): Valeur spécifiée du pas représentant sans erreur le code numérique correspondant à l'entrée (voir figure 2b).

2.1.10 largeur du pas (d'un ADC): Valeur absolue de la différence entre les deux extrémités de la gamme des valeurs analogiques correspondant à un pas (voir figure 2a).

NOTE (pour le texte anglais) – Le terme "step-size" peut être utilisé à la place de "largeur du pas", si aucune ambiguïté ne peut se produire, par exemple une confusion avec le terme "hauteur du pas" d'un DAC (voir 2.1.11).

2.1.11 hauteur du pas (d'un DAC): Valeur absolue de la différence entre deux pas adjacents dans le diagramme de transfert (voir figure 2b).

NOTES

1 (pour le texte anglais): Pour les DAC compresseurs-expandeurs, le terme «step size» est généralement utilisé.

2 (pour le texte anglais): Le terme «step size» peut être utilisé à la place de «hauteur du pas» si aucune ambiguïté ne peut se produire, par exemple une confusion avec «step-size» pour «largeur du pas» d'un ADC (voir 2.1.10).

2.1.2 analogue-to-digital processor: An integrated circuit providing the analogue part of an ADC; provision of external timing, counting and arithmetic operations is necessary for implementing a full analogue-to-digital converter.

2.1.3 digital-to-analogue converter (DAC): A converter that represents a limited number of different digital input codes by a corresponding number of discrete analogue output values (see figure 2b).

2.1.4 conversion code (of an ADC or a DAC): The set of correlations between each of the fractional parts of the total analogue input range or each of the digital input codes, respectively, and the corresponding digital output codes or analogue output values, respectively (see figures 2a and 2b).

2.1.5 step (of an analogue-to-digital or digital-to-analogue conversion): In the conversion code: any of the individual correlations. In the transfer diagram: any part of the diagram equating to an individual correlation.

- For an ADC, a step represents both a fractional range of analogue input values and the corresponding digital output code (see figure 2a).
- For a DAC, a step represents both a digital input code and the corresponding discrete analogue output value (see figure 2b).

2.1.6 midstep value (of an ADC): The analogue value for the centre of the step excluding the steps at the two ends of the total range of analogue values.

NOTE – For the end steps, the midstep value is defined as the analogue value that results when the analogue value for the transition to the adjacent step is reduced or enlarged as appropriate by half the nominal value of the step width (see figure 2a and 2.1.10).

2.1.7 step value (of a DAC): The value of the analogue output representing a digital input code (see figure 2b).

2.1.8 nominal midstep value (of an ADC): A specified analogue value within a step that is ideally represented free of error by the corresponding digital output code (see figure 2a).

2.1.9 nominal step value (of a DAC): A specified step value that represents free of error the corresponding digital input code (see figure 2b).

2.1.10 step width (of an ADC): The absolute value of the difference between the two ends of the range of analogue values corresponding to one step (see figure 2a).

NOTE – The term “step size” can be used instead of “step width”, if no ambiguity is likely to occur e.g. a confusion with “step height” of a DAC (see 2.1.11).

2.1.11 step height (step size) (of a DAC): The absolute value of the difference in step value between two adjacent steps in the transfer diagram (see figure 2b).

NOTES

- 1 For companding DAC, the term “step size” is in general use.
- 2 The term “step size” can be used instead of “step height”, if no ambiguity is likely to occur e.g. a confusion with “step size” for “step width” of an ADC (see 2.1.10).

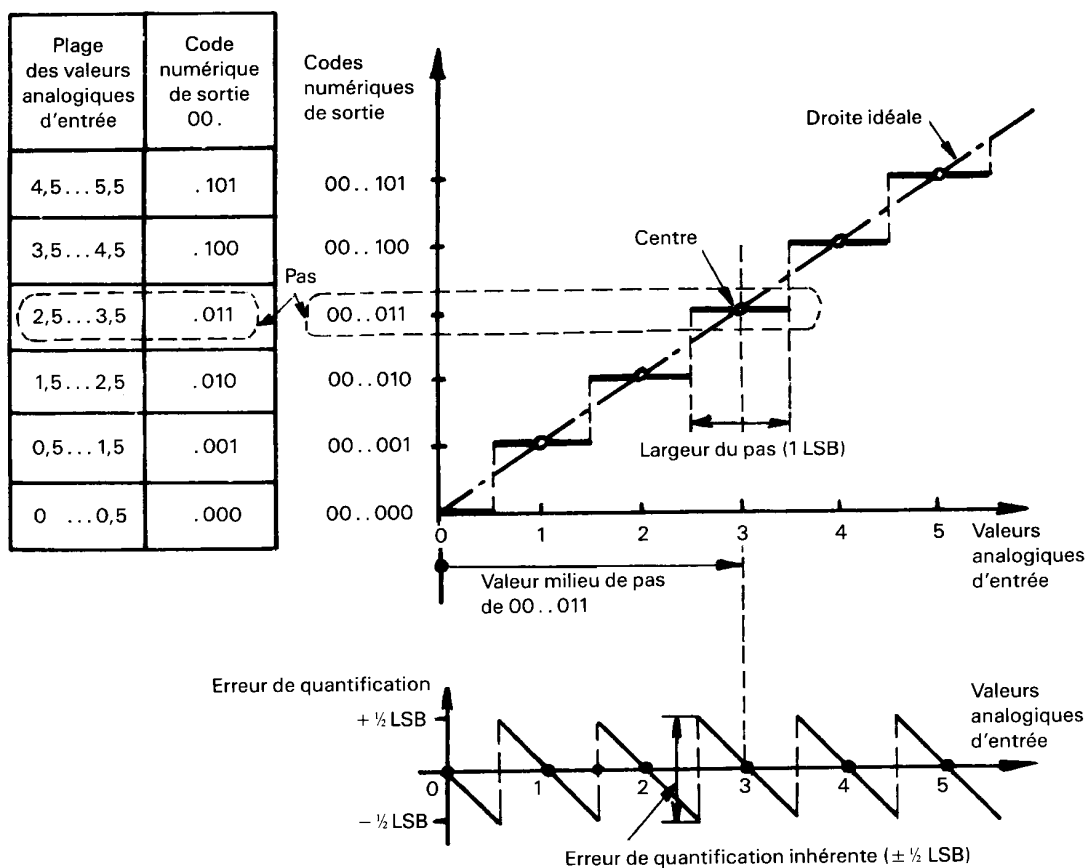


Figure 2a – ADC linéaire idéal

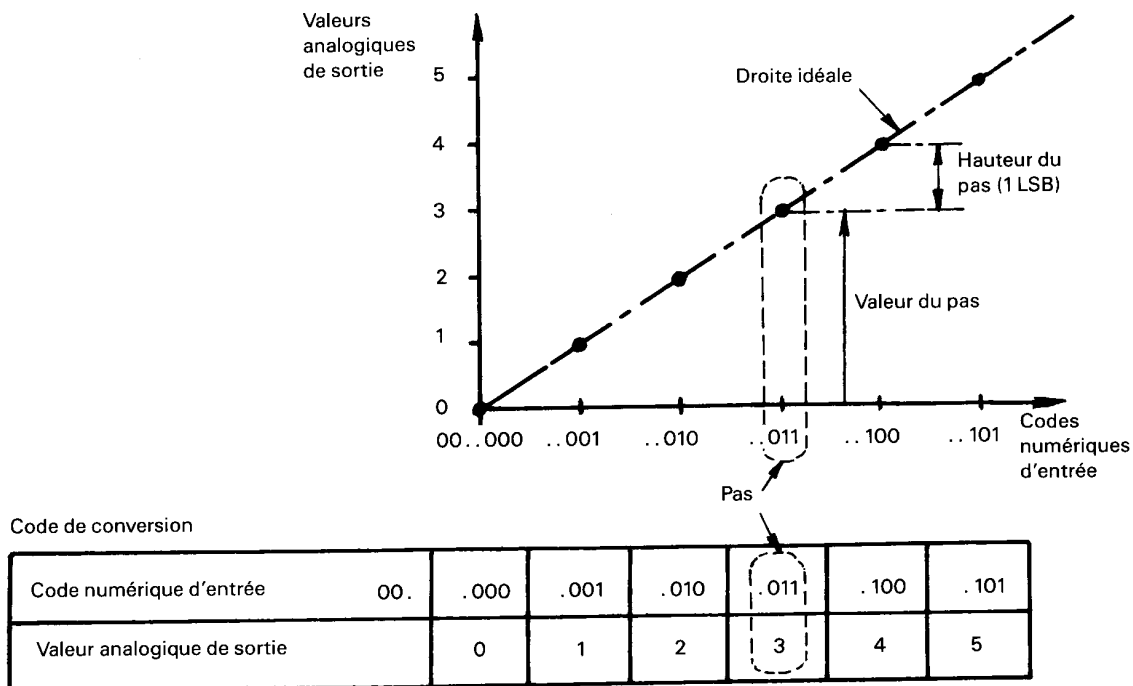


Figure 2b – DAC linéaire idéal

Figure 2 – Eléments des diagrammes de transfert

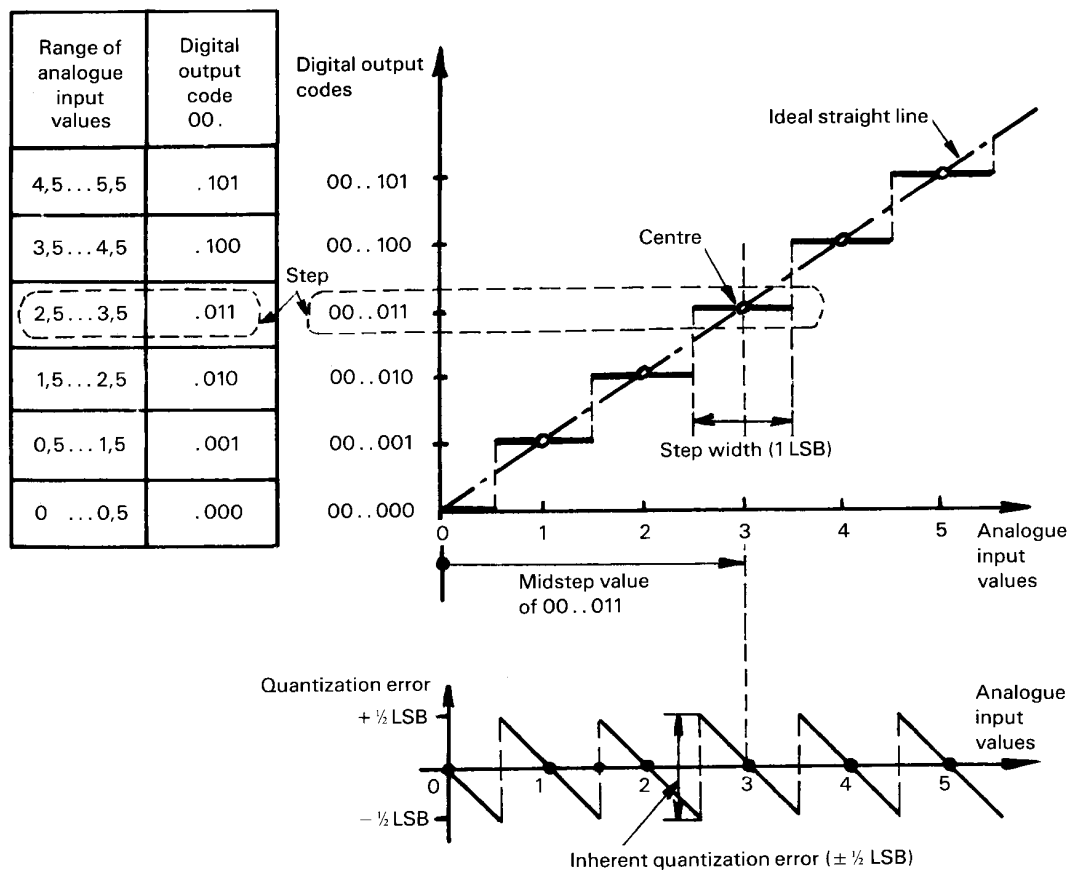


Figure 2a – Ideal linear ADC

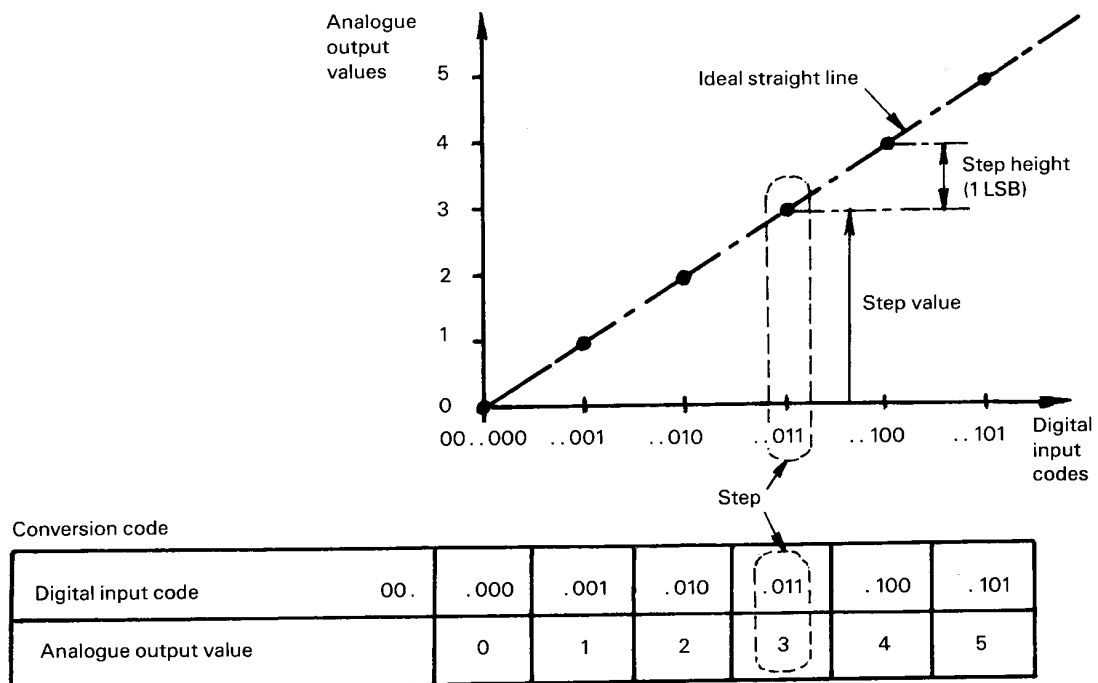


Figure 2b – Ideal linear DAC

Figure 2 – Elements of transfer diagrams

2.1.12 ADC linéaire: ADC dont la largeur idéale de tous les pas est égale, à l'exclusion des pas correspondant aux deux extrémités de la gamme totale des valeurs analogiques d'entrée.

NOTE – En principe, la largeur de chaque pas aux deux extrémités a la moitié de la largeur normale de n'importe quel autre pas (voir figure 2a).

2.1.13 DAC linéaire: DAC dont la hauteur idéale des pas est égale (voir figure 2b).

2.1.14 DAC multiplicateur: DAC ayant au moins deux entrées dont au moins une est numérique et dont la valeur analogique à la sortie est proportionnelle au produit des entrées.

2.1.15 ADC ou DAC non linéaire: ADC ou DAC ayant une caractéristique de transfert non linéaire spécifiée entre les valeurs nominales de milieu de pas ou de pas et les largeurs ou hauteurs de pas correspondantes.

NOTE – La fonction peut être non linéaire ou pseudo-linéaire de façon continue.

2.1.16 DAC «compresseur-expandeur»: DAC dont la caractéristique de transfert correspond soit à une compression, soit à une expansion.

NOTE – En général, l'ADC correspondant comprend un tel DAC compresseur-expansion et, en outre, des circuits externes.

2.1.17 droite idéale (pour un ADC ou un DAC linéaire): Dans le diagramme de transfert, droite passant par les points spécifiés correspondant aux valeurs nominales de milieu de pas ou de pas les plus positives (les moins négatives) et les plus négatives (les plus positives) (voir figures 2 et 3).

NOTE – La droite idéale passe par tous les points représentant les valeurs nominales des milieux de pas ou des pas.

2.1.18 gammes (pleine échelle) (d'un ADC ou d'un DAC linéaire) (voir figure 3)

2.1.18.1 gamme (pratique) de pleine échelle (V_{FSR} , I_{FSR}) (V_{FSRpr} , I_{FSRpr}): Gamme totale des valeurs analogiques qui correspond à la droite idéale.

NOTES

1 L'adjectif qualificatif «pratique» peut presque toujours être supprimé de ce terme, pourvu que, sauf dans de très rares cas, le terme de 2.1.18.2 ne soit pas raccourci de la même façon. On peut alors utiliser les symboles littéraux les plus courts ou des abréviations (voir note 2).

2 Au lieu des symboles littéraux, on peut utiliser les abréviations courantes «FSR, FSR(pr)».

3 La gamme (pratique) de pleine échelle n'a qu'une valeur nominale, car elle est définie par les extrémités de la droite idéale.

Exemple: Pour un code binaire à n bits correspondant à la droite idéale, on a:

- pour un ADC: $FSR = (2^n - 1) \times (\text{valeur nominale de la largeur du pas});$
- pour un DAC: $FSR = (2^n - 1) \times (\text{valeur nominale de la hauteur du pas}).$

2.1.18.2 plage nominale de pleine échelle (V_{FSRnom} , I_{FSRnom}): Plage totale des valeurs analogiques qui peut être codée théoriquement, avec une précision constante, en nombre total de pas.

NOTE – Au lieu des symboles littéraux, on peut utiliser l'abréviation «FSR(nom)».

Exemple: Pour un code binaire à n bits correspondant à la droite idéale, on a:

- pour un ADC: $FSR(nom) = (2^n) \times (\text{valeur nominale de la largeur du pas});$
- pour un DAC: $FSR(nom) = (2^n) \times (\text{valeur nominale de la hauteur du pas}).$

2.1.12 linear ADC: An ADC having steps ideally of equal width excluding the steps at the two ends of the total range of analogue input values.

NOTE – Ideally, the width of each end step is one half of the width of any other step (see figure 2a).

2.1.13 linear DAC: A DAC having steps ideally of equal height (see figure 2b).

2.1.14 multiplying DAC: A DAC having at least two inputs, at least one of which is digital, and whose analogue output value is proportional to the product of the inputs.

2.1.15 non-linear ADC or DAC: An ADC or a DAC with a specified non-linear transfer function between the nominal midstep values or nominal step values, respectively, and the corresponding step widths or step heights, respectively.

NOTE – The function may be continuously non-linear or piece-wise linear.

2.1.16 companding DAC: A DAC whose transfer function complies with compression or expansion.

NOTE – The corresponding ADC normally consists of such a corresponding DAC and additional external circuitry.

2.1.17 ideal straight line (of a linear ADC or DAC): In the transfer diagram, a straight line between the specified points for the most-positive (least-negative) and most-negative (least-positive) nominal midstep values or nominal step values, respectively (see figures 2 and 3).

NOTE – The ideal straight line passes through all the points for nominal midstep values or nominal step values, respectively.

2.1.18 full-scale ranges (of a linear ADC or DAC) (see figure 3).

2.1.18.1 (practical) full-scale range (V_{FSR} , I_{FSR}), (V_{FSRpr} , I_{FSRpr}): The total range of analogue values that correspond to the ideal straight line.

NOTES

1 The qualifying adjective “practical” can nearly always be deleted from this term provided that, in a very few critical cases, the term from 2.1.18.2 is not also shortened in the same way. This permits use of the shorter letter symbols or abbreviations (see note 2).

2 In place of the letter symbols, the abbreviation “FSR, FSR(pr)” are in common use.

3 The (practical) full-scale range has only a nominal value, because it is referred to the end points of the ideal straight line.

Example: Using a straight binary in-bit code format, it follows:

- for an ADC: $FSR = (2^n - 1) \times (\text{nominal value of step width})$
- for a DAC: $FSR = (2^n - 1) \times (\text{nominal value of step height})$.

2.1.18.2 Nominal full-scale range (V_{FSRnom} , I_{FSRnom}): The total range in analogue values that theoretically can be coded with constant accuracy by the total number of steps.

NOTE – In place of the letter symbols, the abbreviation “FSR(nom)” can be used.

Example: Using a straight binary n-bit code format, it follows:

- for an ADC: $FSR(nom) = (2^n) \times (\text{nominal value of step width})$
- for a DAC: $FSR(nom) = (2^n) \times (\text{nominal value of step height})$.

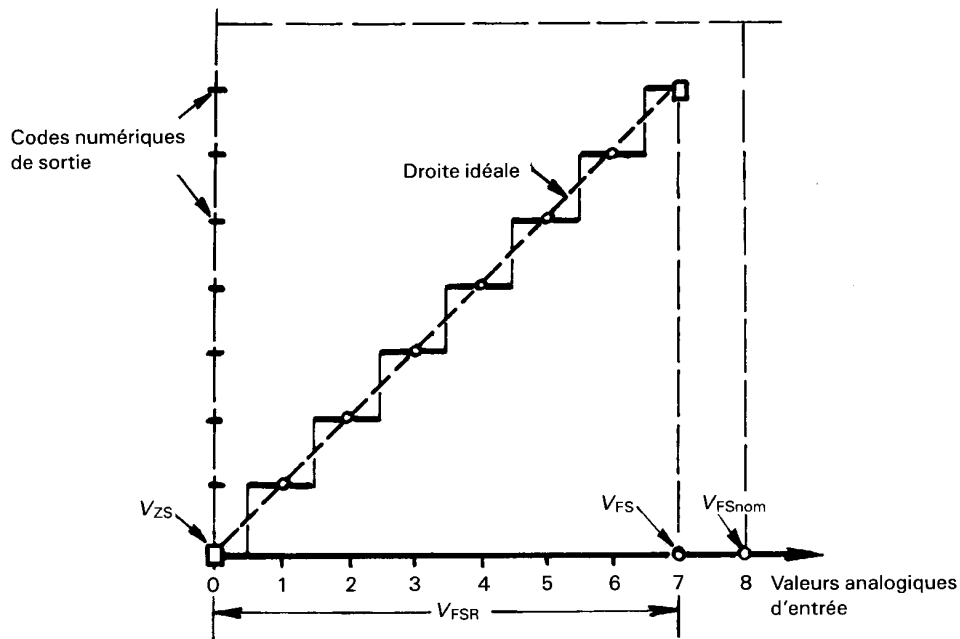


Figure 3a – ADC unipolaire

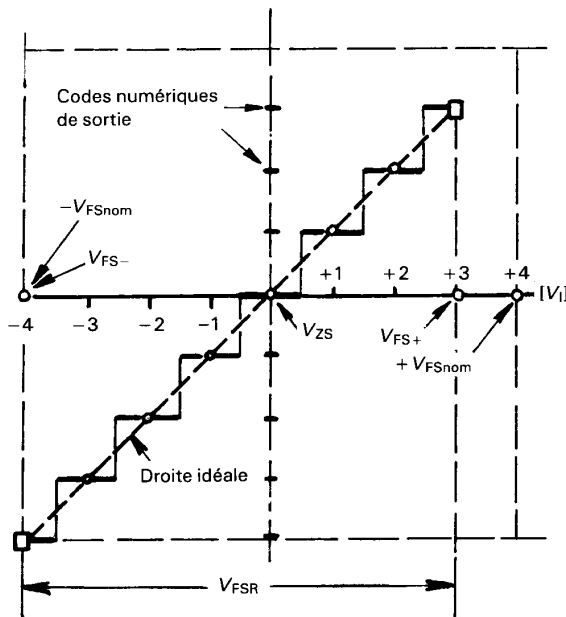


Figure 3b – ADC bipolaire avec vrai zéro

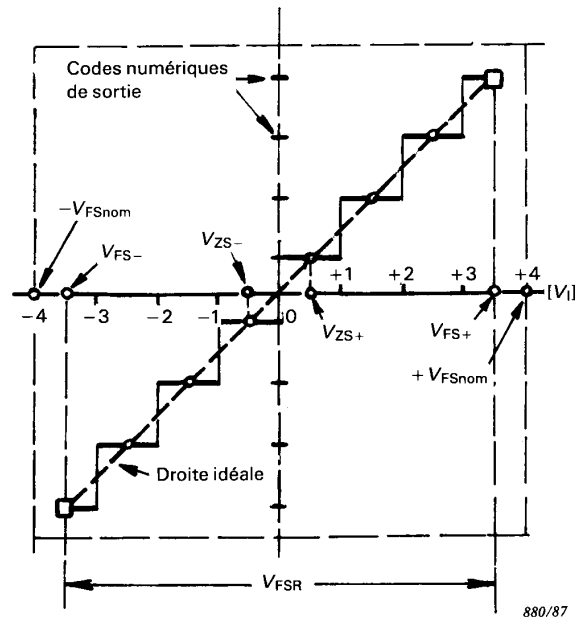


Figure 3c – ADC bipolaire sans vrai zéro

Figure 3 – Droite idéale, valeurs pleine échelle et échelle de zéro
(pour des ADC idéaux et linéaires)

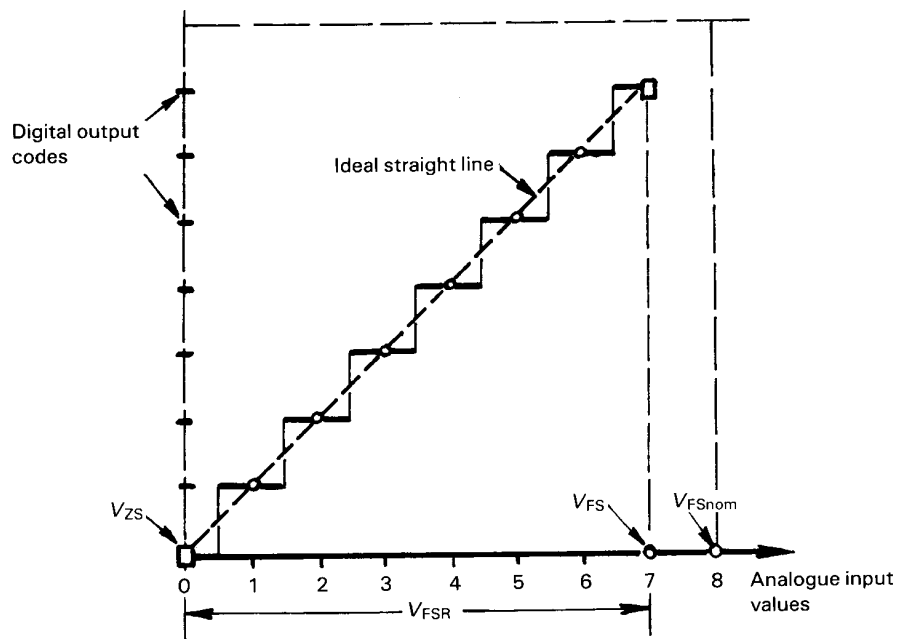


Figure 3a – Unipolar ADC

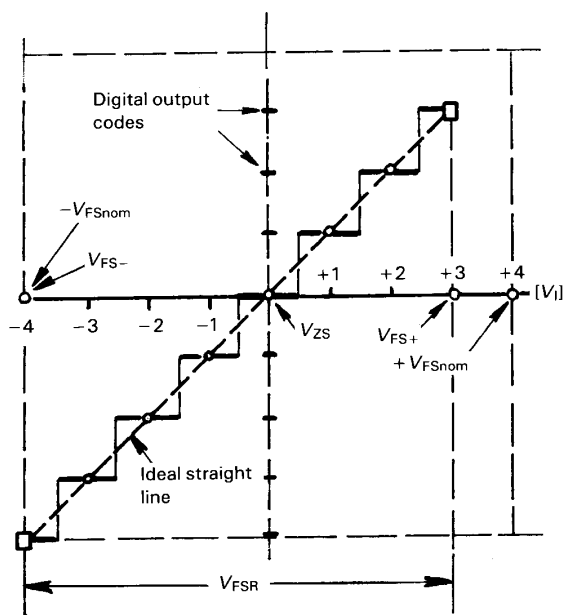


Figure 3b – Bipolar ADC with true zero

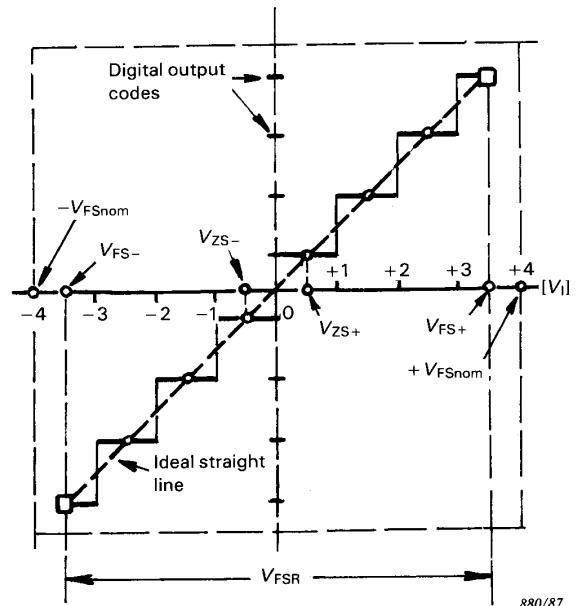


Figure 3c – Bipolar ADC with no true zero

Figure 3 – Ideal straight line, full-scale and zero-scale values
(shown for ideal linear ADC)

2.1.19 pleine échelle (d'un ADC ou d'un DAC) (voir figure 3)

2.1.19.1 pleine échelle (d'un ADC ou d'un DAC unipolaire): Terme utilisé pour indiquer une caractéristique, dans le diagramme de transfert, correspondant au pas dont la valeur nominale de milieu de pas (ou de pas) a la valeur absolue la plus élevée (voir figure 3a pour un ADC unipolaire linéaire).

NOTES

- 1 L'indice du symbole littéral d'une caractéristique à pleine échelle est «FS».
- 2 Au lieu du symbole littéral, on peut utiliser l'abréviation «FS».

2.1.19.2 pleine échelle positive et pleine échelle négative (d'un ADC ou d'un DAC bipolaire). Termes utilisés pour indiquer une caractéristique correspondant à l'une ou à l'autre des deux extrémités du diagramme de transfert, c'est-à-dire aux pas dont les valeurs nominales de milieu de pas ou de pas ont les valeurs absolues les plus élevées (voir figures 3b et 3c) pour les ADC bipolaires linéaires.

NOTES

- 1 Les indices du symbole littéral indiquant ces conditions de fonctionnement sont:
«FS+» pour la pleine échelle positive (V_{FS+} , I_{FS+}),
«FS-» pour la pleine échelle négative (V_{FS-} , I_{FS-}).
- 2 Au lieu du symbole littéral, on peut utiliser les abréviations «FS+ et FS-».

2.1.20 échelle de zéro (d'un ADC ou d'un DAC) (voir figure 3)

2.1.20.1 échelle de zéro (d'un ADC ou d'un DAC ayant un vrai zéro) (voir figures 3a, 3b et 3c): Terme utilisé pour indiquer une caractéristique correspondant au pas dont la valeur nominale de milieu de pas ou de pas est nulle.

NOTES

- 1 L'indice du symbole littéral d'une caractéristique correspondant à l'échelle de zéro est «ZS».
- 2 Au lieu du symbole littéral, on peut utiliser l'abréviation «ZS».

2.1.20.2 échelle de zéro positive et échelle de zéro négative (d'un ADC ou d'un DAC sans vrai zéro) (voir figure 3c): Termes utilisés pour indiquer une caractéristique correspondant à l'un ou l'autre des deux pas les plus proches du zéro analogique, c'est-à-dire aux pas dont la valeur nominale de milieu de pas ou de pas ont les plus faibles valeurs absolues.

NOTES

- 1 Les indices du symbole littéral des caractéristiques indiquant ces conditions de fonctionnement sont:
«ZS+» pour la pleine échelle positive (V_{ZS+} , I_{ZS+}),
«ZS-» pour la pleine échelle négative (V_{ZS-} , I_{ZS-}).
- 2 Au lieu du symbole littéral, on peut utiliser les abréviations «ZS+ et ZS-».

2.1.21 valeur nominale de pleine échelle (V_{FSnom} , I_{FSnom}): Valeur liée à la gamme nominale de pleine échelle:

- pour un convertisseur unipolaire: $V_{FSnom} = V_{FSRnom}$
- pour un convertisseur bipolaire: $V_{FSnom} = 1/2 V_{FSRnom}$

(voir figure 3).

NOTES

- 1 Dans quelques catalogues, on utilise cette valeur analogique comme valeur de référence pour les réglages ou comme valeur arrondie pour la gamme de pleine échelle.
- 2 Au lieu des symboles littéraux, on peut utiliser l'abréviation «FS(nom)».

2.1.19 full scale (of an ADC or a DAC) (see figure 3)

2.1.19.1 full scale (of an unipolar ADC or DAC): A term used to refer a characteristic to that step within the transfer diagram whose nominal midstep value or nominal step value has the highest absolute value (see figure 3a for a linear unipolar ADC).

NOTES

- 1 The subscript for the letter symbol of a characteristic at full scale is "FS".
- 2 In place of a letter symbol, the abbreviation "FS" is in common use.

2.1.19.2 positive full scale and negative full scale (of a bipolar ADC or DAC): Terms used to refer a characteristic to one or the other of the two ends of the transfer diagram, that is, to the steps whose nominal midstep values or nominal step values have the highest absolute values (see figures 3b and 3c for bipolar linear ADC).

NOTES

- 1 The subscripts for the letter symbol of characteristics indicating these operating conditions are:
"FS+" for positive full scale (V_{FS+} , I_{FS+});
"FS–" for negative full scale (V_{FS-} , I_{FS-}).
- 2 In place of letter symbols, the abbreviations "FS+" and "FS–" are in common use.

2.1.20 zero scale (of an ADC or a DAC) (see figure 3)

2.1.20.1 zero scale (of an ADC or a DAC with true zero) (see figures 3a, 3b and 3c): A term used to refer a characteristic to the step whose nominal midstep value or nominal step value equals zero.

NOTES

- 1 The subscript for the letter symbol of a characteristic at zero scale is "ZS".
- 2 In place of a letter symbol, the abbreviation "ZS" is in common use.

2.1.20.2 positive zero scale and negative zero scale (of an ADC or a DAC with no true zero) (see figure 3c): Terms used to refer a characteristic to one or the other of the two steps closest to analogue zero, that is, to the steps whose nominal midstep value or nominal step value have the two lowest absolute values.

NOTES

- 1 The subscripts for the letter symbols of characteristics indicating these operating conditions are:
"ZS+" for positive zero scale (V_{ZS+} , I_{ZS+});
"ZS–" for negative zero scale (V_{ZS-} , I_{ZS-}).
- 2 In place of letter symbols, the abbreviations "ZS+" and "ZS–" are in common use.

2.1.21 nominal full-scale value (V_{FSnom} , I_{FSnom}): A value derived from the nominal full scale range:

- for an unipolar converter: $V_{FSnom} = V_{FSRnom}$;
- for a bipolar converter: $V_{FSnom} = 1/2 V_{FSRnom}$

(see figure 3).

NOTES

- 1 In some data sheets, this analogue value is used as a reference value for adjustment procedures or as a rounded value for the full-scale range(s).
- 2 In place of letter symbols, the abbreviation "FS(nom)" is in common use.

2.1.22 caractéristiques de décalage

2.1.22.1 point correspondant au décalage (d'un ADC ou d'un DAC réglable): Dans le diagramme de transfert, point correspondant à la valeur du milieu de pas (pour les convertisseurs analogique-numérique) ou à la valeur du pas (pour les convertisseurs numérique-analogique) pour lequel l'erreur de décalage est spécifiée; cette dernière peut être compensée par un réglage approprié (voir figure 4).

NOTE – Ce réglage provoque seulement un déplacement de la caractéristique de transfert parallèlement à elle-même, sans en modifier la pente.

2.1.22.2 courant de sortie de décalage (d'un DAC): Courant de sortie au point correspondant au décalage.

2.1.23 point correspondant au gain (d'un ADC ou d'un DAC réglable): Dans le diagramme de transfert, point correspondant à la valeur du milieu de pas (pour un ADC ou du pas (pour un DAC) d'un pas pour lequel on spécifie l'erreur de gain; cette dernière peut être compensée par un réglage approprié (voir figure 4).

NOTE – Le réglage du gain provoque seulement une modification de la pente de la caractéristique de transfert, sans modifier l'erreur de décalage.

2.1.24 gain (à l'intérieur du diagramme de transfert d'un ADC linéaire) (G): La pente de la droite du diagramme de transfert, ou d'une partie spécifiée de celle-ci, exprimée comme étant le quotient d'une variation de la quantité numérique de sortie, indiquée en nombre de pas, par la variation de la quantité analogique à l'entrée la produisant.

2.1.25 gain (à l'intérieur du diagramme de transfert d'un DAC linéaire) (G): La pente de la droite du diagramme de transfert, ou d'une partie spécifiée de celle-ci, exprimée comme étant le quotient d'une variation de la quantité analogique de sortie par la variation de la quantité d'entrée numérique, indiquée en nombre de pas, la produisant.

2.1.26 valeur de transition (d'un ADC) (V_{tr} , I_{tr}): La valeur d'entrée analogique pour laquelle s'effectue la variation entre deux codes adjacents à la sortie numérique.

2.2 Fonctionnement statique

2.2.1 résolution (terme général) (voir notes)

NOTES

- 1 La résolution est un paramètre de conception; elle ne peut avoir qu'une valeur nominale.
- 2 La résolution en tant que possibilité peut s'exprimer de différentes façons (voir 2.2.2, 2.2.3 et 2.2.4).
- 3 Les différents termes peuvent être abrégés en «résolution» s'il n'y a pas risque d'ambiguïté (par exemple, lorsque le terme est suivi de sa dimension).

2.2.1.1 résolution (dans le cas d'un ADC): Finesse avec laquelle il est possible de distinguer des valeurs presque égales de la grandeur analogique d'entrée.

2.2.1.2 résolution (dans le cas d'un DAC): Finesse avec laquelle il est possible d'obtenir des valeurs presque égales de la grandeur analogique de sortie.

2.2.2 résolution (numérique): Nombre (n) de chiffres, dans le système de numération choisi, nécessaire pour exprimer le nombre total de pas.

NOTES

- 1 Le système de numération est généralement le système binaire ou le système décimal.
- 2 Dans le système de numération décimale codée en binaire, «1/2 chiffre» représente un chiffre décimal supplémentaire ayant la valeur de la position la plus élevée, mais limité aux valeurs décimales «0» ou «1».

2.1.22 offset characteristics

2.1.22.1 offset point (of an adjustable ADC or DAC): A point in the transfer diagram corresponding to the midstep value (for an ADC) or the step value (for a DAC) of the step for which the offset error is specified, and by reference to which the offset adjustment must be performed (see figure 4).

NOTE – The offset adjustment causes only a parallel displacement of the transfer diagram, without changing its slope.

2.1.22.2 offset output current (of a DAC): The output current at the offset point.

2.1.23 gain point (of an adjustable ADC or DAC): A point in the transfer diagram corresponding to the midstep value (for an ADC) or the step value (for a DAC) of the step for which the gain error is specified, and in reference to which the gain adjustment is performed (see figure 4).

NOTE – Gain adjustment causes only a change of the slope of the transfer diagram, without changing the offset error.

2.1.24 gain (within the transfer diagram of a linear ADC) (G): The slope of the straight line of the transfer diagram, or of a specified part of it expressed as the quotient of a change in digital output quantity, stated as number of steps, by the change in analogue input quantity producing it.

2.1.25 gain (within the transfer diagram of a linear DAC) (G): The slope of the straight line of the transfer diagram or of a specified part of it expressed as the quotient of a change in analogue output quantity, by the change in digital input quantity, stated as number of steps, producing it.

2.1.26 transition value (of an ADC) (V_{tr} , I_{tr}): The analogue input value at which the change between two adjacent digital output codes takes place.

2.2 Static performance

2.2.1 resolution (*general term*) (see notes)

NOTES

- 1 Resolution is a design parameter, having only a nominal value.
- 2 Resolution as a capability can be expressed in different forms (see 2.2.2, 2.2.3 and 2.2.4).
- 3 The terms for these different forms may all be shortened to “resolution” if no ambiguity is likely to occur (for example, when the dimension of the term is also given).

2.2.1.1 resolution of an ADC: The degree to which nearly equal values of the analogue input quantity can be distinguished.

2.2.1.2 resolution of a DAC: The degree to which nearly equal values of the analogue output quantity can be produced.

2.2.2 (numerical) resolution: The number (n) of digits in the chosen numbering system necessary to express the total number of steps.

NOTES

- 1 The numbering system is normally a binary or a decimal system.
- 2 In the binary-coded-decimal numbering system, “1/2 digit” is understood to be an additional decimal digit with the highest positional value, but limited to the decimal figures “0” or “1”.

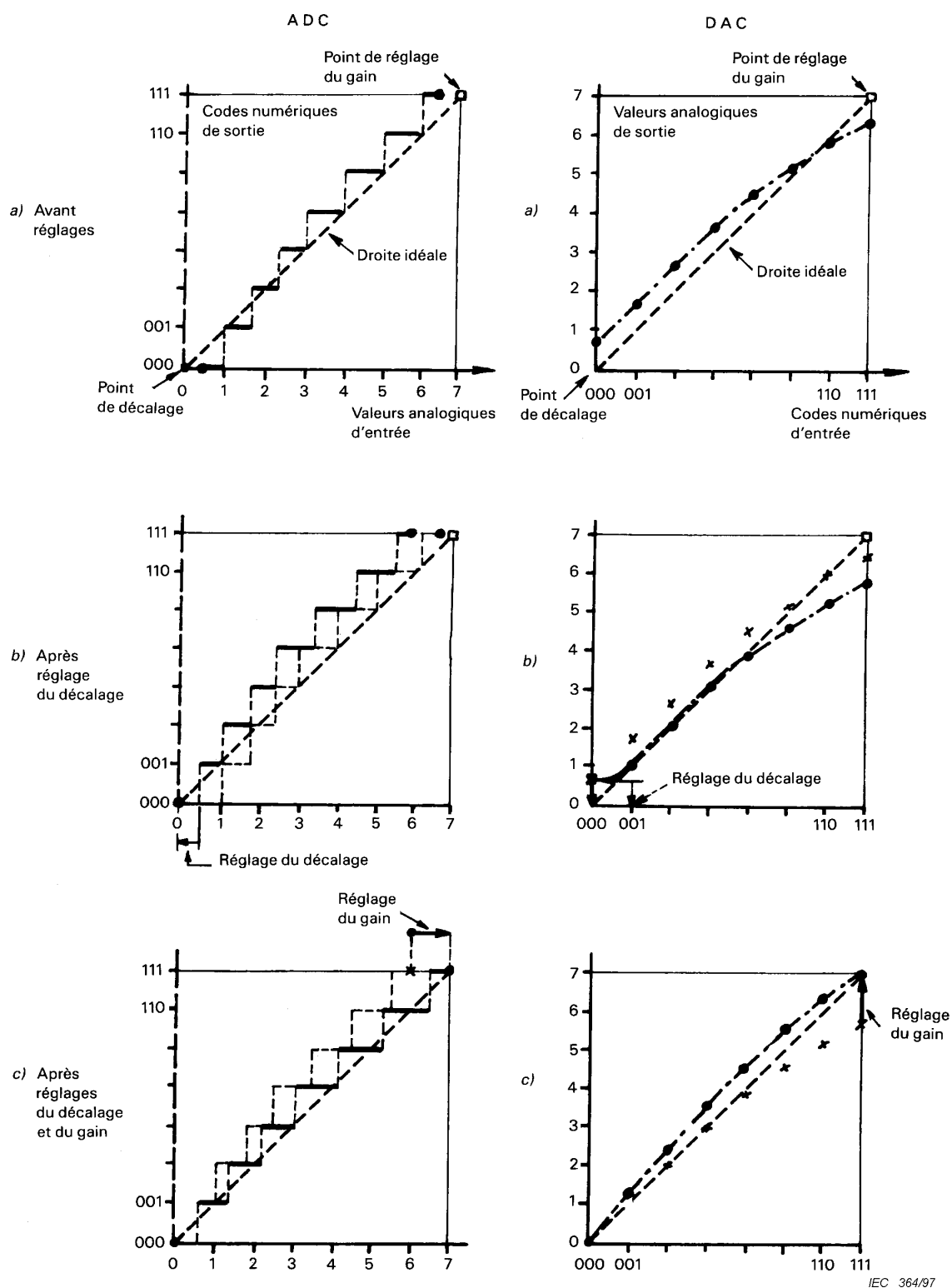


Figure 4 – Réglage des points correspondant au décalage et au gain

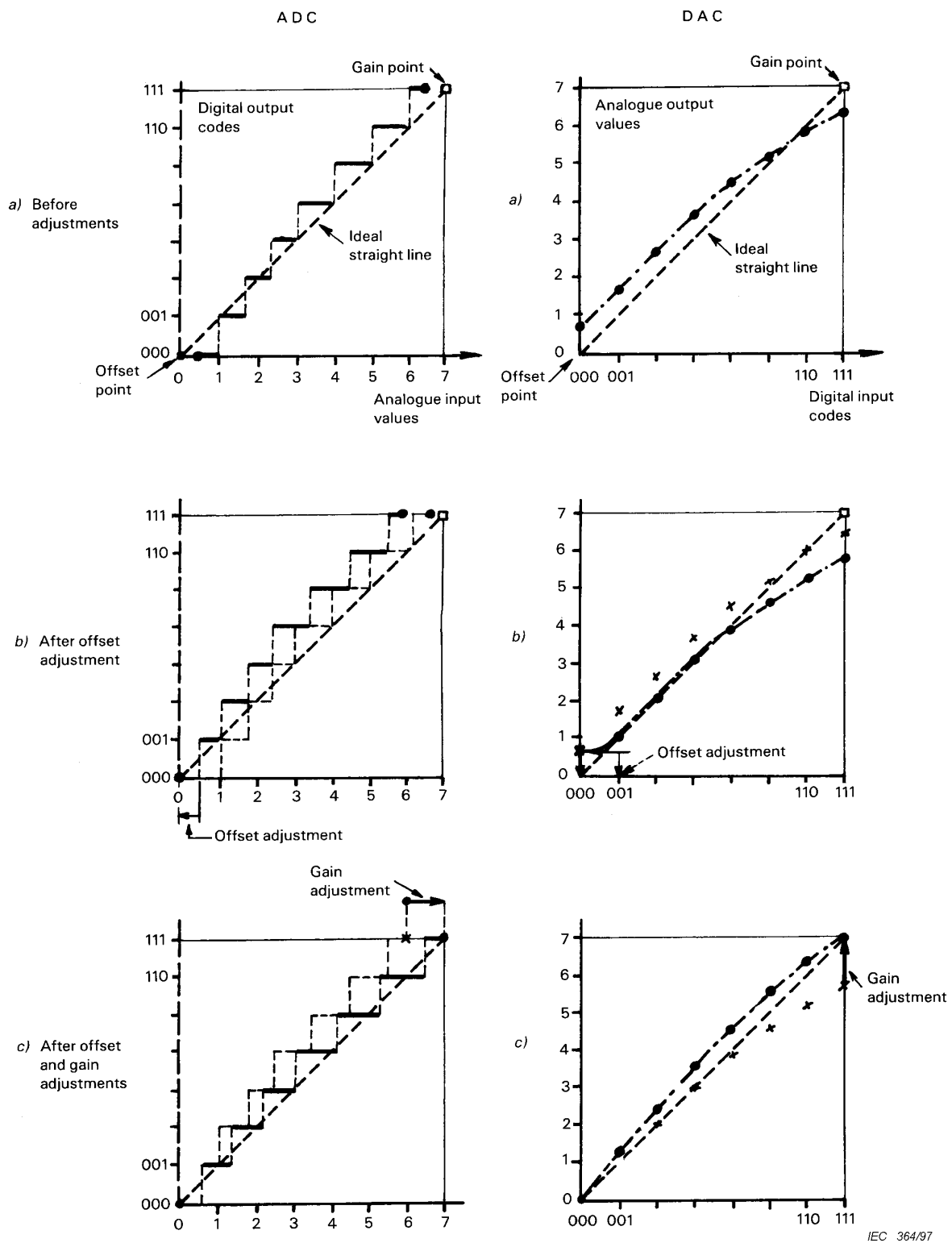


Figure 4 – Adjustment in offset point and gain point

2.2.3 résolution (analogique)

2.2.3.1 résolution (analogique) (d'un ADC ou d'un DAC linéaire ou non linéaire):

- Pour un ADC: Valeur nominale de la largeur du pas.
- Pour un DAC: valeur nominale de la hauteur du pas.

NOTE – Pour un ADC ou un DAC linéaire, la valeur constante de la résolution analogique sert souvent d'unité de référence: LSB (voir 2.2.3.2.1).

2.2.3.2 LSB

NOTE – Cette abréviation peut avoir deux significations. Dans la pratique, la signification se déduit du contexte dans lequel elle est utilisée.

2.2.3.2.1 symbole unité LSB (pour les convertisseurs linéaires seulement): Symbole pour la valeur de la résolution analogique d'un convertisseur linéaire servant d'unité de référence pour les autres grandeurs analogiques du même convertisseur, en particulier des erreurs analogiques, comme multiples ou sous-multiples de la valeur de la résolution analogique.

Exemple: «1/2 LSB» signifie: grandeur analogique égale à 0,5 fois la résolution analogique.

NOTE – Le symbole LSB provient du fait que, pour un code naturel binaire, la résolution analogique correspond au poids nominal attribué au bit le moins significatif (en anglais: «least significant bit») du nombre binaire.

Dans ce cas, l'identité 1 LSB = résolution analogique, conduit, pour une résolution de n bits à:

$$1 \text{ LSB} = \frac{\text{FSR}}{2^n - 1} = \frac{\text{FSR}(\text{nom})}{2^n}$$

2.2.3.2.2 abréviation LSB: C'est, en anglais, l'abréviation de «least significant bit» (bit le moins significatif), c'est-à-dire du bit de moindre poids pour un nombre binaire naturel.

Exemple: Pour le nombre naturel binaire 1010, le chiffre «0» situé à droite est le bit le moins significatif (LSB).

2.2.4 résolution (relative) (d'un ADC ou d'un DAC linéaire): Rapport de la résolution analogique à la gamme de pleine échelle (pratique ou nominale).

NOTE – Ce rapport s'exprime généralement en pourcentage de la plage de pleine échelle (% FSR, % FSR(nom)). Pour les résolutions élevées (valeur élevée de n), il est peu important que ce rapport soit relatif à la gamme pratique ou à la gamme nominale de pleine échelle.

2.2.5 Erreurs, précision

NOTE – Les définitions de 2.2.5 considèrent que les erreurs sont la différence entre la valeur réelle et la valeur nominale de la grandeur analogique. Celles-ci peuvent donc s'exprimer en unités conventionnelles (par exemple, en millivolts) ou en multiples ou sous-multiples de 1 LSB. Une erreur peut aussi s'exprimer en valeur relative, par exemple en «% de FSR». Dans ce cas, il est d'usage courant d'utiliser le même terme que pour la valeur analogique.

2.2.5.1 erreur de quantification inhérente (d'un ADC idéal): Dans un pas, écart maximal possible (positif ou négatif) entre la valeur analogique réelle d'entrée et la valeur nominale du milieu de pas.

NOTES

1 Cette erreur est due intrinsèquement à la quantification. Pour un convertisseur linéaire analogique-numérique, sa valeur est égale à $\pm 1/2$ LSB (voir figure 5a).

2 Le terme «erreur de résolution» pour «erreur de quantification inhérente» est déconseillé, car la «résolution» est un paramètre de conception qui n'est, de ce fait, représenté que par une valeur nominale.

2.2.3 (analogue) resolution

2.2.3.1 (analogue) resolution (of linear or non-linear ADC or DAC):

- For an ADC: the nominal value of the step width.
- For a DAC: the nominal value of the step height.

NOTE – For a linear ADC or DAC, the constant magnitude of the analogue resolution is often used as a reference unit: LSB (see 2.2.3.2.1).

2.2.3.2 LSB

NOTE – This letter group can have two meanings. In practice, the intended meaning is clarified by the context in which the letter group LSB is used.

2.2.3.2.1 unit symbol LSB (for linear converters only): Unit symbol for the magnitude of the analogue resolution of a linear converter, which serves as a reference unit to express the magnitude of other analogue quantities of that same converter, especially of analogue errors, as multiples or submultiples of the magnitude of the analogue resolution.

Example: “1/2 LSB” means an analogue quantity equal to 0,5 times the analogue resolution.

NOTE – The unit symbol LSB refers to the fact that, for a natural binary code, the analogue resolution corresponds to the nominal positional weight attributed to the least significant bit of the binary numeral.

In this case, the identity: 1 LSB = analogue resolution leads, for a n-bit resolution to:

$$1 \text{ LSB} = \frac{\text{FSR}}{2^n - 1} = \frac{\text{FSR}(\text{nom})}{2^n}$$

2.2.3.2.2 abbreviation LSB: Abbreviation for “least significant bit”, that is, for the bit that has the lowest positional weight in a natural binary numeral.

Example: In the natural binary numeral “1010”, the rightmost bit “0” is the LSB.

2.2.4 (relative) resolution (of a linear ADC or DAC): The ratio between the analogue resolution and the full scale range (practical or nominal).

NOTE – This ratio is normally expressed as a percentage of the full scale range (% of FSR, % of FSR(nom)). For high resolutions (high value of n), it is of small importance whether this ratio refers to the practical or nominal full-scale range.

2.2.5 errors, accuracy

NOTE – The definitions of 2.2.5 describe the errors as the difference between the actual value and the nominal value of the analogue quantity. As such they may be expressed in conventional units (for example, millivolts) or as multiples/submultiples of 1 LSB. An error can also be expressed as a relative value, for example, in “% of FSR”. In this case, it is common practice to use the same term as for the analogue value.

2.2.5.1 inherent quantization error (of an ideal ADC): Within a step, the maximum (positive or negative) possible deviation of the actual analogue input value from the nominal midstep value.

NOTES

- 1 This error is inherently due to quantization. For a linear ADC, its value equals $\pm 1/2$ LSB (see figure 5a).
- 2 The term “resolution error” for the “inherent quantization error” is deprecated, because “resolution” as a design parameter has a nominal value only.

2.2.5.2 erreur de décalage (d'un ADC ou d'un DAC linéaire) (E_0): Différence, au milieu de pas (ou au pas) entre les valeurs réelle et nominale (voir figure 5a).

NOTES

- 1 En général, les pas spécifiés pour l'erreur de décalage et l'erreur de gain sont les pas aux extrémités de la gamme pratique de pleine échelle. Pour un ADC, on définit la valeur du milieu de pas comme la valeur pour un point situé à $\frac{1}{2}$ LSB de la transition adjacente (voir figures 5a et 5b).
- 2 Les termes «erreur de décalage» et «erreur de gain» ne sont employés que pour des erreurs qui peuvent être annulées. Sinon, on utilise les termes «erreur d'échelle de zéro» et «erreur de pleine échelle».

2.2.5.3 erreur de gain (d'un ADC ou d'un DAC linéaire) (E_G): Différence, au milieu de pas (ou au pas) entre les valeurs réelle et nominale dans le diagramme de transfert, au point de gain spécifié, après correction de l'erreur de décalage (voir figure 5b).

NOTE – Voir notes 1 et 2 de 2.2.5.2.

2.2.5.4 erreur de linéarité (d'un ADC ou d'un DAC linéaire et réglable)

2.2.5.4.1 erreur de linéarité (aux points terminaux) (d'un ADC linéaire et réglable) (E_L): Ecart entre la valeur analogique réelle à la transition entre deux pas adjacents et sa valeur idéale, après annulation des erreurs de décalage et de gain (voir figure 6a).

NOTES

- 1 Le terme abrégé «erreur de linéarité» est couramment utilisé lorsqu'il n'y a pas risque de confusion avec «erreur de linéarité par rapport à la meilleure droite (voir 2.2.5.4.3).
- 2 L'erreur de linéarité ne comprend pas l'erreur de quantification inhérente d'un ADC. La valeur idéale pour la transition correspond à la valeur nominale du milieu de pas $\pm 1/2$ LSB.

2.2.5.4.2 erreur de linéarité (aux points terminaux) (d'un DAC linéaire et réglable) (E_L): Ecart entre la valeur réelle et la valeur nominale du pas, après annulation des erreurs de décalage et de gain (voir figure 6a).

NOTE – Le terme abrégé «erreur de linéarité» est couramment utilisé lorsqu'il n'y a pas risque de confusion avec «erreur de linéarité par rapport à la meilleure droite» (voir 2.2.5.4.4).

2.2.5.4.3 erreur de linéarité par rapport à la meilleure droite (d'un ADC linéaire et réglable) ($E_{L(adj)}$): Différence entre la valeur réelle analogique et la valeur idéale à la transition entre deux pas adjacents, après correction des erreurs de décalage et de gain dans le but de minimiser cette différence (soit positive, soit négative) (voir figure 6b).

NOTES

- 1 L'erreur de quantification inhérente n'est pas comprise dans l'erreur de linéarité par rapport à la meilleure droite d'un ADC. La valeur idéale pour la transition correspond à la valeur nominale du milieu de pas $\pm 1/2$ LSB.
- 2 Pour un diagramme de transfert régulièrement incurvé, les valeurs à chaque extrémité sont égales à la moitié de la valeur absolue apparente de l'erreur de linéarité aux points terminaux (voir figure 6b).

2.2.5.4.4 erreur de linéarité par rapport à la meilleure droite (d'un DAC linéaire et réglable) ($E_{L(adj)}$): Différence entre la valeur de pas réelle et la valeur nominale, après correction des erreurs de décalage et de gain dans le but de minimiser cette différence (soit positive, soit négative) (voir figure 6b).

NOTE – Pour un diagramme de transfert régulièrement incurvé, les valeurs à chaque extrémité sont égales à la moitié de la valeur absolue apparente de l'erreur de linéarité aux points terminaux (voir figure 6b).

2.2.5.2 offset error (of a linear ADC or DAC) (E_0): The difference between the actual midstep value (or step value) respectively, and the nominal midstep value (or step value), respectively (see figure 5a).

NOTES

- 1 Usually the specified steps for the specification of offset error and gain error are the steps at the ends of the practical full-scale range. For an ADC, the midstep value of these steps is defined as the value for a point 1/2 LSB apart from the adjacent transition (see figures 5a and 5b).
- 2 The terms “offset error” and “gain error” will only be used for errors that can be adjusted to zero. Otherwise, the term “zero-scale error” and “full-scale error” will be used.

2.2.5.3 gain error (of a linear ADC or DAC) (E_G): The difference between the actual midstep value (or step value), respectively, and the nominal midstep value or step value, respectively, in the transfer diagram at the specified gain point, after the offset error has been adjusted to zero (see figure 5b).

NOTE – See notes 1 and 2 to 2.2.5.2.

2.2.5.4 linearity error (of a linear and adjustable ADC or DAC)

2.2.5.4.1 (end-points) linearity error (of a linear and adjustable ADC) (E_L): The difference between the actual analogue value at the transition between any two adjacent steps and its ideal value, after offset error and gain error have been adjusted to zero (see figure 6a).

NOTES

- 1 The short term “linearity error” is in common use when no ambiguity with the “best-straight-line linearity error” (2.2.5.4.3) is likely to occur.
- 2 The inherent quantization error is not included in the linearity error of an ADC. The ideal value for the transition corresponds to the nominal midstep value $\pm 1/2$ LSB.

2.2.5.4.2 (end-points) linearity error (of a linear and adjustable DAC) (E_L): The difference between the actual step value and the nominal step value, after offset error and gain error have been adjusted to zero (see figure 6a).

NOTE – The short term “linearity error” is in common use when no ambiguity with the “best-straight-line linearity error” (2.2.5.4.3) is likely to occur.

2.2.5.4.3 best-straight-line linearity error (of a linear and adjustable ADC) ($E_{L(adj)}$): The difference between the actual analogue value at the transition between any two adjacent steps and its ideal value, after offset error and gain error have been adjusted to minimize the extreme values of this difference (either positive or negative) (see figure 6b).

NOTES

- 1 The inherent quantization error is not included in the best-straight-line linearity error of an ADC. The ideal value for the transition corresponds to the nominal midstep value $\pm 1/2$ LSB.
- 2 For an uniformly curved transfer diagram, the extreme values will yield half of the apparent absolute value of the end-points linearity error (see figure 6b).

2.2.5.4.4 best-straight-line linearity error (of a linear and adjustable DAC) ($E_{L(adj)}$): The difference between the actual step value and the nominal step value, after offset error and gain error have been adjusted to minimize the extreme value of this difference (either positive or negative) (see figure 6b).

NOTE – For an uniformly curved transfer diagram, the extreme values will yield half of the apparent absolute value of the end-points linearity error (see figure 6b).

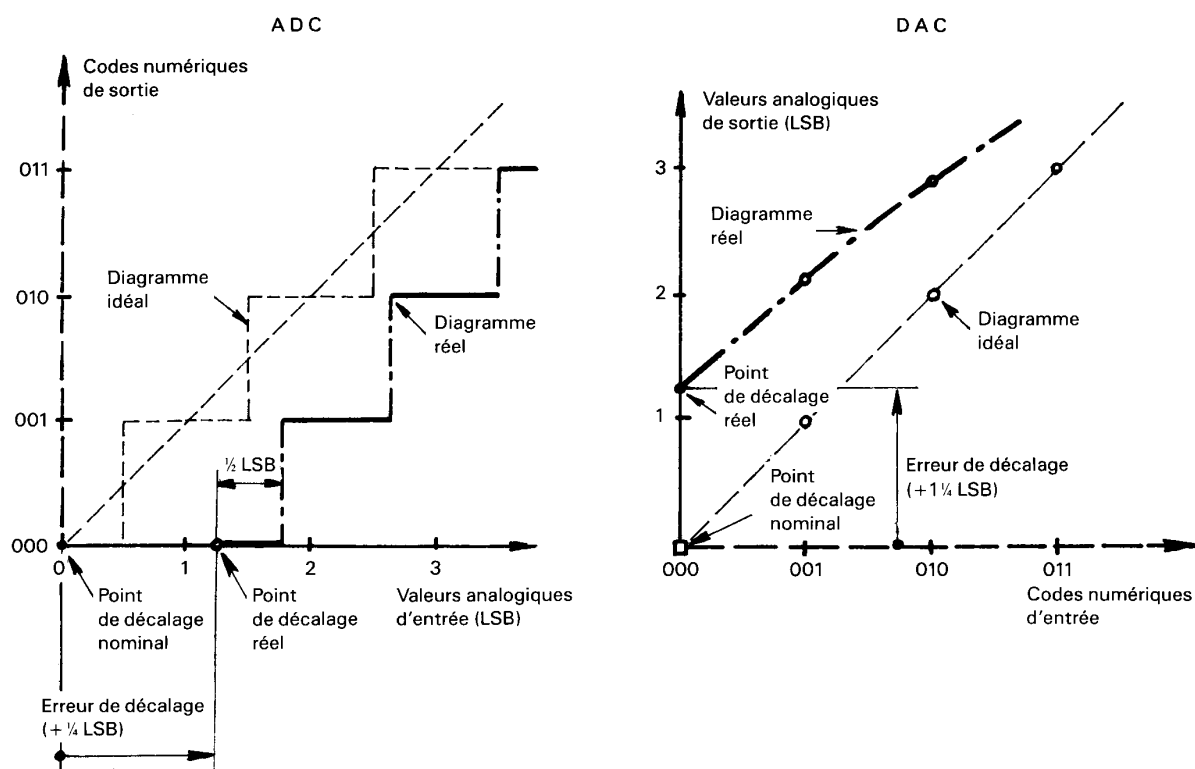


Figure 5a – Erreur de décalage (spécifiée au pas 000)

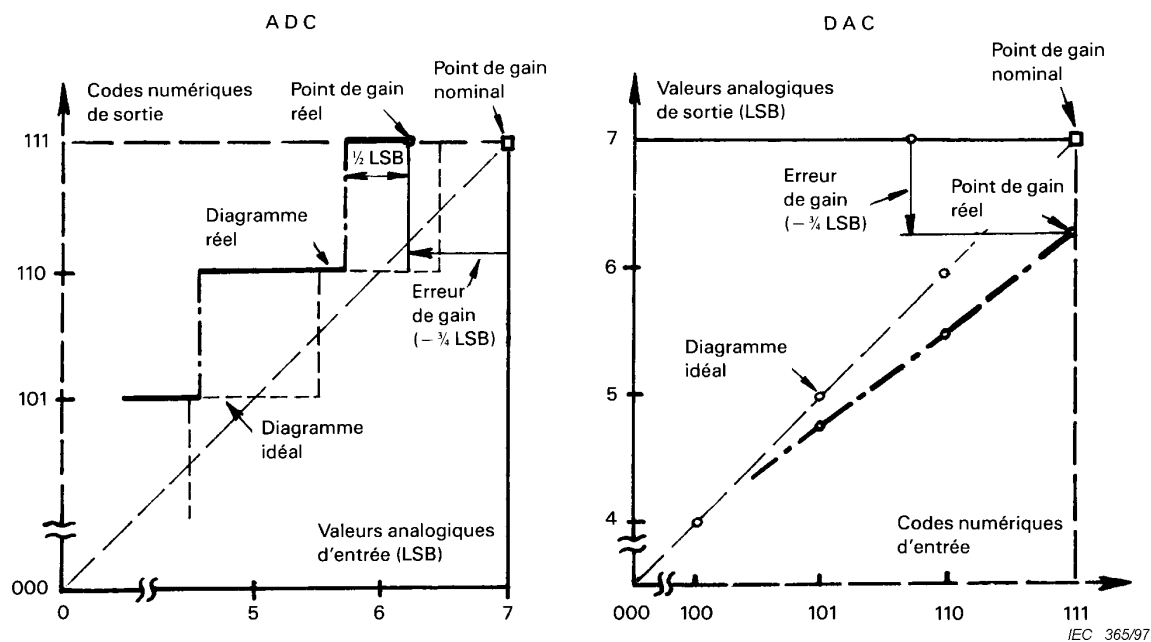


Figure 5b – Erreur de gain (après correction de l'erreur de décalage) (spécifiée au pas 111)

Figure 5 – Erreur de décalage, erreur de gain (d'un convertisseur linéaire 3 bits codé naturel binaire)

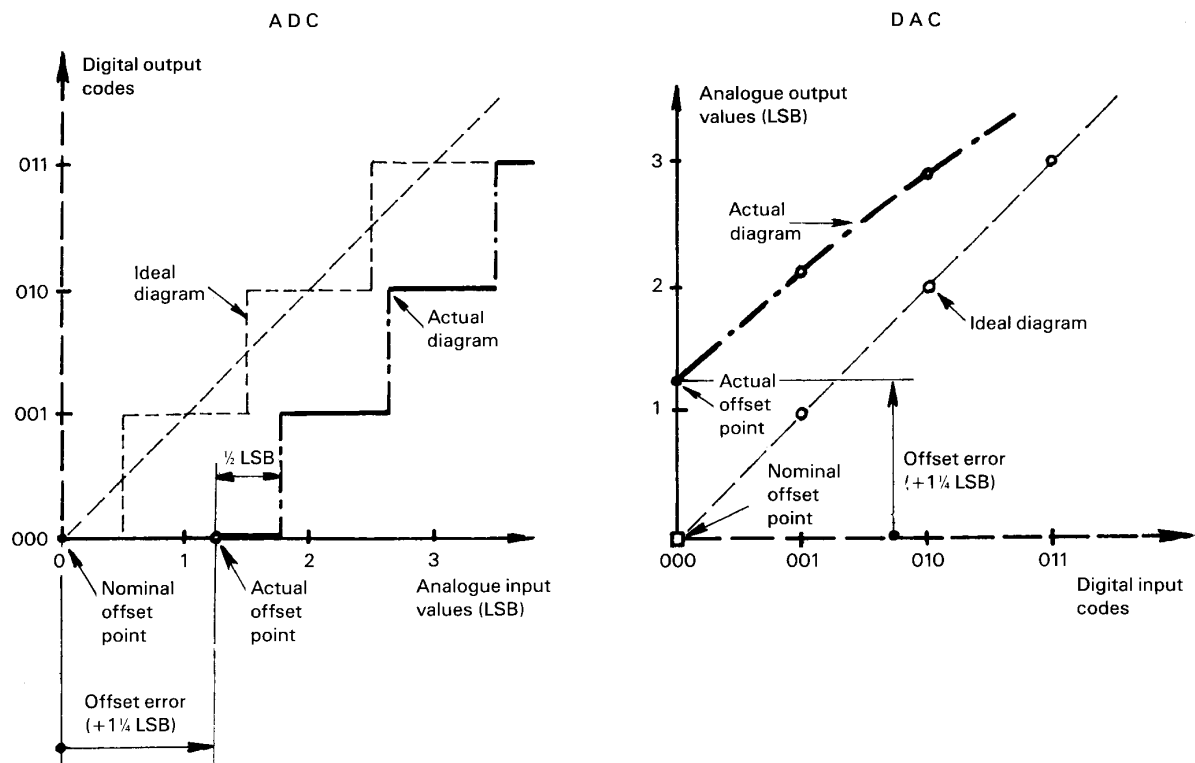


Figure 5a – Offset error (specified at step 000)

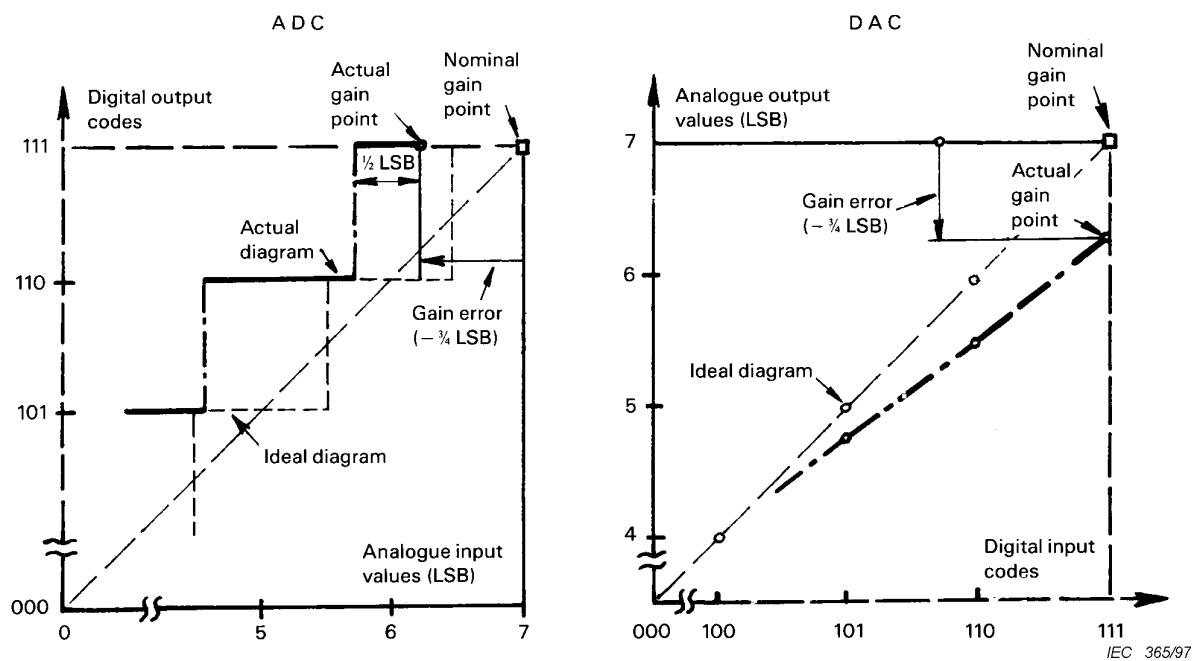


Figure 5b – Gain error (after correction of the offset error) (specified at step 111)

Figure 5 – Offset error, gain error (of a linear 3-bit natural binary-coded converter)

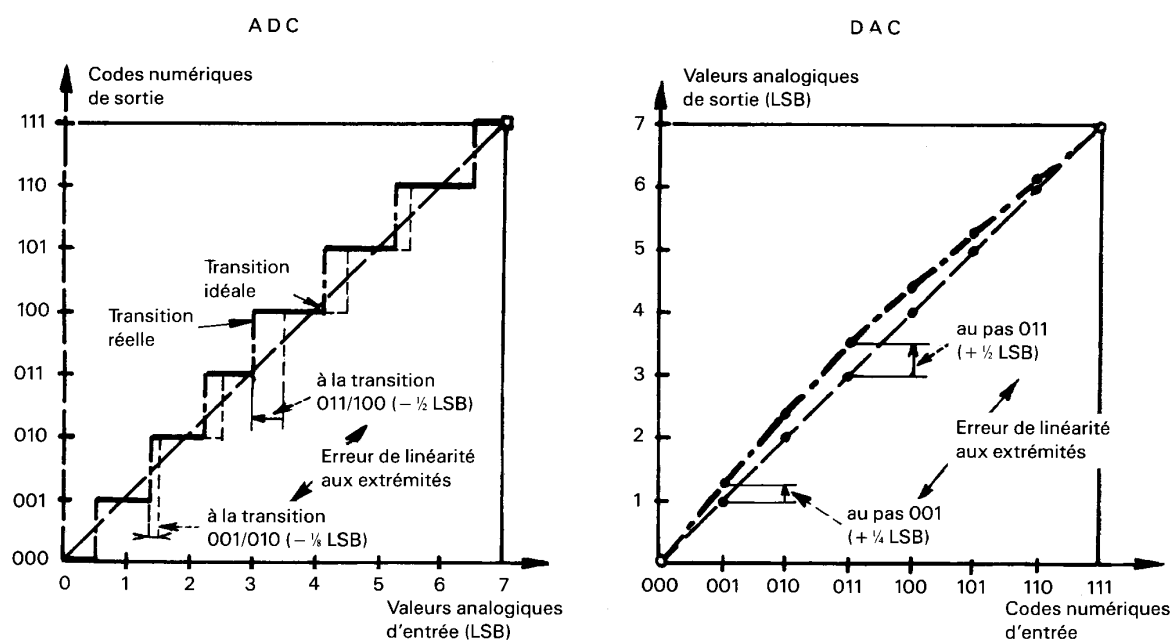


Figure 6a – Erreur de linéarité aux extrémités d'un palier (une fois annulées les erreurs de décalage et de gain)

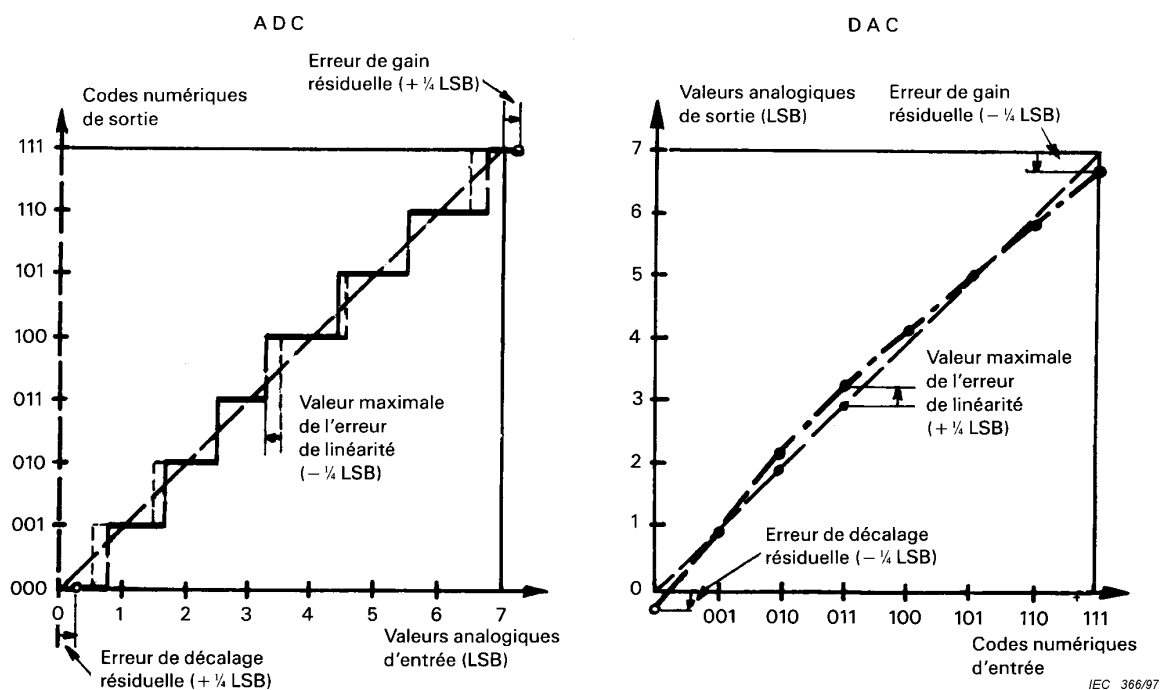


Figure 6b – Erreur de linéarité par rapport à la meilleure droite (valeurs comprises entre $\pm 1/4$ LSB)

Figure 6 – Erreurs de linéarité (d'un convertisseur linéaire 3 bits codé naturel binaire)

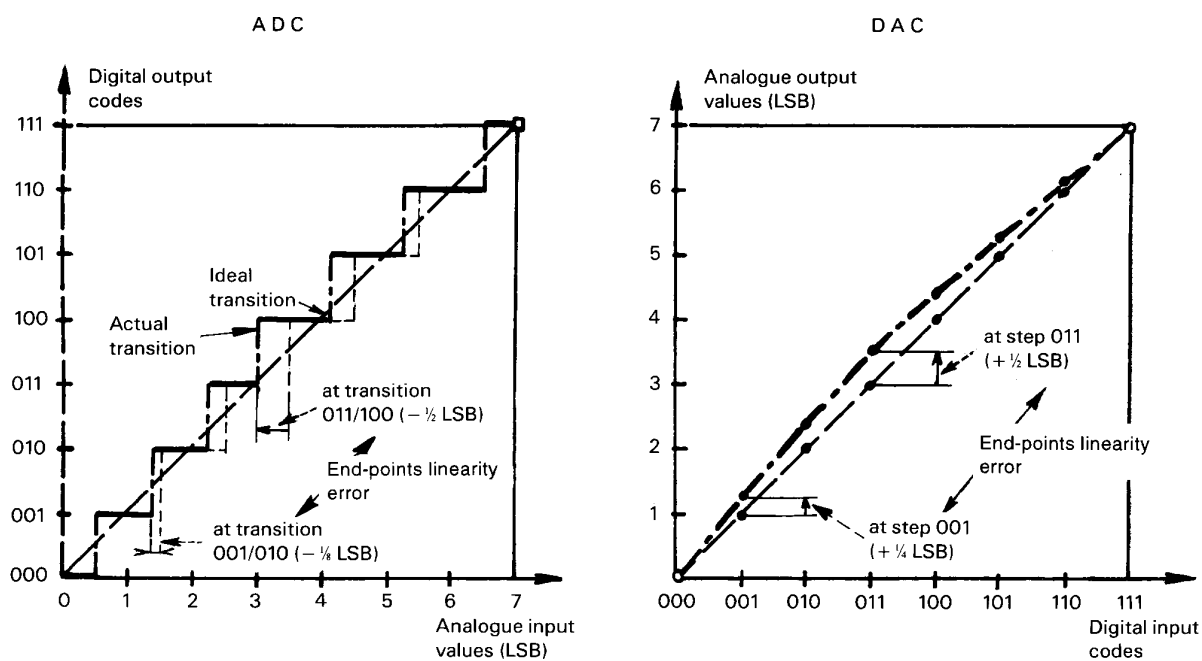


Figure 6a – End-points linearity error of a linear ADC or DAC
(offset error and gain error are adjusted to the value zero)

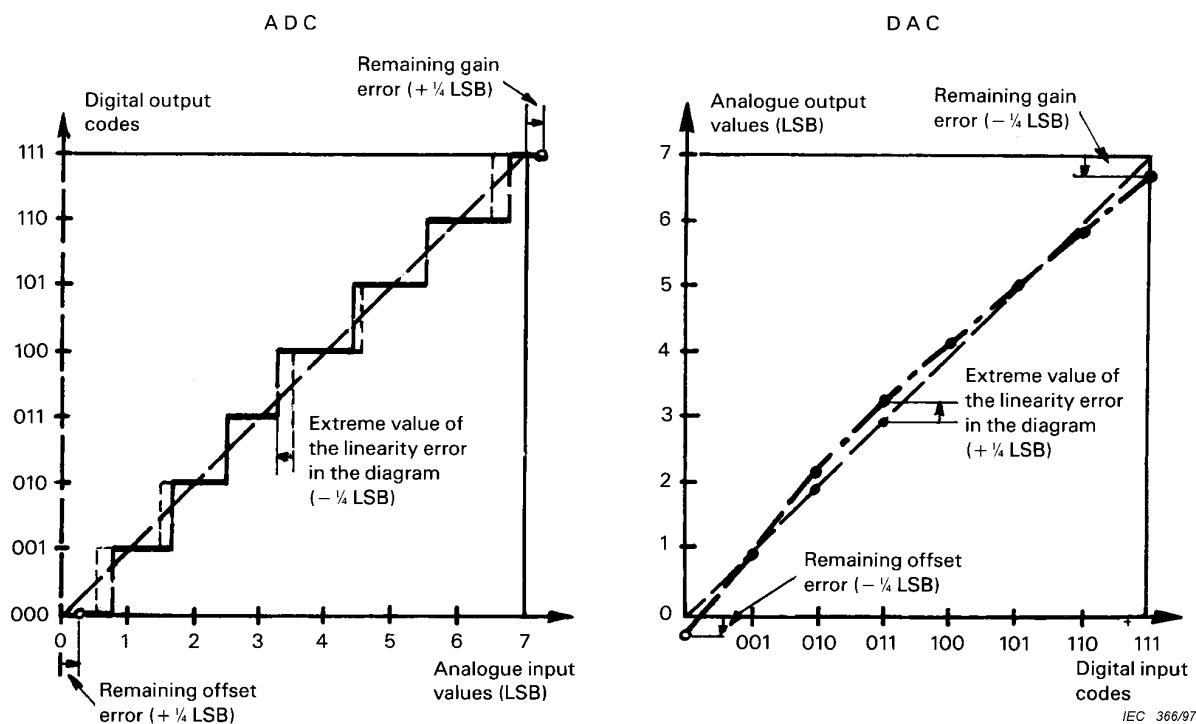


Figure 6b – Best-straight-line linearity error (values between $\pm 1/4$ LSB)

Figure 6 – Linearity errors (of a linear, 3-bit natural binary-coded converter)

2.2.5.5 erreur de linéarité différentielle (d'un ADC ou d'un DAC linéaire) (E_D): Ecart entre la valeur réelle de la largeur – ou de la hauteur – du pas et la valeur idéale (1 LSB) (voir figure 7).

NOTE – Une erreur de linéarité différentielle supérieure à 1 LSB peut conduire à des codes absents pour un ADC ou à une non-monotonicité pour un DAC (voir figures 8 et 9).

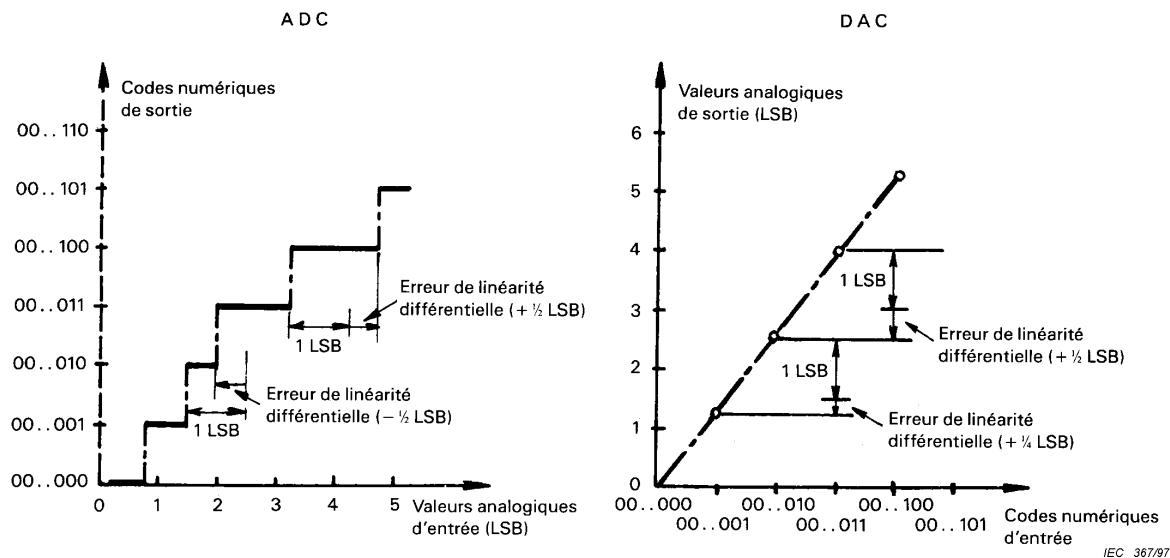


Figure 7 – Erreur de linéarité différentielle (d'un ADC ou d'un DAC linéaire)

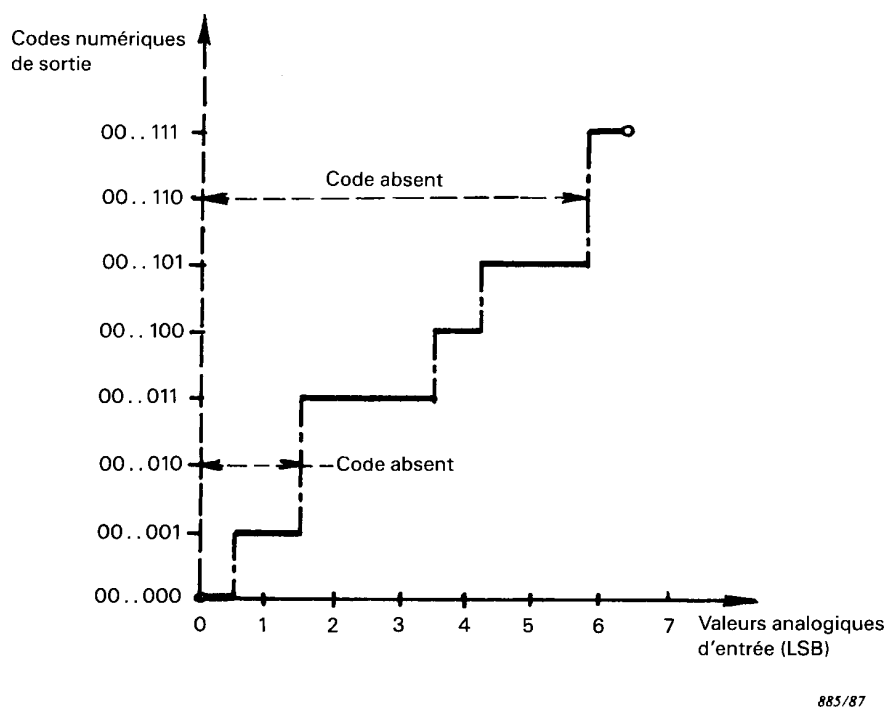


Figure 8 – Code absent (pour un ADC)

2.2.5.5 differential linearity error (of a linear ADC or DAC) (E_D): The difference between the actual step width or step height and the ideal value (1 LSB) (see figure 7).

NOTE – A differential linearity error greater than 1 LSB can lead to missing codes in an ADC or to non-monotonicity of a DAC (see figures 8 and 9).

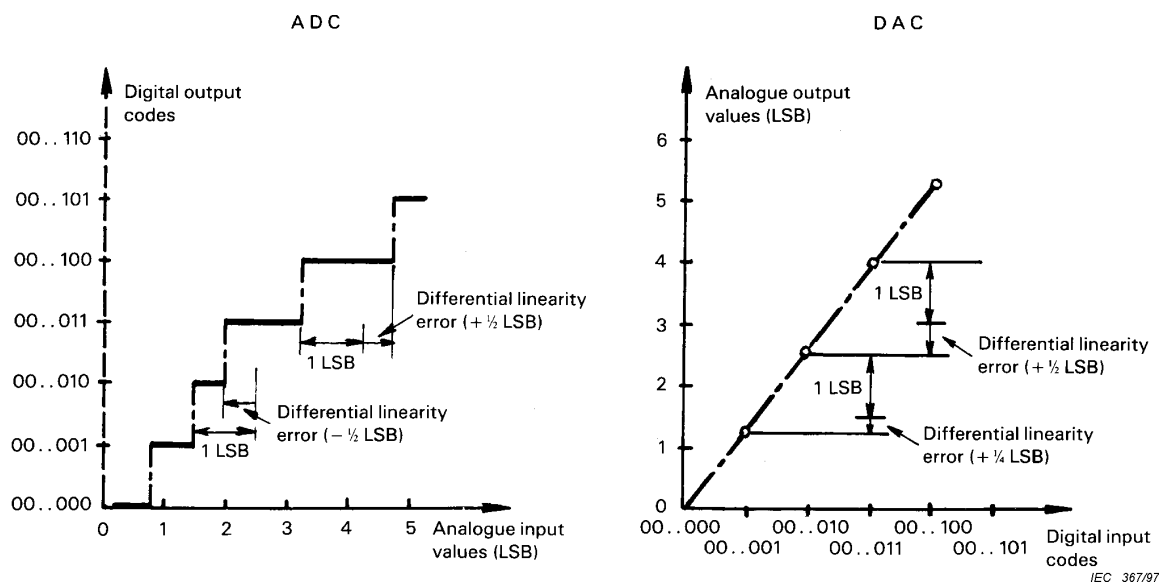
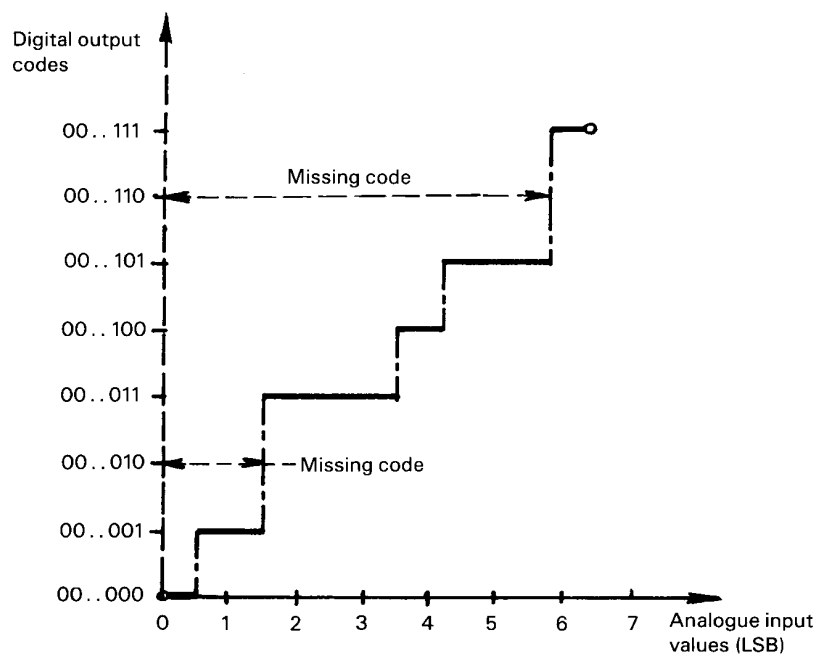


Figure 7 – Differential linearity error of a linear ADC or DAC



885/87

Figure 8 – Missing code (for an ADC)

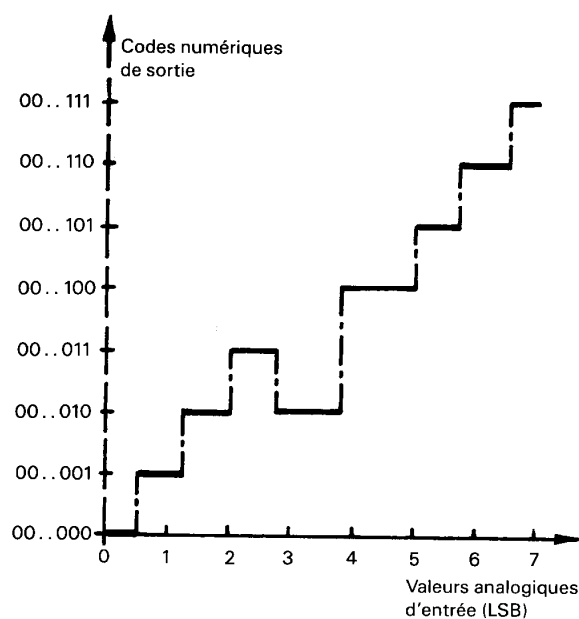


Figure 9a – ADC

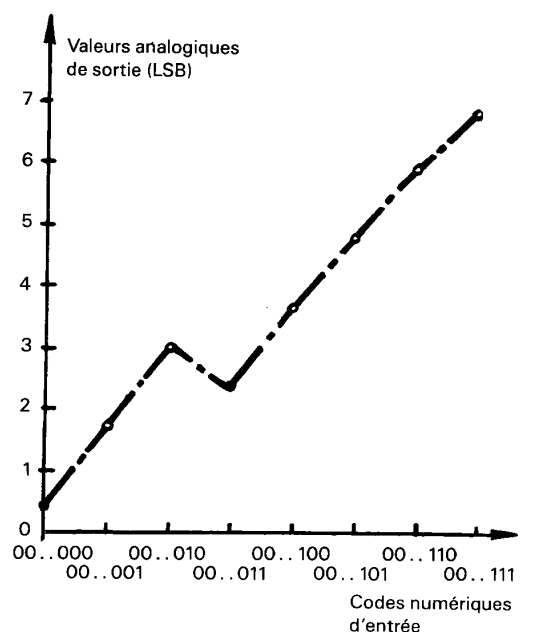


Figure 9b – DAC

Figure 9 – Conversion non monotone (d'un ADC ou d'un DAC)

2.2.5.6 code absent (d'un ADC): Code intermédiaire qui est absent lorsque, pour une modification de la valeur analogique d'entrée dans un ADC, il se produit un changement multiple de codes à la sortie numérique (voir figure 8).

2.2.5.7 monotonicité (d'un ADC ou d'un DAC): Propriété d'une fonction de transfert qui assure qu'une croissance ou une décroissance de la sortie analogique d'un DAC ou de la sortie numérique d'un ADC traduit fidèlement la croissance ou la décroissance de l'entrée numérique ou analogique.

NOTE – Un incrément ou décrement intermédiaire comprenant la valeur zéro n'a pas d'effet sur la monotonicité.

2.2.5.8 erreur de pleine échelle (d'un ADC ou d'un DAC linéaire) (E_{FS}): Ecart entre la valeur réelle et la valeur nominale du milieu de pas ou de pas pour une pleine échelle spécifiée.

NOTE – Normalement, cette méthode de spécification des erreurs s'applique aux convertisseurs qui n'ont pas de possibilité de réglage extérieur de l'erreur de décalage et de l'erreur de gain.

2.2.5.9 erreur d'échelle de zéro (d'un ADC ou d'un DAC linéaire) (E_{SZ}): Ecart entre la valeur réelle et la valeur nominale du milieu de pas ou de pas pour l'échelle de zéro spécifiée.

NOTE – Voir note de 2.2.5.8.

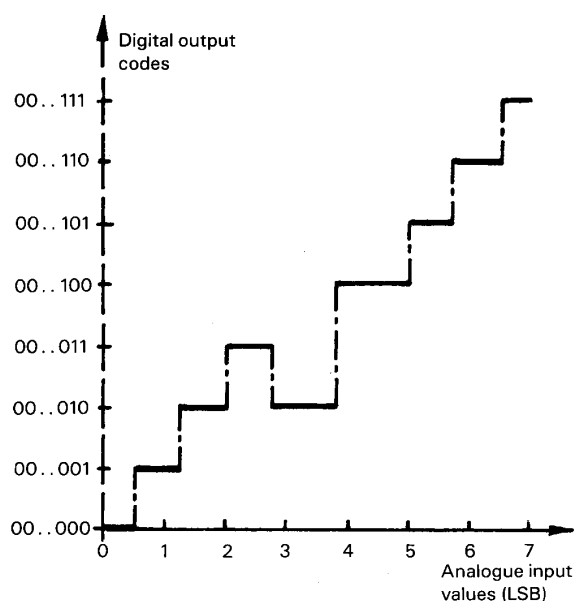


Figure 9a – ADC

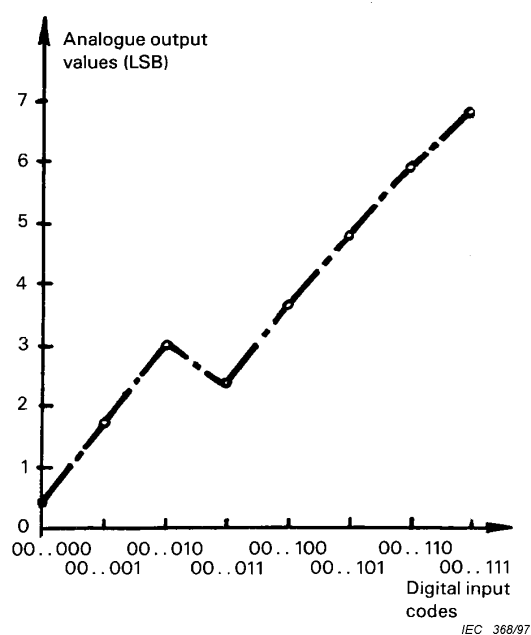


Figure 9b – DAC

Figure 9 – Non-monotonic conversion (of an ADC or DAC)

2.2.5.6 missing code (of an ADC): An intermediate code that is absent when the changing analogue input to an ADC causes a multiple code change at the digital output (see figure 8).

2.2.5.7 monotonicity (of an ADC or a DAC): A property of the transfer function that ensures that the increase or decrease of the analogue output of a DAC or the digital output of an ADC is consistent with an increase or decrease of the digital or analogue input, respectively.

NOTE – An intermediate increment or decrement with the value zero does not invalidate monotonicity.

2.2.5.8 full-scale error (of a linear ADC or DAC) (E_{FS}): The difference between the actual midstep value or step value and the nominal midstep value or step value, respectively, at specified full scales.

NOTE – Normally, this error specification is applied to converters that have no arrangement for an external adjustment of offset error and gain error.

2.2.5.9 zero-scale error (of a linear ADC or DAC) (E_{ZS}): The difference between the actual midstep value or step value and the nominal midstep value or step value, respectively, at specified zero scale.

NOTE – See the note to 2.2.5.8.

2.2.5.10 erreur de précision absolue, erreur totale (d'un ADC ou d'un DAC linéaire) (E_T)

NOTE – Si cette erreur est exprimée en valeur relative, on utilisera le terme «erreur de précision relative» au lieu d'«erreur de précision absolue».

2.2.5.10.1 erreur de précision absolue, erreur totale (d'un ADC linéaire): Dans un pas, écart maximal (positif ou négatif) entre la valeur analogique et la valeur nominale au milieu de pas (voir figure 10a).

NOTE – Cette erreur résulte de l'ensemble des erreurs de décalage, de gain, de linéarité et de quantification inhérente.

2.2.5.10.2 erreur de précision absolue, erreur totale (d'un DAC linéaire): Dans un pas, écart (positif ou négatif) entre la valeur de pas réelle et la valeur nominale (voir figure 10b).

NOTE – Cette erreur résulte de l'ensemble des erreurs de décalage, de gain et de linéarité inhérente.

2.2.5.11 erreur due à un changement de polarité (d'un ADC à sortie décimale et auto-polarisation) (E_{RO}): Différence de lecture de sortie pour la même valeur absolue de la grandeur analogique d'entrée (proche de la pleine échelle), lorsqu'on passe d'une polarité positive à une polarité négative.

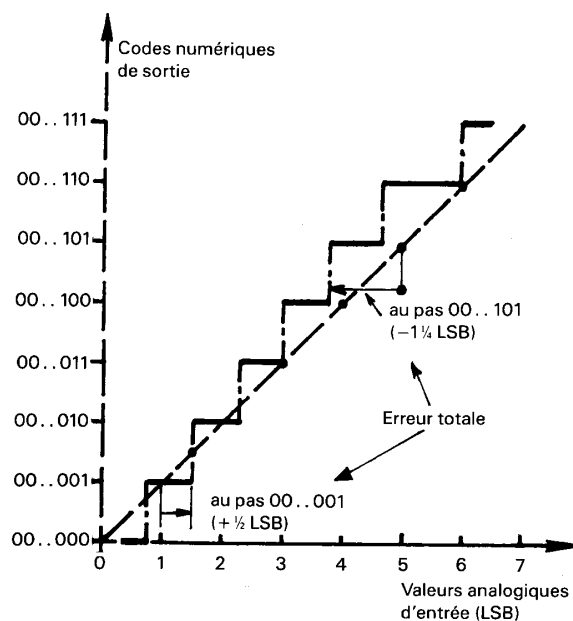


Figure 10a – ADC

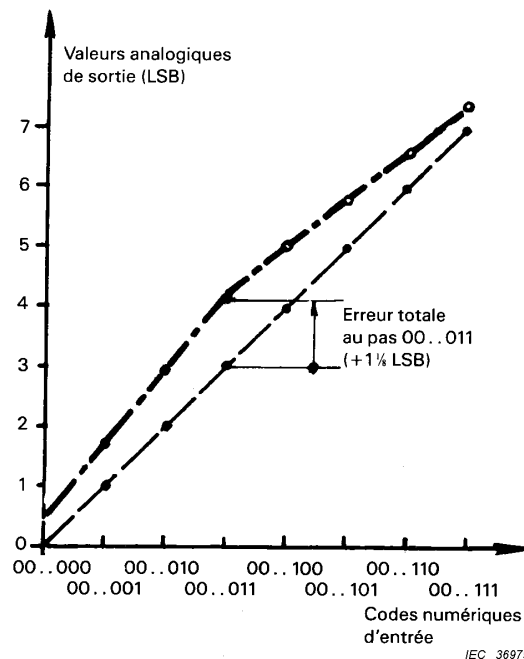


Figure 10b – DAC

Figure 10 – Erreur de précision absolue, erreur totale (d'un ADC ou d'un DAC)

2.2.6 sensibilité à la variation de la tension d'alimentation d'un DAC ou d'un ADC

2.2.6.1 sensibilité du courant de sortie (ou de la tension de sortie) à la variation de la tension d'alimentation d'un DAC ($k_{SVS(I)}$, $k_{SVS(V)}$): Le quotient de la variation en pleine échelle de la gamme de courant (ou de la tension) de sortie par la variation de la tension d'alimentation qui lui est due:

$$k_{SVS(I)} [k_{SVS(V)}] = \frac{\Delta FSR}{\Delta V_{SS}}$$

2.2.5.10 absolute accuracy error, total error (of a linear ADC or DAC) (E_T)

NOTE – If this error is expressed as a relative value, the term “relative accuracy error” will be used instead of “absolute accuracy error”.

2.2.5.10.1 absolute accuracy error, total error (of a linear ADC): The maximum difference (positive or negative) between an analogue value and the nominal midstep value, within any step (see figure 10a).

NOTE – This error includes contributions from offset error, gain error, linearity error and the inherent quantization error.

2.2.5.10.2 absolute accuracy error, total error (of a linear DAC): The difference (positive or negative) between the actual step value and the nominal step value, for any step (see figure 10b).

NOTE – This error includes contributions from offset error, gain error and inherent linearity error.

2.2.5.11 roll-over error (of an ADC with decimal output and autopolarity) (E_{R0}): The difference in output reading for a same magnitude of analogue input (close to full-scale), when switched between positive and negative polarity.

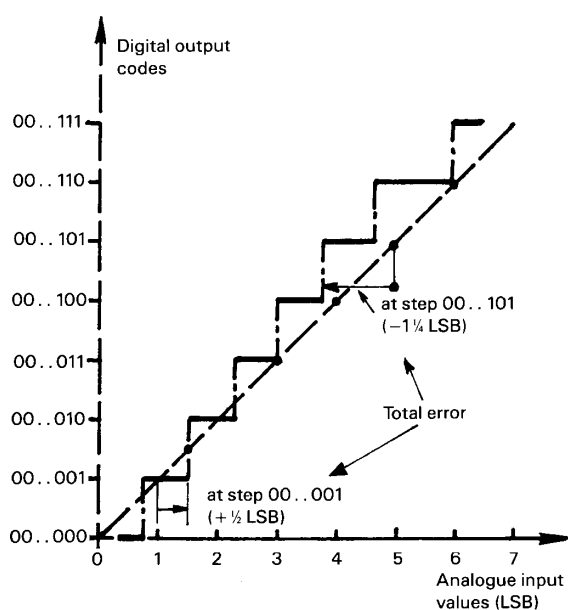


Figure 10a – ADC

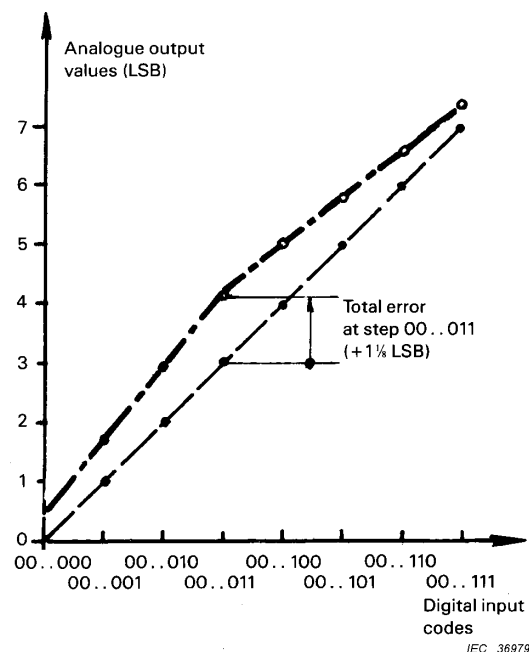


Figure 10b – DAC

Figure 10 – Absolute accuracy error, total error (of a linear ADC or DAC)

2.2.6 supply voltage sensitivity of DAC or ADC

2.2.6.1 output current (or output voltage) supply voltage sensitivity of a DAC ($k_{SVS(I)}$, $k_{SVS(V)}$): The quotient of the change in full-scale of output current (or output voltage) range by the change in supply voltage causing it:

$$k_{SVS(I)} [k_{SVS(V)}] = \frac{\Delta FSR}{\Delta V_{SS}}$$

NOTES

- 1 Habituellement, cette caractéristique est exprimée par le rapport de la variation en pourcentage (ou ppm) de la gamme de pleine échelle à la variation en pourcentage de la tension d'alimentation, c'est-à-dire par %/% (ou ppm/%).
- 2 L'expression en terme de «taux de réjection d'alimentation»: $PSSR = 20 \log (1/k_{SVS})$ est obsolète.

2.2.6.2 sensibilité du courant d'entrée (ou de la tension d'entrée) à la variation de la tension d'alimentation d'un ADC ($k_{SVS(I)}$, $k_{SBS(V)}$): Quotient de la variation en pleine échelle de la gamme de courant (ou de la tension) d'entrée par la variation de la tension d'alimentation qui lui est due:

$$k_{SVS(I)} [k_{SVS(V)}] = \frac{\Delta FSR}{\Delta V_{SS}}$$

NOTES

- 1 Habituellement, cette caractéristique est exprimée par le rapport de la variation en pourcentage (ou ppm) de la gamme de pleine échelle à la variation en pourcentage de la tension d'alimentation, c'est-à-dire par %/% (ou ppm/%).
- 2 L'expression en terme de «taux de réjection d'alimentation»: $PSRR = 20 \log (1/k_{SVS})$ est obsolète.

2.2.7 conformité en tension (ou en courant) d'un DAC ($\Delta V_{O(op)}$, $\Delta I_{O(op)}$): La grandeur de sortie étant représentée par une tension ou par un courant, gamme admissible de courant ou de tension de sortie à l'intérieur de laquelle les spécifications s'appliquent.

2.2.8 asymétrie de pleine échelle (pour un DAC ayant des sorties analogiques complémentaires) (ΔI_{FSS} , ΔV_{FSS}): Différence en valeur absolue entre les deux valeurs de sortie analogiques de pleine échelle.

2.2.9 bruit (à la transition d'un pas d'un ADC): Variation aléatoire dans une série de mesures de la valeur de la transition entre deux codes adjacents à la sortie numérique.

2.2.10 bruit (à la sortie d'un DAC): Bruit à la sortie analogique pour un code d'entrée numérique particulier.

2.3 Fonctionnement dynamique

2.3.1 temps de conversion (d'un ADC) (t_c): Temps qui s'écoule entre la commande de l'exécution d'une conversion et l'apparition à la sortie du convertisseur de l'information numérique complète correspondant à la valeur analogique d'entrée.

NOTE – Du fait que les temps d'établissement et de recouvrement s'ajoutent obligatoirement, il s'ensuit que le temps de conversion maximal spécifié est généralement inférieur à l'inverse du taux de conversion dans le plus mauvais cas.

2.3.2 taux de conversion (d'un ADC à commande extérieure) (f_c): Nombre de conversions par unité de temps.

NOTES

- 1 Le taux de conversion maximal doit être spécifié pour la pleine résolution.
- 2 On exprime généralement le taux de conversion par le nombre de conversions par seconde.

NOTES

- 1 Usually, this characteristic is expressed as the ratio of the percent (or ppm) change of the full-scale range to the percent change in supply voltage, that is in %/% (or ppm/%).
- 2 The expression in terms of “power supply rejection ratio”: $\text{PSSR} = 20 \log (1/k_{\text{SVS}})$ is deprecated.

2.2.6.2 input current (or input voltage) supply voltage sensitivity of an ADC ($k_{\text{SVS(I)}}$, $k_{\text{SVS(V)}}$): The quotient of the change in full-scale of input current (or input voltage) range by the change in supply voltage causing it:

$$k_{\text{SVS(I)}} [k_{\text{SVS(V)}}] = \frac{\Delta \text{FSR}}{\Delta V_{\text{SS}}}$$

NOTES

- 1 Usually, this characteristic is expressed as the ratio of the percent (or ppm) change of the full-scale range to the percent change in supply voltage, that is in %/% (or ppm/%).
- 2 The expression in terms of “power supply rejection ratio”: $\text{PSRR} = 20 \log (1/k_{\text{SVS}})$ is deprecated.

2.2.7 voltage (or current) compliance (of a DAC) ($\Delta V_{\text{O(op)}}$, $\Delta I_{\text{O(op)}}$): For current (or voltage) as the output quantity, the permissible range of output voltage (or current), respectively, within which the specifications are valid.

2.2.8 full-scale asymmetry (of a DAC with complementary analogue outputs) (ΔI_{FSS} , ΔV_{FSS}): The difference in absolute value between the two full-scale analogue outputs.

2.2.9 noise (at the transition of a step of an ADC): The stochastic change in a series of measurements of the transition value between two adjacent digital output codes.

2.2.10 noise (at the output of a DAC): The noise at the analogue output at a particular digital input code.

2.3 Dynamic performance

2.3.1 conversion time (of an ADC) (t_c): The time elapsed between the command to perform a conversion and the appearance at the converter output of the complete digital representation of the analogue input value.

NOTE – Due to additionally necessary settling and recovery times, the maximum specified conversion rate is smaller than the reciprocal of the worst-case conversion time.

2.3.2 conversion rate (of an externally-controlled ADC) (f_c): The number of conversions per unit time.

NOTES

- 1 The maximum conversion rate shall be specified for full resolution.
- 2 The conversion rate is usually expressed as the number of conversions per second.

2.3.3 caractéristiques numériques (d'un DAC linéaire ou multiplicateur) (voir figure 11)

NOTE – Pour un DAC multiplicateur:

- ces caractéristiques sont relatives à une variation à l'entrée numérique, la tension de référence étant maintenue constante;
- on doit utiliser les termes complets et l'indice supplémentaire d ou D, afin d'effectuer la distinction entre les caractéristiques numériques et les caractéristiques du signal de référence.

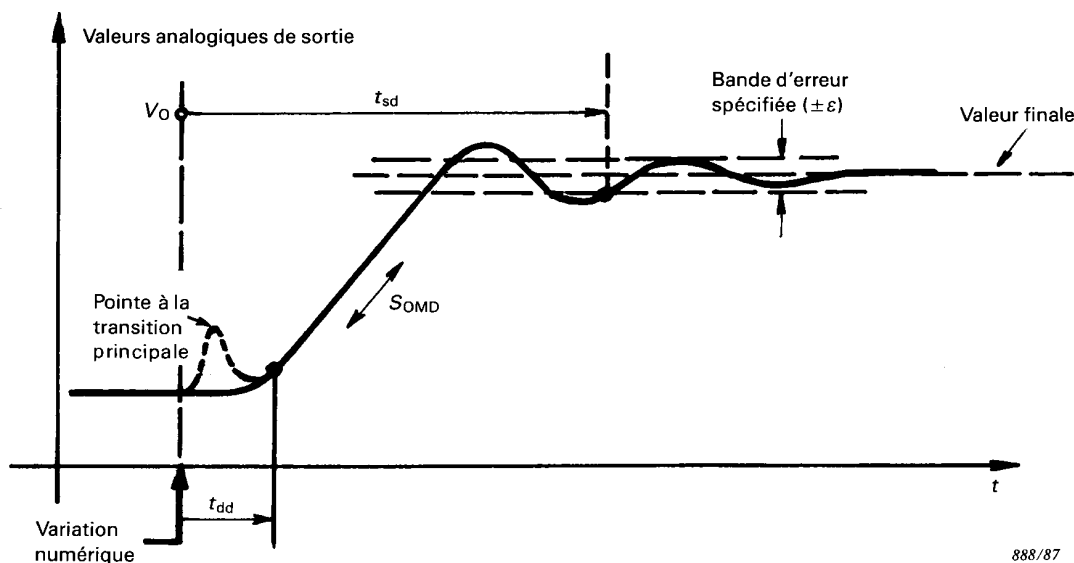
2.3.3.1 temps d'établissement (numérique) (t_s , t_{sd}): Intervalle de temps entre l'instant où l'on applique une variation à l'entrée numérique et l'instant où la valeur analogique de sortie atteint pour la dernière fois une zone d'erreurs spécifiée au voisinage de sa valeur finale.

2.3.3.2 retard (numérique) (t_d , t_{dd}): Intervalle de temps entre l'instant où l'on applique une variation à l'entrée numérique et l'instant où l'amplitude de la valeur analogique de sortie atteint une valeur spécifiée proche de sa valeur initiale.

2.3.3.3 pente maximale de la variation de la tension de sortie (numérique) (S_{OM} , S_{OMD}): Pente nécessairement limitée de la valeur analogique de sortie en réponse à une variation du code d'entrée qui produit en sortie une forte variation de la valeur analogique.

NOTE – On utilise aussi les abréviations «SR, SR(dig)».

2.3.3.4 pente moyenne de la tension de sortie (numérique) (S_{VOAVd}): Pour une variation du code d'entrée numérique, quotient d'une grande variation spécifiée de la tension analogique de sortie par l'intervalle de temps correspondant à cette variation de la tension analogique de sortie.



t_{sd} = temps d'établissement (numérique);
 S_{OMD} = pente max. tension de sortie (numérique);
 t_{dd} = retard (numérique)

Figure 11 – Caractéristiques numériques (d'un DAC linéaire ou multiplicateur)

2.3.3 digital characteristics (of a linear or a multiplying DAC) (see figure 11)

NOTE – For a multiplying DAC:

- these characteristics refer to a change at the digital input, the reference voltage being constant;
- the full terms and the additional subscript d or D must be used, to distinguish between the digital and the reference signal characteristics.

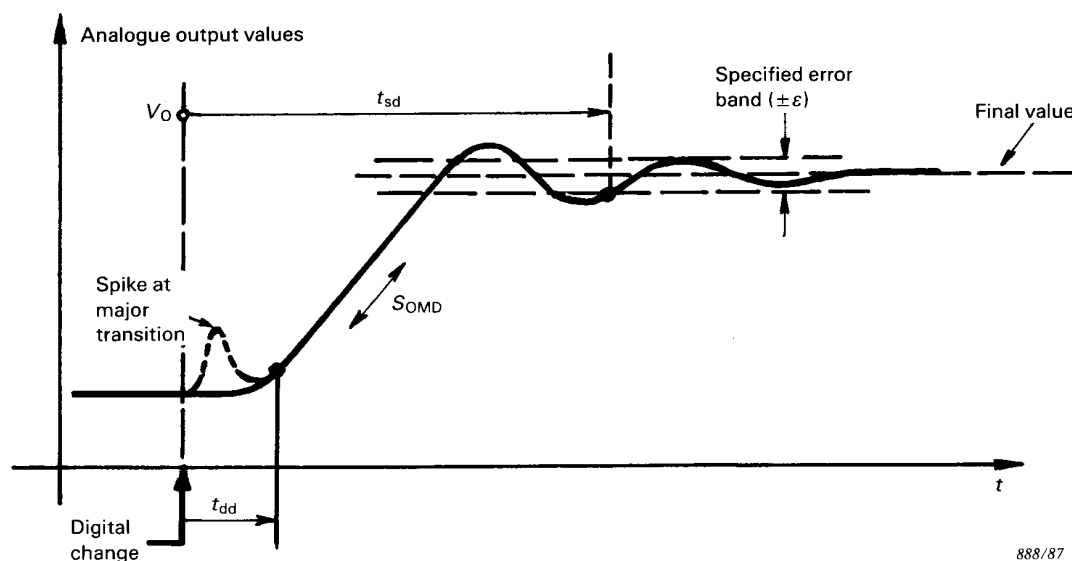
2.3.3.1 (digital) settling time (t_s , t_{sd}): The time interval between the instant when the digital input changes and the instant when the analogue output value enters for last time a specified error band about its final value.

2.3.3.2 (digital) delay time (t_d , t_{dd}): The time interval between the instant when the digital input changes and the instant at which the magnitude of the analogue output passes a specified value that is close to its initial value.

2.3.3.3 (digital) slew rate, maximum rate of (digital) change of the output (S_{OM} , S_{OMD}): The inherently limited rate of change of the analogue output value when a change of the digital input code causes a large step change of the analogue output value.

NOTE – The abbreviations “SR, SR(dig)” are also used.

2.3.3.4 (digital) average rate of change of the output voltage (S_{VOAVd}): For a change of the digital input code, the quotient of a specified large change of the analogue output voltage, by the time interval corresponding to that analogue output voltage change.



t_{sd} = (digital) settling time

S_{OMD} = (digital) slew rate

t_{dd} = (digital) delay time

Figure 11 – Digital characteristics (of a linear or a multiplying DAC)

2.3.4 caractéristiques analogiques (d'un DAC)

2.3.4.1 signal parasite («glitch»): Transitoire de courte durée dans la tension analogique de sortie qui se produit pour des variations de codes à l'entrée numérique.

2.3.4.2 surface correspondant au signal parasite: Intégrale de la valeur analogique de la tension parasite en fonction du temps.

NOTES

- 1 On spécifie en général la surface maximale correspondant au signal parasite pour une variation de code spécifiée dans le pire cas.
- 2 Au lieu d'un symbole littéral, on peut utiliser l'abréviation «GA».

2.3.4.3 énergie correspondant au signal parasite: Intégrale de l'énergie de la puissance électrique du signal transitoire en fonction du temps.

NOTES

- 1 On spécifie en général l'énergie maximale correspondant au signal parasite pour une variation de code spécifiée dans le plus mauvais cas.
- 2 Au lieu d'un symbole littéral, on peut utiliser l'abréviation «GE».

2.3.4.4 temps de glissement interne: Différence des retards internes entre les transitions individuelles de sortie pour une variation donnée de la tension numérique d'entrée.

NOTE – Le glissement interne (et externe) a une très grande influence sur le temps d'établissement pour des variations critiques de l'entrée numérique, par exemple pour une variation de 1 LSB quand on passe de 011...111 à 100...000, et est une source importante du bruit de commutation.

2.3.5 caractéristiques du signal dues à une variation de la tension de référence (d'un DAC multiplicateur)

NOTE – Ces caractéristiques sont relatives à une variation de la tension de référence, la valeur digitale à l'entrée étant maintenue constante.

2.3.5.1 temps d'établissement dû à la référence (t_{sr}): Intervalle de temps entre l'instant où se produit une variation de la tension de référence et celui où la valeur analogique de la tension de sortie atteint pour la dernière fois une zone d'erreurs spécifiée au voisinage de sa valeur finale (voir figure 12a).

NOTE – On doit spécifier le temps d'établissement dû à la référence pour la plus forte variation en forme d'échelon permise de la tension de référence.

2.3.5.2 retard dû à la référence (t_{dr}): Intervalle de temps entre l'instant où se produit une brusque variation de la tension de référence et celui où la valeur analogique de sortie atteint une valeur spécifiée proche de sa valeur initiale (voir figure 12a).

2.3.5.3 pente maximale de la tension de sortie due à la référence (S_{OMR}): Pente nécessairement limitée de la tension analogique de sortie en réponse à une forte variation de la tension de référence (voir figure 12a).

NOTE – On peut aussi utiliser l'abréviation «SR(ref)».

2.3.5.4 pente moyenne de la tension de sortie due à la référence (S_{VOAVr}): Pour une variation de la tension de référence, quotient d'une grande variation spécifiée de la tension analogique de sortie par l'intervalle de temps correspondant à cette variation de la tension analogique de sortie.

2.3.4 analogue characteristics (of a DAC)

2.3.4.1 glitch: A short transient in the analogue output occurring following code changes at the digital input.

2.3.4.2 glitch area: The time integral of the analogue value of the glitch transient.

NOTES

- 1 Usually, the maximum specified glitch area refers to a specified worst-case code change.
- 2 Instead of a letter symbol, the abbreviation "GA" is in use.

2.3.4.3 glitch energy: The time integral of the electrical power of the glitch transient.

NOTES

- 1 Usually, the maximum specified glitch energy refers to a specified worst-case code change.
- 2 Instead of a letter symbol, the abbreviation "GE" is in use.

2.3.4.4 internal skewing time: The difference in interval delay between the individual output transitions for a given change of digital input.

NOTE – The internal (and external) skew has a major influence on the settling time for critical changes in the digital input, for example, for a 1-LSB change from 011...111 to 100...000, and is an important source of commutation noise.

2.3.5 reference signal characteristics (of a multiplying DAC)

NOTE – These characteristics refer to a change of the reference voltage, the digital input being constant.

2.3.5.1 reference settling time (t_{sr}): The time interval between the instant when a step change of the reference voltage occurs and the instant when the analogue output enters for the last time a specified error band about its final value (see figure 12a).

NOTE – Specifications for the reference settling time shall be given for the highest allowed step change in reference voltage.

2.3.5.2 reference delay time (t_{dr}): The time interval between the instant when a step change of the reference voltage occurs and the instant when the magnitude of the analogue output passes a specified value that is close to its initial value (see figure 12a).

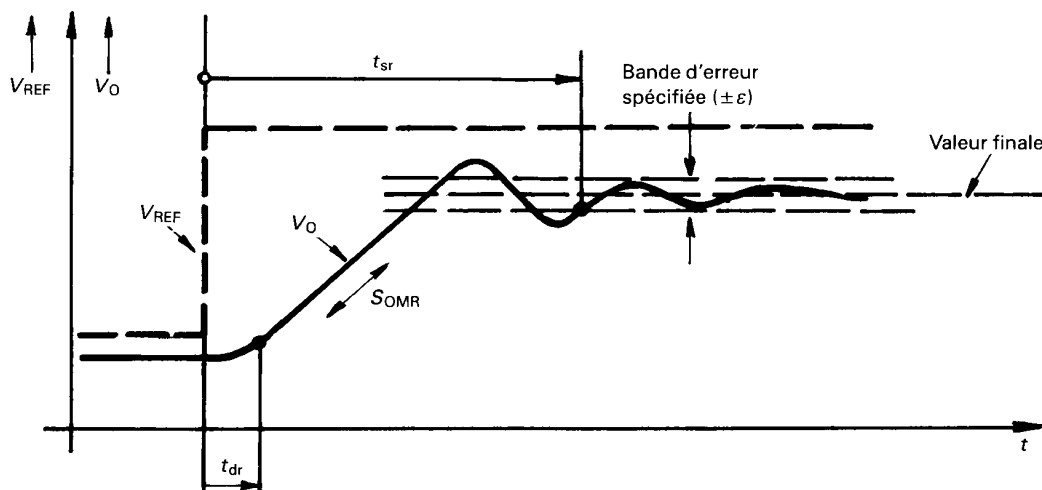
2.3.5.3 reference slew rate (S_{OMR}): The inherently limited rate of change of the analogue output voltage following a large step change of the reference voltage (see figure 12a).

NOTE – The abbreviation "SR(ref)" is also used.

2.3.5.4 (reference) average rate of change of the output voltage (S_{VOAVr}): For a change of reference voltage by the time interval corresponding to that analogue output voltage change.

2.3.5.5 retard apparaissant pendant la croissance de la tension de sortie ($t_{d(\text{ramp})}$): Ecart en temps entre la courbe réelle de la tension analogique de sortie et la courbe théorique pour une croissance linéaire de la tension de référence, une fois le temps d'établissement stabilisé (voir figure 12b).

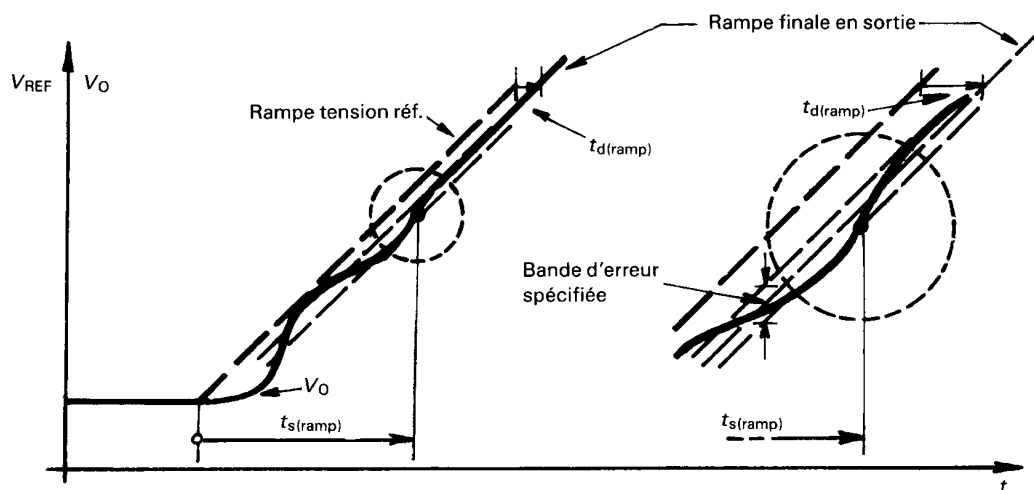
2.3.5.6 temps d'établissement jusqu'à stabilisation de la rampe ($t_{s(\text{ramp})}$): Intervalle de temps entre l'instant où commence une rampe de tension de référence et celui où la valeur analogique de sortie atteint pour la dernière fois une zone d'erreur spécifiée au voisinage de la valeur finale de la tension de rampe de sortie (voir figure 12b).



t_{dr} = retard dû à la référence

t_{sr} = temps d'établissement dû à la référence

S_{OMR} = pente maximale de la tension de sortie due à la référence



889/87

Figure 12a

$t_{s(\text{ramp})}$ = temps d'établissement jusqu'à la stabilisation de la rampe

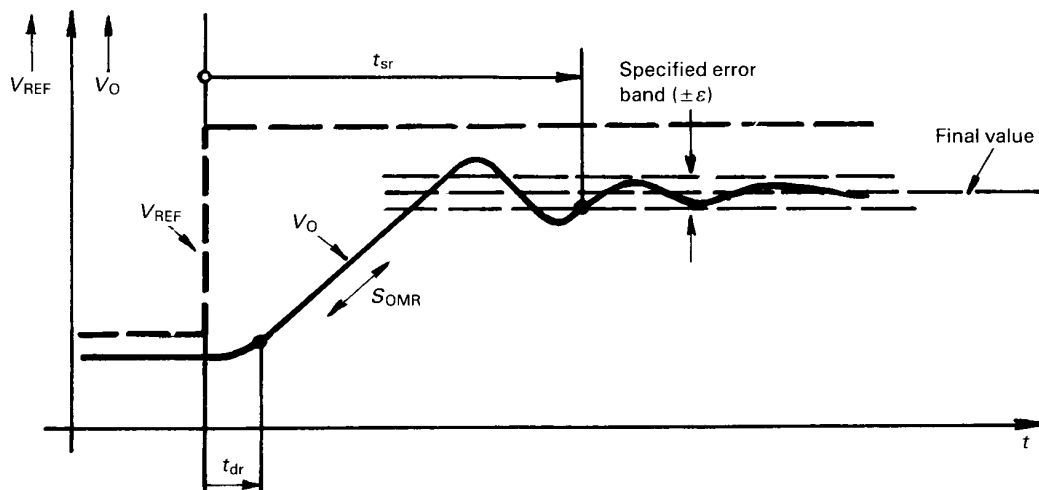
$t_{d(\text{ramp})}$ = retard pendant la croissance de V_O

Figure 12b

Figure 12 – Caractéristiques dues à une variation de la tension de référence (d'un DAC multiplicateur)

2.3.5.5 steady-state ramp delay ($t_{d(\text{ramp})}$): The time separation between the actual curve of the analogue output and the theoretical curve for a ramp in reference voltage, after the settling time to steady-state ramp has elapsed (see figure 12b).

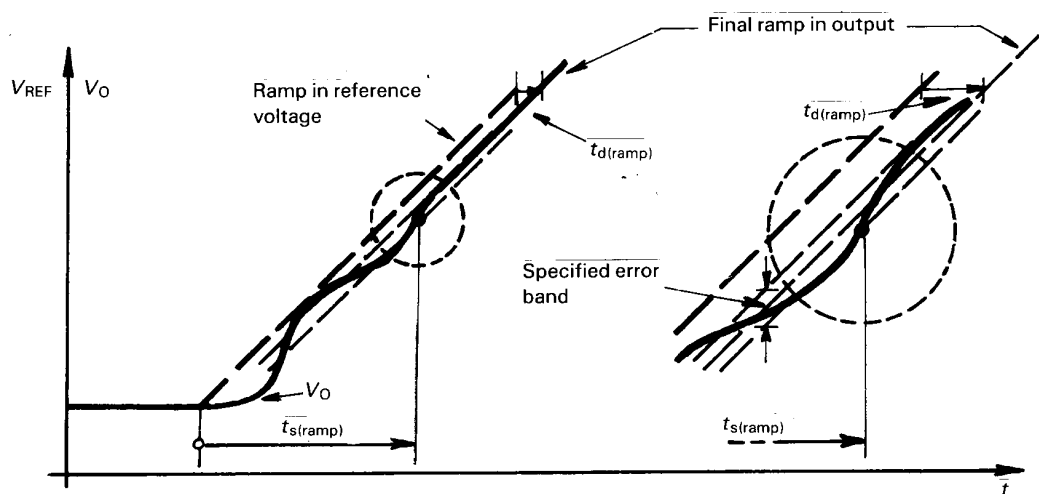
2.3.5.6 settling time to steady-state ramp ($t_{s(\text{ramp})}$): The time interval between the instant when a ramp in reference voltage starts and the instant when the analogue output value enters for the last time a specified error band about the finally resulting output ramp (see figure 12b).



t_{dr} = reference delay time

t_{sr} = reference settling time

S_{OMR} = reference slew rate



889/87

Figure 12a

$t_{s(\text{ramp})}$ = settling time to steady-state ramp delay

$t_{d(\text{ramp})}$ = steady-state ramp delay

Figure 12b

Figure 12 – Reference signal characteristics (of a multiplying DAC)

2.3.5.7 erreur «de fuite» (feedthrough) de la tension de référence (E_F): Erreur apparaissant dans la valeur analogique de sortie comme une erreur de décalage et proportionnelle à la fréquence et à l'amplitude du signal de référence.

NOTES

- 1 On spécifie l'erreur «de fuite» pour l'entrée numérique pour laquelle on spécifie l'erreur de décalage, pour un signal de référence ayant une fréquence et une amplitude spécifiées.
- 2 Cette erreur peut également s'exprimer comme une valeur analogique pointe à pointe.

2.3.5.8 capacité «de fuite» (C_F): Valeur de la capacité pour une valeur spécifiée de R dans le circuit équivalent pour le calcul de l'effet «de fuite».

NOTE – Ce circuit équivalent comprend un filtre RC passe-haut entre l'entrée de référence et la sortie analogique.

2.4 Caractéristiques diverses

2.4.1 coefficients de température des caractéristiques analogiques (α)

NOTES

- 1 Le symbole littéral pour le coefficient de température d'une caractéristique analogique est le symbole littéral α avec, en indice, la caractéristique correspondante.

Exemple: Coefficient de température de l'erreur de gain: α_{EG} .

- 2 On spécifie généralement les coefficients de température en parties par million (de la valeur de la caractéristique) par degré Celsius, c'est-à-dire en «ppm/°C».

2.4.2 instabilité à long terme de la précision ($\Delta E_{(\Delta t)}$, $\Delta E_{(t)}$): Erreur supplémentaire due au vieillissement des composants spécifiée pour une période de temps plus longue.

2.4.3 «piédestal» (E_p): Erreur dynamique de décalage due au procédé de commutation.

3 Symbole littéraux

3.1 Généralités

3.1.1 Lettres fondamentales

L'article 1 de la CEI 60748-1, chapitre V (qui renvoie aux articles 2, 3 et 4 de la CEI 60747-1, chapitre V) est applicable.

3.1.2 Indices

La CEI 60748-1, chapitre V, est applicable.

2.3.5.7 feedthrough error (E_F): An error in analogue output due to variation in the reference voltage that appears as an offset error and is proportional to the frequency and amplitude of the reference signal.

NOTES

- 1 The specification for the feedthrough error is given for the digital input for which the offset error is specified, and for a reference signal of specified frequency and amplitude.
- 2 This error may also be expressed as a peak-to-peak analogue value.

2.3.5.8 feedthrough capacitance (C_F): The value of the capacitance for a specified value of R in an equivalent circuit for the calculation of the feedthrough effect.

NOTE – The equivalent circuit consists of a high-pass RC filter between reference input and analogue output.

2.4 Sundry characteristics

2.4.1 temperature coefficients of analogue characteristics (α)

NOTES

- 1 The letter symbol for the temperature coefficient of an analogue characteristic consists of the letter symbol α with a subscript referring to the relevant characteristic.

Example: Temperature coefficient of the gain error: α_{EG} .

- 2 Temperature coefficients are usually specified in “parts per million (relative to the full-scale value) per degree Celsius, that is in “ppm/°C”.

2.4.2 accuracy long-term instability ($\Delta E_{(\Delta t)}$, $\Delta E_{(t)}$): The additional error caused by the ageing of the components and specified for a longer period in time.

2.4.3 pedestal (E_p): A dynamic offset error produced in the commutation process.

3 Letter symbols

3.1 General

3.1.1 Basic letters

Chapter V, clause 1 of IEC 60748-1 (which refers back to chapter V, clauses 2, 3 and 4 of IEC 60747-1) applies.

3.1.2 Subscripts

Chapter V of IEC 60748-1 applies.

3.2 Symboles littéraux pour la catégorie I (circuits de ligne, amplificateurs de lecture, commande de périphériques et circuits de décalage de niveau, comparateurs de tension)

Nom et désignation	Symbole littéral	Observations et abréviations courantes
3.2.1 Termes relatifs aux caractéristiques d'entrée		
Impédance d'entrée	Z_i	
Tension d'entrée au niveau haut	V_{IH}	
Tension d'entrée au niveau bas	V_{IL}	
Courant d'entrée au niveau haut	I_{IH}	
Courant d'entrée au niveau bas	I_{IL}	
Tension de décalage à l'entrée	V_{IO}	
Courant de décalage à l'entrée	I_{IO}	
Tension de seuil d'entrée au niveau haut	V_{ITH}	
Tension de seuil d'entrée au niveau bas	V_{ITL}	
Coefficient de température moyenne de la tension de décalage à l'entrée	αV_{IO}	
Coefficient de température moyenne du courant de décalage à l'entrée	αI_{IO}	
Gamme globale des tensions de seuil à l'entrée	ΔV_{ITR}	
Tensions différentielles d'entrée	V_{ID}	
Tension de seuil (cas d'entrées différentielles)	V_{IDT}	
Courant moyen de polarisation	I_{IB}	
Tension d'entrée en mode commun	V_{IC}	
Tension de déclenchement à l'entrée en mode commun	V_{ICT}	
Taux de réjection en mode commun	k_{CMR}	L'abréviation CMR est d'un usage courant pour cette grandeur
Tension d'écrêtage à l'entrée (ou à la sortie)	$V_{IK}; V_{OK}$	
Taux de réjection dû à une tension d'alimentation	k_{SVR}	L'abréviation SVR est d'un usage courant pour cette grandeur
3.2.2 Termes relatifs aux caractéristiques de sortie		
Tension de sortie au niveau haut	V_{OH}	
Tension de sortie au niveau bas	V_{OL}	
Courant de sortie au niveau haut	I_{OH}	
Courant de sortie au niveau bas	I_{OL}	
Courant de court-circuit en sortie	I_{OS}	
Courant de blocage en sortie (état haute impédance)	$I_{O(off)}; I_{OZ}$	
Tension de sortie de transition d'un comparateur	V_{OO}	

3.2 Letter symbols of category I (line circuits, sense amplifiers, peripheral drivers and level shifters, voltage comparators)

Name and designation	Letter symbol	Remarks and current abbreviations
3.2.1 Terms related to input characteristics		
Input impedance	Z_i	
High-level input voltage	V_{IH}	
Low-level input voltage	V_{IL}	
High-level input current	I_{IH}	
Low-level input current	I_{IL}	
Input offset voltage	V_{IO}	
Input offset current	I_{IO}	
High-level input threshold voltage	V_{ITH}	
Low-level input threshold voltage	V_{ITL}	
Mean temperature coefficient of the input offset voltage	αV_{IO}	
Mean temperature coefficient of the input offset current	αI_{IO}	
Overall input threshold voltage range	ΔV_{ITR}	
Differential input voltage	V_{ID}	
Differential input threshold voltage	V_{IDT}	
Average (mean) bias current	I_{IB}	
Common-mode input voltage	V_{IC}	
Common-mode input triggering voltage	V_{ICT}	
Common-mode rejection ratio	k_{CMR}	The abbreviations CMRR and CMR are in common use for the quantity
Input (output) clamping voltage	$V_{IK}; V_{OK}$	
Supply voltage rejection ratio	k_{SVR}	The abbreviations SVRR, SVR and PSRR are in common use for the quantity
3.2.2 Terms related to output characteristics		
High-level output voltage	V_{OH}	
Low-level output voltage	V_{OL}	
High-level output current	I_{OH}	
Low-level output current	I_{OL}	
Short-circuit output current	I_{OS}	
Off-state (high-impedance state) output current	$I_{O(off)}; I_{OZ}$	
Output change overvoltage for a comparator	V_{OO}	

Nom et désignation	Symbole littéral	Observations et abréviations courantes
3.2.3 Termes relatifs aux caractéristiques de transfert		
Amplification en tension en mode différentiel	$A_{VD}; A_{vd}; A_V$	
Temps de délai	t_d	
Temps de croissance, temps de décroissance	$t_r; t_f$	
Temps de réponse total	t_{tot}	
Temps de propagation du niveau haut au niveau bas	t_{PHL}	
Temps de propagation du niveau bas au niveau haut	t_{PLH}	
Temps de transition du niveau haut au niveau bas	t_{THL}	
Temps de transition du niveau bas au niveau haut	t_{TLH}	
Temps de recouvrement de surcharge (entrées en mode différentiel)	t_{ord}	
Temps de recouvrement de surcharge (entrées en mode commun)	t_{orc}	

3.3 Symboles littéraux pour la catégorie II (convertisseurs linéaires et non-linéaires analogiques numériques et numérique-analogique)

Nom et désignation	Symbole littéral	Observations et abréviations courantes
3.3.1 Termes généraux		
Gamme (pratique) de pleine échelle	$V_{FSR}; I_{FSR}$ $V_{FSRpr}; I_{FSRpr}$	FSR et FSR(pr)
Gamme nominale de pleine échelle	$V_{FSRnom}; I_{FSRnom}$	FSR(nom)
Pleine échelle	$V_{FS}; I_{FS}$	FS
Pleine échelle positive	$V_{FS+}; I_{FS+}$	FS+
Pleine échelle négative	$V_{FS-}; I_{FS-}$	FS-
Echelle de zéro	$V_{ZS}; I_{ZS}$	ZS
Echelle de zéro positive	$V_{ZS+}; I_{ZS+}$	ZS+
Echelle de zéro négative	$V_{ZS-}; I_{ZS-}$	ZS-
Valeur nominale de pleine échelle	$V_{FSnom}; I_{FSnom}$	FS(nom)
3.3.2 Termes relatifs au fonctionnement statique		
Bit le moins significatif		LSB
Erreur de décalage	E_O	
Erreur de gain	E_G	
Erreur de linéarité (aux points terminaux)	E_L	
Erreur de linéarité par rapport à la meilleure droite)	$E_{L(adj)}$	

Name and designation	Letter symbol	Remarks and current abbreviations
3.2.3 Terms related to transfer characteristics		
Differential-mode voltage amplification	$A_{VD}; A_{vd}; A_V$	
Delay time	t_d	
Rise time, fall time	$t_r; t_f$	
Total response time	t_{tot}	
High-level to low-level propagation time	t_{PHL}	
Low-level to high-level propagation time	t_{PLH}	
High-level to low-level transition time	t_{THL}	
Low-level to high-level transition time	t_{TLH}	
Differential-input overload recovery time	t_{ord}	
Common-mode input overload recovery time	t_{orc}	

3.3 Letter symbols for category II (linear and non-linear analogue-to-digital and digital-to-analogue converters)

Name and designation	Letter symbol	Remarks and current abbreviations
3.3.1 General terms		
(Practical) full-scale range	$V_{FSR}; I_{FSR}$ $V_{FSRpr}; I_{FSRpr}$	FSR and FSR(pr)
Nominal full-scale range	$V_{FSRnom}; I_{FSRnom}$	FSR(nom)
Full scale	$V_{FS}; I_{FS}$	FS
Positive full scale	$V_{FS+}; I_{FS+}$	FS+
Negative full scale	$V_{FS-}; I_{FS-}$	FS–
Zero scale	$V_{ZS}; I_{ZS}$	ZS
Positive zero scale	$V_{ZS+}; I_{ZS+}$	ZS+
Negative zero scale	$V_{ZS-}; I_{ZS-}$	ZS–
Nominal full-scale value	$V_{FSnom}; I_{FSnom}$	FS(nom)
3.3.2 Terms related to static performance		
Least significant bit		LSB
Offset error	E_O	
Gain error	E_G	
(End-points) linearity error	E_L	
Best straight-line linearity error	$E_{L(adj)}$	

Nom et désignation	Symbole littéral	Observations et abréviations courantes
Erreur de linéarité différentielle	E_D	
Erreur de pleine échelle	E_{FS}	
Erreur d'échelle de zéro	E_{ZS}	
Erreur de précision absolue, erreur totale	E_T	
Erreur due à un changement de polarité	E_{RO}	
Sensibilité du courant de sortie (ou de la tension de sortie) à la variation de la tension d'alimentation	$k_{SVS(I)}$ $k_{SVS(V)}$	
Conformité en tension ou en courant	$\Delta V_{O(op)}$ or $\Delta I_{O(op)}$	
Valeur de transition	V_{tr} , I_{tr}	
Gain	G	
3.3.3 Termes relatifs au fonctionnement dynamique		
Temps de conversion	t_c	
Taux de conversion	f_c	
Temps d'établissement (numérique)	t_s ; t_{sd}	
Retard (numérique)	t_d ; t_{dd}	
Pente maximale de la tension de sortie (numérique)	S_{OM} ; S_{OMD}	SR; SR(dig)
Pente moyenne de la tension de sortie (numérique)	S_{VOAVd}	
Surface correspondant au signal parasite		GA
Energie correspondant au signal parasite		GE
Temps d'établissement dû à la référence	t_{sr}	
Retard dû à la référence	t_{dr}	
Pente maximale de la tension de sortie due à la référence	S_{OMR}	SR(ref)
Pente moyenne de la tension de sortie (due à la référence)	S_{VOAVr}	
Retard apparaissant pendant la croissance de la tension de sortie	$t_{d(ramp)}$	
Temps d'établissement jusqu'à stabilisation de la rampe	$t_{s(ramp)}$	
Erreur «de fuite» (feedthrough) de la tension de référence	E_F	
Capacité «de fuite»	C_F	
3.3.4 Caractéristiques diverses		
Coefficients de température des caractéristiques analogiques	α	
Coefficient de température de l'erreur de gain	α_{EG}	
Instabilité à long terme de la précision	$\Delta_{E(\Delta t)}$; $\Delta_{E(t)}$	
«Piédestal»	E_p	
Bruit	à l'étude	

Name and designation	Letter symbol	Remarks and current abbreviations
Differential linearity error	E_D	
Full-scale error	E_{FS}	
Zero-scale error	E_{ZS}	
Absolute accuracy error, total error	E_T	
Roll-over error	E_{RO}	
Output current (or output voltage) supply voltage sensitivity	$k_{SVS(I)}$ $k_{SVS(V)}$	
Voltage or current compliance	$\Delta V_{O(op)}$ or $\Delta I_{O(op)}$	
Transition value	V_{tr} , I_{tr}	
Gain	G	
3.3.3 Terms related to dynamic performance		
Conversion time	t_c	
Conversion rate	f_c	
(Digital) settling time	t_s ; t_{sd}	
(Digital) delay time	t_d ; t_{dd}	
(Digital) slew rate, maximum rate of (digital) change of the output	S_{OM} ; S_{OMD}	SR; SR(dig)
(Digital) average rate of change of the output voltage	S_{VOAVd}	
Glitch area		GA
Glitch energy		GE
Reference settling time	t_{sr}	
Reference delay time	t_{dr}	
Reference slew rate	S_{OMR}	SR(ref)
(Reference) average rate of change of the output voltage	S_{VOAVr}	
Steady-state ramp delay	$t_{d(ramp)}$	
Settling time to steady-state ramp	$t_{s(ramp)}$	
Feedthrough error	E_F	
Feedthrough capacitance	C_F	
3.3.4 Sundry characteristics		
Temperature coefficients of analogue characteristics	α	
Temperature coefficient of the gain error	α_{EG}	
Accuracy long-term instability	$\Delta_{E(\Delta t)}$; $\Delta_{E(t)}$	
Pedestal	E_p	
Noise	under consideration	

CHAPITRE III: VALEURS LIMITES ET CARACTÉRISTIQUES ESSENTIELLES

SECTION 1: CATÉGORIE I

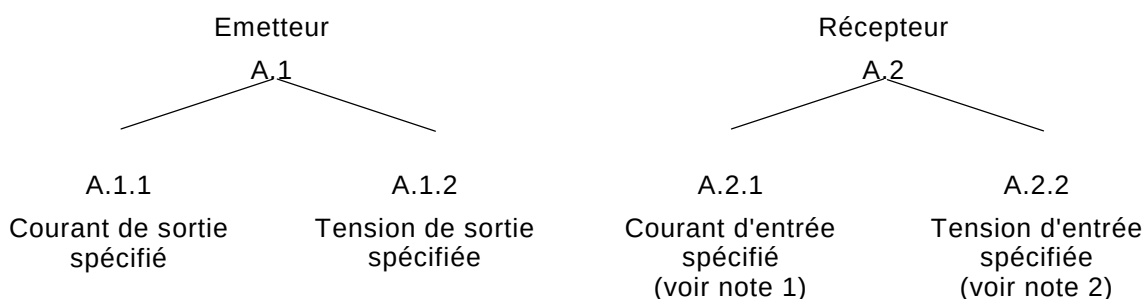
(CIRCUITS DE LIGNE, AMPLIFICATEURS DE LECTURE,
COMMANDE DE PÉRIPHÉRIQUES ET CIRCUITS DE DÉCALAGE DE NIVEAU,
COMPARATEURS DE TENSION)

1 Généralités

1.1 Cette section donne les valeurs limites et les caractéristiques qui sont nécessaires pour spécifier certains types de circuits d'interface de l'une quelconque des catégories suivantes (définitions, voir chapitre II):

- Sous-catégorie A – Circuits de ligne

Cette sous-catégorie peut être subdivisée comme suit:



NOTES

- 1 Par exemple, lorsque l'impédance d'entrée est inférieure à l'impédance de source.
- 2 Par exemple, lorsque l'impédance d'entrée est supérieure à l'impédance de source.

- Sous-catégorie B – Amplificateurs de lecture
- Sous-catégorie C – Commandes de périphériques (y compris commandes de mémoires et circuits de décalage de niveaux)
- Sous-catégorie D – Comparateurs de tension

1.2 Cette section comprend les circuits qui sont totalement intégrés, ou ceux qui consistent en combinaisons de circuits intégrés et d'éléments discrets (par exemple de transistors) et qui, bien que dans un seul boîtier, peuvent être accessibles séparément au moyen des bornes disponibles.

Dans ce dernier cas, le ou les transistors ou les autres éléments discrets doivent être spécifiés séparément suivant les normes correspondantes de la CEI 60747.

2 Spécifications fonctionnelles

2.1 Schéma synoptique

Un schéma synoptique ou une information équivalente sur le circuit intégré d'interface doit être donné.

CHAPTER III: ESSENTIAL RATINGS AND CHARACTERISTICS

SECTION 1: CATEGORY I

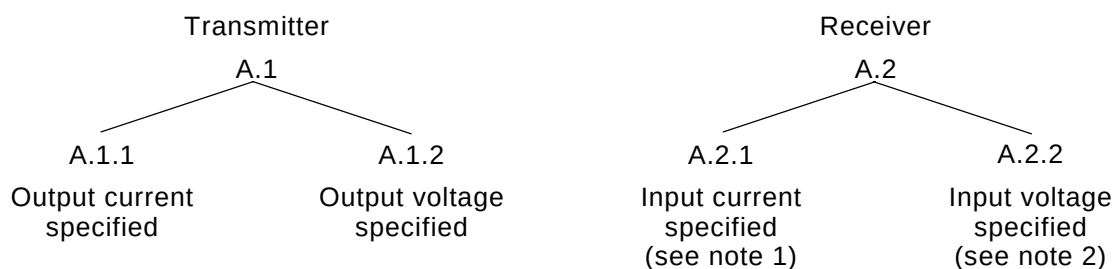
(LINE CIRCUITS, SENSE AMPLIFIERS, PERIPHERAL DRIVERS
AND LEVEL SHIFTERS, VOLTAGE COMPARATORS)

1 General

1.1 This section gives ratings and characteristics that are required to specify certain types of interface circuits in any of the following subcategories (for definitions, see chapter II):

- Subcategory A – Line circuits

This subcategory can be subdivided as follows:



NOTES

- 1 For example, where input impedance is lower than source impedance.
- 2 For example, where input impedance is higher than source impedance.

- Subcategory B – Sense amplifiers
- Subcategory C – Peripheral drivers (including memory drivers and level shifters)
- Subcategory D – Voltage comparators

1.2 This section includes circuits that are completely integrated or that consist of combinations of integrated circuits and discrete devices (for example, transistors) that, while within one package, can be accessed separately via available terminations.

In the latter case, the transistor(s) or other discrete devices shall be specified separately according to the relevant standards of IEC 60747.

2 Functional specifications

2.1 Block diagram

A block diagram or equivalent circuit information of the interface integrated circuit shall be given.

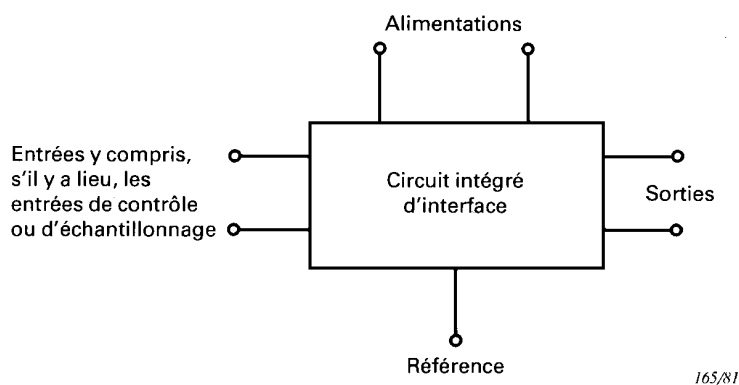


Figure 13

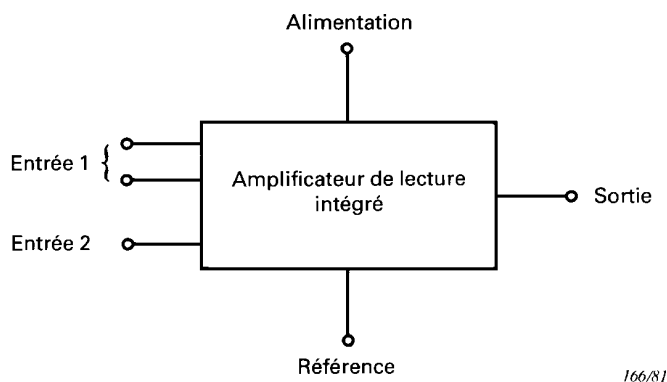
On peut distinguer les bornes suivantes:

- bornes d'alimentation, c'est-à-dire les bornes prévues pour être connectées aux alimentations;
- bornes d'entrée et de sortie, c'est-à-dire vers lesquelles ou à partir desquelles les signaux circulent. Le terme «signal» comprend à la fois l'impulsion et des formes d'ondes plus complexes, et comprend les impulsions de contrôle ou d'échantillonnage.

2.2 Fonction

La fonction réalisée par le circuit doit être spécifiée, par exemple sous forme d'une table de fonctionnement.

Exemple: Table de fonctionnement d'un circuit amplificateur de lecture intégré.



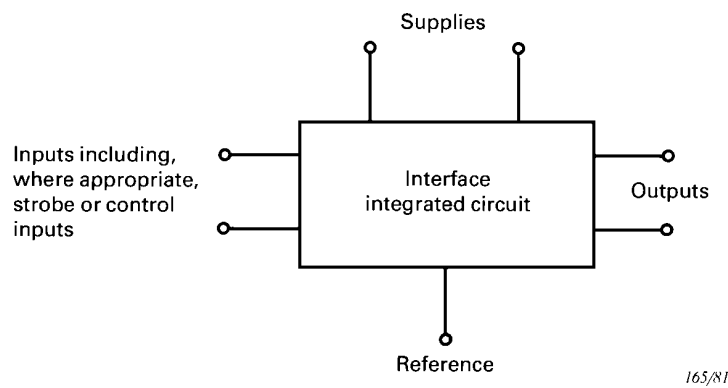
Entrée 1	Entrée 2	Sortie
H	H	H
L	X	L
X	L	L

NOTE – Les niveaux digitaux H, L et X (indéterminé) doivent être définis, par exemple pour l'entrée 1 en catégories de la tension différentielle d'entrée, pour l'entrée 2 et la sortie sous forme de niveaux digitaux.

Figure 14

2.3 Compatibilité électrique

On doit indiquer si le dispositif est compatible, en termes de caractéristiques électriques, avec d'autres dispositifs ou familles de dispositifs.

**Figure 13**

The following terminals may be distinguished:

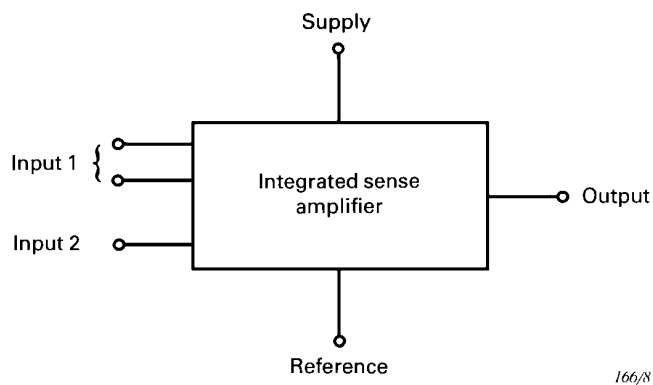
- supply terminals, that is, terminals intended to be connected to the power supplies;
- input and output terminals, that is, terminals into or out of which signals are passed.

The term “signal” includes both pulse and more complex waveforms, and includes strobe or control pulses.

2.2 Function

The function performed by the circuit shall be specified, for example, in the form of a function table.

Example: A function table of an integrated sense amplifier circuit.



Input 1	Input 2	Output
H	H	H
L	X	L
X	L	L

NOTE – The logic levels H, L and X (irrelevant) must be defined, for example for input 1 in categories of the differential input voltage, and for input 2 and the output in the form of digital levels.

Figure 14

2.3 Electrical compatibility

It shall be stated whether the device is compatible, with respect to electrical characteristics, with other devices or families of devices.

3 Description du circuit

3.1 Technologie

On doit indiquer la technologie employée pour la fabrication, par exemple circuit intégré monolithique à semiconducteurs, circuit intégré hybride, micro-assemblage, etc.

3.2 Détails d'encombrement et d'encapsulation

3.2.1 Numéro CEI et/ou numéro national de référence du dessin d'encombrement

3.2.2 Méthode d'encapsulation

4 Valeurs limites

En satisfaisant aux articles suivants, si des valeurs maximales et/ou minimales sont données, le fabricant doit indiquer s'il se réfère à la valeur absolue ou à la valeur algébrique de la grandeur.

Les valeurs limites doivent couvrir le fonctionnement du circuit intégré dans la gamme des températures de fonctionnement spécifiée. Si ces valeurs limites dépendent de la température, il convient d'indiquer cette dépendance.

4.1 Valeurs limites électriques

4.1.1 Tension(s) d'alimentation

- a) Valeur(s) maximale(s) et polarités.
- b) Valeur maximale autorisée de l'ondulation pour la ou les tensions d'alimentation (s'il y a lieu).
- c) Valeurs maximales des signaux transitoires ou parasites des alimentations pendant une durée spécifiée (s'il y a lieu).
- d) Valeur maximale de la tension entre une borne quelconque d'alimentation et le boîtier ou une borne de référence.
- e) Séquence d'application des tensions d'alimentation (s'il y a lieu).

4.1.2 Courant(s) d'alimentation

- a) valeurs maximales (s'il y a lieu).
- b) Valeurs maximales pendant une durée spécifiée (conditions de défaut extérieures) s'il y a lieu).

4.1.3 Tensions d'entrée

- a) Valeurs maximales, par rapport à la borne de référence (et polarités, si nécessaire).
- b) Valeur maximale entre les bornes d'entrée (s'il y a lieu).
- c) Valeur maximale entre deux entrées réunies et la borne de référence (s'il y a lieu).

4.1.4 Tensions de sortie

- a) Valeurs maximales par rapport à la borne de référence.
- b) Valeur maximale entre les bornes de sortie (s'il y a lieu).
- c) Valeur maximale entre deux sorties réunies et la borne de référence (s'il y a lieu).

3 Description of the circuit

3.1 Technology

The manufacturing technology shall be stated, for example, semiconductor monolithic integrated circuit, hybrid integrated circuit, micro-assembly, etc.

3.2 Details of outline and encapsulation

3.2.1 IEC and/or national reference number of the outline drawing

3.2.2 Method of encapsulation

4 Ratings (limiting values)

In satisfying the following clauses, if maximum and/or minimum values are quoted, the manufacturer must indicate whether he refers to the absolute magnitude or to the algebraic value of the quantity.

The ratings given must cover the operation of the integrated circuit over the specified range of operating temperatures. Where such ratings are temperature dependent, this dependence should be indicated.

4.1 Electrical limiting values

4.1.1 Power supply voltage(s)

- a) Maximum value(s) and polarities.
- b) Maximum permissible ripple on the supply voltage(s) (where appropriate).
- c) Maximum values of transient or spurious signals from the supplies for a specified time duration (where appropriate).
- d) Maximum value of the voltage between any supply terminal and the case or reference terminal.
- e) The sequence of the application of supply voltages (where appropriate).

4.1.2 Power supply current(s)

- a) Maximum values (where appropriate).
- b) Maximum values for a specified time duration (external fault conditions) (where appropriate).

4.1.3 Input voltages

- a) Maximum values with respect to the reference terminal (and polarities, if appropriate).
- b) Maximum value between input terminals (where appropriate).
- c) Maximum value of two connected inputs with respect to the reference terminal (where appropriate).

4.1.4 Output voltages

- a) Maximum values with respect to the reference terminal.
- b) Maximum value between output terminals (where appropriate).
- c) Maximum value of two connected outputs with respect to the reference terminal (where appropriate).

4.1.5 *Courants d'entrée (s'il y a lieu)*

Valeurs maximales

4.1.6 *Courants de sortie*

- a) Valeurs maximales.
- b) Valeurs maximales des courants transitoires pour une durée spécifiée (s'il y a lieu).

4.1.7 *Impédances (s'il y a lieu)*

Valeur minimale de l'impédance de charge.

4.1.8 *Durée de court-circuit (entre les bornes ou entre une borne et la borne de référence)*

Valeur maximale (s'il y a lieu).

4.1.9 *Tension entre les bornes (s'il y a lieu)*

Valeur(s) maximale(s).

4.2 *Températures*

4.2.1 *Températures de fonctionnement*

Valeurs minimale et maximale de la température ambiante de fonctionnement ou de celle d'un point de référence.

4.2.2 *Température de stockage*

Valeurs minimale et maximale.

4.2.3 *Température des connexions*

Valeur maximale de la température des connexions et durée maximale pendant laquelle elle est appliquée.

4.3 *Dissipation de puissance (s'il y a lieu)*

- a) Valeur de la dissipation de puissance totale maximale en fonction de la température ambiante ou de celle d'un point de référence, dans la gamme des températures de fonctionnement.
- b) Si plusieurs circuits intégrés ou éléments sont encapsulés dans le même boîtier, la dissipation de puissance maximale doit être aussi indiquée pour chaque circuit ou élément séparément.

4.1.5 *Input currents* (where appropriate)

Maximum values.

4.1.6 *Output currents*

- a) Maximum values.
- b) Maximum values of transient currents for a specified time duration (where appropriate).

4.1.7 *Impedances* (where appropriate)

Minimum value of load impedance.

4.1.8 *Short-circuit duration* (between terminals, or between a terminal and the reference terminal)

Maximum value (where appropriate).

4.1.9 *Interterminal voltage* (where appropriate)

Maximum value(s).

4.2 *Temperatures*

4.2.1 *Operating temperatures*

Minimum and maximum values of ambient or reference-point operating temperatures.

4.2.2 *Storage temperatures*

Minimum and maximum values.

4.2.3 *Lead temperatures*

Maximum value of lead temperature and maximum duration for which it may be applied.

4.3 *Power dissipation* (where appropriate)

- a) Maximum total power dissipation as a function of temperature over the operating temperature range (ambient or reference-point).
- b) Where several integrated circuits or elements are encapsulated within a single package, the maximum power dissipation shall also be stated for each circuit or element independently.

5 Conditions de fonctionnement recommandées (dans la gamme des températures de fonctionnement et des tensions d'alimentation spécifiées)

Pour tous les paragraphes de cet article, on doit indiquer (s'il y a lieu) la variation avec la température.

5.1 Alimentations

5.1.1 Polarité, valeurs nominales et tolérances pour les tensions fournies par les alimentations.

5.1.2 Polarité, valeurs nominales et tolérances pour les courants fournis par les alimentations (s'il y a lieu).

5.1.3 Valeur(s) maximale(s) de la ou des impédances des alimentations (s'il y a lieu).

5.2 Bornes d'entrée

Valeurs recommandées de la ou des tensions et/ou du ou des courants du signal d'entrée et (s'il y a lieu) de l'impédance de la source de signal, et/ou des conditions de polarisation appliquées aux bornes d'entrée.

5.3 Bornes de sortie

Valeur(s) nominale(s) de la ou des tensions et/ou du ou des courants du signal de sortie et valeur recommandée de l'impédance de charge.

(S'il y a lieu) conditions de polarisation appliquées aux bornes de sortie.

5.4 Eléments extérieurs (s'il y a lieu)

Valeur(s) et tolérance(s) des éléments extérieurs qui doivent être associés au circuit.

5.5 Gamme des températures de fonctionnement

Gamme recommandée de températures ambiantes ou d'un point de référence.

6 Caractéristiques électriques

NOTE – Les caractéristiques à spécifier pour chaque sous-catégorie sont indiquées par un signe «+» dans la colonne correspondante. Le signe «(+)» indique que la caractéristique est à spécifier seulement s'il y a lieu.

6.1 Caractéristiques à 25 °C (température ambiante ou température d'un point de référence)

6.1.1 Courant(s) des alimentations

Valeur(s) maximale(s) pour des valeurs spécifiées de

- tension(s) d'alimentation;
- conditions de charge (s'il y a lieu);
- conditions dynamiques, par exemple fréquence de fonctionnement, facteur d'utilisation (s'il y a lieu);
- tension d'entrée.

Sous-catégorie						
A				B	C	D
1.1	1.2	2.1	2.2			
+	+	+	+	+	+	+

5 Recommended operating conditions (within the specified operating temperature range and specified supply voltage(s))

For all the subclauses included in this clause, the variation with temperature shall be stated (where appropriate).

5.1 Power supplies

5.1.1 Polarity, nominal values and tolerances for voltages provided by the power supplies

5.1.2 Polarity, nominal values and tolerances for currents provided by the power supplies (where appropriate)

5.1.3 Maximum value(s) of the impedance(s) of the power supplies (where appropriate)

5.2 Input terminals

Recommended values of the voltage(s) and/or current(s) of the input signal and (where appropriate) of the signal source impedance, and/or bias conditions applied to the input terminals.

5.3 Output terminals

Nominal value(s) of the voltage(s) and/or current(s) of the output signal, and recommended value of the load impedance.

(Where appropriate) bias conditions applied to the output terminal(s).

5.4 External elements (where appropriate)

Value(s) and tolerance(s) for the external element(s) that must be associated with the circuit.

5.5 Operating temperature range

Recommended ambient or reference-point temperature range.

6 Electrical characteristics

NOTE – The characteristics to be specified for each subcategory are indicated in the relevant column by a “+” sign. The sign “+” indicates that a specification must be given only where appropriate.

6.1 Characteristics at 25 °C (ambient or reference-point temperature)

6.1.1 Supply current(s)

Maximum value(s) for specified values of:

- supply voltage(s);
- load conditions (where appropriate);
- dynamic conditions, for example: operating frequency, duty cycle (where appropriate);
- input voltage.

Subcategory						
A				B	C	D
1.1	1.2	2.1	2.2			
+	+	+	+	+	+	+

6.1.2 Caractéristiques d'entrée

6.1.2.1 Impédance d'entrée (z_i)

Valeur minimale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension ou courant de sortie (selon le cas);
- impédance de charge (s'il y a lieu);
- amplitude du signal d'entrée;
- fréquence.

6.1.2.2 Tension(s) d'entrée au niveau haut (V_{IH})

Valeur la moins positive (la plus négative) pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- autres tensions d'entrée (s'il y a lieu);
- impédance de charge (s'il y a lieu).

6.1.2.3 Tension(s) d'entrée au niveau bas (V_{IL})

Valeur la plus positive (la moins négative) pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- autres tensions d'entrée (s'il y a lieu);
- impédance de charge (s'il y a lieu).

6.1.2.4 Courant(s) d'entrée au niveau haut (I_{IH})

Valeurs(s) maximale(s) pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension(s) d'entrée;
- impédance de charge (s'il y a lieu);
- autres tensions d'entrée (s'il y a lieu).

6.1.2.5 Courant(s) d'entrée au niveau bas (I_{IL})

Valeur(s) maximale(s) pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension d'entrée;
- impédance de charge (s'il y a lieu);
- autres tensions d'entrée (s'il y a lieu).

6.1.2.6 Tension de décalage à l'entrée (V_{IO})

Valeur maximale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension ou courant de sortie (selon le cas);
- résistance de source (s'il y a lieu);
- tension d'entrée en mode commun (s'il y a lieu).

Sous-catégorie						
1.1	1.2	A		B	C	D
		2.1	2.2			
		+	+			
+	+		+	+ ¹⁾	+	
+	+		+	+ ¹⁾	+	
+	+	+	+	+ ¹⁾	+	
+	+	+	+	+ ¹⁾	+	
			(+)	(+)		+

6.1.2 Input characteristics

6.1.2.1 Input impedance (z_i)

Minimum value for specified values of:

- supply voltage(s);
- output voltage or current (as appropriate);
- load impedance (where appropriate);
- input signal amplitude;
- frequency.

6.1.2.2 High-level input voltage(s) (V_{IH})

Least positive (most negative) value for specified values of:

- supply voltage(s);
- other input voltages (where appropriate);
- load impedance (where appropriate).

6.1.2.3 Low-level input voltage(s) (V_{IL})

Most positive (least negative) value for specified values of:

- supply voltage(s);
- other input voltages (where appropriate);
- load impedance (where appropriate).

6.1.2.4 High-level input current(s) (I_{IH})

Maximum value(s) for specified values of:

- supply voltage(s);
- input voltage(s);
- load impedance (where appropriate);
- other input voltages (where appropriate).

6.1.2.5 Low-level input current(s) (I_{IL})

Maximum value(s) for specified values of:

- supply voltage(s);
- input voltage(s);
- load impedance (where appropriate);
- other input voltages (where appropriate).

6.1.2.6 Input offset voltage (V_{IO})

Maximum value for specified values of:

- supply voltage(s);
- output voltage or current (as appropriate);
- source resistance (where appropriate);
- common-mode input voltage (where appropriate).

Subcategory						
1.1	1.2	A		B	C	D
		2.1	2.2			
		+	+			
+	+		+	+1)	+	
+	+		+	+1)	+	
+	+	+	+	+1)	+	
+	+	+	+	+1)	+	
			(+)	(+)		+

6.1.2.7 *Courant de décalage à l'entrée (I_{IO})*

Valeur maximale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension ou courant de sortie (selon le cas);
- tension d'entrée en mode commun (s'il y a lieu);
- tension d'entrée différentielle (s'il y a lieu).

6.1.2.8 *Gamme de tensions d'entrée (cas des entrées différentielles (V_{ID}))*

Valeur minimale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- impédance de charge (s'il y a lieu);
- tension ou courant de sortie (selon le cas);
- tension de référence (s'il y a lieu).

6.1.2.9 *Gamme globale des tensions de seuil d'entrée (ΔV_{ITR})*

Valeur(s) minimale et/ou maximale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- résistance de source (s'il y a lieu);
- tension d'entrée en mode commun (s'il y a lieu);
- autre(s) tension(s) d'entrée (s'il y a lieu);
- tension de référence (s'il y a lieu);
- impédance de charge (s'il y a lieu);
- tension ou courant de sortie (selon le cas);
- niveaux logiques de la tension de sortie (selon le cas).

NOTE – Il peut être nécessaire de donner des paires de valeurs différentes pour chaque direction de transition à la sortie.

6.1.2.10 *Courant moyen de polarisation (I_{IB})*

Valeur maximale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension d'entrée en mode commun (s'il y a lieu);
- tension d'entrée différentielle (s'il y a lieu).

Sous-catégorie					
1.1	A		2.2	B	C
	1.2	2.1			
		(+)		(+)	+
			+ ²⁾	+	+
			+ ²⁾	+	+
		+ ²⁾	+ ²⁾	+	+

6.1.2.7 *Input offset current (I_{IO})*

Maximum value for specified values of:

- supply voltage(s);
- output voltage or current (as appropriate);
- common-mode input voltage (where appropriate);
- differential input voltage (where appropriate).

6.1.2.8 *Differential-input voltage range (V_{ID})*

Minimum value for specified values of:

- supply voltage(s);
- load impedance (where appropriate);
- output voltage or current (as appropriate);
- reference voltage (where appropriate).

6.1.2.9 *Overall input threshold voltage range (ΔV_{ITR})*

Minimum and/or maximum value(s) for specified values of:

- supply voltage(s);
- source resistance (where appropriate);
- common-mode input voltage (where appropriate);
- other input voltage(s) (where appropriate);
- reference voltage (where appropriate);
- load impedance (where appropriate);
- output voltage or current (as appropriate);
- logic levels of output voltage (as appropriate).

NOTE – Separate pairs of values may need to be given for each direction of transition at the output.

6.1.2.10 *Average bias current (I_{IB})*

Maximum value for specified values of:

- supply voltage(s);
- common-mode input voltage (where appropriate);
- differential input voltage (where appropriate).

Subcategory						
1.1	1.2	A		B	C	D
		2.1	2.2			
		(+)		(+)		+
			+ ²⁾	+		+
			+ ²⁾	+		+
		+ ²⁾	+ ²⁾	+		+

6.1.2.11 Tensions d'entrée en mode commun

Selon le cas:

- a) Gamme des tensions d'entrée en mode commun (V_{IC}), ou
- b) Tension de déclenchement aux entrées en mode commun (V_{ICT}).

Valeur minimale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension de courant de sortie (selon le cas);
- conditions des impulsions d'entrée (y compris les réseaux d'attaque);
- tension d'entrée différentielle.

6.1.2.12 Taux de réjection en mode commun (K_{CMR})

Valeur minimale pour des valeur spécifiées de:

- tension(s) d'alimentation;
- amplitude du signal d'entrée en mode commun;
- tension ou courant de sortie (selon le cas);
- tension d'échantillonnage (s'il y a lieu);
- impédance de la charge et de la source;
- fréquence (s'il y a lieu).

6.1.2.13 Tension d'écrêtage à l'entrée (V_{IK})

Valeur maximale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- courant d'entrée.

6.1.2.14 Taux de réjection de la tension d'alimentation (K_{SVR})

Valeur minimale pour des valeurs spécifiées de:

- tension d'alimentation;
- variation de la tension d'alimentation;
- tension ou courant de sortie, comme spécifié pour la tension de décalage;
- impédance de charge (s'il y a lieu).

Sous-catégorie						
1.1	1.2	A		B	C	D
		2.1	2.2			
		+ ²⁾	+ ²⁾	+		+
		2)3) (+)	2)3) (+)			+
(+)	(+)				(+)	
			2) (+)	(+)		+

6.1.2.11 Common-mode input voltages

Whichever is appropriate:

- a) Common-mode input voltage range (V_{IC}), or
- b) Common-mode input triggering voltage (V_{ICT}).

Minimum value for specified values of:

- supply voltage(s);
- output voltage or current (as appropriate);
- input pulse conditions (including driving networks);
- differential input voltage.

6.1.2.12 Common-mode rejection ratio (K_{CMR})

Minimum value for specified values of:

- supply voltage(s);
- common-mode input signal amplitude;
- output voltage or current (as appropriate);
- strobe voltage (where appropriate);
- load and source impedances;
- frequency (where appropriate).

6.1.2.13 Input clamping voltage (V_{IK})

Maximum value for specified values of:

- supply voltage(s);
- input current.

6.1.2.14 Supply voltage rejection ratio (K_{SVR})

Minimum value for specified values of:

- supply voltage(s);
- change in supply voltage;
- output voltage or current as specified for offset voltage;
- load impedance (where appropriate).

Subcategory						
1.1	1.2	A		B	C	D
		2.1	2.2			
		+ ²⁾	+ ²⁾	+		+
		²⁾³⁾ (+)	²⁾³⁾ (+)			+
(+)	(+)				(+)	
			²⁾ (+)	(+)		+

6.1.3 Caractéristiques de sortie

6.1.3.1 Niveau haut de la tension de sortie (V_{OH})

Valeur la moins positive (la plus négative) pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- courant ou résistance de charge;
- tension(s) d'entrée;
- tension d'échantillonnage (s'il y a lieu).

6.1.3.2 Niveau bas de la tension de sortie (V_{OL})

Valeur la plus positive (la moins négative) pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- courant ou résistance de charge;
- tension(s) d'entrée;
- tension d'échantillonnage (s'il y a lieu).

6.1.3.3 Courant de sortie (I_O)

Valeur minimale et/ou maximale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension d'entrée;
- tension de sortie.

NOTE – Pour les sorties digitales, les valeurs doivent être données pour la sortie à l'état haut et à l'état bas (I_{OH} , I_{OL})

6.1.3.4 Courant de court-circuit en sortie (I_{OS})

Valeur maximale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension d'entrée;
- tension d'échantillonnage (s'il y a lieu);
- durée de court-circuit.

6.1.3.5 Courant de blocage en sortie (état haute impédance ($I_{O(off)}$, I_{OZ}))

Valeur maximale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension de sortie.

NOTE – Cette caractéristique n'est applicable que pour les dispositifs de sortie à collecteur ouvert et à émetteur ouvert ou pour les dispositifs «trois-états» dans l'état à haute impédance.

Sous-catégorie						
1.1	A			B	C	D
	1.2	2.1	2.2			
	+	+	+	+	+	+
	+	+	+	+	+	+
+						
	+	+	+	+	+	+
+	+	+	+	+	+	+

6.1.3 Output characteristics

6.1.3.1 High-level output voltage (V_{OH})

Least positive (most negative) value for specified values of:

- supply voltage(s);
- load current or resistance;
- input voltage(s);
- strobe voltage (where appropriate).

6.1.3.2 Low-level output voltage (V_{OL})

Most positive (least negative) value for specified values of:

- supply voltage(s);
- load current or resistance;
- input voltage(s);
- strobe voltage (where appropriate).

6.1.3.3 Output current (I_O)

Minimum and/or maximum value for specified values of:

- supply voltage(s);
- input voltage;
- output voltage.

NOTE – For digital outputs, values shall be given for both the high-level and low-level output currents (I_{OH} , I_{OL})

6.1.3.4 Short-circuit output current (I_{OS})

Maximum value for specified values of:

- supply voltage(s);
- input voltage;
- strobe voltage (where appropriate);
- duration of the short-circuit.

6.1.3.5 Off-state (high-impedance-state) output current ($I_{O(off)}$, I_{OZ})

Maximum value for specified values of:

- supply voltage(s);
- output voltage.

NOTE – This characteristic is only applicable for open-collector or open-emitter output devices or three-state devices in the off-state.

	Subcategory						
	A				B	C	D
	1.1	1.2	2.1	2.2			
		+	+	+	+	+	+
		+	+	+	+	+	+
+							
		+	+	+	+	+	+
		+	+	+	+	+	+
+	+	+	+	+	+	+	+

6.1.4.1 Amplification en tension en mode différentiel (A_{vd})

- tension(s) d'alimentation;
- amplitude du signal de sortie en mode différentiel;
- impédances de charge et de source.

- 1 (concernant la sous-catégorie A.2) Cette caractéristique n'est applicable que si la caractéristique de transfert est linéaire dans sa majeure partie.
- 2 Les valeurs spécifiées doivent être telles que l'on utilise la partie linéaire de la courbe de transfert.

- tension(s) d'alimentation;
- conditions de l'impulsion d'entrée;
- impédance de source et résistance et capacité ou inductance de charge;
- tension d'échantillonnage (s'il y a lieu);

a) pour une transition à la sortie du niveau bas au niveau haut;

b) pour une transition à la sortie du niveau haut au niveau bas.

1 Pour les dispositifs à entrée analogique et à sortie digitale, les temps de réponse (temps de délai (t_d), temps de transition (t_r , t_f), et temps de réponse total (t_{tot})) doivent être indiqués comme exigé pour les dispositifs à entrée et sortie analogiques de la CEI 60748-3, chapitre III, section deux, paragraphe 5.1.4.3.

2 Pour des dispositifs à entrée digitale et à sortie digitale, les temps de propagation et de transition doivent être indiqués comme exigé par la CEI 60748-2, chapitre III, section un, paragraphe 7.2.

- tension(s) d'alimentation;
- tensions sur les bornes d'entrée;
- impédance de source et résistance et capacité ou inductance de charge;
- condition de l'impulsion d'entrée d'échantillonnage;

a) pour une transition à l'entrée d'échantillonnage du niveau bas au niveau haut;

b) pour une transition à l'entrée d'échantillonnage du niveau haut au niveau bas.

	Sous-catégorie						
	A				B	C	D
	1.1	1.2	2.1	2.2			
			+ ²⁾	+ ²⁾			+
t							
a							
e							
	+	+	+	+	+	+	+
s							
e							
s							
n							
e							
	+	+	+	+	+	¹⁾ +	+

6.1.4 Transfer characteristics

6.1.4.1 Differential-mode voltage amplification (A_{vd})

Minimum value for specified values of:

- supply voltage(s);
- amplitude of the output signal in differential mode;
- load and source impedances.

NOTES

- 1 (for subcategory A.2). This characteristic is applicable only if the transfer characteristic is linear over a substantial part of its range.
- 2 The specified values shall be such that linear part of the transfer curve is used.

6.1.4.2 Response times

Maximum values for specified values of:

- supply voltage(s);
- input pulse conditions;
- source impedance and load resistance and capacitance or inductance;
- strobe voltage (where appropriate);
- a) for a low-to-high transition at the output;
- b) for a high-to-low transition at the output.

NOTES

- 1 For analogue-input, digital-output devices, the response times (delay time (t_d), slope time (t_r , t_f), and total response time (t_{tot})) shall be stated as required for analogue-input, analogue-output devices by chapter III, section two, subclause 5.1.4.3 of IEC 60748-3.
- 2 For digital-input, digital-output devices, the propagation and transition times shall be stated as required by chapter III, section one, subclause 7.2 of IEC 60748-2.

6.1.4.3 Strobe propagation time

Maximum values for specified values of:

- supply voltage(s);
- voltages on the input terminals;
- source impedance and load resistance and capacitance or inductance;
- strobe input pulse conditions;
- a) for a low-to-high transition at the strobe input;
- b) for a high-to-low transition at the strobe input.

Subcategory						
1.1	1.2	A		B	C	D
		2.1	2.2			
		+ ²⁾	+ ²⁾			+
+	+	+	+	+	+	+
+	+	+	+	+	+ ¹⁾	+

6.1.4.4 Temps de recouvrement de surcharge (cas d'entrées différentielles) (t_{ord})

Sous-catégorie B: valeur maximale.

Sous-catégories D et A.2: valeur typique et (s'il y a lieu) valeur maximale.

Pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension d'entrée en mode différentiel;
- impédance de source et résistance et capacité ou inductance de charge;
- tension d'échantillonnage;
- autres tensions d'entrée (s'il y a lieu);
- tension de référence (s'il y a lieu);
- conditions d'impulsion d'entrée (définissant l'amplitude de la surcharge).

6.1.4.5 Temps de recouvrement de surcharge (cas du mode commun à l'entrée) (t_{orc})

Sous-catégorie B: valeur maximale.

Sous-catégories D et A.2: valeur typique et (s'il y a lieu) valeur maximale.

Pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension d'entrée en mode commun;
- impédance de source et résistance et capacité ou inductance de charge;
- tension d'échantillonnage;
- autres tensions d'entrée (s'il y a lieu);
- tension de référence (s'il y a lieu);
- conditions de l'impulsion d'entrée (définissant l'amplitude de la surcharge).

Sous-catégorie						
1.1	A		2.2	B	C	D
	1.2	2.1				
		+	+	+		+
		+	+	+		+

¹⁾ Entrée d'échantillonnage ou autre entrée digitale.

²⁾ Entrées différentielles.

³⁾ Cette caractéristique n'est applicable que si la caractéristique de transfert est linéaire dans sa majeure partie.

6.2 Effets de la variation de la température sur les caractéristiques essentielles

Des informations doivent être données sur la dépendance des caractéristiques propres à une catégorie particulière de circuits en fonction de la température.

6.1.4.4 Differential input overload recovery time (t_{ord})

Subcategory B: maximum value.

Subcategories D and A.2: typical value and (where appropriate) maximum value.

For specified values of:

- supply voltage(s);
- differential-input voltage;
- source impedance and load resistance and capacitance or inductance;
- strobe voltage;
- other input voltages (where appropriate);
- reference voltage (where appropriate);
- input pulse conditions (defining the magnitude of the overload).

6.1.4.5 Common-mode-input overload recovery time (t_{orc})

Subcategory B: maximum value.

Subcategories D and A.2: typical value and (where appropriate) maximum value.

For specified values of:

- supply voltage(s);
- common-mode-input voltage;
- source impedance and load resistance and capacitance or inductance;
- strobe voltage;
- other input voltages (where appropriate);
- reference voltage (where appropriate);
- input pulse conditions (defining the magnitude of the overload).

Subcategory						
1.1	1.2	A		B	C	D
		2.1	2.2			
		+	+	+		+
		+	+	+		+

¹⁾ Strobe or other digital input.

²⁾ Differential input.

³⁾ This characteristic is applicable only if the transfer characteristic is linear over a substantial part of its range.

6.2 Effects of variation of temperature on the essential characteristics

Information shall be given on the temperature dependence of the characteristics relevant to a particular category of circuits.

7 Caractéristiques mécaniques et autres données

La CEI 60747-1, chapitre VI, article 7 est applicable.

8 Données d'application

On peut donner des informations supplémentaires concernant les variations des caractéristiques de 6.1 avec la tension d'alimentation, la température, l'impédance de source et de charge, etc.

L'effet dû à des éléments extérieurs devant être associés avec le circuit intégré doit être indiqué.

7 Mechanical characteristics and other data

Chapter VI, clause 7 of IEC 60747-1 applies.

8 Application data

Additional information concerning the variations of the characteristics of 6.1 with supply voltage, temperature, source and load impedance, etc., may be given.

The effect of external elements to be associated with the integrated circuit shall be indicated.

SECTION 2: CATÉGORIE II (CONVERTISSEURS LINÉAIRES ET NON LINÉAIRES ANALOGIQUE-NUMÉRIQUE ET NUMÉRIQUE-ANALOGIQUE)

1 Généralités

Les recommandations pour les feuilles de caractéristiques données dans cette norme s'appliquent aux convertisseurs analogique-numérique et numérique-analogique ayant une caractéristique de transfert linéaire. Les données de fiabilité et les précautions de manipulation de ces convertisseurs seront ajoutées ultérieurement.

NOTE – La caractéristique de transfert décrit la dépendance fonctionnelle entre les grandeurs électriques analogiques et les codes numériques.

2 Description du circuit intégré

Description type, sorte de circuit, technologie, boîtier.

On doit indiquer la technologie employée pour la fabrication, par exemple circuit intégré monolithique à semiconducteurs, circuit intégré à couche mince, circuit intégré hybride, micro-assemblage, etc. On doit aussi indiquer les détails des technologies du semiconducteur, telles que NMOS, CMOS, TTL Schottky, I^2L , etc.

On doit indiquer si le circuit intégré est compatible électriquement avec d'autres circuits intégrés particuliers ou familles de circuits intégrés ou si des interfaces spéciales sont nécessaires.

On doit donner des détails sur le type de circuit de sortie, par exemple trois-états, collecteur ouvert ou drain ouvert.

On doit indiquer l'encombrement et le matériau du boîtier, par exemple boîtier enfichable, boîtier plat, céramique ou plastique.

2.1 Identification des sorties

Numéro CEI et/ou numéro national de référence du dessin d'encombrement.

2.2 Schéma synoptique

On doit donner un schéma synoptique ou des informations équivalentes sur le circuit intégré. Celui-ci doit être suffisamment détaillé pour permettre l'identification des différentes unités fonctionnelles. On doit également indiquer les principales connexions internes entre les unités fonctionnelles et identifier les connexions externes. De plus, on doit donner le schéma (ou un circuit équivalent indiquant la fonction) qui doit contenir également les éléments parasites importants.

On peut distinguer les bornes suivantes:

- a) bornes d'alimentation;
- b) bornes d'entrée et de sortie, c'est-à-dire les bornes vers lesquelles ou à partir desquelles les signaux circulent. Le terme «signal» comprend à la fois l'impulsion et des formes d'ondes plus complexes;
- c) autres formes (par exemple pour les tensions de référence, ou bien bornes qui sont connectées au boîtier);
- d) bornes non connectées.

SECTION 2: CATEGORY II (LINEAR AND NON-LINEAR ANALOGUE-TO-DIGITAL AND DIGITAL-TO-ANALOGUE CONVERTERS)

1 General

The recommendations for data sheets given in this standard shall be applied to analogue-to-digital and digital-to-analogue converters having a linear transfer characteristic. Reliability data and handling precautions for these converters are to be included later.

NOTE – The transfer characteristic here describes the functional dependence between analogue electrical quantities and digital codes.

2 Description of integral circuits

Type description, kind of circuit, technology, case.

The manufacturing technology, for example, semiconductor monolithic integrated circuit, thin-film integrated circuit, hybrid integrated circuit, micro-assembly, etc., shall be stated. This statement shall include details of the semiconductor technologies such as NMOS, CMOS, Schottky TTL, I²L, etc.

It shall be stated whether the integrated circuit is electrically compatible with other particular integrated circuits or families of integrated circuits, or whether special interfaces are required.

Details shall be given of the type of output circuit, for example, three-state, open-collector or open-drain.

Outline and case material shall be stated, for example, dual-in-line, flat-pack, ceramic or plastic.

2.1 Terminal identification

IEC and/or national reference number of the outline drawing.

2.2 Block diagram

A block diagram or equivalent circuit information on the integrated circuit shall be given. It shall be sufficiently detailed to enable the individual functional units to be identified. The main external connections shall also be given. In addition, the circuit diagram (or an equivalent circuit giving the function), which shall also include important parasitic elements, shall be given.

The following terminals may be distinguished:

- a) supply voltage terminals;
- b) input and output terminals, that is, terminals into or out of which signals are passed. The term "signal" includes both pulse and more complex waveforms;
- c) other terminals (for example, for reference voltages or those terminals that are wired to the case);
- d) blank terminals.

Exemple:

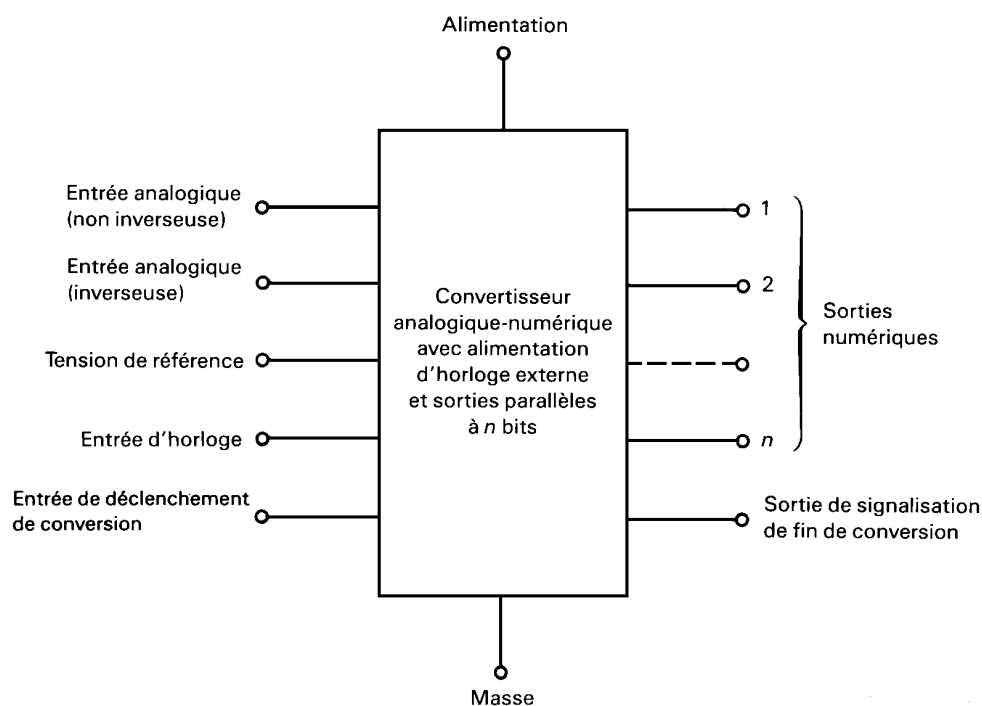


Figure 15

2.3 Fonction

On doit spécifier la fonction réalisée par le circuit, par exemple principe ou technique de la conversion, nombre de bits et format du codage du signal numérique, nature et gamme dynamique du signal analogique, disponibilité d'une tension de référence interne. Sauf indication contraire, H et L sont relatifs à une tension.

2.4 Informations supplémentaires

On doit indiquer tous les composants extérieurs nécessaires et/ou recommandés, les bornes auxquelles ils doivent être reliés, leurs valeurs limites et leur influence. On doit donner les chronogrammes s'il y a lieu.

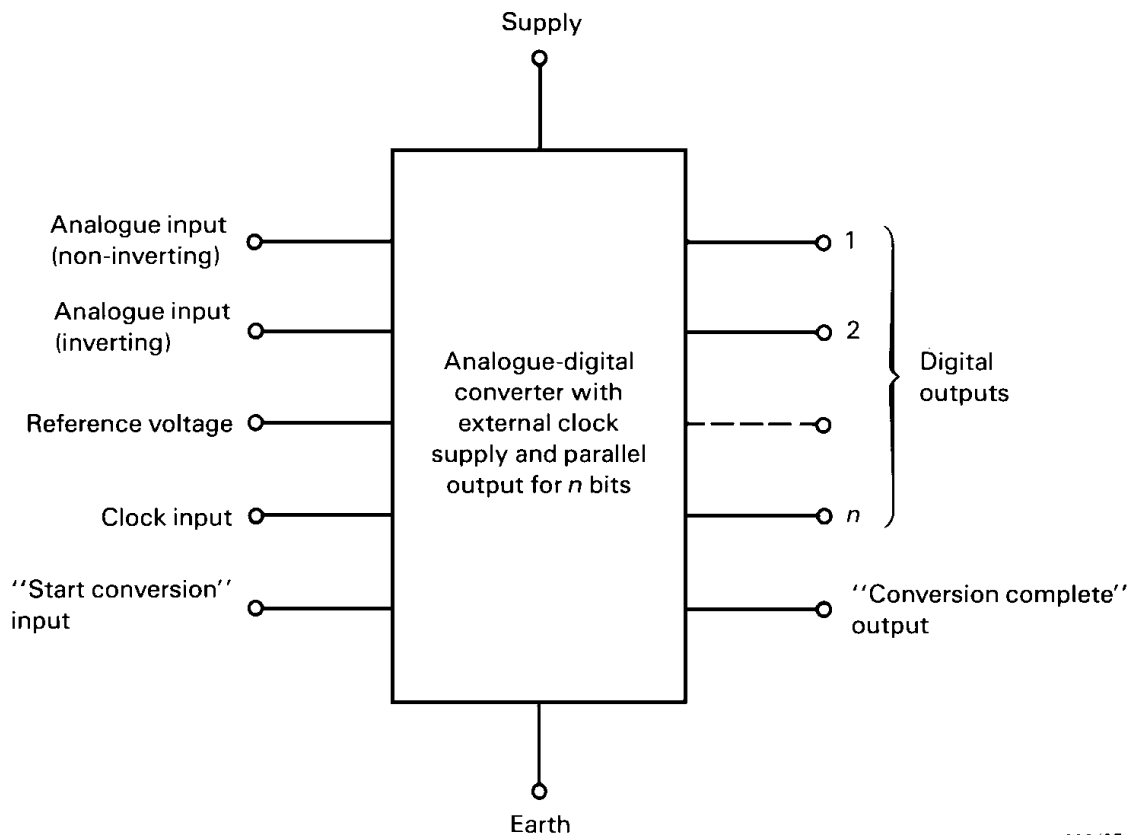
3 Valeurs limites

En satisfaisant aux paragraphes suivants, si des valeurs minimales et/ou maximales sont données, le fabricant doit indiquer s'il se réfère à la valeur absolue ou à la valeur algébrique de la grandeur.

Les valeurs limites indiquées doivent couvrir le fonctionnement du circuit intégré dans la gamme des températures de fonctionnement spécifiée.

Si ces valeurs limites dépendent de la température ou d'autres conditions (par exemple de la tension d'alimentation), cette dépendance doit être indiquée.

Example:



890/87

Figure 15

2.3 Function

The function performed by the circuit shall be specified, for example, conversion principle or technique, number of bits and coding format of the digital signals, nature and dynamic range of the analogue signal, availability of internal reference voltage source. Unless otherwise stated, H and L refer to voltage.

2.4 Additional information

Any necessary and/or recommended external components and their connections, ratings and effects shall be stated. If appropriate, timing diagrams shall be given.

3 Ratings (limiting values)

In satisfying the following subclauses, if minimum and/or maximum values are quoted, the manufacturer must indicate whether he refers to the absolute magnitude or to the algebraic value of the quantity.

The ratings given must cover the operation of the integrated circuit over the specified range of operating temperatures.

Where such ratings (limiting values) are dependent on the temperature and/or other conditions (for example, supply voltage), this dependence shall be indicated.

3.1 *Tensions et courants continus*

3.1.1 Valeur ou valeurs limites de la ou des tensions continues aux bornes d'alimentation par rapport à un point de référence électrique spécifié (voir note).

3.1.2 S'il y a lieu, valeur limite de la tension entre deux bornes d'alimentation (voir note).

3.1.3 S'il y a lieu, séquence d'application des tensions d'alimentation, s'il existe plusieurs sources d'alimentation.

3.1.4 S'il y a lieu, séquence d'application des tensions d'alimentation et des tensions d'entrée.

3.1.5 Si le courant traversant une borne n'est pas suffisamment limité par la valeur limite de tension, une valeur limite de courant doit aussi être donnée pour cette borne (voir note).

3.1.6 S'il y a lieu, valeurs limites des tensions et des courants aux entrées, aux sorties et aux autres bornes.

NOTE – Quand on utilise plus d'une alimentation, il peut être nécessaire d'indiquer la combinaison de valeurs limites pour ces tensions et ces courants d'alimentation.

3.2 *Tensions et courants de pointe (tensions et courants non continus)*

3.2.1 Si les valeurs données en 3.1.1, 3.1.2 et 3.1.6 peuvent être dépassées pour des conditions transitoires, les valeurs des dépassements permis et leur durée doivent être indiquées.

3.2.2 Valeurs limites de la tension et du courant d'entrée et/ou de sortie et (s'il y a lieu) des limitations de temps, dans des conditions spécifiées de plus mauvais cas.

3.3 *Températures*

3.3.1 Températures minimale et maximale du milieu ambiant ou d'un point de référence.

3.3.2 Températures minimale et maximale de stockage.

3.4 *Dissipation de puissance, s'il y a lieu*

Valeur maximale.

3.5 *Aptitude à supporter un court-circuit*

(S'il y a lieu) durée maximale de court-circuit entre chacune des bornes de sortie et une borne d'alimentation (ou la masse) dans les conditions de fonctionnement de plus mauvais cas spécifiées.

4 **Conditions de fonctionnement recommandées**

(dans la gamme des températures de fonctionnement spécifiée)

4.1 Gamme de valeurs des tensions d'alimentation. Indiquer les tensions nominales et les écarts autorisés. Les écarts en plus et en moins de la tolérance ne sont pas nécessairement les mêmes.

Les valeurs nominales préférentielles figurent dans la CEI 60748-1.

4.2 Conditions de l'impulsion d'entrée, niveaux et formes d'onde des tensions et/ou des courants et (s'il y a lieu) diagrammes de temps des signaux d'entrée.

3.1 *Continuous voltages and currents*

3.1.1 Limiting value(s) of the continuous voltage(s) at the supply terminal(s) with respect to a specified electrical reference point (see note).

3.1.2 Where appropriate, limiting voltage between two supply voltage terminals (see note).

3.1.3 Where appropriate, the sequence of application of the supply voltages if more than one supply voltage is required.

3.1.4 Where appropriate, the sequence of application of the supply and input voltages.

3.1.5 Where the current through any terminal is not limited sufficiently by the voltage rating, a limiting current rating for that terminal shall also be given (see note).

3.1.6 When appropriate, the limiting values of the voltages and the currents at the inputs and/or outputs and other terminals.

NOTE – When more than one supply is needed, it may be necessary to state the combinations of ratings for these supply voltages and currents.

3.2 *Peak voltages and peak currents (non-continuous voltages and currents)*

3.2.1 If the values given in 3.1.1, 3.1.2 and 3.1.6 may be exceeded under transient conditions, then the permissible excess values and their duration shall be stated.

3.2.2 Limiting values of input and/or output voltage and current and (where appropriate) time limitations under specified worst-case conditions.

3.3 *Temperatures*

3.3.1 Minimum and maximum ambient or reference-point operating temperatures.

3.3.2 Minimum and maximum storage temperatures.

3.4 *Power dissipation (where appropriate)*

Maximum value.

3.5 *Capability of sustaining a short circuit*

(Where appropriate) the maximum duration of a short circuit between each output terminal and any supply terminal (or earth) shall be given, under specified worst-case conditions of operation.

4 **Recommended operating conditions** (within the specified temperature range)

4.1 The range of values of supply voltage(s). The nominal voltages and the permitted deviations shall be stated. The plus and minus deviations need not be identical.

The preferred nominal values are given in IEC 60748-1.

4.2 The input pulse conditions, voltage and/or current levels and waveforms and (where appropriate) the time relations of the input signals.

4.3 S'il y a lieu, conditions de polarisation de tension et/ou de courant continu à toutes les bornes d'entrée, y compris les amplitudes, tolérances, polarités et impédances de source maximales de toutes les tensions de référence extérieures.

4.4 S'il y a lieu, conditions de polarisation de tension et/ou de courant continu à toutes les bornes de sortie.

4.5 S'il y a lieu, valeurs des impédances externes requises aux bornes d'entrée et de sortie.

4.6 Conditions des impulsions de la ou des horloges. S'il y a lieu, ces conditions doivent comprendre les niveaux de tension, les conditions de forme d'onde des impulsions et des interrelations de temps entre les impulsions.

5 Caractéristiques électriques

Chaque caractéristique électrique du présent article doit être donnée pour des conditions électriques spécifiées de plus mauvais cas, compte tenu de la gamme recommandée pour la ou les tensions d'alimentation, comme il est indiqué en 4.1, et

- a) dans la gamme des températures de fonctionnement spécifiée, ou
- b) à la température de 25 °C et aux températures de fonctionnement minimale et maximale.

Si des éléments extérieurs sont nécessaires au fonctionnement du circuit intégré, l'influence de ces éléments doit être spécifiée.

5.1 Caractéristiques pour les signaux numériques

5.1.1 Caractéristiques statiques

Des données et des définitions détaillées sont données dans la CEI 60748-2, chapitre III, section un, article 5.

En particulier, on doit indiquer les caractéristiques suivantes:

5.1.1.1 Courants d'alimentation

On doit indiquer les valeurs type et maximale dans les conditions de fonctionnement spécifiées (par exemple tension minimale ou maximale, la sortie étant en circuit ouvert).

5.1.1.2 Caractéristiques en tension et en courant

- a) Pour les DAC: V_{IHB} , I_{IHA} et V_{ILA} , I_{ILA} ;
- b) Pour les ADC: V_{OHB} , I_{OHA} et V_{OLA} , I_{OLB} .

5.1.1.3 Capacités d'entrée et de sortie

Valeurs maximales.

5.1.2 Caractéristiques dynamiques (s'il y a lieu)

5.1.2.1 Courants d'alimentation

Courbes types des courants d'alimentation en fonction de la fréquence des impulsions et/ou de la fréquence de conversion, pour un facteur d'utilisation spécifié, dans des conditions de fonctionnement recommandées spécifiées.

4.3 Where appropriate, the continuous voltage and/or current bias conditions at all input terminals, including the magnitude(s), tolerance(s), polarities and maximum source impedance of all external reference voltages.

4.4 Where appropriate, the continuous voltage and/or current bias, conditions at all output terminals.

4.5 Where appropriate, the values of external impedances required at the input and output terminals.

4.6 Pulse conditions of the clock(s). Where appropriate, such conditions shall include voltage levels, pulse waveform conditions and time interrelations of the pulses.

5 Electrical characteristics

Each electrical characteristic of this clause shall be stated under specified electrical worst-case conditions, with respect to the recommended range of supply voltage(s), as stated in 4.1 and:

- a) over the specified range of operating temperatures, or
- b) at a temperature of 25 °C, and at minimum and maximum operating temperatures.

If external elements for the operation of the integrated circuit are required, the influence of those elements shall be specified.

5.1 Characteristics at terminals for digital signals

5.1.1 Static characteristics

Detailed data and definitions are given in IEC 60748-2, chapter III, section one, clause 5.

In particular, the following characteristics shall be stated:

5.1.1.1 Supply currents

Typical and maximum values shall be stated under specified operating conditions (for example, minimum or maximum voltage with the output open-circuited).

5.1.1.2 Voltage and current characteristics

- a) For DAC: V_{IHB} , I_{IHA} and V_{ILA} , I_{ILA} ;
- b) For ADC: V_{OHB} , I_{OHA} and V_{OLA} , I_{OLB} .

5.1.1.3 Input and output capacitances

Maximum values.

5.1.2 Dynamic characteristics (where applicable)

5.1.2.1 Supply currents

Typical curves of supply currents related to pulse frequency and/or conversion rate at a specified duty cycle. This shall be given under specified recommended operating conditions.

5.1.2.2 *Caractéristiques de commutation*

En général, on indique les temps de transition et de propagation, et toute autre relation de temps entre les signaux numériques à des bornes spécifiées.

5.2 *Caractéristiques pour les signaux analogiques* (applicables pour les ADC et les DAC, sauf indication contraire)

5.2.1 *Taux de réjection dû à une tension d'alimentation*, dans des conditions spécifiées

Valeur minimale.

5.2.2 *Courant d'entrée de référence* (s'il y a lieu)

Valeur maximale, pour une tension de référence spécifiée.

5.2.3 *Plage de tensions ou de courants analogiques pour lesquels la résolution s'applique*

Valeur(s) nominale(s) et tolérance(s).

NOTE – Cette gamme est en général appelée «gamme pratique de pleine échelle».

5.2.4 *Impédance d'entrée (ADC seulement)*

Valeur minimale, pour des conditions spécifiées de:

- tension(s) d'alimentation;
- amplitude du signal d'entrée;
- fréquence.

5.2.5 *Impédance de sortie (DAC seulement)* (voir note)

Valeur maximale, pour des conditions spécifiées de:

- tension(s) d'alimentation;
- amplitude du signal de sortie;
- fréquence.

NOTE – Pas applicable aux convertisseurs sans amplificateur incorporé.

5.2.6 *Courant de polarisation à l'entrée (ADC seulement)* (s'il y a lieu)

Valeur maximale.

5.2.7 *Tension de sortie de référence* (s'il y a lieu)

Valeurs minimale et maximale.

5.2.8 *Amplitude du courant de décalage à l'entrée (ADC seulement)* (s'il y a lieu)

Valeur maximale pour des valeurs spécifiées des résistances de source si elles affectent la valeur de cette caractéristique.

5.2.9 *Taux de réjection en mode commun*, s'il y a lieu

Valeur minimale pour des valeurs spécifiées de:

- amplitude du signal d'entrée en mode commun;
- tension(s) d'alimentation;

5.1.2.2 *Switching characteristics*

In general, relevant transition and propagation times shall be given and also any other relevant time relationship between digital signals at specified terminals.

5.2 *Characteristics at terminals for analogue signals* (applicable to ADC and DAC, unless otherwise stated)

The following characteristics shall be specified.

5.2.1 *Supply voltage rejection ratio*, under specified conditions

Minimum value.

5.2.2 *Reference input current* (where appropriate)

Maximum value, at a specified reference voltage.

5.2.3 *Range of analogue voltage or current for which the resolution applies*

Nominal value(s) and tolerance(s).

NOTE – This range is usually designated as "practical full scale range".

5.2.4 *Input impedance (ADC only)*

Minimum value, for specified conditions of:

- supply voltage(s);
- input signal amplitude;
- frequency.

5.2.5 *Output impedance (DAC only)* (see note)

Maximum value, for specified conditions of:

- supply voltage(s);
- output signal, amplitude;
- frequency.

NOTE – Not applicable to converters without a built-in amplifier.

5.2.6 *Input bias current (ADC only)* (where appropriate)

Maximum value.

5.2.7 *Reference output voltage* (where appropriate)

Minimum and maximum values.

5.2.8 *Magnitude of input offset current (ADC only)* (where appropriate)

Maximum value, for specified values of source resistances if they affect the value of this characteristic.

5.2.9 *Common-mode rejection ratio* (where appropriate)

Minimum value, for specified values of:

- amplitude of input signal in common-mode;
- supply voltage(s);

- fréquence du signal;
- impédance de source.

5.2.10 *Dépassement de la tension de sortie* (DAC seulement, s'il y a lieu), dans des conditions spécifiées (voir note)

Valeur maximale.

NOTE – Pas applicable aux convertisseurs sans amplificateur incorporé.

5.2.11 *Tension de bruit à la sortie* (DAC seulement) (s'il y a lieu) dans des conditions spécifiées

Valeur maximale.

5.2.12 *Courant de décalage à la sortie** (applicable aux DAC, s'il y a lieu)

Valeur maximale pour des conditions spécifiées de:

- tension(s) d'alimentation;
- tension de référence;
- entrées numériques.

5.3 *Caractéristiques de conversion* (applicable aux ADC et aux DAC, sauf indication contraire)

5.3.1 *Résolution*

A spécifier soit en bits soit, de préférence, en pourcentage de la gamme de pleine échelle.

5.3.2 *Erreur de linéarité, dans des conditions spécifiées*; à spécifier en sous-multiples de 1 LSB

Valeur maximale.

5.3.3 *Erreur de linéarité différentielle, dans des conditions spécifiées*; à spécifier en sous-multiples de 1 LSB

Valeur maximale.

5.3.4 *Erreur de précision absolue* (s'il y a lieu), dans des conditions spécifiées; à spécifier en termes de grandeur analogique, par exemple en volts

Valeur maximale.

5.3.5 *Erreur de décalage, dans des conditions spécifiées*; à spécifier en sous-multiples de 1 LSB (voir note en 5.3.8)

Valeur maximale ou gamme maximale de réglage, selon le cas.

* Terme à l'étude.

- signal frequency;
- source impedance.

5.2.10 *Overshoot of output voltage* (DAC only), under specified conditions (see note)

Maximum value.

NOTE – Not applicable to converters without a built-in amplifier.

5.2.11 *Noise voltage at the output* (DAC only (where appropriate)), under specified conditions

Maximum value.

5.2.12 *Output offset current** (applicable to DAC (where appropriate))

Maximum value for specified conditions of:

- supply voltage(s);
- reference voltage;
- digital inputs.

5.3 *Characteristics for the conversion* (applicable to ADC and DAC, unless otherwise stated)

5.3.1 *Resolution*

To be specified either in bits or, preferably, as a percentage of full scale range.

5.3.2 *Linearity error, under specified conditions*; to be specified as a submultiple of 1 LSB

Maximum value.

5.3.3 *Differential linearity error, under specified conditions*; to be specified in submultiples of 1 LSB

Maximum value.

5.3.4 *Absolute accuracy error (where appropriate)* under specified conditions; to be specified in terms of analogue quantity, for example, volts

Maximum value.

5.3.5 *Offset error*, under specified conditions; to be specified as a sub-multiple of 1 LSB (see note to 5.3.8)

Maximum value or maximum range of adjustment, as appropriate.

* Term under consideration.

5.3.6 *Coefficient de température de la variation de tension de l'erreur de décalage* dans des conditions spécifiées; à spécifier comme le pourcentage de pleine échelle par °C (voir note en 5.3.8)

Valeur maximale.

5.3.7 *Erreur de gain*, dans des conditions spécifiées; à spécifier en sous-multiples de 1 LSB (voir note en 5.3.8)

Valeur maximale ou gamme maximale de réglage, selon le cas.

5.3.8 *Coefficient de température de la variation de tension de l'erreur de gain*, dans des conditions spécifiées; à spécifier comme le pourcentage de la gamme pleine échelle par °C (voir note).

Valeur maximale.

NOTE – Non applicable aux convertisseurs sans amplificateur incorporé.

5.3.9 *Taux de conversion maximal* (pour la gamme pleine échelle, s'il y a lieu) dans des conditions spécifiées

Valeur minimale.

5.3.10 *Temps d'ajustement de la tension ou du courant de sortie* (pour la gamme pleine échelle, s'il y a lieu)

Valeur maximale.

5.4 *Mode de fonctionnement par multiplication pour les DAC*

Les caractéristiques suivantes sont nécessaires, en particulier pour le mode de fonctionnement par multiplication pour les DAC:

5.4.1 *Gamme de tensions d'entrée de référence* (s'il y a lieu)

Valeurs minimale et maximale pour des conditions spécifiées de:

- tension(s) d'alimentation;
- impédance de charge;
- entrées numériques.

5.4.2 *Impédance d'entrée de référence* (s'il y a lieu)

Valeur minimale pour des conditions spécifiées de:

- tension(s) d'alimentation;
- tension du signal d'entrée de référence;
- fréquence du signal d'entrée de référence;
- impédance de charge;
- entrées numériques.

- 5.3.6 *Temperature coefficient of voltage change of the offset error*, under specified conditions; to be specified as the percentage of full scale range per °C (see note to 5.3.8)

Maximum value.

- 5.3.7 *Gain error*, under specified conditions; to be specified as a submultiple of 1 LSB (see note to 5.3.8)

Maximum value or maximum range of adjustment, as appropriate

- 5.3.8 *Temperature coefficient of voltage change of the gain error*, under specified conditions; to be specified as the percentage of full scale range per °C (see note)

Maximum value.

NOTE – Not applicable to converters without a built-in amplifier.

- 5.3.9 *Maximum conversion rate* (for full scale range (where appropriate)) under specified conditions

Minimum value.

- 5.3.10 *Settling time of output voltage or current* (for full scale range (where appropriate))

Maximum value.

5.4 *Multiplying mode of operation of DAC*

The following characteristics are required particularly for the multiplying mode of operation of DAC.

- 5.4.1 *Reference input voltage range* (where appropriate)

Minimum and maximum values for specified conditions of:

- supply voltage(s);
- load impedance;
- digital inputs.

- 5.4.2 *Reference input impedance* (where appropriate)

Minimum value for specified conditions of:

- supply voltage(s);
- reference input signal voltage;
- reference input signal frequency;
- load impedance;
- digital inputs.

5.4.3 *Fréquence de coupure supérieure du signal d'entrée de référence (s'il y a lieu)*

Valeur minimale pour des conditions spécifiées de:

- tension(s) d'alimentation;
- tension du signal d'entrée de référence;
- impédance de charge;
- entrées numériques.

5.4.4 *Temps d'ajustement pour une variation de la tension d'entrée de référence, s'il y a lieu*

Valeur maximale pour des conditions spécifiées de:

- tension(s) d'alimentation;
- tension de référence et variation de la tension de référence;
- impédance de charge;
- entrées numériques.

5.4.5 *Variation de gain due à une variation de la tension d'entrée de référence, s'il y a lieu*

Valeur maximale pour des conditions spécifiées de:

- tension(s) d'alimentation;
- tension de référence et variation de la tension de référence;
- impédance de charge;
- entrées numériques.

NOTE – «La variation de gain due à une variation de la tension d'entrée de référence» se traduit par une variation de la tension analogique de sortie provenant de la tension de référence spécifiée. Elle s'exprime normalement en pourcentage de la gamme de pleine échelle (% FSR).

5.4.6 *Erreur de «fuite» due au signal d'entrée de référence, s'il y a lieu (voir notes)*

Valeur maximale pour des conditions spécifiées de:

- tension(s) d'alimentation;
- tension de référence;
- fréquence du signal d'entrée de référence;
- impédance de charge;
- entrées numériques.

NOTES

1 «L'erreur de fuite due au signal d'entrée de référence» se traduit par un signal indésirable à la sortie analogique lorsqu'on applique un signal donné à l'entrée de référence, toutes les sorties numériques étant placées au niveau le plus bas (logique 0). Cette erreur s'exprime normalement en pourcentage de la gamme pleine échelle (% FSR) pour une tension d'erreur pointe à pointe.

2 Cette caractéristique est également valable pour les convertisseurs sans amplificateur incorporé.

5.4.3 *Upper cut-off frequency of reference-input signal* (where appropriate)

Minimum value for specified conditions of:

- supply voltage(s);
- reference input signal voltage;
- load impedance;
- digital inputs.

5.4.4 *Settling time for a change in reference-input voltage* (where appropriate)

Maximum value for specified conditions of:

- supply voltage(s);
- reference voltage and reference voltage change;
- load impedance;
- digital inputs.

5.4.5 *Change of gain due to change in reference-input voltage* (where appropriate)

Maximum value for specified conditions of:

- supply voltage(s);
- reference voltage and reference voltage change;
- load impedance;
- digital inputs.

NOTE – “Change of gain due to change in reference-input voltage” is the amount of deviation on the analogue output voltage due to a change in the specified reference voltage. It is normally expressed as a percentage of the full scale range (% FSR).

5.4.6 *Feedthrough error due to reference-input signal* (where appropriate) (see notes)

Maximum value for specified conditions of:

- supply voltage(s);
- reference voltage;
- reference input signal voltage;
- reference input signal frequency;
- load impedance;
- digital inputs.

NOTES

1 “Feedthrough error due to reference-input signal” is the amount of undesirable signal at the analogue output when a given signal is applied to the reference voltage input with all digital inputs set to the lowest code level (all logic 0). The feedthrough error is normally expressed as a percentage of full scale range (% FSR) for a peak-to-peak error voltage.

2 This characteristic is also required for converters without a built-in amplifier.

5.5 *Effets de la variation de la température et des tensions d'alimentation sur les caractéristiques essentielles*

5.5.1 *Dépendance de la gamme de tension ou courant analogique en fonction de la température (DAC seulement)*

5.5.2 *Dépendance de la gamme de tension ou de courant analogique en fonction de la tension d'alimentation (DAC seulement)*

6 Valeurs limites, caractéristiques mécaniques et autres données

Se référer à la CEI 60747-1, chapitre VI, article 7.

7 Informations supplémentaires

Date de parution de la feuille de caractéristiques.

Autres données d'applications, par exemple caractéristiques, câblage des bornes non utilisées, charge de sortie, marge de protection contre les perturbations électriques.

5.5 *Effects of variation of temperature and supply voltages on the essential characteristics*

5.5.1 *Dependence of range of analogue or current on temperature (DAC only)*

5.5.2 *Dependence of range of analogue voltage or current on supply voltage (DAC only)*

6 Mechanical ratings, characteristics and other data

See IEC 60747-1, chapter VI, clause 7.

7 Additional information

Date of issue of the data sheet.

Additional application data, for example characteristics, wiring of unused terminals, output load, electrical noise margin.

SECTION 3: CATÉGORIE III (CIRCUITS DE COMMANDE POUR LES ALIMENTATIONS À DÉCOUPAGE)

1 Généralités

Cette section énumère les valeurs limites et les caractéristiques essentielles nécessaires pour spécifier les circuits intégrés généralement utilisés avec un circuit extérieur pour former des alimentations à découpage. Le circuit intégré contient généralement la plupart des fonctions nécessaires pour réaliser l'alimentation à découpage. Il peut ou non comprendre un ou des étages de commande de sortie pour les convertisseurs à une seule sortie et/ou push-pull. Le circuit intégré peut aussi comporter des fonctions supplémentaires (circuits de protection) nécessaires pour garantir un fonctionnement correct des alimentations à découpage. Il peut même contenir des blocs fonctionnels unitaires qui ne sont pas obligatoires pour le fonctionnement du circuit de commande pour les alimentations à découpage, mais peuvent être nécessaires dans d'autres parties de l'équipement dans lequel ce circuit est destiné à être utilisé.

On donne ci-dessous une liste (non exhaustive) des blocs fonctionnels possibles:

- oscillateur;
- circuit de synchronisation;
- générateur de rampe;
- détecteur de phase;
- amplificateur d'erreur;
- symétrie des courants de sortie;
- modulateur de largeur d'impulsion;
- étage de sortie;
- alimentation régulée interne;
- circuit de référence;
- circuit à démarrage progressif et à inhibition rapide;
- circuit d'inhibition;
- protection contre les surtensions;
- protection contre les surintensités;
- limitation dynamique en courant;
- blocage en cas de sous-alimentation;
- protection contre les défauts de boucle;
- circuit de comptage au redémarrage;
- circuit de protection en cas de défaillance de la sécurité;
- détection de la désaturation de l'alimentation;
- circuit de protection thermique.

Cette section ne doit pas s'appliquer à des parties fonctionnelles séparées du circuit; celles-ci peuvent être spécifiées convenablement par d'autres publications existantes sur les valeurs limites et les caractéristiques essentielles. Par exemple, on peut spécifier séparément les amplificateurs opérationnels, bien qu'ils soient inclus dans le boîtier, lorsqu'ils sont accessibles séparément par des bornes spécifiques, selon la section correspondante de la CEI 60748-3.

SECTION 3: CATEGORY III

(CONTROL CIRCUITS FOR SWITCH-MODE POWER SUPPLIES)

1 General

This section gives the essential ratings and characteristics that are required to specify the integrated circuits which are generally used with external circuitry to form switch-mode power supplies (SMPS). An integrated circuit generally contains most of the functions which are needed to form the switch-mode power supply. It may or may not include final output driver stage(s) for single-ended and/or push-pull converters. An integrated circuit may also contain additional functions that are required to ensure safe operation of the SMPS (protection circuits). It may even contain unitary functional blocks which are not required for the operation of the SMPS as such, but may be needed in other parts of the equipment where this circuit is intended to be used.

A list (not exhaustive) of possible functional blocks is given below:

- oscillator;
- synchronization circuit;
- ramp generator;
- phase detector;
- error amplifier;
- symmetry of the output currents;
- pulse width modulator;
- output stage;
- internal regulated supply;
- reference circuit;
- slow-start and fast cut-out circuit;
- inhibiting circuit;
- over-voltage protection;
- over-current protection;
- dynamic current limitation;
- under-voltage protection;
- loop fault protection;
- re-start counting circuit;
- fail safe protection circuit;
- desaturation detection of the power switch;
- thermal protection circuit.

This section shall not be applied to unitary functional parts of the circuit that can be specified adequately by other existing publications on essential ratings and characteristics. For example, operational amplifiers which, while within the package, can be assessed separately via available terminals shall be specified separately according to the relevant section of IEC 60748-3.

2 Description électrique et fonctionnelle des circuits

2.1 Schéma synoptique

La spécification particulière doit comprendre un schéma synoptique (voir exemple figure 16). Le paragraphe 2.1 de la feuille cadre pour les spécifications intermédiaires s'applique (voir chapitre VI de la CEI 60748-1).

2.2 Identification des bornes

On doit donner les désignations et les configurations des bornes.

On peut distinguer les bornes suivantes:

- a) bornes d'alimentation;
- b) bornes de sortie, c'est-à-dire les bornes qui fournissent la puissance de sortie de l'alimentation à découpage ou qui servent à alimenter un étage de commande de sortie externe;
- c) bornes de commande d'entrée, c'est-à-dire les bornes auxquelles diverses tensions, divers courants ou composants sont appliqués ou connectés pour garantir un fonctionnement correct de l'alimentation à découpage;
- d) bornes d'entrée de protection, c'est-à-dire les bornes auxquelles on applique des signaux destinés à protéger le circuit intégré et ses composants associés contre l'endommagement possible et le mauvais fonctionnement dus par exemple à une surtension, une surintensité, des défauts dans la boucle de réaction, une tension d'alimentation basse, etc.;
- e) bornes d'entrée d'inhibition, pour empêcher d'une manière définie le fonctionnement normal de l'alimentation à découpage;
- f) borne(s) de tension de référence;
- g) bornes pour les autres éléments extérieurs.

2.3 Description fonctionnelle

Dans les spécifications particulières, il faut indiquer la fonction réalisée par le circuit et expliquer son fonctionnement d'une façon suffisamment détaillée pour une compréhension correcte des valeurs limites et des caractéristiques. Cela peut comprendre la description des blocs fonctionnels particuliers qui constituent le circuit.

2.4 Compatibilité électrique

Si le dispositif a des entrées ou sorties numériques, on doit indiquer si ces parties du dispositif sont compatibles électriquement avec d'autres dispositifs ou familles de dispositifs.

3 Valeurs limites électriques et thermiques

Sauf indication contraire, les valeurs limites indiquées sont valables pour les températures de fonctionnement comprises dans la gamme spécifiée en 3.2. Si ces valeurs limites dépendent de la température, cette dépendance doit être indiquée.

Si des éléments connectés extérieurement ont une influence sur les valeurs limites, les valeurs limites doivent être données pour le circuit intégré avec les éléments connectés.

2 Electrical and functional description of the circuits

2.1 Block diagram

In the detail specification, a block diagram shall be given (see example in figure 16). Subclause 2.1 of the standard format for sectional specifications applies (see IEC 60748-1, chapter VI).

2.2 Identification of terminals

Designations and configurations of terminals shall be given.

The following terminals may be distinguished:

- a) supply terminals;
- b) output terminals, that is terminals which either deliver the power output of the SMPS, or from which an external output driver stage is fed;
- c) control input terminals, that is terminals to which various voltages, currents, or components are applied or connected to ensure proper operation of the SMPS;
- d) protection input terminals, that is terminals to which signals are fed to protect the integrated circuit and its associated components against damage and malfunction caused by, for instance, over-voltage, over-current, feedback loop failures, low supply voltage, etc.;
- e) inhibit input terminals, to inhibit in a defined manner the normal operation of the SMPS;
- f) reference voltage terminal(s);
- g) terminals for other external elements.

2.3 Functional description

In detail specifications, the function performed by the circuit shall be stated and its functioning shall be explained in sufficient detail for proper understanding of specified ratings and characteristics. This may include a description of the particular functional blocks that constitute the circuit.

2.4 Electrical compatibility

If the device has digital inputs or outputs, it shall be stated whether these parts of the device are electrically compatible with other devices or families of devices.

3 Ratings (limiting values), electrical and thermal

Unless otherwise stated, the ratings given apply for operating temperatures within the range specified in 3.2. Where such ratings are temperature dependent, this dependence shall be indicated.

If externally connected elements have an influence on the ratings, the ratings shall be given for the integrated circuit with the elements connected.

3.1 *Valeurs limites électriques*

3.1.1 *Tension(s) d'alimentation*

- a) Valeur(s) maximale(s) et polarités
- b) Ondulation maximale de la ou des tensions d'alimentation (s'il y a lieu)
- c) Vitesse de croissance maximale des tensions d'alimentation transitoires (s'il y a lieu)
- d) Valeurs maximales des signaux transitoires ou parasites, en provenance des alimentations, pour une durée spécifiée (s'il y a lieu)
- e) Valeur maximale de la tension entre une borne quelconque et le boîtier ou une autre borne de référence
- f) Séquence d'application des tensions d'alimentation (s'il y a lieu).

3.1.2 *Courant(s) d'alimentation*

- a) Valeurs maximales (s'il y a lieu)
- b) Valeurs maximales pour une durée spécifiée (conditions de défauts extérieurs) (s'il y a lieu).

3.1.3 *Tensions d'entrée*

Valeurs maximales par rapport à la borne de référence (et polarités, s'il y a lieu).

3.1.4 *Tensions de sortie*

- a) Valeurs maximales par rapport à la borne de référence
- b) Valeur maximale entre bornes de sortie (s'il y a lieu).

3.1.5 *Courants d'entrée* (s'il y a lieu)

Valeurs maximales.

3.1.6 *Courants de sortie*

Valeurs maximales.

3.1.7 *Impédances* (s'il y a lieu)

Valeur minimale de l'impédance de charge.

3.1.8 *Durée d'un court-circuit* (s'il y a lieu)

Valeur maximale.

3.1.9 *Tensions entre les bornes* (s'il y a lieu)

Valeurs maximales.

3.2 *Températures*

3.2.1 *Températures de fonctionnement* (voir note)

Valeurs minimale et maximale de la température ambiante ou de la température de boîtier.

3.1 *Electrical limiting values*

3.1.1 *Power supply voltage(s)*

- a) Maximum value(s) and polarities
- b) Maximum ripple on the supply voltage(s) (where appropriate)
- c) Maximum rate of rise of transient supply voltages (where appropriate)
- d) Maximum values of transient or spurious signals from the supplies for a specified duration (where appropriate)
- e) Maximum value of the voltage between any terminal and case or reference terminal
- f) The sequence of the application of supply voltages (where appropriate).

3.1.2 *Power supply current(s)*

- a) Maximum values (where appropriate)
- b) Maximum values for a specified duration (external fault conditions) (where appropriate).

3.1.3 *Input voltages*

Maximum values (and polarities, if appropriate) with respect to the reference terminal.

3.1.4 *Output voltages*

- a) Maximum values with respect to the reference terminal
- b) Maximum value between output terminals (where appropriate).

3.1.5 *Input currents* (where appropriate)

Maximum values.

3.1.6 *Output currents*

Maximum values.

3.1.7 *Impedances* (where appropriate)

Minimum value of load impedance.

3.1.8 *Short-circuit duration* (where appropriate)

Maximum value.

3.1.9 *Interterminal voltages* (where appropriate)

Maximum values.

3.2 *Temperatures*

3.2.1 *Operating temperatures* (see note)

Minimum and maximum values of ambient or case temperature.

3.2.2 Températures de stockage (voir note)

Valeurs minimale et maximale.

3.2.3 Résistance à la température de soudure

Valeur maximale de la température de borne et durée maximale pendant laquelle elle peut être appliquée.

NOTE – Les valeurs pour les températures de fonctionnement et de stockage doivent être choisies dans la liste donnée dans la CEI 60748-1, chapitre VI, article 5.

3.3 Dissipation de puissance

Dissipation de puissance totale maximale en fonction de la température, dans la gamme des températures de fonctionnement ambiantes ou de boîtier.

4 Conditions de fonctionnement recommandées

Toutes les conditions de fonctionnement recommandées, pour une seule valeur ou pour une gamme de valeurs, s'appliquent indépendamment les unes des autres, sauf indication contraire.

4.1 Gamme des températures de fonctionnement ambiantes ou de boîtier

4.2 Alimentations

4.2.1 Polarité, valeurs nominales et tolérances des tensions fournies par les alimentations

4.2.2 Valeur(s) maximale(s) de la ou des impédances des alimentations (s'il y a lieu)

4.3 Conditions pour les bornes d'entrée

Gamme de tensions et/ou de courants du signal d'entrée et/ou, si approprié, conditions de polarisation appliquées aux bornes d'entrée.

4.4 Conditions pour les bornes de sortie

Gamme de tensions et/ou de courants et/ou d'impédances de charge (selon le cas).

4.5 Conditions aux autres bornes

Impédance de charge (s'il y a lieu).

Conditions de polarisation (s'il y a lieu).

4.6 Éléments extérieurs

Valeur(s) et tolérance(s) pour le ou les éléments extérieurs qui doivent être associés au circuit.

4.7 Fréquence de commutation de tension

Valeur(s) ou gamme de valeurs sous charge.

5 Caractéristiques électriques

NOTE – Indiquer les caractéristiques électriques comme suit:

a) Si des éléments extérieurs sont essentiels pour le fonctionnement du circuit, les caractéristiques électriques doivent comprendre l'effet de tels éléments extérieurs.

3.2.2 *Storage temperatures* (see note)

Minimum and maximum values.

3.2.3 *Resistance to soldering*

Maximum value of terminal temperature and maximum duration for which it may be applied.

NOTE – The values for the operating and storage temperatures shall be chosen from the list given in IEC 60748-1, chapter VI, clause 5.

3.3 *Power dissipation*

Maximum total power dissipation as a function of temperature over the ambient or case operating temperature range.

4 **Recommended operating conditions**

All recommended operating conditions, for a single value or for a range of values, apply independently of each other, unless otherwise stated.

4.1 *Ambient or case operating temperature range*

4.2 *Power supplies*

4.2.1 *Polarity, nominal values and tolerances for voltage provided by the power supplies*

4.2.2 *Maximum value(s) of the impedance(s) of the power supplies* (where appropriate)

4.3 *Conditions at input terminals*

Range of voltages and/or currents of the input signal and/or, where applicable, bias conditions applied to the input terminals.

4.4 *Conditions at output terminals*

Range of voltages and/or currents and/or load impedances (as appropriate).

4.5 *Conditions at other terminals*

Load impedance (where appropriate).

Bias conditions (where appropriate).

4.6 *External elements*

Value(s) and tolerance(s) for the external element(s) that shall be associated with the circuit.

4.7 *Switch-mode frequency*

Value(s) or range of values with load.

5 **Electrical characteristics**

NOTE – Electrical characteristics shall be stated as follows:

a) If external elements are essential for the operation of the circuit, the electrical characteristics shall include the effect of such external elements.

b) Si des éléments extérieurs ne sont utilisés qu'à titre d'option, les caractéristiques électriques doivent être données pour le circuit intégré seul. L'effet de l'adjonction d'éléments spécifiés doit alors être indiqué dans les données d'applications.

5.1 *Caractéristiques à 25 °C (température ambiante ou température de boîtier)*

5.1.1 *Courant(s) d'alimentation*

Valeur(s) maximale(s) pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- conditions de charge;
- conditions dynamiques (s'il y a lieu), par exemple fréquence de commutation de tension, facteur d'utilisation;
- valeur minimale nécessaire pour le démarrage des alimentations à découpage.

5.1.2 *Caractéristiques des diverses entrées et sorties (s'il y a lieu)*

5.1.2.1 *Gamme de tensions d'entrée de référence*

5.1.2.2 *Gamme et forme d'onde des impulsions d'entrée de synchronisation*

Valeurs crête à crête.

5.1.2.3 *Fréquence de l'oscillateur (avec des composants fixes extérieurs)*

Valeur nominale et écart maximal.

5.1.2.4 *Ecart relatif en fréquence de l'oscillateur pour une gamme de tensions d'alimentation spécifiée*

Valeur maximale.

5.1.2.5 *Coefficient de température de la fréquence de l'oscillateur*

Valeur maximale.

5.1.2.6 *Sensibilité de la commande en fréquence de l'oscillateur*

Valeur typique.

5.1.2.7 *Gain de boucle du système de commande automatique de phase*

Valeur typique.

5.1.2.8 *Gamme de fréquences dans laquelle la commande automatique de phase a lieu*

Valeur minimale.

5.1.2.9 *Gamme d'impulsions de sortie pour une charge spécifiée*

Valeur minimale.

5.1.2.10 *Courant d'impulsions en sortie pour une charge spécifiée*

Valeur minimale (crête à crête).

- b) If external elements are optional only, the electrical characteristics shall be given for the circuit alone. The effect of adding specified external elements shall then be indicated in the application data.

5.1 *Characteristics at ambient or case temperature of 25 °C*

5.1.1 *Supply current(s)*

Maximum value(s) for specified values of:

- supply voltage(s);
- load conditions;
- dynamic conditions (where appropriate), for example switch-mode frequency, duty cycle;
- minimum value required to start operation of the SMPS.

5.1.2 *Characteristics of various inputs and outputs (where appropriate)*

5.1.2.1 *Reference input voltage range*

5.1.2.2 *Synchronization input pulse range and waveform*

Peak-to-peak value.

5.1.2.3 *Oscillator frequency (with fixed external components)*

Nominal value and maximum deviation.

5.1.2.4 *Oscillator relative frequency deviation for specified supply voltage range*

Maximum value.

5.1.2.5 *Oscillator frequency temperature coefficient*

Maximum value.

5.1.2.6 *Oscillator frequency control sensitivity*

Typical value.

5.1.2.7 *Loop gain of APC system (automatic phase control)*

Typical value.

5.1.2.8 *Capture range of APC*

Minimum value.

5.1.2.9 *Output pulse range at specified load*

Minimum value.

5.1.2.10 *Output pulse current at specified load*

(Peak-to-peak) minimum value.

5.1.2.11 *Tension(s) de saturation du transistor de sortie pour un ou des courants spécifiés*

Valeur(s) minimale(s)

5.1.2.12 *Temps de croissance du flanc de l'impulsion du courant de sortie*

Valeur typique.

5.1.2.13 *Borne de référence: courant d'entrée*

Valeurs minimale et maximale.

5.1.2.14 *Courant(s) de polarisation d'entrée ou impédance(s) d'entrée de l'amplificateur d'erreur*

Valeurs minimale et maximale.

5.1.2.15 *Tension d'entrée de l'impulsion de retour*

Valeurs minimale et maximale et forme d'onde (s'il y a lieu).

5.1.2.16 *Facteur d'utilisation des impulsions de sortie pour un réglage maximal*

Valeur minimale.

5.1.2.17 *Facteur d'utilisation des impulsions de sortie pour un réglage minimal*

Valeur maximale.

5.1.2.18 *Taux de réjection de l'ondulation*

Valeur minimale.

5.1.2.19 *Tension de décalage d'entrée de l'amplificateur d'erreur*

5.1.3 *Caractéristiques des divers circuits de protection (s'il y a lieu)*

5.1.3.1 *Tension de blocage en cas de sous-alimentation*

Valeurs minimale et maximale.

5.1.3.2 *Courant de repos lors du blocage*

Valeur typique.

5.1.3.3 *Protection contre le dépassement de la tension de référence: tension de seuil*

Valeurs minimale et maximale.

5.1.3.4 *Protection contre les surintensités: tension de seuil*

Valeurs minimale et maximale.

5.1.3.5 *Protection contre les surtensions: tension de seuil*

Valeurs minimale et maximale dans la gamme des températures de fonctionnement.

5.1.2.11 *Saturation voltage(s) of output transistor at specified current(s)*

Minimum value(s).

5.1.2.12 *Rise time of leading edge of output current pulse*

Typical value.

5.1.2.13 *Reference terminal: input current*

Minimum and maximum values.

5.1.2.14 *Input bias current(s) or input impedance(s) of the error amplifier*

Minimum and maximum values.

5.1.2.15 *Flyback pulse input voltage*

Minimum and maximum values and waveform (where appropriate).

5.1.2.16 *Duty factor of output pulse at maximum setting*

Minimum value.

5.1.2.17 *Duty factor of output pulse at minimum setting*

Maximum value.

5.1.2.18 *Ripple rejection ratio*

Minimum value.

5.1.2.19 *Input offset voltage of the error amplifier*

5.1.3 *Characteristics of various protection circuits (where appropriate)*

5.1.3.1 *Under-voltage shut-off voltage*

Minimum and maximum values.

5.1.3.2 *Quiescent current during shut-off*

Typical value.

5.1.3.3 *Over-reference-voltage protection: threshold voltage*

Minimum and maximum values.

5.1.3.4 *Over-current protection: threshold voltage*

Minimum and maximum values.

5.1.3.5 *Over-voltage protection: threshold voltage*

Minimum and maximum values within the operating temperature range.

5.1.3.6 *Protection contre les surtensions: courant d'entrée*

Valeur typique.

5.2 *Effets des variations de la tension d'alimentation ou de la température sur les caractéristiques essentielles*

Ils peuvent être indiqués dans ce paragraphe ou bien directement avec la caractéristique.

6 Valeurs limites, caractéristiques mécaniques et autres données

Voir CEI 60748-1 (chapitre VI, article 7).

7 Précautions de manipulation (s'il y a lieu)

Voir CEI 60747-1 (chapitre IX).

8 Données d'applications, informations supplémentaires

On peut donner des informations supplémentaires concernant les variations des caractéristiques indiquées en 5.1 en fonction de la tension d'alimentation, de la température, des impédances de source et de charge, etc.

On doit indiquer l'effet des éléments extérieurs à associer avec le circuit intégré.

5.1.3.6 *Over-voltage protection: input current*

Typical value.

5.2 *Effects of supply voltage or temperature variations on the essential characteristics*

These may be given in this subclause or directly with the characteristic itself.

6 Mechanical ratings, characteristics and other data

IEC 60748-1 (chapter VI, clause 7) applies.

7 Handling precaution (where appropriate)

IEC 60747-1 (chapter IX) applies.

8 Application data, supplementary information

Additional information concerning the variations of the characteristics of 5.1 with supply voltage, temperature, source and load impedances, etc., may be given.

The effect of external elements to be associated with the integrated circuit shall be indicated.

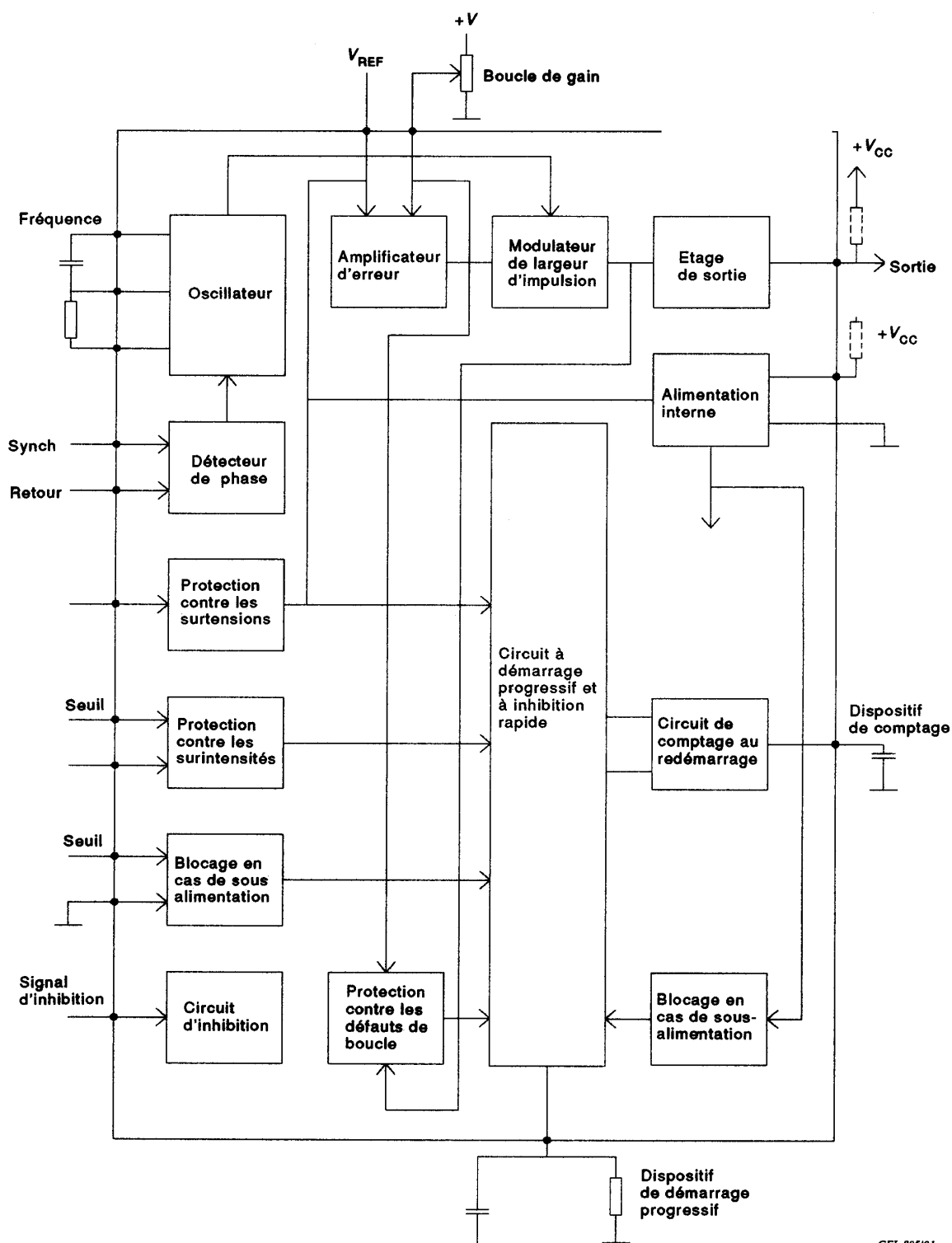
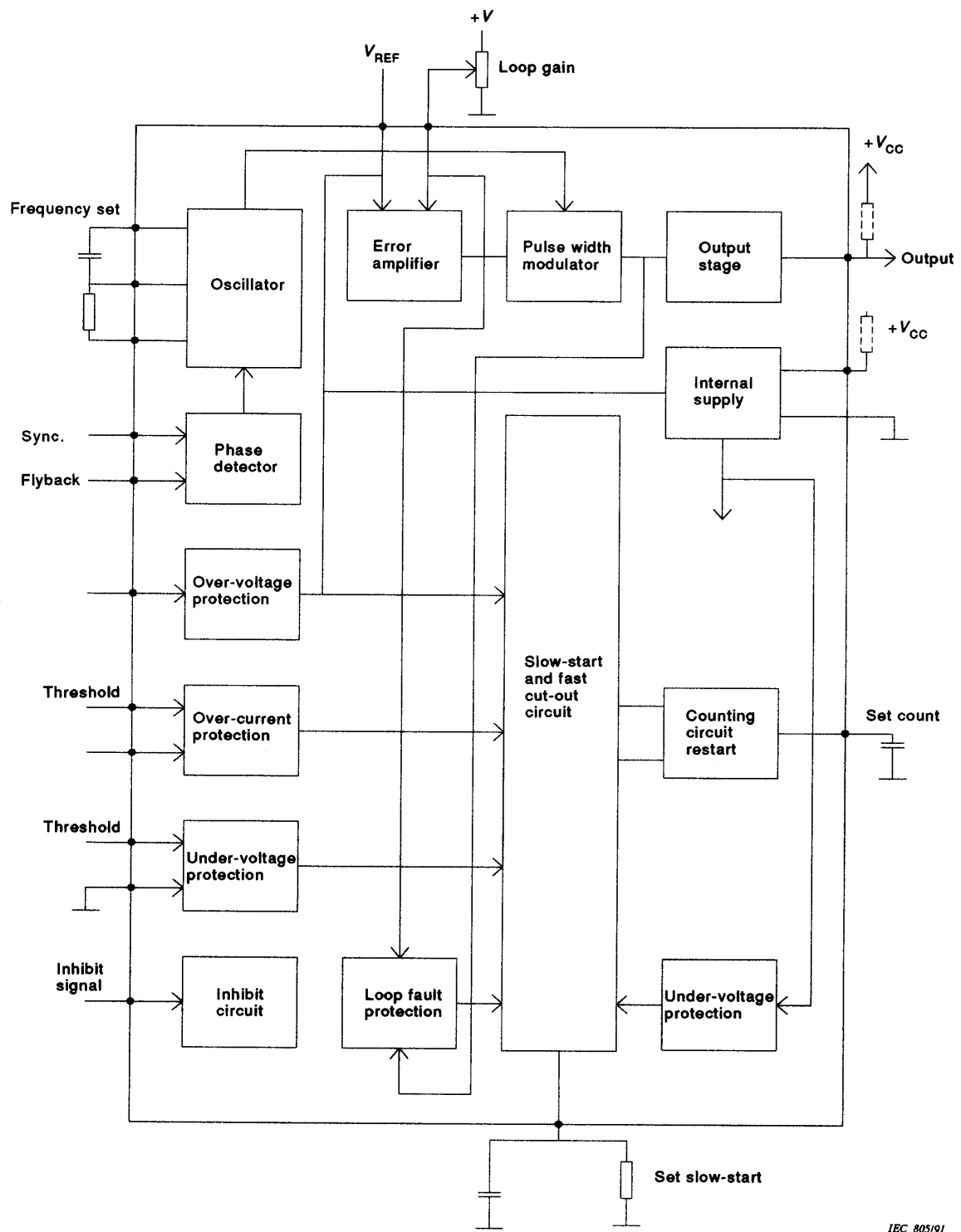


Figure 16 – Schéma synoptique (exemple)



IEC 805/91

Figure 16 – Block diagram (example)

SECTION 4: CATÉGORIE IV (CODEURS ET DÉCODEURS DE MODULATION D'IMPULSIONS CODÉES COMPRESSEURS-EXPANSEURS [MIC])

1 Généralités

Les recommandations pour les feuilles de caractéristiques indiquées dans cette section doivent s'appliquer aux codeurs et décodeurs MIC ayant une caractéristique de transfert qui obéit à une loi de compression ou d'expansion. Des informations de fiabilité et les précautions de manipulation pour ces codeurs et décodeurs seront données ultérieurement.

NOTE – La caractéristique de transfert dont il est question ici représente la dépendance fonctionnelle existant entre les grandeurs électriques analogiques et les codes numériques. Par exemple, ils peuvent être conformes à la «loi A» ou à la «loi μ » (voir UIT-T G 712, caractéristiques de qualité des voies MIC entre accès et fils aux fréquences vocales).

2 Identification et description du circuit

2.1 Désignation et type

Description du type, sorte de circuit, technologie, boîtier.

2.2 Technologie

On doit indiquer la technologie employée pour la fabrication, par exemple circuit intégré monolithique à semiconducteurs, circuit intégré à couche mince, circuit intégré hybride, microassemblage, etc. On doit aussi indiquer les détails des technologies du semiconducteur, telles que NMOS, CMOS, etc.

On doit indiquer si le circuit intégré est compatible avec d'autres circuits intégrés particuliers ou familles de circuits intégrés, ou si des circuits d'interface spéciaux sont nécessaires. On doit indiquer des détails sur le type de circuit de sortie, par exemple trois-états.

2.3 Identification du boîtier

2.3.1 Numéro CEI et/ou numéro national de référence du dessin d'encombrement, ou dessin du boîtier non normalisé avec la numérotation des bornes, par exemple boîtier enfichable, boîtier pavé.

2.3.2 Matériau principal du boîtier, par exemple céramique ou plastique.

2.3.3 Identification des bornes: numéro des bornes et fonctions associées.

3 Spécifications fonctionnelles

3.1 Schéma synoptique

Un schéma synoptique ou des informations équivalentes sur le circuit intégré doit être donné.

Le schéma synoptique doit être suffisamment détaillé pour permettre l'identification des différentes unités fonctionnelles. On doit également indiquer les principales connexions internes entre les unités fonctionnelles et identifier les connexions externes. De plus, le schéma synoptique (ou un circuit équivalent indiquant la fonction) doit comporter les éléments parasites importants.

SECTION 4: CATEGORY IV (COMPANDING PCM CODER-DECODERS [CODECS])

1 General

The recommendations given in this section for data sheets shall be applied to PCM codecs having a companding transfer characteristic. Reliability data and handling precautions for these codecs are to be included later.

NOTE – The transfer characteristic here describes the functional dependence between analogue electrical quantities and digital codes. For example, they may be conforming to the "A-law" or the "μ-law" (see UIT-T G 712, performance characteristics of PCM channels at audio-frequencies).

2 Circuit identification and description

2.1 *Designation and type*

Type description, kind of circuit, technology, case.

2.2 *Technology*

The manufacturing technology, for example, semiconductor monolithic integrated circuit, thin-film integrated circuit, hybrid integrated circuit, micro-assembly, etc. shall be stated. This statement shall also include details of the semiconductor technologies such as NMOS, CMOS, etc.

It shall be stated whether the integrated circuit is electrically compatible with other particular integrated circuits or families of integrated circuits, or whether special interface circuits are required.

Details shall be given of the type of output circuit, for example, three-state.

2.3 *Package identification*

2.3.1 IEC and/or national reference of the outline drawing or drawing of non-standard package including terminal numbering, for example dual-in-line, chip carrier.

2.3.2 Principal package material, for example, ceramic or plastic.

2.3.3 Terminal identification: terminal numbering and associated functions.

3 Functional specifications

3.1 *Block diagram*

A block diagram or equivalent circuit information on the integrated circuit shall be given.

It shall be sufficiently detailed to enable the individual functional units to be identified. The main internal connections between the functional units and the identification of their external connections shall also be given. In addition, the block diagram (or an equivalent circuit giving the function), shall also include important parasitic elements.

On doit distinguer les bornes suivantes (voir figure 17):

- a) bornes d'alimentation;
 - b) bornes d'entrée et de sortie, c'est-à-dire les bornes vers lesquelles ou à partir desquelles les signaux circulent.
- Le terme «signal» comprend à la fois l'impulsion et des formes d'ondes plus complexes;
- c) autres bornes (par exemple pour les tensions de référence ou les bornes reliées au boîtier);
 - d) bornes non connectées intérieurement.

Exemple:

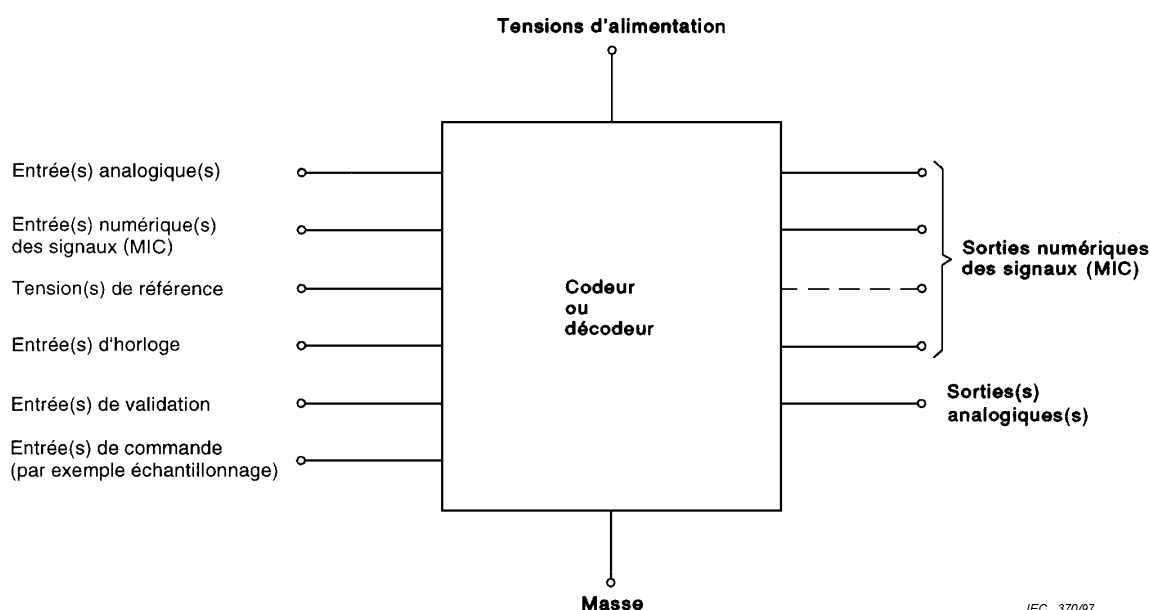


Figure 17 – Connexions des bornes

3.2 Description fonctionnelle

La fonction réalisée par le circuit doit être spécifiée, par exemple: principe ou technique de conversion, nombre de bits et format de codage des signaux numériques, loi de compression-expansion (par exemple loi A ou loi μ), entrées en parallèle ou en série, sorties, vitesse de transmission des bits, fréquence et gamme dynamique du signal analogique, vitesse d'échantillonnage, possibilité d'une source de tension interne de référence, mode de fonctionnement (synchrone ou asynchrone).

3.3 Chronogrammes fonctionnels

De tels chronogrammes doivent être donnés.

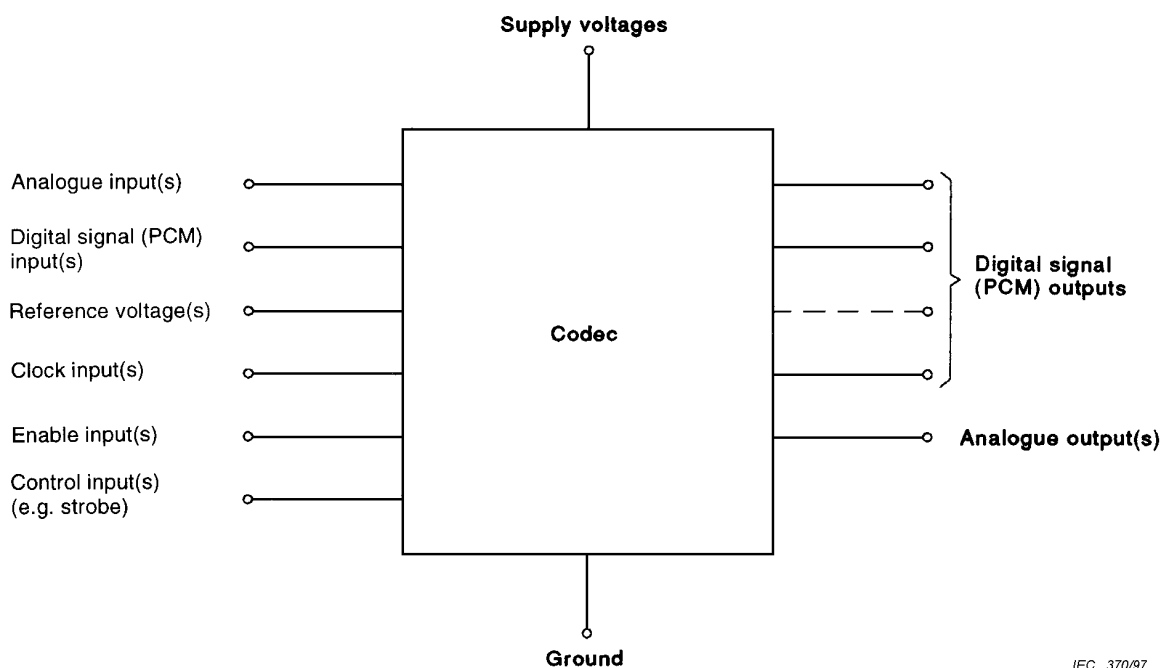
3.4 Informations supplémentaires

Indiquer les composants extérieurs nécessaires et/ou recommandés, l'endroit où ils doivent être connectés, leurs valeurs limites et l'effet qu'ils produisent.

The following terminals may be distinguished (see figure 17):

- a) supply voltage terminals;
- b) input and output terminals, that is, terminals into or out of which signals are passed.
The term "signal" includes both pulse and more complex waveforms;
- c) other terminals (for example for reference voltages or those terminals that are wired to the case);
- d) terminals not connected internally.

Example:



IEC 370/97

Figure 17 – Terminal connections

3.2 Functional description

The function performed by the circuit shall be specified, for example: conversion principle or technique, number of bits and coding format of the digital signals, companding-law (for instance A-law or μ -law), parallel or serial inputs, outputs, bit-transmission rate, frequency and dynamic range of the analogue signal, sampling rate, availability of internal reference voltage source, functional mode (synchronous or asynchronous).

3.3 Functional timing diagrams

Timing diagrams shall be given.

3.4 Additional information

Any necessary and/or recommended external components and their connections, ratings and effects shall be stated.

4 Valeurs limites

Si des valeurs maximales et/ou minimales sont données, le fabricant doit indiquer s'il se réfère à la valeur absolue ou à la valeur algébrique de la grandeur.

Les valeurs limites doivent couvrir le fonctionnement du circuit intégré dans la gamme des températures de fonctionnement spécifiée.

Si ces valeurs limites dépendent de la température et/ou d'autres conditions (par exemple de la tension d'alimentation), cette dépendance doit être indiquée.

4.1 Tensions et courants continus

4.1.1 Valeur(s) limite(s) de la ou des tensions continues à la ou aux bornes d'alimentation par rapport à un point de référence électrique spécifié (voir note).

4.1.2 (S'il y a lieu) valeur limite de la tension entre deux bornes d'alimentation (voir note).

4.1.3 (S'il y a lieu) ordre de mise en service des alimentations si plusieurs tensions d'alimentation sont nécessaires.

4.1.4 (S'il y a lieu) ordre de mise en service des tensions d'alimentation et des tensions d'entrée.

4.1.5 Si le courant traversant une borne quelconque n'est pas suffisamment limité par la valeur limite de tension, une valeur limite de courant doit être aussi donnée pour cette borne (voir note).

4.1.6 (S'il y a lieu), valeurs limites des tensions et des courants aux bornes d'entrée et/ou de sortie et aux autres bornes.

NOTE – Quand on utilise plus d'une alimentation, il peut être nécessaire d'indiquer la combinaison de valeurs limites pour ces tensions et ces courants d'alimentation.

4.2 Tensions et courants non continus

4.2.1 Si les valeurs données en 4.1.1, 4.1.2 et 4.1.6 peuvent être dépassées pour des conditions transitoires ou d'essais, les valeurs des dépassements permis et leur durée doivent être indiquées.

4.2.2 Valeurs limites de la tension et du courant d'entrée et/ou de sortie et, (s'il y a lieu), limitations de temps, dans des conditions spécifiées de pire cas.

4.3 Sensibilité aux charges électrostatiques

Valeur de la tension d'essai, circuit d'essai correspondant à celui décrit dans la CEI 60747-1 (chapitre IX).

4.4 Températures

4.4.1 Températures minimale et maximale ambiantes ou du boîtier

4.4.2 Températures minimale et maximale de stockage

4.5 Dissipation de puissance (s'il y a lieu)

Valeur maximale en fonction de la température de fonctionnement.

4 Ratings (limiting values)

If minimum and/or maximum values are quoted, the manufacturer shall indicate whether these refer to the absolute magnitude or to the algebraic value of the quantity.

The ratings given shall cover the operation of the integrated circuit over the specified range of operating temperatures.

Where such ratings (limiting values) are dependent on the temperature and/or other conditions (for example, supply voltage), the dependence shall be indicated.

4.1 *Continuous voltages and currents*

4.1.1 Limiting value(s) of the continuous voltage(s) at the supply terminal(s) with respect to a specified electrical reference point (see note).

4.1.2 (Where appropriate) limiting value of the voltage between two supply voltage terminals (see note).

4.1.3 (Where appropriate) the sequence of application of the supply voltages if more than one supply voltage is required.

4.1.4 (Where appropriate) the sequence of application of the supply and input voltages.

4.1.5 Where the current through any terminal is not sufficiently limited by the voltage rating, a limiting current rating for that terminal shall also be given (see note).

4.1.6 (Where appropriate) the limiting values of the voltages and the currents at the inputs and/or outputs and other terminals.

NOTE – When more than one supply are needed, it may be necessary to state the combinations of ratings for these supply voltages and currents.

4.2 *Non-continuous voltages and currents*

4.2.1 If the values given in 4.1.1, 4.1.2 and 4.1.6 may be exceeded under transient or test conditions, then the permissible excess values and their duration shall be stated.

4.2.2 Limiting values of input and/or output voltage and current and (where appropriate) time limitations under specified worst-case conditions.

4.3 *Electrostatic sensitivity*

Value of the test voltage, test circuit according to IEC 60747-1 (chapter IX).

4.4 *Temperatures*

4.4.1 Minimum and maximum ambient or case operating temperatures

4.4.2 Minimum and maximum storage temperatures

4.5 *Power dissipation* (where appropriate)

Maximum value as a function of the operating temperature.

4.6 *Aptitude à supporter un court-circuit*

(S'il y a lieu) durée maximale de court-circuit entre chacune des bornes de sortie et une borne d'alimentation (ou la masse), dans des conditions de fonctionnement de pire cas spécifiées.

5 Conditions de fonctionnement recommandées (dans la gamme des températures de fonctionnement spécifiée)

5.1 La gamme des valeurs de la ou des tensions d'alimentation.

Les tensions nominales et les écarts autorisés doivent être indiqués; les écarts en plus et en moins ne sont pas nécessairement les mêmes.

Les valeurs nominales préférentielles sont indiquées dans la CEI 60748-1, chapitre VI, article 6.

5.2 Les conditions de l'impulsion d'entrée, les niveaux de tension et/ou de courant, les formes d'onde et (s'il y a lieu), les diagrammes de temps des signaux d'entrée.

5.3 (S'il y a lieu) les conditions de polarisation de tension et/ou de courant recommandées en continu à toutes les bornes d'entrée, comprenant la ou les valeurs absolues, la ou les tolérances, les polarités et l'impédance de source maximale de toutes les tensions externes de référence.

5.4 (S'il y a lieu) les conditions de polarisation de tension et/ou de courant recommandées en continu à toutes les bornes de sortie.

5.5 (S'il y a lieu) les valeurs des impédances externes requises aux bornes d'entrée et de sortie.

5.6 Conditions des impulsions d'horloge(s). (S'il y a lieu) de telles conditions doivent comprendre les niveaux de tension, les conditions de forme d'onde des impulsions et les interrelations de temps entre les impulsions.

6 Caractéristiques électriques

Chaque caractéristique électrique du présent article doit être donnée pour des conditions électriques de pire cas spécifiées, compte tenu de la gamme recommandée de tension(s) d'alimentation, comme indiqué en 5.1 et:

- a) dans la gamme de températures de fonctionnement spécifiée, ou
- b) à la température de 25 °C, et aux températures de fonctionnement minimale et maximale.

Si des éléments extérieurs sont nécessaires pour le fonctionnement du circuit, on doit spécifier l'influence de ces éléments.

NOTE – Si cette norme fait appel à des caractéristiques numériques, on doit utiliser les concepts donnés dans la CEI 60748-2, chapitre II ou chapitre III, section un.

6.1 *Caractéristiques statiques*

6.1.1 *Courants d'alimentation*

Valeurs maximale et typique dans des conditions de fonctionnement spécifiées (par exemple tension minimale ou maximale, la sortie étant en circuit ouvert).

4.6 *Capability of sustaining a short circuit*

(Where appropriate) the maximum duration of a short circuit between each output terminal and any supply terminal (or ground) under specified worst-case conditions of operation shall be given.

5 **Recommended operating conditions** (within the specified temperature range)

5.1 The range of values of supply voltage(s)

The nominal voltages and the permitted deviations shall be stated; the plus and minus deviations need not be identical.

The preferred nominal values are given in IEC 60748-1, chapter VI, clause 6.

5.2 The input pulse conditions, voltage and/or current levels and waveforms and (where appropriate) the time relations of the input signals.

5.3 (Where appropriate) the continuous voltage and/or current bias conditions at all input terminals, including the magnitude(s), tolerance(s), polarities and maximum source impedance of all external reference voltages.

5.4 (Where appropriate) the continuous voltage and/or current bias conditions at all output terminals.

5.5 (Where appropriate) the values of external impedances required at the input and output terminals.

5.6 Pulse conditions of the clock(s). (Where appropriate), such conditions shall include voltage levels, pulse waveform conditions and time interrelations of the pulses.

6 **Electrical characteristics**

Each electrical characteristic of this clause shall be stated under specified electrical worst-case conditions, with respect to the recommended range of supply voltage(s), as stated in 5.1 and:

- a) over the specified range of operating temperatures; or
- b) at a temperature of 25 °C, and at minimum and maximum operating temperatures.

If external elements are required for the operation of the integrated circuit, the influence of those elements shall be specified.

NOTE – Where digital characteristics are called for in this standard, the concepts given in IEC 60748-2, chapter II or chapter III, section one, are to be applied.

6.1 *Static characteristics*

6.1.1 *Supply currents*

Typical and maximum values shall be stated under specified operating conditions (for example minimum or maximum voltage with the output open-circuited).

6.1.2 *Caractéristiques en tension et en courant*

6.1.2.1 Caractéristiques en tension et en courant aux bornes pour signaux numériques comme indiqué dans la CEI 60748-2, chapitre III, section un, paragraphes 5.1 et 5.3 pour les circuits intégrés bipolaires, et paragraphes 6.1 et 6.2 pour les circuits intégrés MOS.

6.1.2.2 *Courant de sortie à l'état bloqué* (pour une sortie trois-états dans son troisième état: haute impédance)

Valeur absolue maximale.

6.1.2.3 *Caractéristiques en tension et en courant aux bornes pour signaux analogiques*

a) Courant de sortie, pour des conditions spécifiées de la tension de sortie.

Valeur minimale.

b) Courant de l'entrée de référence.

Valeur maximale.

c) Courant de décalage à l'entrée.

Valeur maximale.

d) Tension de décalage en sortie, dans des conditions de charge spécifiées.

Valeur maximale.

6.1.3 *Capacité d'entrée et de sortie*

6.1.3.1 *Capacité d'entrée aux bornes pour signaux analogiques*

Valeur maximale.

6.1.3.2 *Capacité de sortie aux bornes pour signaux numériques*

Valeur maximale.

6.1.4 *Résistance de sortie aux bornes pour signaux analogiques*

Valeur maximale.

6.1.5 *Résistance d'entrée aux bornes pour signaux analogiques*

- Pendant l'échantillonnage, valeurs minimale et maximale.
- Entre les échantillonnages, valeur minimale.

6.2 *Caractéristiques dynamiques (s'il y a lieu)*

6.2.1 *Courants d'alimentation*

Courbes typiques des courants d'alimentation en fonction de la fréquence des impulsions et/ou de la vitesse de conversion pour un facteur d'utilisation d'horloge spécifié. Elles doivent être données dans des conditions de fonctionnement recommandé spécifiées.

6.2.2 *Fréquences d'horloge*

6.2.2.1 *Fréquence de l'horloge principale*

Valeurs minimale et maximale.

6.1.2 *Voltage and current characteristics*

6.1.2.1 Voltage and current characteristics at terminals for digital signals as required in IEC 60748-2, chapter III, section one, 5.1 and 5.3 for bipolar integrated circuits, and subclauses 6.1 and 6.2 for MOS integrated circuits

6.1.2.2 *Output off-state current* (for a three-state output in its third high-impedance state)

Maximum absolute value.

6.1.2.3 *Voltage and current characteristics at terminals for analogue signals*

a) Output current, for specified conditions of the output voltage.

Minimum value.

b) Reference-input current.

Maximum value.

c) Input current at the offset point.

Maximum value.

d) Output voltage at the offset point, at specified load conditions.

Maximum value.

6.1.3 *Input and output capacitances*

6.1.3.1 *Input capacitance at terminals for analogue signals*

Maximum value.

6.1.3.2 *Output capacitance at terminals for digital signals*

Maximum value.

6.1.4 *Output resistance at terminals for analogue signals*

Maximum value.

6.1.5 *Input resistance at terminals for analogue signals*

– During "sampling" periods, minimum and maximum values.

– Between "sampling" periods, minimum value.

6.2 *Dynamic characteristics* (where applicable)

6.2.1 *Supply currents*

Typical curves of supply currents related to pulse frequency and/or conversion rate at a specified clock duty cycle. They should be given under specified recommended operating conditions.

6.2.2 *Clock frequencies*

6.2.2.1 *Master clock frequency*

Minimum and maximum values.

6.2.2.2 *Fréquence d'horloge de réception et de transmission*

Valeurs minimale et maximale.

6.2.3 *Largeur des impulsions d'horloge*

Valeur minimale.

- Horloge principale;
- horloge de réception;
- horloge de transmission.

6.2.4 *Temps de croissance et de décroissance*

Valeurs maximales.

- Horloge principale;
 - horloge de réception;
 - horloge de transmission;
 - entrées de validation;
 - entrées de données;
 - sorties numériques
 - sorties analogiques
- } dans des conditions de charge spécifiées

6.2.5 *Période des impulsions de validation*

Valeurs minimale et maximale.

- Validation du côté transmission;
- validation du côté réception.

6.2.6 *Temps de retard*

Valeur minimale.

- Entre le flanc actif de l'horloge de transmission et l'impulsion de validation;
- entre le flanc actif de l'horloge de transmission et le flanc à la transition négative ou positive de l'impulsion de validation;
- entre l'impulsion de validation et le flanc actif de l'horloge de réception;
- entre le flanc actif de l'horloge de réception et le flanc à la transition négative ou positive de l'impulsion de validation.

Valeurs minimale et maximale.

- Des données transmises.

6.2.7 *Temps d'établissement*

Valeur minimale.

- Transmission de l'impulsion de validation;
- réception de l'impulsion de validation;
- réception des données.

6.2.2.2 *Receive, transmit clock frequency*

Minimum and maximum values.

6.2.3 *Clock pulse duration*

Minimum value.

- Master clock;
- receive clock;
- transmit clock.

6.2.4 *Rise and fall times*

Maximum values.

- Master clock;
 - receive clock;
 - transmit clock;
 - enable inputs;
 - data inputs;
 - digital outputs
 - analogue outputs
- } at specified load conditions

6.2.5 *Enable pulse duration*

Minimum and maximum values.

- Transmit enable;
- receive enable.

6.2.6 *Delay times*

Minimum value.

- Active edge of transmit clock to enable pulse;
- active edge of transmit clock to negative-/positive-going edge of enable pulse;
- enable pulse to active edge of receive clock;
- active edge of receive clock to negative-/positive-going edge of enable pulse.

Minimum and maximum values.

- Transmit data.

6.2.7 *Set-up times*

Minimum value.

- Transmit enable pulse;
- receive enable pulse;
- receive data.

6.2.8 *Temps de maintien*

Valeur minimale.

- Des données reçues.

6.2.9 *Temps de validation*

Valeurs minimale et maximale.

- Validation des données transmises.

6.2.10 *Temps d'inhibition*

Valeur maximale.

- Inhibition des données transmises.

6.2.11 *Temps de conversion* (s'il y a lieu)

Valeur maximale.

6.2.12 *Pente maximale de la tension de sortie*

Valeur minimale, dans des conditions de charge spécifiées.

6.2.13 *Constante de temps de la décroissance de la tension de sortie analogique* (si nécessaire)

Valeur maximale, pour une résistance de charge spécifiée.

6.3 *Caractéristiques de transmission* (synchrone ou asynchrone)

6.3.1 *Mode de réception*

6.3.1.1 Rapport du signal à la distorsion totale pour des codes numériques d'entrée spécifiés qui correspondent à des niveaux de signal analogique spécifiés.

Valeur minimale.

- Mesurée avec une source de bruit (selon UIT-T G 712);
- mesurée avec un signal sinusoïdal (selon UIT-T G 712).

6.3.1.2 Variation du gain avec les niveaux d'entrée pour des codes numériques d'entrée spécifiés qui correspondent à des niveaux de signal analogique spécifiés.

Valeurs minimale et maximale.

- Mesurées avec une source de bruit (selon UIT-T G 712);
- mesurées avec un signal sinusoïdal (selon UIT-T G 712).

6.3.1.3 Bruit d'un canal à l'état passif

Valeur maximale pour un(des) code(s) numérique(s) d'entrée qui correspond(ent) à un niveau analogique d'entrée nul (code digital «de repos»).

6.3.1.4 Affaiblissement diaphonique entre transmetteur et récepteur

Valeur minimale.

6.2.8 *Hold time*

Minimum value.

- Receive data.

6.2.9 *Valid time*

Minimum and maximum values.

- Transmit data valid.

6.2.10 *Disable time*

Maximum value.

- Transmit data disable.

6.2.11 *Conversion time* (where appropriate)

Maximum value.

6.2.12 *Maximum rate of change of the output voltage*

Minimum value, at specified load conditions.

6.2.13 *Time constant of analogue output voltage decay* (if appropriate)

Maximum value, at specified load resistance.

6.3 *Transmission characteristics* (synchronous or asynchronous)

6.3.1 *Receive mode*

6.3.1.1 Signal to total distortion ratio at specified digital input codes which correspond to specified analogue signal levels.

Minimum value.

- Measured with noise source (according to UIT-T G 712);
- measured with sine wave signal (according to UIT-T G 712).

6.3.1.2 Variation of gain with input levels at specified digital input codes which correspond to specified analogue signal levels.

Minimum and maximum values.

- Measured with noise source (according to UIT-T G 712);
- measured with sine wave signal (according to UIT-T G 712).

6.3.1.3 *Idle channel noise*

Maximum value for a digital input code (or codes) which correspond(s) to an analogue input level of zero (digital quiet code).

6.3.1.4 *Crosstalk attenuation for transmit to receive*

Minimum value.

6.3.2 *Mode de transmission*

6.3.2.1 Rapport du signal à la distorsion totale pour des niveaux de signal d'entrée analogique spécifiés

Valeur minimale.

- Mesurée avec une source de bruit (selon UIT-T G 712);
- mesurée avec un signal sinusoïdal (selon UIT-T G 712).

6.3.2.2 Variation du gain avec les niveaux d'entrée pour des niveaux de signal d'entrée analogique spécifiés

Valeurs minimale et maximale.

- Mesurées avec une source de bruit (selon UIT-T G 712);
- mesurées avec un signal sinusoïdal (selon UIT-T G 712).

6.3.2.3 Bruit d'un canal à l'état passif

Valeur maximale pour un niveau analogique d'entrée nul.

6.3.2.4 Affaiblissement diaphonique entre récepteur et transmetteur

Valeur minimale.

7 Valeurs limites, caractéristiques mécaniques et autres données

Voir CEI 60747-1, chapitre VI, article 7.

8 Informations supplémentaires

Date de parution de la feuille de caractéristiques.

Données d'applications supplémentaires, par exemple caractéristiques, connexion des bornes non utilisées, charge de sortie, marge de protection contre les perturbations électriques.

6.3.2 *Transmit mode*

6.3.2.1 Signal to total distortion ratio at specified analogue input signal levels

Minimum value.

- Measured with noise source (according to UIT-T G 712);
- measured with sine wave signal (according to UIT-T G 712).

6.3.2.2 Variation of gain with input levels at specified analogue input signal levels

Minimum and maximum values.

- Measured with noise source (according to UIT-T G 712);
- measured with sine wave signal (according to UIT-T G 712).

6.3.2.3 Idle channel noise

Maximum value for an analogue input level of zero.

6.3.2.4 Crosstalk attenuation for receive to transmit

Minimum value.

7 Mechanical ratings, characteristics and other data

See IEC 60747-1, chapter VI, clause 7.

8 Additional information

Date of issue of the data sheet.

Additional application data, for example, characteristics, connection of unused terminals, output load, electrical noise margin.

SECTION 5: CATÉGORIE IV (FILTRES POUR LES CODEURS ET DÉCODEURS DE MODULATION D'IMPULSIONS CODÉES COMPRESSEURS-EXPANSEURS [MIC])

1 Généralités

Les recommandations pour les feuilles de caractéristiques indiquées dans cette norme doivent s'appliquer aux filtres MIC contenant à la fois des filtres de transmission et des filtres de réception.

Les données de fiabilité et les précautions de manipulation pour ces filtres seront données ultérieurement.

2 Identification et description du circuit

2.1 Désignation et type

Description du type, sorte de circuit, technologie, boîtier.

2.2 Technologie

On doit indiquer la technologie employée pour la fabrication, par exemple circuit intégré monolithique à semiconducteurs, circuit intégré hybride à couche, etc. Cette indication doit inclure les détails sur les technologies des semiconducteurs telles que NMOS, CMOS, etc.

On doit indiquer si le circuit intégré est compatible électriquement avec d'autres circuits intégrés particuliers ou familles de circuits intégrés, ou si des circuits d'interface spéciaux sont nécessaires. On doit donner des détails sur le type de circuit de sortie.

2.3 Identification du boîtier

2.3.1 Numéro CEI et/ou numéro national de référence du dessin d'encombrement, ou dessin du boîtier non normalisé avec la numérotation des bornes.

2.3.2 Matériau principal du boîtier, par exemple céramique ou plastique.

2.3.3 Identification des bornes: numérotation des bornes et fonctions associées.

3 Spécifications fonctionnelles

3.1 Schéma synoptique

On doit donner un schéma synoptique ou des informations équivalentes sur le circuit intégré. Le schéma synoptique doit être suffisamment détaillé pour permettre l'identification des différentes unités fonctionnelles. On doit également indiquer les principales connexions internes entre les unités fonctionnelles et identifier les connexions externes. De plus, le schéma (ou un circuit équivalent indiquant la fonction) doit comporter les éléments parasites importants.

On peut distinguer les bornes suivantes (voir figure 18):

- a) bornes d'alimentation;
- b) bornes des signaux d'entrée et de sortie.

Le terme «signal» comprend à la fois l'impulsion et des formes d'ondes plus complexes;

- c) autres bornes (par exemple les entrées de commande);
- d) bornes non connectées.

SECTION 5: CATEGORY IV (FILTERS FOR COMPANDING PCM CODER-DECODERS [CODEC])

1 General

The recommendations for data sheets given in this section should be applied to PCM filters containing both transmit and receive filters.

Reliability data and handling precautions for these filters are to be included later.

2 Circuit identification and description

2.1 Designation and type

Type description, kind of circuit, technology, case.

2.2 Technology

The manufacturing technology, for example, semiconductor single-chip integrated circuit, hybrid film integrated circuit, etc. shall be stated.

This statement shall include details of semiconductor technologies such as NMOS, CMOS, etc.

It shall be stated whether the integrated circuit is electrically compatible with other particular integrated circuits or families of integrated circuits, or whether special interface circuits are required. Details shall be given of the type of output circuit.

2.3 Package identification

2.3.1 IEC and/or national reference number of the outline drawing or drawing of non-standard package including terminal numbering.

2.3.2 Principal package material, for example ceramic or plastic.

2.3.3 Terminal identification: terminal numbering and associated functions.

3 Functional specifications

3.1 Block diagram

A block diagram or equivalent circuit information on the integrated circuit shall be given. It shall be sufficiently detailed to enable the identification of the individual functional units. The main internal connections between the functional units and the identification of their external connections shall also be given. In addition, the circuit diagram (or an equivalent circuit giving the function), which shall also include important parasitic elements, should be given.

The following terminals may be distinguished (see figure 18):

- a) supply terminals;
- b) input and output signal terminals.
The term "signal" includes both pulse and more complex waveforms;
- c) other terminals (for example control inputs);
- d) blank terminals.

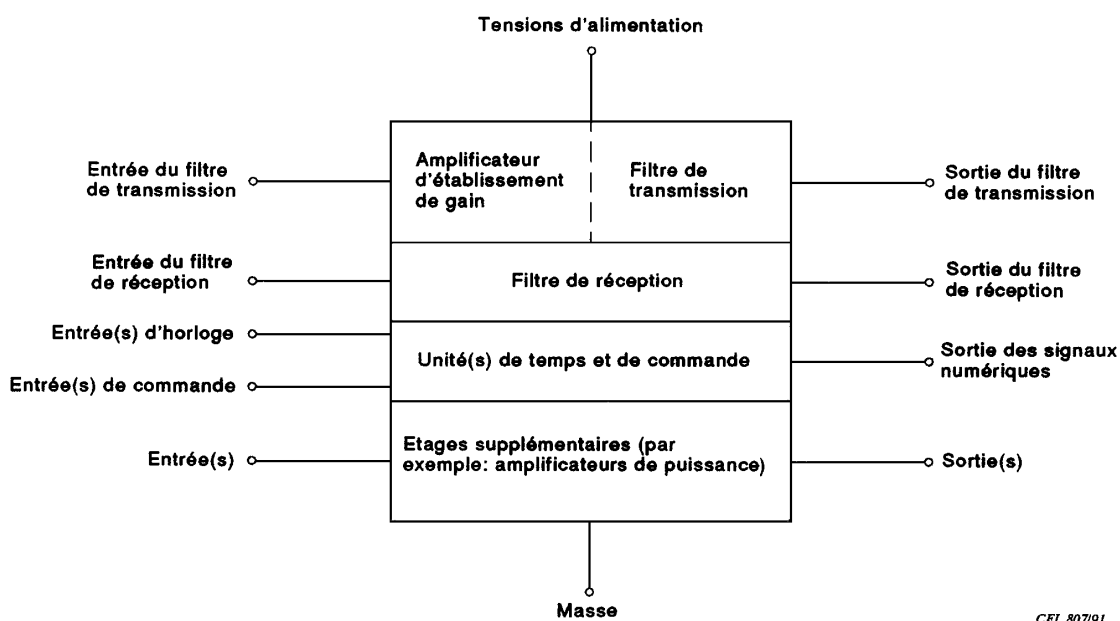


Figure 18 – Exemple de schéma synoptique

3.2 Description fonctionnelle

On doit spécifier la fonction réalisée par le circuit:

- type et technique des filtres (par exemple filtre passe-bande à capacité commutée);
- caractéristiques de transfert (par exemple correction $\sin x/x$ dans le filtre de réception);
- entrées et sorties, fréquence d'horloge, signaux de commande (par exemple sélection d'horloge; puissance réduite);
- type et fonction des étages supplémentaires (par exemple amplificateurs d'entrée et de sortie).

3.3 Informations supplémentaires

On doit indiquer tous les composants extérieurs nécessaires et/ou recommandés, les bornes auxquelles ils doivent être reliés, leurs valeurs limites et leur influence, en particulier les charges et les bornes lorsqu'ils sont reliés à un codeur ou décodeur.

4 Valeurs limites

Si des valeurs minimales et/ou maximales sont données, le fabricant doit indiquer s'il se réfère à la valeur absolue ou à la valeur algébrique de la grandeur.

Les valeurs limites indiquées doivent couvrir le fonctionnement du circuit intégré dans la gamme des températures de fonctionnement spécifiée.

Si ces valeurs limites dépendent de la température et/ou d'autres conditions (par exemple de la tension d'alimentation), cette dépendance doit être indiquée.

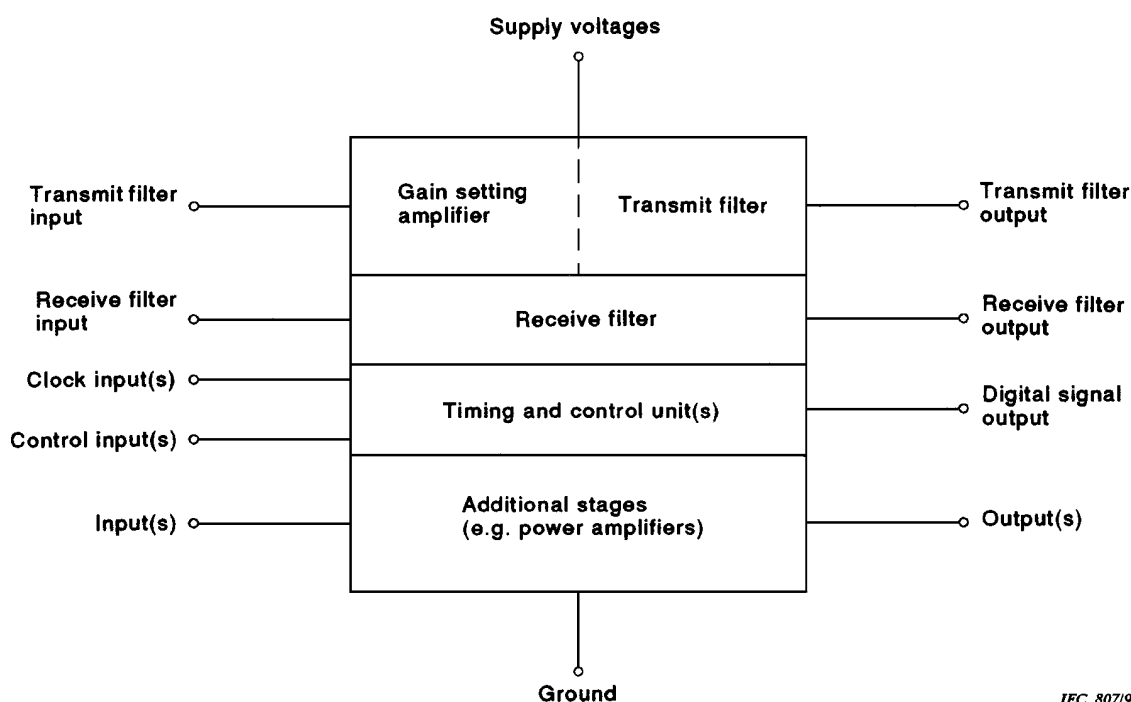


Figure 18 – Example of a block diagram

3.2 Functional description

The function performed by the circuit should be specified:

- type and technique of filters (for example switched capacitor band-pass filter);
- transfer characteristics (for example $\sin x/x$ - correction in the receive filter);
- inputs and outputs, clock frequency, control signals (for example clock select; power down);
- type and function of additional stages (for example input and output amplifiers).

3.3 Additional information

Any necessary and/or recommended external components and their connections, ratings and effects should be stated, especially the loads and termination when connecting to a codec.

4 Ratings (limiting values)

If minimum and/or maximum values are quoted, the manufacturer shall indicate whether he refers to the absolute magnitude or to the algebraic value of the quantity.

The ratings given shall cover the operation of the integrated circuit over the specified range of operating temperatures.

Where such ratings (limiting values) are dependent on the temperature and/or other conditions (for example, supply voltage), this dependence shall be indicated.

4.1 *Tensions et courants continus*

4.1.1 Valeur(s) limite(s) de la ou des tensions continues à la ou aux bornes d'alimentation par rapport à une borne commune spécifiée (voir note).

4.1.2 Valeur limite de la tension entre deux bornes d'alimentation (s'il y a lieu) (voir note).

4.1.3 Séquence d'application des tensions d'alimentation, si plusieurs tensions d'alimentation sont requises (s'il y a lieu).

4.1.4 Séquence d'application des tensions d'alimentation et des tensions d'entrée (s'il y a lieu).

4.1.5 Si le courant traversant une borne n'est pas suffisamment limité par la valeur limite de la tension, une valeur limite de courant doit aussi être donnée pour cette borne (voir note).

4.1.6 Valeurs limites des tensions et des courants aux bornes d'entrée et/ou de sortie et aux autres bornes (s'il y a lieu).

NOTE – Lorsque plusieurs alimentations sont requises, il peut être nécessaire d'indiquer la combinaison de valeurs limites pour ces tensions et ces courants d'alimentation.

4.2 *Tensions et courants non continus*

4.2.1 Si les valeurs indiquées en 4.1.1, 4.1.2 et 4.1.6 peuvent être dépassées pour des conditions transitoires, les valeurs des dépassements permis et leur durée doivent être indiquées.

4.2.2 Valeurs limites de la tension et du courant d'entrée et/ou de sortie et (s'il y a lieu) des limitations de temps, dans des conditions spécifiées de pire cas.

4.3 *Sensibilité aux charges électrostatiques*

Valeur de la tension d'essai et circuit d'essai correspondant à ceux de la CEI 60747-1, chapitre IX.

4.4 *Températures*

4.4.1 Températures minimale et maximale ambiantes ou du boîtier.

4.4.2 Températures minimale et maximale de stockage.

4.5 *Dissipation de puissance*

Valeur maximale en fonction de la température de fonctionnement.

4.6 *Aptitude à supporter un court-circuit* (s'il y a lieu)

La durée maximale d'un court-circuit entre une borne de sortie et une borne d'alimentation (ou la masse) doit être donnée, dans des conditions de fonctionnement de pire cas spécifiées.

5 **Conditions de fonctionnement recommandées** (dans la gamme des températures de fonctionnement spécifiée)

5.1 *Gamme des valeurs de tension(s) d'alimentation par rapport au ou aux points de référence électriques*

Indiquer les tensions nominales et les écarts autorisés. Les tolérances positives et négatives ne sont pas nécessairement les mêmes.

Les valeurs nominales préférentielles figurent dans la CEI 60748-1, chapitre VI, article 6.

4.1 *Continuous voltages and currents*

- 4.1.1 Limiting value(s) of the continuous voltage(s) at the supply terminal(s) with respect to a common specified terminal (see note).
- 4.1.2 Limiting voltage between two supply voltage terminals (where appropriate) (see note).
- 4.1.3 The sequence of application of the supply voltages if more than one supply voltage is required (where appropriate).
- 4.1.4 The sequence of application of the supply and input voltages (where appropriate).
- 4.1.5 Where the current through any terminal is not limited sufficiently by the voltage rating, a limiting current rating for that terminal shall also be given (see note).
- 4.1.6 The limiting values of the voltages and the currents at the inputs and/or outputs and other terminals (where appropriate).

NOTE – When more than one supply is needed, it may be necessary to state the combinations of ratings for these supply voltages and currents.

4.2 *Non-continuous voltages and currents*

- 4.2.1 If the values stated in 4.1.1, 4.1.2 and 4.1.6 may be exceeded under transient conditions, then the permissible excess values and their duration shall be stated.
- 4.2.2 Limiting values of input and/or output voltage and current and (where appropriate) their duration under specified worst-case conditions.

4.3 *Electrostatic sensitivity*

Value of the test voltage and test circuit according to IEC 60747-1, chapter IX.

4.4 *Temperatures*

- 4.4.1 Minimum and maximum ambient or case operating temperatures.
- 4.4.2 Minimum and maximum storage temperatures.

4.5 *Power dissipation*

Maximum value as a function of the operating temperature.

4.6 *Capability of sustaining a short circuit* (where appropriate)

The maximum duration of a short circuit between any output terminal and any supply terminal (or ground) under specified worst-case conditions of operation should be given.

5 **Recommended operating conditions** (within the specified operating temperature range)

5.1 *The range of values of supply voltage(s) with respect to electrical reference point(s)*

The nominal voltages and the permitted deviations should be stated.

The positive and negative tolerances need not be identical.

The preferred nominal values are given in IEC 60748-1, chapter VI, clause 6.

- 5.2 *Conditions de polarisation de tension et/ou de courant continu(s) aux bornes d'entrée de commande*
- 5.3 *Conditions de polarisation de tension et/ou de courant continu(s) à toutes les bornes de sortie (s'il y a lieu)*
- 5.4 *Valeurs des impédances externes requises aux bornes d'entrée et de sortie (par exemple pour la connexion à un codeur ou décodeur) (s'il y a lieu)*
- 5.5 *Conditions des impulsions du circuit*

Ces conditions doivent comprendre les niveaux de tension, les conditions de forme d'onde des impulsions des temps de croissance et de décroissance et les interrelations de temps entre les impulsions.

6 Caractéristiques électriques

Chaque caractéristique électrique du présent article doit être indiquée dans des conditions électriques de pire cas spécifiées, compte tenu de la gamme recommandée de tension(s) d'alimentation et du ou des points de référence électriques, comme il est indiqué en 5.1 et:

- a) dans la gamme des températures de fonctionnement spécifiée, ou
- b) à la température de 25 °C, et aux températures de fonctionnement minimale et maximale.

Si des éléments extérieurs sont nécessaires au fonctionnement du circuit, on doit spécifier l'influence de ces éléments.

NOTE – Si cette norme fait appel à des caractéristiques numériques, on doit utiliser les concepts donnés dans la CEI 60748-2, chapitre III, section un, articles 5 à 10.

6.1 Caractéristiques statiques

6.1.1 Courants d'alimentation

6.1.1.1 Courants de fonctionnement

On doit indiquer les valeurs type et maximale dans des conditions de fonctionnement spécifiées (par exemple tension minimale ou maximale, la sortie étant en circuit ouvert).

6.1.1.2 Courants en mode attente

On doit indiquer les valeurs type et maximale (s'il y a lieu) en mode de puissance réduite.

6.1.2 Caractéristiques d'entrée

6.1.2.1 Caractéristiques d'entrée des signaux numériques aux bornes d'entrée de commande et d'horloge

6.1.2.1.1 Tensions d'entrée

Valeurs minimale et maximale des tensions au niveau bas et au niveau haut.

6.1.2.1.2 Courants d'entrée

Valeurs maximales aux tensions d'entrée au niveau bas et au niveau haut.

5.2 *The continuous voltage and/or current bias conditions at the control input terminals*

5.3 *The continuous voltage and/or current bias conditions at all output terminals (where appropriate)*

5.4 *The values of external impedances required at the input and output terminals (for example, for connecting to a codec) (where appropriate)*

5.5 *Pulse conditions of the circuit*

Such conditions shall include voltage levels, pulse waveform conditions for rise and fall times, and time interrelations of the pulses.

6 Electrical characteristics

Each electrical characteristic of this clause shall be stated under specified electrical worst-case conditions, with respect to the recommended range of supply voltage(s) and the electrical reference point(s) as stated in 5.1 and:

- a) over the specified range of operating temperatures; or
- b) at a temperature of 25 °C, and at minimum and maximum operating temperatures.

If external elements are required for the operation of the integrated circuit, the influence of those elements shall be specified.

NOTE – Where digital characteristics are called for in this standard, the definitions and concepts given in IEC 60748-2, chapter III, section one, clauses 5 to 10, are to be applied.

6.1 *Static characteristics*

6.1.1 *Supply currents*

6.1.1.1 *Operating currents*

Typical and maximum values shall be stated under specified operating conditions (for example minimum or maximum voltage with the output open-circuited).

6.1.1.2 *Standby currents*

Typical and maximum values shall be stated (if appropriate) under specified power-down mode.

6.1.2 *Input characteristics*

6.1.2.1 *For digital signals at the control input and clock terminals*

6.1.2.1.1 *Input voltages*

Minimum and maximum values of low and high level voltages.

6.1.2.1.2 *Input currents*

Maximum values at low and high level input voltages.

6.1.2.2 *Caractéristiques d'entrée des signaux analogiques*

6.1.2.2.1 *Courants d'entrée*

Valeurs maximales pour la gamme de tensions d'entrée spécifiée.

6.1.2.2.2 *Tension et/ou courant de décalage à l'entrée*

Valeurs maximales pour la gamme de tensions d'entrée et l'impédance de source spécifiées si elles affectent ces valeurs.

6.1.2.2.3 *Impédance d'entrée*

Valeur minimale et (s'il y a lieu) valeur maximale pour des valeurs spécifiées:

- d'impédance de charge;
- de fréquence;
- d'amplitude du signal d'entrée.

6.1.2.2.4 *Taux de réjection en mode commun*

Valeur minimale ou maximale pour des valeurs spécifiées:

- d'amplitude ou de gamme du signal d'entrée en mode commun;
- de fréquence;
- d'impédances de charge et de source.

6.1.3 *Caractéristiques de sortie des signaux analogiques*

6.1.3.1 *Résistance de charge*

Valeur minimale.

6.1.3.2 *Capacité de charge*

Valeur maximale.

6.1.3.3 *Dynamique de la tension de sortie*

Valeur minimale dans des conditions de charge spécifiées.

6.1.3.4 *Tension de décalage à la sortie (s'il y a lieu)*

Valeur maximale dans des conditions d'entrée spécifiées.

6.1.3.5 *Dynamique de la tension différentielle de sortie d'un amplificateur de puissance*

Valeur minimale dans des conditions de charge spécifiées.

6.2 *Caractéristiques dynamiques des entrées d'horloge et de commande*

6.2.1 *Fréquence d'horloge*

Valeurs minimale et maximale.

6.1.2.2 *Input characteristics for analogue signals*

6.1.2.2.1 *Input currents*

Maximum values for specified input voltage range.

6.1.2.2.2 *Input-offset voltage and/or current*

Maximum values for specified input voltage range and source impedance if they affect these values.

6.1.2.2.3 *Input impedance*

Minimum value and (where appropriate) maximum value for specified values of:

- load impedance;
- frequency;
- input signal amplitude.

6.1.2.2.4 *Common-mode rejection ratio*

Minimum or maximum value for specified values of:

- amplitude or range of input signal in common mode;
- frequency;
- load and source impedances.

6.1.3 *Output characteristics for analogue signals*

6.1.3.1 *Load resistance*

Minimum value.

6.1.3.2 *Load capacitance*

Maximum value.

6.1.3.3 *Output voltage swing*

Minimum value at specified load conditions.

6.1.3.4 *Output-offset voltage* (where appropriate)

Maximum value at specified input conditions.

6.1.3.5 *Differential output voltage swing for the power amplifier*

Minimum value under specified load conditions.

6.2 *Dynamic characteristics for clock and control inputs*

6.2.1 *Clock frequency*

Minimum and maximum values.

6.2.2 *Durée des impulsions (hautes ou basses)*

Valeurs minimale et maximale.

6.2.3 *Temps de transition (s'il y a lieu)*

Valeur maximale.

6.2.4 *Temps de croissance et de décroissance*

Valeurs maximales.

6.3 *Caractéristiques de transfert des signaux analogiques*

6.3.1 *Gain pour les filtres de transmission et de réception*

6.3.1.1 *Gain absolu*

Valeurs minimale et maximale pour des valeurs spécifiées:

- d'amplitude du signal d'entrée;
- de fréquence du signal d'entrée;
- d'impédance de source;
- d'amplitude du signal de sortie;
- d'impédance de charge;
- de gain de l'amplificateur d'établissement de gain pour les filtres de transmission (s'il y a lieu);
- de fréquence d'horloge;
- de correction $\sin x/x$ (s'il y a lieu).

6.3.1.2 *Gain relatif au gain à une fréquence de référence (en général 1 kHz) pour des valeurs spécifiées comme en 6.3.1.1*

Valeurs minimale et maximale.

6.3.1.3 *Variation du gain en fonction de la température à une fréquence de référence (en général 1 kHz) pour des valeurs spécifiées comme en 6.3.1.1*

Valeur maximale.

6.3.1.4 *Variation du gain en fonction des tensions d'alimentation à une fréquence de référence (en général 1 kHz) pour des valeurs spécifiées comme en 6.3.1.1*

Valeur maximale.

6.3.2 *Gain de tension en boucle ouverte pour l'amplificateur d'établissement de gain (s'il y a lieu)*

Valeur minimale pour des valeurs spécifiées:

- de fréquence;
- d'impédances de source et de charge.

6.2.2 *Pulse duration (high or low)*

Minimum and maximum values.

6.2.3 *Transition time (where appropriate)*

Maximum value.

6.2.4 *Rise and fall times*

Maximum values.

6.3 *Transfer characteristics for analogue signals*

6.3.1 *Gain for the transmit and the receive filters*

6.3.1.1 *Absolute gain*

Minimum and maximum values for specified values of:

- input signal amplitude;
- input signal frequency;
- source impedance;
- output signal amplitude;
- load impedance;
- gain of the gain setting amplifier for the transmit filters (where appropriate);
- clock frequency;
- sin x/x correction (where appropriate).

6.3.1.2 *Gain relative to gain at a reference frequency (usually at 1 kHz) for specified values as in 6.3.1.1*

Minimum and maximum values.

6.3.1.3 *Gain variation with temperature at a reference frequency (usually at 1 kHz) for specified values as in 6.3.1.1*

Maximum value.

6.3.1.4 *Gain variation with supply voltages at a reference frequency (usually at 1 kHz) for specified values as in 6.3.1.1*

Maximum value.

6.3.2 *Open loop voltage gain for gain setting amplifier (where appropriate)*

Minimum value for specified values of:

- frequency;
- source and load impedances.

6.3.3 *Taux de réjection de la tension d'alimentation pour les filtres de transmission et de réception*

Valeur minimale pour des valeurs spécifiées:

- de fréquence;
- de modification de tension d'alimentation relative;
- de gain de l'amplificateur d'établissement de gain pour le filtre de transmission (s'il y a lieu);
- d'impédance de charge de sortie;
- d'impédance de source.

6.3.4 *Diaphonie, filtre (actif) à filtre (au repos)*

Valeurs minimales ou maximales pour des valeurs spécifiées:

- d'amplitude du signal d'entrée ou de sortie de la voie du signal actif;
- de fréquence ou de la gamme de fréquences;
- d'impédance de source et de charge des deux filtres;
- de gain de l'amplificateur d'établissement de gain (s'il y a lieu).

6.3.5 *Distorsion des filtres de transmission et de réception*

Valeurs minimales ou maximales pour des valeurs spécifiées:

- d'amplitude du signal d'entrée;
- de fréquence;
- d'impédance de charge;
- de gain de l'amplificateur d'établissement de gain (s'il y a lieu).

6.3.6 *Temps de retard pour les filtres de transmission et de réception*

6.3.6.1 *Temps de retard absolu*

Valeur maximale à des amplitudes et fréquence du signal d'entrée spécifiées.

6.3.6.2 *Temps de retard de l'enveloppe différentielle*

Valeur maximale à des amplitudes et intervalle de fréquence du signal d'entrée spécifiés.

6.3.7 *Variation du gain en fonction des niveaux de signal des filtres de transmission et des filtres de réception*

Valeurs minimale et maximale dans des conditions spécifiées de:

- niveaux de sortie;
- fréquence;
- conditions de charge.

6.4 *Bruit total des filtres de transmission et de réception*

Valeur maximale dans des conditions spécifiées de:

- charges d'entrée et de sortie;
- gamme des fréquences;
- filtre de réponse impulsionnelle.

6.3.3 *Supply voltage rejection ratio for the transmit and the receive filters*

Minimum value for specified values of:

- frequency;
- relative supply voltage change;
- gain of the gain setting amplifier for the transmit filter (where appropriate);
- output load impedance;
- source impedance.

6.3.4 *Crosstalk, (active) filter to (idle) filter*

Minimum or maximum values for specified values of:

- input or output signal amplitude of the active signal path;
- frequency or frequency range;
- source and load impedance of both filters;
- gain of the gain setting amplifier (where appropriate).

6.3.5 *Distortion for the transmit and the receive filters*

Minimum or maximum values for specified values of:

- input signal amplitude;
- frequency;
- load impedance;
- gain of the gain setting amplifier (where appropriate).

6.3.6 *Delay time for the transmit and the receive filters*

6.3.6.1 *Absolute delay time*

Maximum value at specified input signal amplitude and frequency.

6.3.6.2 *Differential envelope delay time*

Maximum value at specified input signal amplitude and frequency interval.

6.3.7 *Variation of gain with signal levels for both the transmit and the receive filters*

Minimum and maximum values under specified conditions of:

- output levels;
- frequency;
- load conditions.

6.4 *Total noise for the transmit and the receive filters*

Maximum value under specified conditions of:

- input and output loads;
- frequency range;
- pulse response filter.

7 Valeurs limites caractéristiques mécaniques et autres données

Voir CEI 60747-1, chapitre VI, article 7 s'applique dans la mesure du possible.

8 Informations supplémentaires

Date de parution de la feuille de caractéristiques.

Autres données d'applications, par exemple caractéristiques, câblage des bornes non connectées, charge de sortie, marge de protection contre les perturbations électriques.

7 Mechanical ratings, characteristics and other data

IEC 60747-1, chapter VI, clause 7 is applied as appropriate.

8 Additional information

Date of issue of the data sheet.

Additional application data, for example characteristics, wiring of blank terminals, output load, electrical noise margin.

SECTION 6: CATÉGORIE IV (CODEURS ET DÉCODEURS MIC AVEC FILTRES)

1 Généralités

1.1 *Domaine d'application*

La présente section donne les valeurs limites et les caractéristiques requises pour spécifier les circuits intégrés pour les codeurs-décodeurs MIC avec filtres qui sont destinés à assurer les conversions analogique-numérique et numérique-analogique, ainsi que le filtrage de transmission et de réception nécessaire à l'interface entre les signaux analogiques de voix et les signaux numériques de transmission.

Le circuit intégré comprend les filtres de limitation de bande, les circuits de conversion analogique/numérique conformes à une caractéristique de transfert de compression-expansion spécifiée (par exemple la «loi A» ou la «loi μ »), et les circuits logiques correspondants qui commandent les signaux d'entrée/sortie MIC en fonctionnement synchrone ou asynchrone en réponse aux signaux analogiques de voix avec un taux d'échantillonnage de 8 kHz.

NOTE – Le circuit intégré spécifié dans la présente norme doit être fondé sur la recommandation UIT-T, sans s'y limiter.

1.2 *Identification et types de circuit*

1.2.1 *Désignation et types*

La description du type (nom du dispositif), la catégorie du circuit et la technologie utilisée doivent être données.

1.2.2 *Description générale de la fonction*

Une description générale de la fonction accomplie par le codeur-décodeur MIC avec filtres à IGE ainsi que les caractéristiques d'application doivent être données.

1.2.3 *Technologie de fabrication*

La technologie de fabrication, par exemple circuit intégré à semiconducteurs monolithique, à couches minces, hybride, microassemblage, doit être indiquée. Cette indication doit comprendre des détails sur les technologies de semiconducteurs telles que NMOS, CMOS, TTL Schottky ou I²L.

1.2.4 *Identification du boîtier*

Les indications suivantes doivent être données:

- a) Le numéro CEI et/ou la référence nationale du dessin d'encombrement, ou le dessin du boîtier non normalisé comprenant les numéros de bornes.
- b) Le matériau principal du boîtier, par exemple céramique, plastique, verre.

1.2.5 *Application principale*

L'application principale du dispositif doit être indiquée, s'il y a lieu. S'il existe des restrictions quant aux applications, celles-ci doivent être indiquées.

SECTION 6: CATEGORY IV (PCM CODEC WITH FILTERS [COMBO])

1 General

1.1 Scope

This section gives ratings and characteristics that are required to specify integrated circuit PCM coder-decoders with filters (COMBO) which are designed to implement the analogue-to-digital and the digital-to-analogue conversions, and the transmit and receive filtering necessary to interface the analogue voice signals with the digital transmission signals.

The integrated circuit contains the band-limiting filters, the analogue/digital conversion circuits which conform to a specified companding transfer characteristic (such as "A-law" or "μ-law"), and the relevant logic circuits which control PCM input/output signals in synchronous or asynchronous operation in response to the analogue voice signals with a sampling rate of 8 kHz.

NOTE – The integrated circuit herein specified shall be based on, but not restricted to, the UIT-T recommendation.

1.2 Circuit identification and types

1.2.1 Designation and types

Indication of type (device name), category of circuit and technology applied shall be given.

1.2.2 General function description

A general description of the function performed by the PCM COMBO LSI, and the features for the application shall be made.

1.2.3 Manufacturing technology

The manufacturing technology, for example, semiconductor monolithic integrated circuit, thin-film integrated circuit, hybrid integrated circuit, micro-assembly, shall be stated. This statement shall include details of the semiconductor technologies such as NMOS, CMOS, Schottky TTL or I²L.

1.2.4 Package identification

The following statements shall be made:

- a) IEC and/or national reference number of the outline drawing, or drawing of non-standard package including terminal numbering.
- b) Principal package material, for example, ceramic, plastic, glass.

1.2.5 Main application

Main application shall be stated if necessary. If the device has restrictive applications, these shall be stated here.

2 Description relative à l'application

Des informations sur l'application du circuit intégré et ses relations avec les dispositifs associés doivent être données.

2.1 Conformité avec une norme de système et/ou d'interface

On doit indiquer si le circuit intégré est conforme à une norme de système et/ou d'interface d'application ou à une recommandation.

On doit également donner des détails sur les systèmes, les équipements et les circuits d'application tels que les systèmes centraux de commutation pour bureaux, les systèmes d'échange numérique entre branches privées, les systèmes de canaux pour les banques, les postes téléphoniques numériques, les équipements pour terminaux, etc.

2.2 Schéma synoptique global

Un schéma synoptique de codeur-décodeur MIC appliqué aux systèmes ou aux équipements doit être donné, indiquant les fonctions principales de dispositif et des dispositifs associés et expliquant l'ensemble de la fonction.

2.3 Données de référence

On doit indiquer les propriétés les plus importantes pour permettre la comparaison des types dérivés entre eux.

2.4 Compatibilité électrique

On doit indiquer si le circuit intégré est compatible électriquement avec d'autres circuits intégrés particuliers ou d'autres familles de circuits intégrés, ou si des interfaces spécifiques sont nécessaires. Des détails doivent être donnés sur le type de circuit de sortie, par exemple trois-états, collecteur ouvert, etc. Si le dispositif est interchangeable avec d'autres dispositifs, ceci doit être indiqué.

2.5 Dispositifs associés

(S'il y a lieu) on doit indiquer:

- les dispositifs nécessaires au fonctionnement correct du dispositif (liste avec numéro de type, nom et fonction);
- les dispositifs périphériques à interface directe (liste avec numéro de type, nom et fonction).

3 Spécification de la fonction

3.1 Schéma synoptique détaillé – blocs fonctionnels

Un schéma synoptique détaillé ou des renseignements équivalents sur le circuit de codeur-décodeur MIC avec filtres doivent être donnés. Le schéma synoptique doit comporter ce qui suit:

- blocs fonctionnels tels que convertisseurs analogique-numérique et numérique-analogique, filtre de réception, filtre de transmission, circuits d'entrée et de sortie analogique, circuit de génération d'horloge, circuits de commande numérique et de synchronisation, source de tension interne de référence, etc.;
- interconnexions mutuelles entre les blocs fonctionnels;
- unités fonctionnelles individuelles au sein des blocs fonctionnels;

2 Application related description

Information on application of the integrated circuit and its relation to the associated devices shall be given.

2.1 *Conformance to system and/or interface information*

It shall be stated whether the integrated circuit conforms to an application system and/or interface standard or recommendation.

And also, there shall be given the detailed information about application systems, equipment and circuits such as central office switching systems, digital private branch exchange (PBX) systems, channel bank systems, digital telephone sets, terminal equipment, etc.

2.2 *Overall block diagram*

A block diagram of the PCM CODEC applied systems or equipment shall be given, showing the main functions of the device and associated devices, together with the explanation of the whole function.

2.3 *Reference data*

Most important properties shall be given to permit comparison between derivative types.

2.4 *Electrical compatibility*

It shall be stated whether the integrated circuit is electrically compatible with other particular integrated circuits or families of integrated circuits, or whether special interfaces are required. Details shall be given of the type of the output circuit, for example, three-state, open-collector, etc. Interchangeability with other devices, if any, shall be given.

2.5 *Associated devices*

If applicable, it shall be stated here:

- devices necessary for correct operation (list with type number, name, and function);
- peripheral devices with direct interfacing (list with type number, name, and function).

3 Specification of the function

3.1 *Detailed block diagram – functional blocks*

A detailed block diagram or equivalent circuit information of PCM coder-decoders with filters shall be given. The block diagram shall be composed of the following:

- functional blocks such as analogue-to-digital and digital-to-analogue converters, receive filter, transmit filter, analogue input and output circuits, system clock generation circuit, digital control and timing circuits, internal reference voltage source, etc.;
- mutual interconnections among the functional blocks;
- individual functional units within the functional blocks;

- interconnexions mutuelles entre unités fonctionnelles individuelles;
- fonction de chaque connexion externe;
- interdépendance entre blocs fonctionnels séparés.

Le schéma synoptique doit identifier la fonction de chaque connexion externe, et, s'il n'existe pas de risque d'ambiguïté, il peut également indiquer les symboles et/ou les numéros des bornes. Si l'encapsulation a des parties métalliques, toute connexion à partir des bornes externes doit être indiquée. Les connexions avec des éléments électriques externes associés doivent être indiquées (s'il y a lieu).

Afin d'apporter des informations supplémentaires, le schéma du circuit électrique complet peut être reproduit, mais sans indiquer nécessairement les valeurs des composants du circuit.

Le symbole graphique de la fonction conçu conformément à la CEI 60617-12 doit être donné s'il existe.

3.2 Identification et fonction des bornes

Toutes les bornes doivent être numérotées et identifiées sur le schéma synoptique.

Les fonctions des bornes 1) à 3) doivent être indiquées dans un tableau comme suit:

Numéro de la borne	Symbole de la borne	Désignation de la borne ¹⁾	Fonction ²⁾ (y compris identification entrée et/ou sortie)	Type de circuit de sortie ³⁾
1) Désignation de la borne La désignation de la borne indiquant la fonction de la borne doit être donnée. On doit distinguer les bornes d'alimentation, de masse, non connectées (abréviation: NC) et non utilisables (abréviation: NU). 2) Fonction Une indication brève de la fonction de la borne comprenant l'identification d'entrée ou de sortie ou d'entrée/sortie doit être donnée: – les fonctions au niveau logique actif, au niveau logique non actif et à l'état de haute impédance (s'il y a lieu); – chaque fonction des bornes à fonctions multiple; – chaque fonction du circuit intégré choisie par connexions mutuelles de broches et/ou application de données de sélection de fonction à la broche de sélection de fonction, telle que la broche de sélection du mode en puissance réduite ou attente ou d'autres modes de fonctionnement; – identification des bornes d'entrée, de sortie, d'entrée/sortie et d'entrée/sortie multiplexée; – format des données d'entrée et/ou de sortie et vitesse de transmission des données. 3) Type de circuit de sortie On doit distinguer le type de circuit de sortie, par exemple trois-états, drain ouvert, collecteur ouvert, etc.				

- mutual interconnections among the individual functional blocks;
- function of each external connection;
- inter-dependence between the separate functional blocks.

The block diagram shall identify the function of each external connection and, where no ambiguity can arise, can also show the terminal symbols and/or numbers. If the encapsulation has metallic parts, any connection to them from external terminals shall be indicated. The connections with any associated external electrical elements shall be stated (where necessary).

As additional information, the complete electrical circuit diagram can be reproduced, but not necessarily with indications of the values of the circuit component.

The graphical symbol for the diagram of IEC 60617-12 shall be given if it exists.

3.2 Identification and function of terminals

All terminals shall be identified on the block diagram along with the terminal numbers.

The terminal functions 1) to 3) shall be indicated in a table as follows:

Terminal number	Terminal symbol	Terminal designation ¹⁾	Function ²⁾ (including input and/or output identification)	Type of output circuit ³⁾
1) Terminal designation Terminal designation to indicate the function of the terminal shall be given. Supply terminals, ground terminals, blank terminals (with abbreviations NC), non-usable terminals (with abbreviation NU) shall be distinguished. 2) Function Brief indication of the terminal function including input or output or input/output identification shall be given: – the functions at the active logic level, the non-active logic level and the high-impedance state (where appropriate); – each function of multi-role terminals, that is, terminals that have multiple functions; – each function of the integrated circuit selected by mutual pin connections and/or application of function selection data to the function selection pin, such as power-down mode or standby mode or other operation mode selection pin; – identification of input, output, input/output, and multiplex input/output terminals; – input and/or output data format and data transmission rate. 3) Type of output circuit Type of output circuit, such as three-state, open-drain, open-collector, etc., shall be distinguished.				

Exemple:

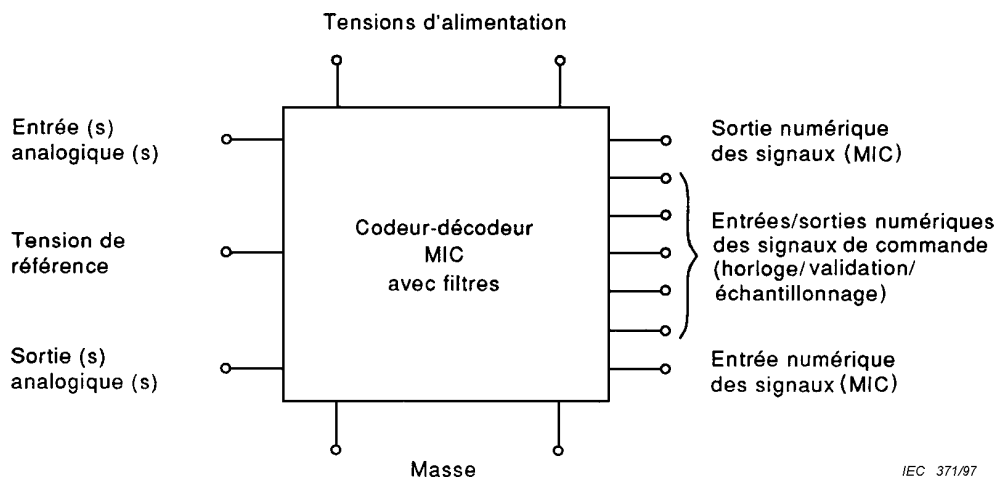


Figure 19

3.3 Description fonctionnelle

L'ensemble de la fonction accomplie par le circuit intégré ainsi que la fonction de chaque bloc fonctionnel doivent être spécifiés (s'il y a lieu) à l'aide du tableau indiquant la fonction assignée à chaque borne (voir 3.2). S'il y a lieu, un chronogramme fonctionnel doit être donné.

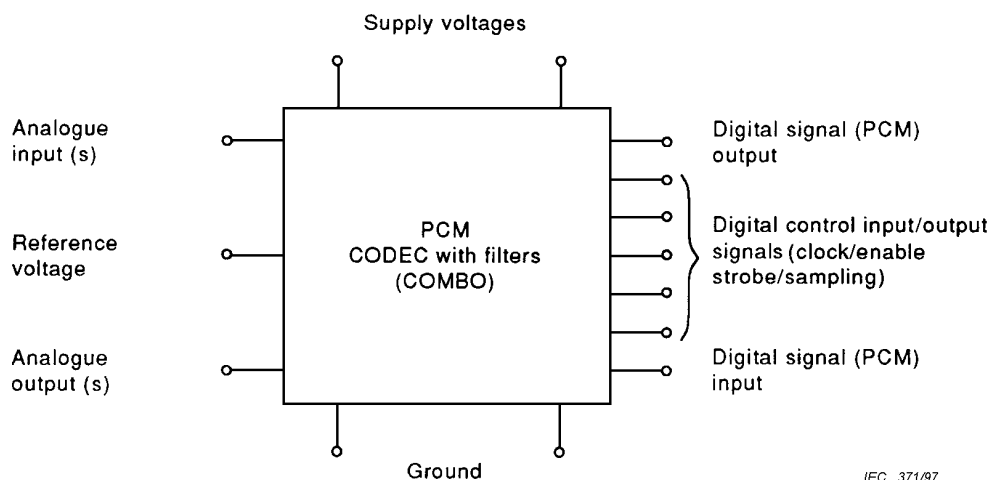
Les informations spécifiques suivantes doivent être données:

a) Codage et décodage

- loi de compression-expansion, par exemple loi A ou loi μ ;
- principe ou technique de conversion A/N, N/A;
- format des données du MIC (nombre de bits, format de codage, données en série ou en parallèle) et fonctionnement des signaux;
- vitesse de transmission des données et mode de fonctionnement (synchrone ou asynchrone);
- génération d'horloge, fonctions d'entrée et/ou de sortie numériques de commande avec leurs séquences correspondantes;
- mode en puissance réduite et attente, séquences d'alimentation et initialisation, etc.;
- possibilité d'une source de tension interne de référence, exigences pour les composants externes, etc.

b) Filtrage des signaux analogiques avant le codage et après le décodage

- gamme dynamique des signaux analogiques et taux d'échantillonnage;
- réponse en fréquence des filtres de transmission et de réception;
- type et technique des filtres, par exemple filtre bande passante ou passe bas à condensateur commuté;
- circuits d'entrée et de sortie analogiques, réglage du gain en amplification et possibilité d'une boucle de contre-réaction analogique.

Example**Figure 19****3.3 Functional description**

The whole function performed by the integrated circuit, as well as the function of each function block, shall be specified (where appropriate) with the help of the terminal-assigned function table (see 3.2). If necessary, a functional timing diagram shall be given.

Specifically, the following information shall be given:

- a) Encoding and decoding operation
 - companding law, for instance, A-law or μ -law;
 - A/D, D/A conversion principle or technique;
 - PCM data format (number of bits, coding format, serial or parallel data) and signalling operation;
 - data transmission rate and functional mode (synchronous or asynchronous operation);
 - system clock generation, digital control input and/or output functions, and their related timing;
 - power-down and standby mode, power supply sequencing and initialization, etc.
 - availability of internal reference voltage source, requirements for external components, etc.
- b) Filtering of the analogue signals prior to encoding and after decoding
 - dynamic range of the analogue signals and sampling rate;
 - frequency response of the transmit and receive filters;
 - type and technique of the filters, for instance, switched capacitor band-pass or low-pass filter;
 - analogue input and output circuits, amplifier gain adjustment, and analogue loopback capability.

4 Valeurs limites

4.1 Valeurs des conditions limites

4.1.1 Les valeurs limites indiquées doivent couvrir le fonctionnement du circuit intégré dans la gamme spécifiée des températures de fonctionnement. Lorsque de telles valeurs limites dépendent de la température, cette dépendance doit être indiquée.

4.1.2 Si des éléments connectés extérieurement ont une influence sur les valeurs limites, celles-ci doivent être indiquées pour le circuit intégré avec les éléments extérieurs.

4.1.3 Si les valeurs limites peuvent être dépassées dans des conditions transitoires, les excès tolérés doivent être spécifiés avec leur durée.

4.1.4 Toute interdépendance des valeurs limites doit être spécifiée.

4.1.5 Toutes les tensions doivent être spécifiées en fonction d'une borne de référence spécifiée (V_{SS} , masse, etc.).

4.1.6 Afin de satisfaire aux articles suivants, si les valeurs maximales et/ou minimales sont citées, le fabricant doit indiquer s'il se réfère à la grandeur absolue ou à la valeur algébrique de la quantité.

4.2 Valeurs limites électriques

4.2.1 Tension(s) d'alimentation: valeurs(s) maximale(s) et polarité(s).

4.2.2 Courant(s) d'alimentation (s'il y a lieu): valeur(s) maximale(s).

4.2.3 Tensions d'entrée: valeurs maximales.

4.2.4 Courants d'entrée (s'il y a lieu): valeurs maximales.

4.2.5 Tensions de sortie: valeurs maximales.

4.2.6 Courants de sortie (s'il y a lieu): valeurs maximales.

4.2.7 Tensions aux autres broches (s'il y a lieu): valeurs maximales.

4.2.8 Dissipation de puissance (s'il y a lieu): valeur maximale dans la gamme des températures de fonctionnement.

La feuille particulière peut indiquer ces valeurs dans le tableau ci-dessous.

Paramètre limite électrique	Symbole	Valeur	Unité
NOTES 1 Lorsque plusieurs alimentations sont requises, on doit indiquer si la séquence dans laquelle ces alimentations sont appliquées est significative. Si tel est le cas, cette séquence doit être indiquée. 2 Lorsque plusieurs alimentations sont nécessaires, il peut être indispensable d'indiquer les combinaisons de valeurs limites pour ces tensions et courants d'alimentation.			

4 Ratings (limiting values)

4.1 Values of limiting conditions (ratings)

4.1.1 The ratings given shall cover the operation of the integrated circuit over the specified range of operating temperatures. Where such ratings are temperature-dependent, this dependence shall be indicated.

4.1.2 If externally connected elements have an influence on the ratings, the ratings shall be given for the integrated circuit with the external elements connected.

4.1.3 If limiting values may be exceeded under transient conditions, the permissible excess values and their duration shall be specified.

4.1.4 Any interdependence among limiting values shall be specified.

4.1.5 All voltages shall be specified with respect to a specified reference terminal (V_{SS} , GND, etc.).

4.1.6 In satisfying the following clauses, if maximum and/or minimum values are quoted, the manufacturer shall indicate whether he refers to the absolute magnitude or to the algebraic value of the quantity.

4.2 Electrical limiting values

4.2.1 Power supply voltage(s): maximum value(s) and polarity(ies).

4.2.2 Power supply current(s) (where appropriate): maximum value(s).

4.2.3 Input voltages: maximum values.

4.2.4 Input currents (where appropriate): maximum values.

4.2.5 Output voltages: maximum values.

4.2.6 Output currents (where appropriate): maximum values.

4.2.7 Voltages at any other pins (where appropriate): maximum values.

4.2.8 Power dissipation (where appropriate): maximum value over the operating temperature range.

The data sheet may indicate those values within the table below.

Electrical limiting item	Symbol	Value	Unit
NOTES 1 When more than one voltage supply is required, a statement shall be made as to whether the sequence in which these supplies are applied is significant. If so, the sequence shall be stated. 2 When more than one supply is needed, it may be necessary to state the combinations of ratings for these supply voltages and currents.			

4.3 Températures

- Température de fonctionnement
- Température de stockage
- Température de raccordement

La feuille particulière peut indiquer ces valeurs dans le tableau ci-dessous.

Température (notes)	Symbole	Min.	Max.	Unité
NOTES 1 (S'il y a lieu), conformément au type de circuits considérés. 2 Les valeurs des températures de fonctionnement et de stockage doivent être choisies dans la liste donnée dans la CEI 60748-1, chapitre VI, article 5.				

5 Conditions de fonctionnement recommandées (dans la gamme spécifiée des températures de fonctionnement)

Elles doivent s'appliquer dans toute la gamme des températures de fonctionnement, sauf spécification contraire. Si la performance indiquée du circuit varie dans la gamme des températures de fonctionnement, les valeurs des tensions d'entrée et de sortie et des courants associés doivent être données à 25 °C et aux extrêmes de la gamme des températures de fonctionnement. Les valeurs de courant et de tension doivent être données pour chaque type fonctionnellement différent d'entrée et/ou de sortie.

5.1 Tensions d'alimentation

On doit indiquer les polarités, les valeurs nominales et les tolérances des tensions fournies par les alimentations et, si nécessaire, les valeurs maximales des impédances des alimentations.

5.2 Bornes d'entrée

On doit indiquer les valeurs de tensions et/ou courants des signaux d'entrée et, si nécessaire, des impédances des sources de signaux, et/ou les conditions de polarisation appliquées aux bornes d'entrée.

Les conditions d'impulsion d'entrée, les formes d'ondes, et (s'il y a lieu), les corrélations des signaux d'entrée doivent également être indiquées.

5.3 Bornes de sortie

On doit indiquer les impédances de charge des bornes de sortie et/ou (s'il y a lieu), les conditions de polarisation appliquées aux bornes de sortie.

5.4 Eléments externes (s'il y a lieu)

On doit indiquer les valeurs et les tolérances pour les éléments externes qui doivent être associés au circuit et, si nécessaire, la configuration du circuit.

4.3 Temperatures

- operating temperature
- storage temperature
- lead temperature

The data sheet may indicate those values within the table below.

Temperature item (notes)	Symbol	Min.	Max.	Unit
NOTES 1 (Where appropriate) in accordance with the type of circuits under consideration. 2 The values for the operating and storage temperatures shall be chosen from the list given in IEC 60748-1, chapter VI, clause 5.				

5 Recommended operating conditions (within the specified operating temperature range)

They shall apply over the full operating temperature range, unless otherwise specified. Where the stated performance of the circuit varies over the operating temperature range, the values of the input and output voltages and their associated currents shall be stated at 25 °C and at the extremes of the operating temperature range. Values of current and voltage shall be given for each functionally different type of input and/or output.

5.1 Power supply voltages

Polarities, nominal values and tolerances for voltages provided by the power supplies, and, if necessary, maximum values of the impedances of the power supplies shall be stated.

5.2 Input terminals

Values of the voltages and/or currents of the input signals and, if necessary, of the signal source impedances, and/or bias conditions applied to the input terminals shall be stated.

The input pulse conditions, waveforms and (where appropriate) the time interrelations of the input signals also shall be stated.

5.3 Output terminals

The load impedances of the output terminals and/or (where appropriate) bias conditions applied to the output terminals shall be stated.

5.4 External elements (where appropriate)

Values and tolerances for the external elements that shall be associated with the circuit shall be stated as well as the circuit configuration, if necessary.

5.5 Conditions d'impulsions d'horloge

On doit indiquer les valeurs ou les gammes des fréquences d'horloge, les formes d'ondes des impulsions d'horloge et les corrélations de temps des horloges.

5.6 Exigences de temps

Les exigences de temps des signaux de synchronisation et des signaux numériques de commande ainsi que la corrélation des données de sortie par rapport aux données d'entrée doivent être spécifiées à l'aide de chronogrammes de modes de fonctionnement dans la feuille particulière applicable.

5.7 Gamme des températures de fonctionnement

6 Caractéristiques électriques

Toutes les caractéristiques électriques de cet article doivent être indiquées dans des conditions spécifiées de pire cas électrique, en fonction de la gamme recommandée de tensions d'alimentation indiquée à l'article 4 et:

- a) dans la gamme spécifiée des températures de fonctionnement ou
- b) à 25 °C et aux températures minimale et maximale de fonctionnement.

Si des éléments externes sont nécessaires au fonctionnement du circuit intégré, leur influence doit être spécifiée.

De plus, la valeur de chaque caractéristique électrique de cet article doit être donnée dans des conditions spécifiées appropriées pour les bornes dans le mode de fonctionnement requis.

6.1 Caractéristiques statiques

6.1.1 Courants d'alimentation

6.1.1.1 Courants de fonctionnement

Valeurs type et maximale dans les conditions spécifiées.

6.1.1.2 Courants en mode attente et/ou puissance réduite

Valeurs type et maximale dans les conditions spécifiées du mode attente et/ou puissance réduite.

6.1.2 Caractéristiques en tension et en courant pour les signaux numériques

6.1.2.1 Tensions d'entrée/sortie au niveau haut

Valeurs minimales dans les conditions spécifiées.

6.1.2.2 Tensions d'entrée/sortie au niveau bas

Valeurs maximales dans les conditions spécifiées.

6.1.2.3 Courants d'entrée/sortie au niveau haut (s'il y a lieu)

Valeurs maximales/minimales dans les conditions spécifiées.

6.1.2.4 Courants d'entrée/sortie au niveau bas (s'il y a lieu)

Valeurs maximales/minimales dans les conditions spécifiées.

5.5 *Clock pulse conditions*

Values or ranges of clock frequencies, clock pulse waveforms, and time interrelation of the clocks shall be stated.

5.6 *Timing requirements*

Timing requirements of synchronization signals and digital control signals, as well as correlation of output data, to input data shall be specified by using timing diagrams of operation mode within relevant data sheet.

5.7 *Operating temperature range*

6 **Electrical characteristics**

Each electrical characteristic of this clause shall be stated under specified electrical worst-case conditions, with respect to the recommended range of supply voltages, as stated in clause 4 and:

- a) over the specified range of operating temperature; or
- b) at a temperature of 25 °C, and at minimum and maximum operating temperatures.

If external elements for the operation of the integrated circuit are required, the influence of those elements shall be specified.

And also, each electrical characteristic of this clause shall be valued for appropriately specified conditions of terminals under the operation mode required.

6.1 *Static characteristics*

6.1.1 *Supply currents*

6.1.1.1 *Operating-mode currents*

Typical and maximum values for specified conditions.

6.1.1.2 *Standby-mode currents and/or power-down-mode currents*

Typical and maximum values for specified conditions of standby- and/or power-down mode.

6.1.2 *Voltage and current characteristics for digital signals*

6.1.2.1 *High-level input/output voltages*

Minimum values for specified conditions.

6.1.2.2 *Low-level input/output voltages*

Maximum value for specified conditions.

6.1.2.3 *High-level input/output currents (where appropriate)*

Maximum/minimum values for specified conditions.

6.1.2.4 *Low-level input/output currents (where appropriate)*

Maximum/minimum values for specified conditions.

6.1.2.5 *Courants de fuite de sortie pour une sortie haute-impédance (s'il y a lieu)*

Valeur maximale dans les conditions spécifiées.

6.1.3 *Caractéristiques en tension et en courant pour les signaux analogiques*

6.1.3.1 *Tensions et/ou courant de décalage à l'entrée*

Valeurs maximales dans les conditions spécifiées.

6.1.3.2 *Courant de polarisation à l'entrée*

Valeur maximale dans les conditions spécifiées.

6.1.3.3 *Tension de décalage à la sortie*

Valeur maximale dans les conditions spécifiées.

6.1.3.4 *Dynamique de la tension de sortie*

Valeur minimale dans les conditions spécifiées.

6.1.3.5 *Courants de court-circuit à la sortie (courant maximal à la sortie) (s'il y a lieu)*

Valeur minimale dans les conditions spécifiées.

6.1.4 *Résistance d'entrée aux bornes pour les signaux analogiques*

Valeur minimale dans les conditions spécifiées.

6.1.5 *Résistance de sortie aux bornes pour les signaux analogiques (s'il y a lieu)*

Valeur maximale dans les conditions spécifiées.

6.1.6 *Capacité d'entrée aux bornes pour les signaux analogiques et numériques (s'il y a lieu)*

Valeur maximale dans les conditions spécifiées.

6.1.7 *Capacité de sortie aux bornes pour les signaux numériques*

Valeur maximale dans les conditions spécifiées.

6.1.8 *Taux de réjection en mode commun (s'il y a lieu)*

Valeur minimale dans les conditions spécifiées.

6.1.9 *Amplification de tension en boucle ouverte (s'il y a lieu)*

Valeur minimale dans les conditions spécifiées.

6.2 *Caractéristiques en courant alternatif – Caractéristiques de transmission*

Sauf spécification contraire, les valeurs des caractéristiques suivantes doivent être déterminées pour chaque section de transmission, de réception et (s'il y a lieu) pour toute la section (de l'entrée analogique à la sortie analogique avec la sortie numérique de transmission connectée à l'entrée numérique de réception), dans les conditions spécifiées appropriées de fréquence et de niveau de signal d'entrée, d'impédance de source et de charge, de fréquence d'horloge, de mode de fonctionnement, de filtre de réponse impulsionnelle, de correction (Sin X)/X, etc.

6.1.2.5 *Output leakage current for high-impedance output status* (where appropriate)

Maximum value for specified conditions.

6.1.3 *Voltage and current characteristics for analogue signals*

6.1.3.1 *Input offset voltage and/or current*

Maximum values for specified conditions.

6.1.3.2 *Input bias current*

Maximum value for specified conditions.

6.1.3.3 *Output offset voltage*

Maximum value for specified conditions.

6.1.3.4 *Output voltage swing*

Minimum value for specified conditions.

6.1.3.5 *Short-circuit output current (maximum output current)* (where appropriate)

Minimum value for specified conditions.

6.1.4 *Input resistance at terminals for analogue signals*

Minimum value for specified conditions.

6.1.5 *Output resistance at terminals for analogue signals* (where appropriate)

Maximum value for specified conditions.

6.1.6 *Input capacitance at terminals for analogue and digital signals* (where appropriate)

Maximum value for specified conditions.

6.1.7 *Output capacitance at terminals for digital signals*

Maximum value for specified conditions.

6.1.8 *Common-mode rejection ratio* (where appropriate)

Minimum value for specified conditions.

6.1.9 *Open-loop voltage amplification* (where appropriate)

Minimum value for specified conditions.

6.2 *AC characteristics – Transmission characteristics*

Unless otherwise specified, the following characteristics shall be estimated in each transmit section, receive section and, where appropriate, entire section (analogue input to analogue output with transmit digital output connected to receive digital input), and also shall be valued for appropriately specified conditions of input signal frequency and level, source and load impedance, clock frequency, operating mode, weighting filter (Sin X)/X correction, etc.

6.2.1 *Précision du gain à une fréquence de référence*

Valeurs minimale et maximale.

6.2.2 *Gain relatif au gain à une fréquence de référence pour une gamme spécifiée de fréquences d'entrée (réponse en fréquence)*

Valeurs minimale et maximale.

6.2.3 *Ecart du gain dans une gamme spécifiée de niveaux de signal d'entrée (erreur de contrôle du gain)*

Valeurs minimale et maximale.

6.2.4 *Rapport du signal à la distorsion totale pour une gamme spécifiée de niveaux de signal d'entrée*

Valeur minimale.

6.2.5 *Distorsion du retard pour une gamme spécifiée de fréquences d'entrée*

Valeur maximale.

6.2.6 *Temps de retard absolu à une fréquence de référence*

Valeur maximale.

6.2.7 *Distorsion de l'intermodulation*

Valeur maximale.

6.2.8 *Signaux parasites en dehors de la bande de signaux (s'il y a lieu)*

Valeur maximale.

6.2.9 *Signaux parasites dans la bande de signaux (s'il y a lieu)*

Valeur maximale.

6.2.10 *Bruit d'un canal au repos*

Valeur maximale.

6.2.11 *Tension du bruit à une fréquence appliquée spécifiée (bruit à une fréquence unique)*

Valeur maximale.

6.2.12 *Diaphonie*

Valeurs maximales entre transmetteur et récepteur et entre récepteur et transmetteur.

6.2.13 *Taux de réjection dû aux alimentations*

Valeur minimale.

6.2.1 *Gain accuracy at a reference frequency*

Minimum and maximum values.

6.2.2 *Gain relative to gain at a reference frequency for a specified range of input frequencies (frequency response)*

Minimum and maximum values.

6.2.3 *Gain deviation over a specified range of input signal levels (gain-tracking error)*

Minimum and maximum values.

6.2.4 *Signal to total distortion ratio for a specified range of input signal levels*

Minimum value.

6.2.5 *Delay distortion for a specified range of input frequencies*

Maximum value.

6.2.6 *Absolute delay time at a reference frequency*

Maximum value.

6.2.7 *Intermodulation distortion*

Maximum value.

6.2.8 *Spurious out-of-band signals (where appropriate)*

Maximum value.

6.2.9 *Spurious in-band signals (where appropriate)*

Maximum value.

6.2.10 *Idle channel noise*

Maximum value.

6.2.11 *Noise voltage at a specified frequency applied (single-frequency noise)*

Maximum value.

6.2.12 *Crosstalk*

Maximum values for transmit to receive and receive to transmit.

6.2.13 *Power supply rejection ratio*

Minimum value.

6.3 *Caractéristiques dynamiques – Caractéristiques de temps*

Un chronogramme doit être donné pour définir les paramètres mentionnés dans ce paragraphe et informer les utilisateurs des corrélations de temps qui garantissent le fonctionnement correct du circuit.

De plus, chacune des caractéristiques suivantes doit être indiquée dans des conditions spécifiées afin de couvrir un ensemble complet de signaux qui indique chaque mode de fonctionnement du circuit.

6.3.1 *Largeur des impulsions d'horloge*

Valeurs minimales des fréquences de l'horloge de transmission, de l'horloge de réception et (s'il y a lieu) de l'horloge principale.

6.3.2 *Temps de croissance et de décroissance*

Valeurs maximales des:

- impulsions de transmission, de réception et (s'il y a lieu) de l'horloge principale;
- impulsions de synchronisation de transmission et de réception (s'il y a lieu);
- autres signaux numériques de commande (s'il y a lieu).

6.3.3 *Largeur des impulsions*

Valeurs minimales des:

- impulsions de synchronisation de transmission et de réception;
- autres signaux numériques de commande (s'il y a lieu).

6.3.4 *Temps de retard*

Valeurs maximales entre:

- le flanc actif de l'horloge et la sortie des données transmises;
- le flanc actif de l'horloge et la sortie du bit le plus significatif des données transmises;
- le flanc actif de l'entrée de l'impulsion de synchronisation et la sortie du bit le plus significatif des données transmises.

6.3.5 *Temps de maintien*

Valeurs minimales des:

- données transmises;
- données reçues.

6.3.6 *Temps d'établissement*

Valeurs minimales des:

- données reçues.

6.3.7 *Temps d'autorisation du signal de commande (s'il y a lieu)*

Valeurs minimales et maximales.

6.3.8 *Temps d'inhibition du signal de commande (s'il y a lieu)*

Valeurs minimales et maximales.

6.3 *Dynamic characteristics – Timing characteristics*

Timing diagram shall be given to define parameters mentioned in this subclause, and to inform users of any time interrelations which ensure the correct operation of the circuit.

And also, each of the following characteristics shall be stated for specified conditions to comprise a complete set of signals which show each operation mode of the circuit.

6.3.1 *Clock pulse width*

Minimum values for transmit clock, receive clock and (where appropriate) master clock frequencies.

6.3.2 *Rise and fall times*

Maximum values for:

- transmit, receive and (where appropriate) master clock pulses;
- transmit and receive synchronization pulses (where appropriate);
- other digital control signal(s) (where appropriate).

6.3.3 *Pulse width*

Minimum values for:

- transmit and receive synchronization pulses;
- other digital control signal(s) (where appropriate).

6.3.4 *Delay time*

Maximum values for:

- active edge of clock to transmit data output;
- active edge of clock to transmit data MSB output;
- active edge of synchronization pulse input to transmit data MSB input.

6.3.5 *Hold time*

Minimum values for:

- transmit data;
- receive data.

6.3.6 *Set-up time*

Minimum values for:

- receive data.

6.3.7 *Control signal enable time* (where appropriate)

Minimum and maximum values.

6.3.8 *Control signal disable time* (where appropriate)

Minimum and maximum values.

6.3.9 *Temps de validation du signal de commande (s'il y a lieu)*

Valeurs minimales et maximales.

7 Valeurs limites, caractéristiques et données mécaniques et d'environnement

Toutes les valeurs limites mécaniques et d'environnement spécifiques applicables doivent être indiquées. (Voir également CEI 60747-1, chapitre VI, article 7.)

8 Informations supplémentaires

(S'il y a lieu) les informations suivantes doivent être données.

8.1 *Circuit équivalent d'entrée et de sortie*

Des renseignements détaillés doivent être donnés sur le type de circuits de sortie, par exemple trois-états, collecteur ouvert, drain ouvert, étage à symétrie complémentaire, «totem-pole».

8.2 *Protection interne*

On doit indiquer si le circuit intégré comporte une protection interne contre les tensions statiques ou les champs électriques élevés.

8.3 *Résistance thermique*

8.4 *Marge d'immunité au bruit*

Des renseignements sur le circuit intégré qui permettent de calculer les marges d'immunité au bruit sont donnés en 6.1 (voir 13.2 de la CEI 60748-2, Chapitre III, Section Un).

8.5 *Capacité de charge de sortie*

8.6 *Variations des caractéristiques électriques en fonction de la température*

Des courbes ou des données indiquant la variation des caractéristiques électriques en 6.1 et 6.2 en fonction de la température doivent être fournies.

8.7 *Interconnexions des circuits numériques*

Des exemples d'opérations logiques (par exemple OU câblé) qui peuvent être exécutées en interconnectant des unités similaires doivent être donnés.

8.8 *Interconnexions avec d'autres types de circuits*

(S'il y a lieu) des détails sur les interconnexions avec d'autres circuits, par exemple TTL-LS, ECL, tampon, doivent être donnés.

8.9 *Effets d'un ou de plusieurs composants connectés extérieurement*

Des courbes ou des données indiquant l'effet d'un ou de plusieurs composants connectés extérieurement qui influencent les caractéristiques peuvent être fournies.

8.10 *Recommandations pour tout dispositif associé*

Par exemple, le découplage de l'alimentation d'un dispositif à haute fréquence doit être indiqué.

6.3.9 *Control signal valid time* (where appropriate)

Minimum and maximum values.

7 Mechanical and environmental ratings, characteristics and data

Any specific mechanical and environmental ratings applicable shall be stated. (See also IEC 60747-1, chapter VI, clause 7.)

8 Additional information

(Where appropriate) the following information shall be given.

8.1 *Equivalent input and output circuit*

Detail information shall be given regarding the type of output circuits, for example, three-state, open-collector, open-drain, push-pull, totem-pole.

8.2 *Internal protection*

A statement shall be given to indicate whether the integrated circuit contains internal protection against high static voltages or electrical fields.

8.3 *Thermal resistance*

8.4 *Noise margin*

Information about the integrated circuit that enables noise margins to be calculated is given in 6.1 (see 13.2 of IEC 60748-2, Chapter III, Section One).

8.5 *Output loading capability*

8.6 *Variations of the electrical characteristics with temperature*

Curves or data indicating the temperature dependencies of the electrical characteristics in 6.1 and 6.2 shall be given.

8.7 *Interconnections of digital circuits*

Examples of logic operations (for example, wired-OR) that may be performed by interconnecting similar units shall be given.

8.8 *Interconnections to other types of circuit*

(Where appropriate) details of the interconnections to other circuits, for example TTL-LS, ECL, buffer, shall be given.

8.9 *Effects of externally connected component(s)*

Curves or data indicating the effect of externally connected component(s) that influence the characteristics may be given.

8.10 *Recommendations for any associated device(s)*

For example, decoupling of power supply to a high-frequency device shall be stated.

8.11 *Précautions de manipulation*

(S'il y a lieu) les précautions de manipulation spécifiques au circuit doivent être indiquées.
(Voir également CEI 60747-1, chapitre IX.)

8.12 *Données d'application*

8.13 *Autres renseignements sur l'application*

8.14 *Date de publication de la feuille particulière*

8.11 *Handling precautions*

(Where appropriate) handling precautions specific to the circuit shall be stated. (See also IEC 60747-1, chapter IX.)

8.12 *Application data*

8.13 *Other application information*

8.14 *Date of issue of the data sheet*

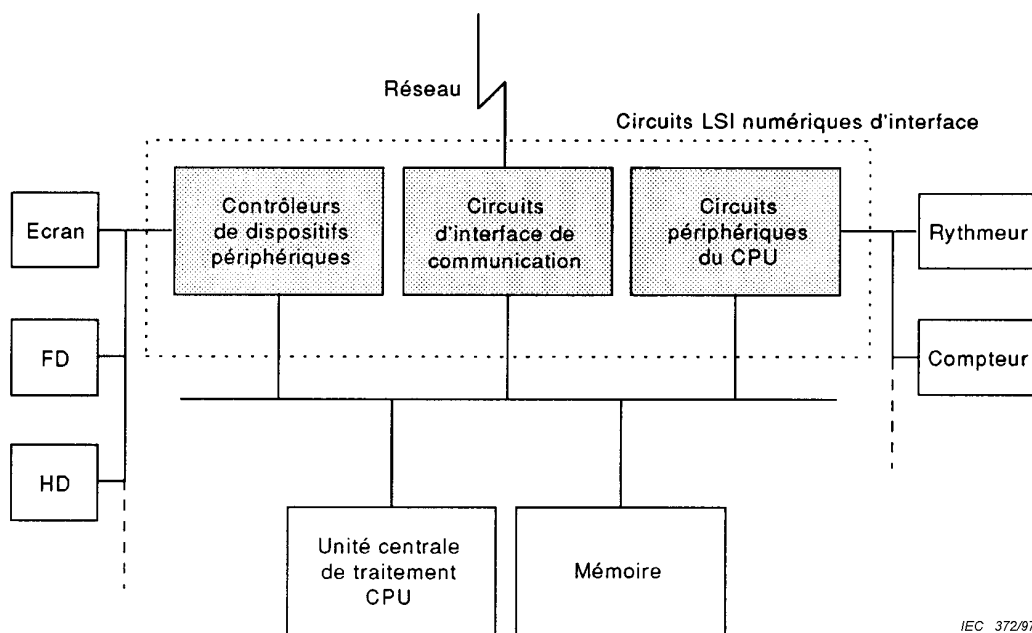
SECTION 7: CATÉGORIE V

(BLOCS FONCTIONNELS UNITAIRES À CIRCUITS INTÉGRÉS NUMÉRIQUES D'INTERFACE COMPRENANT LES CIRCUITS PÉRIPHÉRIQUES DU CPU, LES CONTRÔLEURS DE DISPOSITIFS PÉRIPHÉRIQUES ET LES CIRCUITS D'INTERFACE DE COMMUNICATION)

1 Généralités

1.1 Domaine d'application

Cette section s'applique aux blocs fonctionnels unitaires à circuits intégrés numériques d'interface comprenant les circuits périphériques du CPU, les contrôleurs de dispositifs périphériques et les circuits d'interface de communication.



IEC 372/97

Figure 20 – Circuits intégrés numériques d'interface

1.2 Identification et types de circuit

1.2.1 Désignation et types

Si les dispositifs ont une catégorie fonctionnelle ou électrique, cela doit être indiqué.

1.2.2 Description générale de la fonction

Une description générale de la fonction accomplie par le circuit intégré doit être donnée.

1.2.3 Technologie de fabrication

La technologie de fabrication, par exemple circuit intégré monolithique à semiconducteurs, à couche mince, hybride, micro-assemblage, doit être indiquée. Cette indication doit comprendre des détails sur les technologies de semiconducteurs.

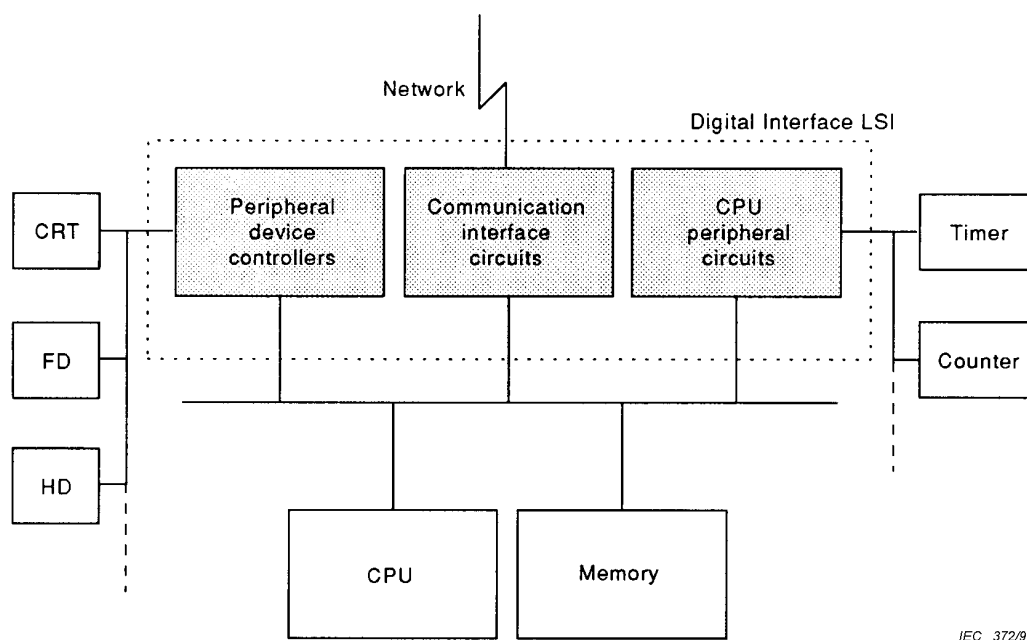
Si nécessaire, cette indication doit également comporter des détails sur le type de cellule de stockage: matrice diode, liaison fusible, type à injection avalanche à porte flottante, etc.

SECTION 7: CATEGORY V
 (DIGITAL INTERFACE INTEGRATED CIRCUITS UFB
 INCLUDING CPU PERIPHERAL CIRCUITS, PERIPHERAL DEVICE
 CONTROLLERS AND COMMUNICATION INTERFACE CIRCUITS)

1 General

1.1 Scope

This section applies to digital interface integrated circuits UFB, including CPU peripheral circuits, peripheral device controllers and communication interface circuits.



IEC 372/97

Figure 20 — Digital interface integrated circuit

1.2 Circuit identification and types

1.2.1 Designation and types

If devices have a functional or electrical category, it shall be stated.

1.2.2 General description of the function

A general description of the function performed by the integrated circuit shall be given.

1.2.3 Manufacturing technology

The manufacturing technology, for example semiconductor monolithic integrated circuit, thin-film integrated circuit, hybrid integrated circuit, micro-assembly, shall be stated. This statement shall include details of the semiconductor technologies.

If necessary, this statement shall also include details of the type of storage cell: diode matrix, fusible link, floating-gate avalanche-injection type, etc.

1.2.4 *Identification du boîtier*

Le numéro CEI et/ou la référence nationale du dessin d'encombrement et le matériau principal du boîtier, par exemple céramique, plastique, verre, doivent être indiqués.

1.2.5 *Application principale*

Si nécessaire, l'application principale du dispositif doit être indiquée, par exemple contrôleur de séquence, commande haute tension, ADC vidéo, etc.

S'il existe des restrictions quant aux applications, cela doit être indiqué.

2 **Description relative à l'application**

Des informations sur l'application du dispositif dans les équipements ou les circuits et ses relations avec les dispositifs associés doivent être données. Leur contenu dépendra de la fonction à décrire.

2.1 *Conformité avec une norme de système et/ou d'interface*

Le cas échéant, on doit indiquer si le dispositif est conforme à une norme de système et/ou d'interface. On doit donner des informations sur la norme, par exemple son nom ou son numéro de référence. (Exemples de normes: norme d'interface de bus, d'interface d'entrée/sortie, de système de communication, etc.)

2.2 *Schéma fonctionnel global*

Un schéma fonctionnel doit être donné, montrant la fonction principale du dispositif et expliquant l'ensemble de la fonction.

2.3 *Caractéristique principale disponible par programmation*

On doit identifier les caractéristiques qui sont disponibles.

2.4 *Données de référence*

Les propriétés les plus importantes pour permettre la comparaison des types de composants entre eux doivent être indiquées.

2.5 *Compatibilité électrique*

On doit indiquer si le circuit intégré est compatible électriquement avec d'autres circuits intégrés particuliers ou d'autres familles de circuits intégrés ou si des interfaces spécifiques sont nécessaires. Des détails doivent être donnés sur le type du circuit de sortie, par exemple trois-états, collecteur ouvert, etc. Si le dispositif est interchangeable avec d'autres dispositifs, ceci doit être indiqué.

2.6 *Dispositifs associés*

(S'il y a lieu) on doit indiquer:

- les éléments nécessaires au fonctionnement correct du dispositif (liste avec numéro de type, désignation et fonction);
- les éléments périphériques à interface directe (liste avec numéro de type, désignation et fonction).

1.2.4 *Package identification*

IEC and/or national reference number of the outline drawing and principal package material, for example ceramic, plastic, glass, shall be stated.

1.2.5 *Main application*

If necessary, the main application shall be stated, for example sequence controller, high-voltage driver, video ADC, etc.

If there are any restrictions in applications, these shall be stated here.

2 Application-related description

Information on application in equipments or in circuits and the relation with the associated devices shall be given. The content will depend on the function to be described.

2.1 *Conformance to system and/or interface standards*

If applicable, it shall be stated whether the device conforms to a system and/or interface standard. Details of that standard shall be given, for example the name of the standard or its reference number. (Examples of standards: bus interface standard, input/output interface standard, communication system standard, etc.)

2.2 *Overall block diagram*

A block diagram shall be given, showing the main function of the device together with an explanation of that function.

2.3 *Main feature available by programming*

Features that are available shall be identified.

2.4 *Reference data*

Most important properties to permit comparison between types shall be given.

2.5 *Electrical compatibility*

It shall be stated whether the integrated circuit is electrically compatible with other particular circuits or families of integrated circuits or whether special interfaces are required. Details shall be given on the type of the output circuit, for example three-state, open-collector, etc. Interchangeability with other devices, if any, shall be given.

2.6 *Associated devices*

(Where appropriate) the following shall be indicated:

- devices necessary for correct operation (list with type number, designation, and function);
- peripheral devices with direct interfacing (list with type number, designation, and function).

3 Spécification fonctionnelle

3.1 Fonction principale

Les fonctions principales doivent être données: les circuits intégrés numériques d'interface comprennent les circuits périphériques du CPU, les contrôleurs de dispositifs périphériques et les circuits d'interface de communication.

Exemples: commande «cache», commande de l'écran, commande HDLC (liaison de données à haut niveau) et commande MIDI (interface numérique d'instrument de musique).

3.2 Mode d'exécution

Il convient de donner les informations suivantes:

- pour les circuits périphériques du CPU, type de CPU applicable, logiciel et/ou protocole de système d'exécution;
- pour les circuits de commandes de dispositifs périphériques, protocole de dispositif, par exemple SCSI;
- pour les circuits d'interface de communication, mode de transmission, par exemple mode de balance asynchrone, mode de transparence, etc.

3.3 Interface avec l'unité centrale de traitement (données)

3.3.1 Interruption

La priorité, le vecteur, le mode de détection, etc., comme applicable doivent être donnés.

3.3.2 Commande directe d'accès à la mémoire

Le nombre de canaux, la taille des adresses, la longueur des données et toute autre description fonctionnelle de la commande directe d'accès à la mémoire doivent être donnés.

3.3.3 Gestion de la mémoire

La fonction commande de mémoire doit être donnée, selon les types de mémoire et l'application (adresses multiplexées, commande de rafraîchissement, commande double porte ou mémoire stockée).

3.4 Interface de transmission

3.4.1 Taux de bits de données

Taux de bits de données qui est transmis.

3.4.2 Code d'entrée/sortie

Code de données utilisé pour l'entrée et la sortie.

3.4.3 Distance de transmission (s'il y a lieu)

Distance de transmission des données qui sont transférées.

3 Functional specification

3.1 Main function

Main functions shall be given: digital interface integrated circuits include CPU peripheral circuit, peripheral device controllers and communication interface circuits.

For example cache control, CRT control, HDLC (high-level data-link control) control and MIDI (musical instrument digital interface) control.

3.2 Operation mode

The following information shall be given:

- for the CPU peripheral circuits, applicable CPU type, operation system software and/or protocol;
- for the peripheral device controllers, device protocol, for example SCSI (small computer system interface);
- for the communication interface circuits, transmission mode, for example asynchronous balance mode, transparency mode, etc.

3.3 CPU interface (data)

3.3.1 Interrupt

Priority, vector, detection mode, etc. as applicable shall be given.

3.3.2 DMA control

Number of channels, address size, data length and other DMA control function descriptions shall be given.

3.3.3 Memory management

Memory control function shall be given, depending upon types of memory and application (address multiplexed, refresh control, dual port or cache memory control).

3.4 Transmission interface

3.4.1 Data bit rate

Bit rate of data that is transmitted.

3.4.2 Input/output code

Code of data that is used in input and output.

3.4.3 Transmission distance (where appropriate)

Length of the transmission path for the data that is transferred.

3.5 *Interface de commande du bus*

3.5.1 *Mode de transfert des données*

Par exemple, le mode d'accès, la taille des adresses et la longueur des données doivent être donnés.

3.5.2 *Nombre de portes*

Nombre de portes toléré.

3.5.3 *Fonction d'arbitrage bus* (s'il y a lieu)

Fonction d'arbitrage bus toléré.

3.6 *Commande/statut*

3.6.1 *Etablissement de commande et information de statut*

Par exemple, définition, longueur, largeur, adresses de registre interne.

3.6.2 *Procédure de transmission de commande/statut*

Par exemple, interrogation, confirmation, réserve, fin.

3.7 *Détection/correction d'erreur*

3.7.1 *Vérification de parité*

Impair/pair, horizontal/vertical, longueur des bits de données pour la vérification de parité doivent être donnés.

3.7.2 *Vérification et correction d'erreur (ECC)*

Le nombre de bits redondants suivant le nombre de longueurs de bits de données doit être donné.

3.7.3 *Vérification de redondance cyclique (CRC)*

La méthode de calcul de vérification de redondance cyclique doit être donnée.

3.8 *Diagnostic*

(S'il y a lieu) la fonction diagnostic doit être donnée.

Par exemple, fonction boucle de contre-réaction, fonction analyse statistique, fonction surveillance de réseau, traitement des données après détection d'erreur.

4 **Valeurs limites** (système des valeurs limites absolues)

Le tableau de ces valeurs doit contenir les éléments suivants:

- Toute interdépendance des conditions limites doit être spécifiée.
- Si des éléments connectés extérieurement et/ou fixés, par exemple des radiateurs, ont une influence sur les valeurs limites, celles-ci doivent être spécifiées pour le circuit intégré avec les éléments connectés et/ou fixés.

3.5 *Bus control interface*

3.5.1 *Data transfer mode*

For example, access mode, address size and data length shall be given.

3.5.2 *Number of ports*

Number of ports that are supported.

3.5.3 *Bus arbitration function* (where appropriate)

Bus arbitration function that is supported.

3.6 *Command/status*

3.6.1 *Command setting and status information*

For example, definition, length, width, internal register address.

3.6.2 *Command/status transmission procedure*

For example, inquiry, acknowledge, reserve, end.

3.7 *Error detection/correction*

3.7.1 *Parity check*

Odd/even, horizontal/vertical, data bit length for parity check shall be given.

3.7.2 *Error checking and correcting (ECC)*

Number of redundant bits following number of data bit lengths shall be given.

3.7.3 *Cyclic redundancy check (CRC)*

CRC calculation method shall be given.

3.8 *Diagnosis*

(Where appropriate) diagnosis function shall be given.

For example loopback function, statistical analysis function, network monitor function, data processing after error detection.

4 **Limiting values** (absolute maximum rating system)

The table of these values shall contain the following items:

- Any interdependence of limiting conditions shall be specified.
- If externally connected and/or attached elements, for example heatsinks, have an influence on the values of the ratings, the ratings shall be specified for the integrated circuit with the elements connected and/or attached.

- Si les valeurs limites sont dépassées pour la surcharge transitoire, les excès tolérés doivent être spécifiés avec leur durée.
- Si les valeurs minimales et maximales diffèrent au cours de la programmation du dispositif, ceci doit être indiqué.
- Pour toutes les tensions, la référence est une borne de référence spécifiée (V_{SS} , masse, etc.).
- Afin de satisfaire aux articles suivants, si des valeurs maximales et/ou minimales sont citées, le fabricant doit indiquer s'il se réfère à la grandeur absolue ou à la valeur algébrique de la quantité.
- Les valeurs limites indiquées doivent couvrir le fonctionnement du circuit multifonction dans la gamme spécifiée des températures de fonctionnement. Lorsque de telles valeurs limites dépendent de la température, cette dépendance doit être indiquée.

4.1 Valeurs limites électriques

- a) Tensions d'alimentation
- b) Courants d'alimentation (s'il y a lieu)
- c) Tension(s) d'entrée
- d) Tension(s) de sortie
- e) Courant(s) d'entrée (s'il y a lieu)
- f) Courant(s) de sortie
- g) Autres tensions et/ou courants de bornes
- h) Tension différentielle entre l'entrée et la sortie (s'il y a lieu)
- i) Dissipation de puissance

La spécification particulière peut indiquer ces valeurs dans le tableau avec les notes 1 et 2.

Paramètre (notes 1 and 2)	Symbole	Min.	Max.	Unité
NOTES 1 (S'il y a lieu) conformément au type de circuit considéré. 2 Pour la gamme de tensions d'alimentation – valeur(s) limite(s) de la ou des tensions continues à la ou aux bornes d'alimentation en fonction d'un point de référence électrique spécifié; – s'il y a lieu, les valeurs limites de tensions entre les bornes d'alimentation spécifiées; – lorsque plusieurs alimentations sont nécessaires, on doit indiquer si la séquence dans laquelle ces alimentations sont appliquées est significative: si tel est le cas, cette séquence doit être indiquée; – lorsque plusieurs alimentations sont nécessaires, il peut être indispensable d'indiquer les combinaisons de valeurs limites pour ces tensions et courants d'alimentation.				

- If limiting values are exceeded for transient overload, the permissible excesses and their durations shall be specified.
- Where minimum and maximum values differ during programming of the device, this shall be stated.
- All voltages are referenced to a specified reference terminal (V_{SS} , GND, etc.).
- In satisfying the following clauses, if maximum and/or minimum values are quoted, the manufacturer shall indicate whether he refers to the absolute magnitude or to the algebraic value of the quantity.
- The ratings given shall cover the operation of the multifunction integrated circuit over the specified range of operating temperatures. Where such ratings are temperature-dependent, this dependence shall be indicated.

4.1 Electrical limiting values

- a) Power supply voltages
- b) Power supply currents (where appropriate)
- c) Input voltage(s)
- d) Output voltage(s)
- e) Input current(s) (where appropriate)
- f) Output current(s)
- g) Other terminal voltages and/or currents
- h) Voltage difference between input and output (where appropriate)
- i) Power dissipation.

The detail specification may indicate those values within the table, including notes 1 and 2.

Parameter (notes 1 and 2)	Symbol	Min.	Max.	Unit
NOTES 1 (Where appropriate), in accordance with the type of considered circuit. 2 For power supply voltage range – limiting value(s) of the continuous voltage(s) at the supply terminal(s) with respect to a specified electrical reference point; – where appropriate, limiting values for voltages between specified supply terminals; – when more than one supply is required, a statement shall be made as to whether the sequence in which these supplies are applied is significant: if so, the sequence shall be stated; – when more than one supply is required, it may be necessary to state the combinations of ratings for these supply voltages and currents.				

4.2 Températures

- a) Température de fonctionnement.
- b) Température de stockage.

La spécification particulière peut indiquer ces valeurs dans le tableau avec la note.

Paramètre (note)	Symbole	Min.	Max.	Unité
NOTE – (S'il y a lieu) conformément au type de circuit considéré.				

5 Conditions de fonctionnement

Ces conditions ne doivent pas être contrôlées mais sont applicables à l'assurance de la qualité.

5.1 Alimentation – valeurs positives et/ou négatives

6 Caractéristiques électriques

Les caractéristiques doivent s'appliquer dans toute la gamme des températures de fonctionnement, sauf spécification contraire. Si la performance indiquée du circuit varie dans la gamme des températures de fonctionnement, les valeurs des tensions d'entrée et de sortie et des courants associés doivent être données à 25 °C et aux extrêmes de la gamme des températures de fonctionnement. Les valeurs de courant et de tension doivent être données pour chaque type fonctionnellement différent d'entrée et/ou de sortie.

Les caractéristiques et exigences de temps spéciales doivent être spécifiées.

Chaque caractéristique de 6.1 et de 6.2 doit être indiquée, soit

- a) dans la gamme spécifiée des températures de fonctionnement, soit
- b) à une température de 25 °C, et aux températures de fonctionnement maximale et minimale.

6.1 Caractéristiques statiques

La liste et la définition des paramètres doit être indiquée ici.

Caractéristique	Symbole	Condition	Min.	Typique*	Max.	Unité
* Facultatif (ne doit pas être vérifié ni utilisé à des fins d'assurance de la qualité). Les valeurs typiques ne sont données qu'à titre d'information.						

6.2 Caractéristiques dynamiques ou en courant alternatif

Chaque caractéristique électrique dynamique ou en courant alternatif doit être indiquée dans des conditions de pire cas électrique spécifié en fonction de la gamme recommandée des tensions d'alimentation.

4.2 Temperatures

- a) Operating temperature.
- b) Storage temperature.

The detail specification may indicate those values within the table, including the note.

Parameter (note)	Symbol	Min.	Max.	Unit
NOTE – (Where appropriate) in accordance with the type of considered circuit.				

5 Operating conditions

They are not to be inspected, but may be used for quality assessment purpose.

5.1 Power supplies – positive and/or negative values

6 Electrical characteristics

The characteristics shall apply over the full operating temperature range, unless otherwise specified. Where the stated performance of the circuit varies over the operating temperature range, the values of the input and output voltages and their associated currents shall be stated at 25 °C and at the extremes of the operating temperature range. Values of current and voltage shall be given for each functionally different type of input and/or output.

Special characteristics and timing requirements shall be specified.

Each characteristic of 6.1 and 6.2 shall be stated, either

- a) over the specified range of operating temperatures, or
- b) at a temperature of 25 °C, and at maximum and minimum operating temperatures.

6.1 Static characteristics

The parameter list and definition shall be stated here.

Characteristic	Symbol	Condition	Min.	Typical*	Max.	Unit
* Optional (not to be inspected or to be used for quality assessment purposes). Typical values are for information only.						

6.2 Dynamic or a.c. characteristics

Each dynamic or a.c. electrical characteristic shall be stated under specified electrical worst-case conditions with respect to the recommended range of supply voltages.

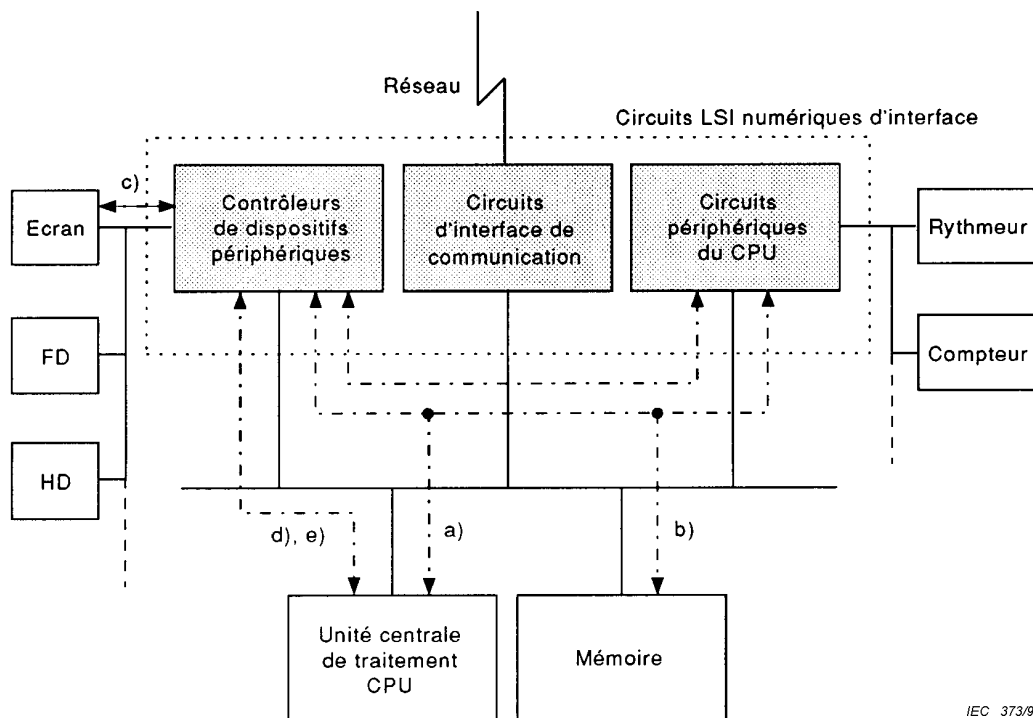
La liste et la définition des paramètres doit être indiquée ici.

Caractéristique	Symbole	Condition	Min.	Typique*	Max.	Unité
* Facultatif (ne doit pas être vérifié ni utilisé à des fins d'assurance de la qualité). Les valeurs typiques ne sont données qu'à titre d'information.						

6.3 Diagramme de temps

Relations de temps requises pour

- l'interruption;
- le fonctionnement de la commande directe d'accès à la mémoire;
- le fonctionnement des dispositifs périphériques, par exemple transmission des données et horloge d'échantillonnage pour l'interface de communication;
- les temps de commande/statut de l'unité centrale de traitement;
- la détection et corrections d'erreur et les temps d'horloge externe.



IEC 373/97

Figure 21 – Relations de temps pour circuits intégrés numériques d'interface

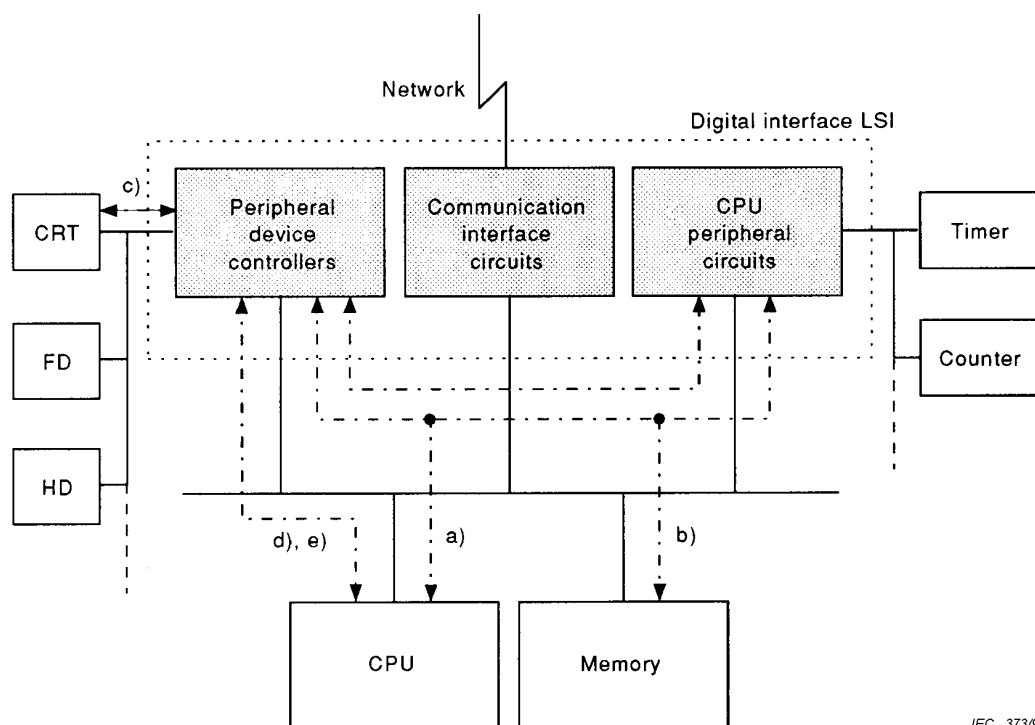
The parameter list and definition shall be stated here.

Characteristic	Symbol	Condition	Min.	Typical*	Max.	Unit
* Optional (not to be inspected or to be used for quality assessment purposes). Typical values are for information only.						

6.3 Timing diagram

Timing relations required for:

- interrupt operation;
- DMA operation;
- peripheral device operation, for example data transmission and sampling clock for communication interface;
- CPU command/status timing;
- error detection and corrections, and external clock timing.



IEC 373/97

Figure 21 – Timing relations or digital interface integrated circuit

6.4 Capacités

Les valeurs maximales des capacités aux bornes d'entrée et de sortie pour les valeurs spécifiées de:

- tension(s) d'alimentation;
- tension continue à la borne correspondante;
- fréquence;
- tensions d'entrée aux autres bornes.

7 Valeurs limites, caractéristiques et données mécaniques et d'environnement

Toutes les valeurs limites mécaniques et d'environnement spécifiques applicables doivent être indiquées (se reporter également à l'article 7 du chapitre VI de la CEI 60747-1).

8 Informations supplémentaires

8.1 Outils de développement

L'émulateur et le simulateur pour le développement du système doivent être donnés.

8.2 Protection interne

On doit indiquer si le circuit intégré comporte une protection interne contre les tensions statiques ou les champs électriques élevés.

8.3 Résistance thermique

8.4 Marge d'immunité au bruit

Des renseignements sur le circuit intégré qui permettent de calculer les marges d'immunité au bruit sont donnés en 6.1 et 6.2.

8.5 Charge de sortie admissible

8.6 Interconnexions des circuits numériques

Des exemples d'opérations logiques (par exemple OU-câblé) qui peuvent être exécutées en interconnectant des unités similaires doivent être donnés.

8.7 Interconnexions avec d'autres types de circuits

(S'il y a lieu) des détails sur les interconnexions avec d'autres circuits, par exemple, amplificateurs de lecture, étage tampon, doivent être donnés.

8.8 Effets d'un ou de plusieurs composants connectés extérieurement

Des courbes ou des données indiquant l'effet d'un ou de plusieurs composants connectés extérieurement qui influencent les caractéristiques peuvent être fournies.

8.9 Recommandations pour tout dispositif associé

Par exemple, le découplage de l'alimentation vers un dispositif haute fréquence doit être indiqué.

6.4 Capacitances

Maximum values of capacitances at input and output terminals, for specified values of:

- supply voltage(s);
- d.c. voltage at the relevant terminal;
- frequency;
- input voltages at other terminals.

7 Mechanical and environmental ratings, characteristics and data

Any specific mechanical and environmental ratings applicable shall be stated (see also IEC 60747-1, chapter VI, clause 7).

8 Additional information

8.1 Development tools

Emulator and simulator for system development shall be given.

8.2 Internal protection

A statement shall be given to indicate whether the integrated circuit contains internal protection against high static voltages or electrical fields.

8.3 Thermal resistance

8.4 Noise margin

Information about the integrated circuit that enables noise margins to be calculated is given in 6.1 and 6.2.

8.5 Output loading capability

8.6 Interconnections of digital circuits

Examples of logic operations (for example wired-OR) that may be performed by interconnecting similar units shall be given.

8.7 Interconnections to other types of circuits

(Where appropriate) details of the interconnections to other circuits, for example sense amplifiers, buffer, shall be given.

8.8 Effects of externally connected component(s)

Curves or data indicating the effect of externally connected component(s) that influence the characteristics may be given.

8.9 Recommendations for any associated device(s)

For example, decoupling of power supply to high-frequency device shall be stated.

8.10 *Précautions de manipulation*

(S'il y a lieu) des précautions de manipulation spécifiques au circuit doivent être indiquées (se reporter également à la CEI 60747-1, chapitre IX).

8.11 *Données d'application*

8.12 *Autres renseignements sur l'application*

8.13 *Date de publication de la feuille particulière*

8.10 *Handling precautions*

(Where appropriate) handling precautions specific to the circuit shall be stated (see also IEC 60747-1, chapter IX).

8.11 *Application data*

8.12 *Other application information*

8.13 *Date of issue of the data sheet*

SECTION 8 – CATÉGORIE VI
(CIRCUITS D'INTERFACE MODULAIRES POUR RÉSEAU NUMÉRIQUE
À INTÉGRATION DE SERVICE (RNIS))

1 Généralités

1.1 *Domaine d'application*

La présente section donne les valeurs limites et caractéristiques essentielles des circuits d'interface modulaires à architecture RNIS qui sont utilisés dans les exemples suivants, cette liste n'étant pas exhaustive:

- circuit d'interface pour bus S;
- contrôleur de communication RNIS;
- circuit d'annulation d'écho RNIS;
- circuit émetteur-récepteur pour salve RNIS;
- contrôleur de communication série de haut niveau;
- contrôleur d'accès d'abonné RNIS;
- contrôleur de téléalimentation RNIS;
- contrôleur d'alimentation par commutation RNIS.

1.2 *Types et identification des circuits*

1.2.1 *Types de désignation*

On doit donner une indication de la catégorie fonctionnelle ou électrique dans laquelle le composant doit être utilisé.

1.2.2 *Description de la fonction générale*

Les caractéristiques principales doivent être résumées, par exemple de la façon suivante:

- émetteur-récepteur pour bus S;
- émetteur-récepteur bidirectionnel à deux fils;
- commande de priorité;
- récupération de données en réception selon le mode;
- commande d'accès au canal D;
- modes de fonctionnement;
- procédures d'activation/désactivation;
- interfaces, etc.

1.2.3 *Technologie de fabrication*

La technologie de fabrication, par exemple circuit intégré monolithique à semi-conducteurs, micro-assemblage, etc., doit être indiquée en détail avec des indications telles que CMOS, bipolaire, etc.

1.2.4 *Identification du boîtier*

Numéro de référence CEI et/ou national du dessin d'encombrement ou dessin d'un boîtier hors norme, y compris la numérotation des bornes. Le matériau principal du boîtier, par exemple céramique, plastique, verre, doit être indiqué.

SECTION 8 – CATEGORY VI

(INTEGRATED SERVICE DIGITAL NETWORK [ISDN] MODULAR INTERFACE CIRCUITS)

1 General

1.1 Scope

This section lists the essential ratings and characteristics of ISDN-oriented modular interface circuits as used in, but not limited to, the following examples.

- S bus interface circuit;
- ISDN communication controller;
- ISDN echo-cancellation circuit;
- ISDN burst transceiver circuit;
- high-level serial communications controller;
- ISDN subscriber access controller;
- ISDN remote power controller;
- ISDN exchange power controller.

1.2 Circuit identification and types

1.2.1 Designation and types

A statement describing the functional or electrical category in which the device is to be applied shall be stated.

1.2.2 General function description

The main features shall be given in a short form, for example:

- S bus transceiver;
- full duplex two-wire U transceiver;
- priority control;
- mode-dependent receive recovery;
- D-channel access control;
- operating modes;
- activation/de-activation procedures;
- interfaces, etc.

1.2.3 Manufacturing technology

The manufacturing technology, for example semiconductor monolithic integrated circuits, micro-assembly, etc., shall be stated. This statement shall include details such as CMOS, bipolar, etc.

1.2.4 Package identification

Package identification shall contain the IEC and/or national reference number of the outline drawing or drawing of a non-standard package including terminal numbering. The principal package material, for example ceramic, plastic, glass shall be stated.

1.2.5 Application principale

L'application principale doit être indiquée ici, par exemple interface S à quatre fils entre les terminaux d'abonnés et les bornes du réseau.

2 Description relative aux applications

2.1 Intégration du système

On doit représenter les applications et les configurations du système dans des schémas avec les définitions du document sur les exigences du système pour les blocs fonctionnels d'accès de base et les points de référence.

En ajoutant d'autres dispositifs modulaires à architecture RNIS compatibles, on peut obtenir différentes configurations. Des exemples de telles applications doivent être fournis.

En ajoutant un microcontrôleur, on aboutit à une application plus complexe. Des exemples de telles applications doivent être fournis.

Lorsqu'on peut réaliser des applications particulières, en connectant plusieurs composants entre eux, par exemple dans une configuration en étoile, ceci doit être indiqué.

2.2 Schéma d'ensemble

On doit fournir un schéma simplifié indiquant la fonction principale. Il comprendra l'explication de la fonction d'ensemble.

3 Spécification de la fonction

3.1 Schéma synoptique détaillé – Blocs fonctionnels

On doit fournir un schéma synoptique.

Il doit être suffisamment détaillé pour montrer les unités fonctionnelles individuelles à l'intérieur du circuit RNIS, les principaux chemins de données entre les unités fonctionnelles et l'identification de leurs connexions externes.

Exemple: schéma d'interface pour bus S.

1.2.5 *Main application*

The main application shall be stated here, for example four-wire S interface between subscriber terminals and network termination.

2 Application related description

2.1 *System integration*

The system applications and system configurations shall be shown diagrammatically with details of the system requirements for the basic access functional blocks and the reference points.

By adding other compatible ISDN-oriented modular devices, different configurations are possible. Examples of such standard applications shall be given.

When more complex applications can be achieved by adding a microcontroller, examples of such applications shall be given.

Where special applications may be implemented by connecting several devices together, such as star configurations, this shall be stated.

2.2 *Overall block diagram*

A simplified block diagram shall be given, showing the main function and including the explanation of the whole function.

3 Specification of the function

3.1 *Detailed block diagram – Functional blocks*

A detailed block diagram shall be given.

It shall be sufficiently detailed to show the individual functional units within the ISDN circuit, the main data paths between the functional units, and the identification of their external connections.

Example: S bus interface block diagram.

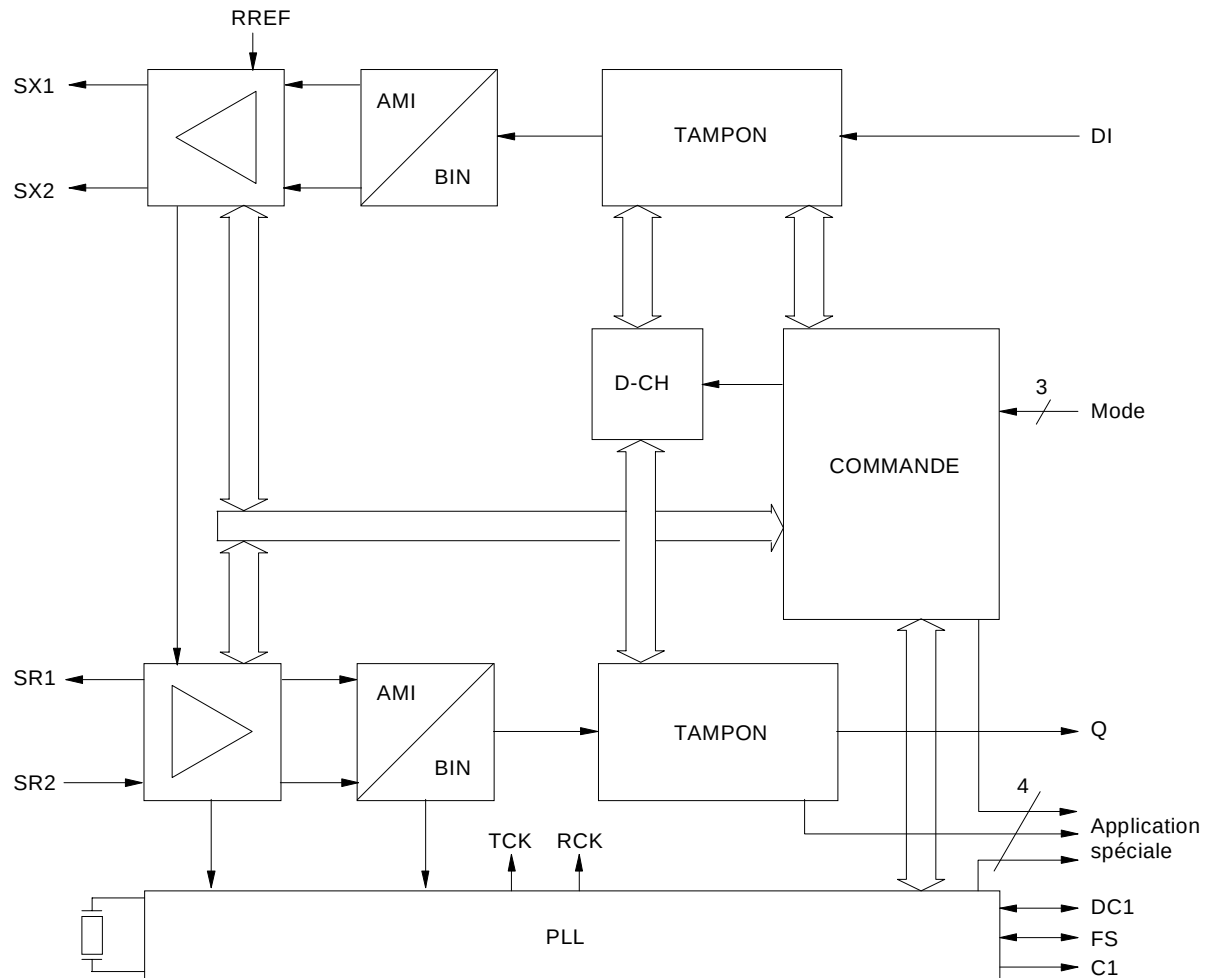


Figure 22 – Schéma synoptique

IEC 374/97

3.2 Identification et fonction des bornes

La configuration des bornes doit figurer dans un schéma.

Les bornes doivent être identifiées sur le schéma. Le numéro de la borne, les symboles de la borne, la désignation de la borne, la fonction et le type de circuits de sortie doivent être reproduits dans un tableau.

Par exemple, type de bornes: alimentation, entrée, sortie, émetteur, récepteur, y compris les résistances terminales et leur position.

3.3 Description fonctionnelle

Les fonctions courantes et les fonctions à mode spécifique doivent être indiquées, y compris les fonctions analogiques et numériques, d'émission ou de réception, de contrôle et de commande, ainsi que les possibilités de diagnostic.

3.3.1 Blocs fonctionnels

3.3.1.1 Modes de fonctionnement

Les différents modes de fonctionnement, leur programmation et la fonction des bornes à mode spécifique doivent être indiqués.

Les horloges annexes et l'utilisation de bornes annexes doivent être décrites.

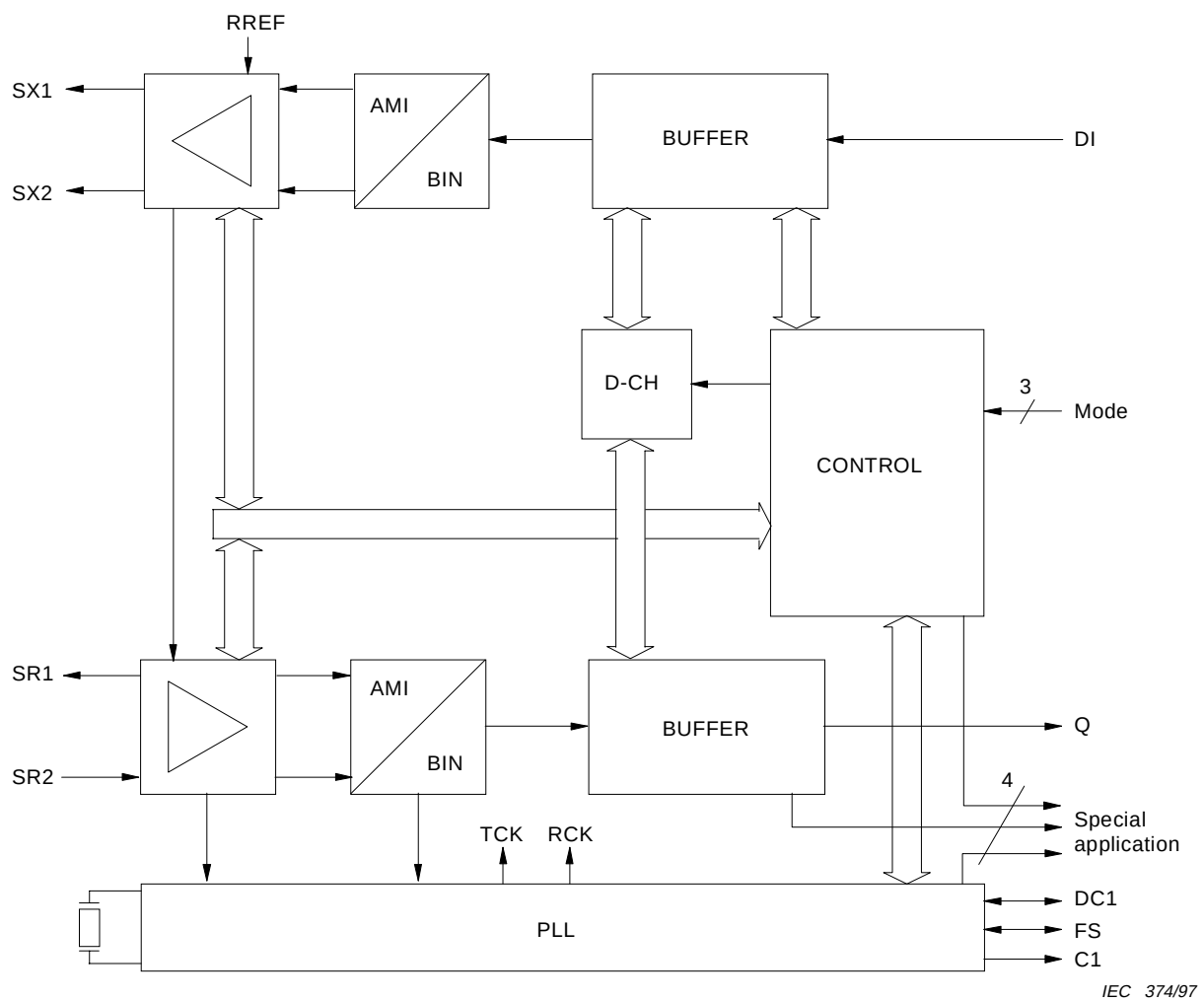


Figure 22 – Block diagram

3.2 Identification and function of terminals

The terminal configuration shall be shown in a figure.

The terminals shall be identified on the block diagram. The terminal number, terminal symbols, terminal designation, function and the type of output circuits shall be indicated in a table. For example, type of the terminals: supply, input, output, transmitter, receiver, including the terminating resistors and their locations.

3.3 Functional description

The common functions and the mode specific functions shall be given, including analogue, digital, transmitter, receiver, control and monitor functions and diagnostic facilities.

3.3.1 Functional blocks

3.3.1.1 Operating modes

The different operating modes, their programming and the function of mode-specific terminals shall be given.

The auxiliary clocks and the uses of auxiliary terminals shall be described.

Les signaux d'horloge dans les différents modes de fonctionnement doivent être illustrés.

Les circuits oscillateurs doivent figurer sur un schéma fonctionnel.

3.3.1.2 Interfaces

Les différents types d'interface utilisateur doivent être indiqués. On doit établir une distinction entre ces différents types d'interface (s'il y a lieu):

- interface générale pour les fonctions de la couche 1 de l'accès de base RNIS;
- interface d'accès parallèle pour fonctions de couche supérieure;
- SSI et SLD en tant qu'interfaces pour sources/destinations du canal B.

Les connexions typiques et les signaux d'interfaces doivent être représentés sur des schémas.

3.3.1.3 Fonctions individuelles

Les différentes fonctions des accès de base RNIS doivent être décrites. On doit distinguer les fonctions suivantes:

- commutation du canal B;
- fonctions de la couche 1;
- fonctions de la couche 2;
- fonctions spécifiques de bornes;
- fonctions supplémentaires.

La boucle d'essai pour chaque mode de fonctionnement doit être décrite.

3.3.2 Description relative au fonctionnement

La description des mécanismes internes doit être donnée avec une représentation limitée des commandes, les procédures d'activation/désactivation, de commutation des boucles d'essai, de transmission d'une trame d'impulsions spéciale et de l'initialisation d'une telle opération.

Une description des signaux d'horloge, de la remise à zéro et de l'initialisation (par exemple lorsque le circuit est mis sous tension) doit être donnée.

Une liste des codes fonctionnels doit être donnée, y compris les commandes, abréviations, codes et remarques qui doivent être répertoriés dans un tableau. Les procédures de reconnaissance mutuelle doivent être indiquées (si cela est approprié).

Les diagrammes d'état doivent figurer avec leurs différents modes de fonctionnement.

3.3.3 Description liée au logiciel

Les codes de commande/indication doivent être répertoriés dans des tableaux. Ils doivent comprendre les commandes, les noms/abréviations, les codes et les remarques.

La description du canal de commande doit être fournie. Le format de la structure de données de bits S et Q, la description détaillée des fonctions locales et de registres doivent être données.

The clocking in different operating modes shall be illustrated.

The oscillator circuits shall be given in a diagram.

3.3.1.2 *Interfaces*

The different user-oriented interface types shall be given. (Where appropriate) a distinction shall be made between the different interface types:

- general interface for the layer-1 functions of the ISDN basic access;
- parallel up interface for higher layer functions;
- SSI and SLD as interfaces for B-channel sources/destinations.

Typical connections and interface signals shall be illustrated in figures.

3.3.1.3 *Individual functions*

The distinctive functions for the ISDN basic access shall be described. A distinction shall be made between the following:

- B-channel switching;
- layer-1 functions;
- layer-2 functions;
- terminal-specific functions;
- additional functions.

The test loop for each operating mode shall be described.

3.3.2 *Operation related description*

Description of machines with an internal finite state of controls, the activation/de-activation procedures, the switching of test loops and transmission of a special pulse pattern and the initiation of such action shall be described.

A description of clocking, reset and initialisation (such as at power-up) shall be given.

A list of control codes including commands, abbreviations, codes and remarks shall be listed in a table. Mutual handshake procedures shall be listed (if it is appropriate).

The state diagrams in their different operating modes shall be given.

3.3.3 *Software related description*

The command/indication codes shall be listed in tables. They shall include the commands, names (abbreviations), codes and remarks.

The description of the monitor channel shall be given. The format of S and Q bits data structure, local functions and detailed register description shall be given.

4 Valeurs limites (système des valeurs limites absolues)

Voir CEI 60134.

Ces valeurs s'appliquent dans la gamme de températures de fonctionnement, sauf spécification contraire.

Les valeurs limites ne sont pas destinées à l'inspection.

[Sauf spécification contraire, les valeurs limites doivent figurer comme suit:

- toute remarque de précaution spécifique au circuit intégré doit être incluse;
- toute interdépendance des valeurs limites doit être spécifiée;
- toutes les conditions pour lesquelles s'appliquent les valeurs limites doivent être spécifiées;
- si les valeurs minimales et/ou maximales sont citées, le fabricant doit indiquer s'il se réfère à l'amplitude maximale ou à la valeur algébrique de la grandeur;
- si les surcharges transitoires sont autorisées, leur amplitude et leur durée doivent être spécifiées.]

Toutes les tensions se réfèrent à une borne de référence spécifiée.

Tableau 1

Paramètre (voir note 1)	Symbole	Min.	Max.	Unité
Tension d'alimentation	V_{CC}	x	x	V
Tension d'entrée	V_I	x	x	V
Tension de sortie	V_O	x	x	V
Courant d'entrée pour l'émetteur (voir note 2)	I_I	x	x	mA
Courant d'entrée pour le récepteur (voir note 2)	I_I	x	x	mA
Courants d'entrée pour d'autres entrées	I_I	x	x	mA
Courants de sortie (voir note 3)	I_O		x	mA
Dissipation de puissance (voir note 4)	P_{tot}		x	W
Température de fonctionnement	T_{amb} et/ou T_{case}	x	x	°C
Température de stockage	T_{stg}	x	x	°C
NOTES 1 Toutes les conditions telles que temps, fréquence, méthode de montage, etc. doivent être indiquées. 2 La condition d'essai pour le courant d'entrée maximal, par exemple la forme d'onde, doit être fournie. 3 Les charges et les niveaux de tension de sortie doivent être ajoutés dans les conditions d'essais. 4 La résistance thermique R_{th} des boîtiers disponibles doit être donnée.				

5 Conditions d'utilisation pour la gamme de températures de fonctionnement spécifiée

Ces conditions ne sont pas destinées à l'inspection mais peuvent être utilisées dans le cadre de l'assurance de la qualité.

4 Ratings (limiting values) (absolute maximum rating system)

See IEC 60134.

These values apply over the operating temperature range, unless otherwise specified.

Limiting values are not for inspection purposes.

[Unless otherwise specified, limiting values shall be given as in the table:

- any cautionary statement unique to the integrated circuit shall be included;
- any interdependence of limiting values shall be specified;
- all conditions for which the limiting values apply shall be stated;
- if minimum and/or maximum values are quoted, the manufacturer shall indicate whether he refers to the maximum magnitude or to the algebraic value of quantity;
- if transient overloads are permitted, their magnitude and duration shall be specified.]

All voltages are referenced to a designated reference terminal.

Table 1

Parameter (see note 1)	Symbol	Min.	Max.	Unit
Supply voltage	V_{CC}	x	x	V
Input voltage	V_I	x	x	V
Output voltage	V_O	x	x	V
Input current for transmitter (see note 2)	I_I	x	x	mA
Input current for receiver (see note 2)	I_I	x	x	mA
Input currents for other inputs	I_I	x	x	mA
Output currents (see note 3)	I_O		x	mA
Power dissipation (see note 4)	P_{tot}		x	W
Operating temperature	T_{amb} and/or T_{case}	x	x	°C
Storage temperature	T_{stg}	x	x	°C
NOTES 1 Any relevant conditions such as time, frequency, mounting method, etc. shall be stated. 2 The test condition for the maximum input current, e.g. wave form, shall be given. 3 Loads and output voltage levels shall be added in test conditions. 4 Thermal resistance R_{th} of available packages shall be given.				

5 Operating conditions of use within the specified operating temperature range

These conditions are not to be inspected, but may be used for quality assessment purposes.

Tableau 2

Paramètre (voir note 1)	Symbole	Min.	Max.	Unité
Tension d'alimentation (voir note)	V_{CC}	x	x	V
Tension d'entrée au niveau bas	V_{IL}	x	x	V
Température d'entrée au niveau haut	V_{IH}	x	x	V
Température de fonctionnement	T_{amb} et/ou T_{case}	x	x	°C
NOTE – Ces valeurs doivent également être citées pour l'état de veille (s'il y a lieu).				

6 Caractéristiques électriques

Ces caractéristiques doivent s'appliquer à toute la gamme de température de fonctionnement, sauf spécification contraire.

[Lorsque le fonctionnement effectif du circuit varie dans toute la gamme de température de fonctionnement, on doit donner les valeurs des tensions d'entrée et de sortie ainsi que les courants correspondants à 25 °C et aux températures extrêmes de fonctionnement. On doit fournir les valeurs de courants et de tensions pour chaque type de fonction d'entrée et de sortie différente.

Les caractéristiques spéciales et les valeurs de temps ou d'autres exigences doivent être spécifiées.]

6.1 Caractéristiques statiques

Toutes les tensions se réfèrent à une borne désignée.

Les caractéristiques statiques doivent être valables dans la gamme complète des températures.

Table 2

Parameter (see note 1)	Symbol	Min.	Max.	Unit
Supply voltage (see note)	V_{CC}	x	x	V
Low-level input voltage	V_{IL}	x	x	V
High-level output voltage	V_{IH}	x	x	V
Operating temperature	T_{amb} and/or T_{case}	x	x	°C
NOTE – (Where appropriate) these values shall also be quoted under stand-by conditions.				

6 Electrical characteristics

The characteristics shall apply over the full operating temperature range, unless otherwise specified.

[Where the stated performance of the circuit varies over the operating temperature range, the values of the input and output voltages and their associated currents shall be stated at 25 °C, and at the extremes of the operating temperature range. Values of currents and voltages shall be given for each functionally different type of input and/or output.

Special characteristics and timing or other requirements shall be specified.]

6.1 Static characteristics

All voltages are referenced to a designated reference terminal.

Static characteristics shall be valid over the full temperature range.

Tableau 3

Caractéristique	Condition d'essai	Symbole	Min.*	Max.*	Unité
Courant d'alimentation opérationnel	$V_{CC} = V_{max}$ Entrées à GND/ V_{CC}	I_{CC}		x	mA
Courant d'alimentation basse puissance	Aucune charge de sortie			x	mA
Tensions de sortie niveau bas sauf pour récepteur, émetteur et référence	I_{OL} I_{OL1}	V_{OL} V_{OL1}		x x	V V
Tensions de sortie niveau haut sauf pour récepteur, émetteur et référence	I_{OH} I_{OH1}	V_{OH} V_{OH1}	x x		V V
Courant de fuite d'entrée sauf pour récepteur, émetteur et référence	$0V < V_{IN} < V_{CC}$	I_{LI}		x	μA
Courant de fuite de sortie sauf pour récepteur, émetteur et référence	$0V < V_{OUT} < V_{CC}$	I_{LO}	x	x	μA
Tension de sortie de l'émetteur	$R_L = R_1$ $R_L = R_2$ $R_2 > R_1$ R_2 et R_1 à spécifier	V_{SX1} V_{SX2} (Voir note)	x x	x x	V V
Valeur absolue de l'amplitude de l'impulsion de sortie de l'émetteur ($V_{SX2} - V_{SX1}$)	$R_L = R_1$ $R_L = R_2$ $R_2 > R_1$ R_2 et R_1 à spécifier	V_X (voir note)	x	x x	V V
Courant de sortie de l'émetteur	R_L à spécifier	I_X		x	mA
Impédance de sortie de l'émetteur	Inactif ou durant le code binaire 1	R_X	x		kΩ
	Durant le code binaire 0 R_L à spécifier		x		Ω
Tension de sortie du récepteur	$I_L < 100 \mu A$	V_{SR1} V_{SR2} (voir note)	x x	x x	V V
Tension de seuil du récepteur ($V_{SR2} - V_{SR1}$)	Dépendant du niveau de crête	V_{TR}	x	x	mV
* Valeurs algébriques, sauf spécification contraire.					
NOTE V_{SX1} tension de la sortie positive de l'émetteur, bus S; V_{SX2} tension de la sortie négative de l'émetteur, bus S; V_{SR1} tension du récepteur, bus S, sortie de référence; V_{SR2} tension du récepteur, bus S, entrée du signal.					

Table 3

Characteristic	Test condition	Symbol	Min.*	Max.*	Unit
Power supply current operational	$V_{CC} = V_{max}$ Inputs at V_{CC}/GND	I_{CC}		x	mA
Power supply current power down	No output loads			x	mA
Low-level output voltages except for receiver, transmitter and reference	I_{OL}	V_{OL}		x	V
	I_{OL1}	V_{OL1}		x	V
High-level output voltages except for receiver, transmitter and reference	I_{OH}	V_{OH}	x		V
	I_{OH1}	V_{OH1}	x		V
Input leakage current except for receiver, transmitter and reference	$0 V < V_{IN} < V_{CC}$	I_{LI}		x	μA
Output leakage current except for receiver, transmitter and reference	$0 V < V_{OUT} < V_{CC}$	I_{LO}		x	μA
Transmitter output voltage	$R_L = R_1$	V_{SX1}	x	x	V
	$R_L = R_2$	V_{SX2}	x	x	V
	$R_2 > R_1$				
	R_2 and R_1 to be specified	(see note)			
Absolute value of transmitter output pulse amplitude ($V_{SX2} - V_{SX1}$)	$R_L = R_1$	V_X		x	V
	$R_L = R_2$		x	x	V
	$R_2 > R_1$				
	R_2 and R_1 to be specified	(see note)			
Transmitter output current	R_L to be specified	I_X		x	mA
Transmitter output impedance	Inactive or during binary one	R_X	x		k Ω
	During binary zero R_L to be specified		x		Ω
Receiver output voltage	$I_L < 100 \mu A$	V_{SR1}	x	x	V
		V_{SR2} (see note)	x	x	V
Receiver threshold voltage ($V_{SR2} - V_{SR1}$)	Dependent on peak level	V_{TR}	x	x	mV
* All values are algebraic values, except where indicated otherwise.					
NOTE V_{SX1} voltage of the positive output S-bus transmitter; V_{SX2} voltage of the negative output S-bus transmitter; V_{SR1} voltage of the S-bus receiver, reference output; V_{SR2} voltage of the S-bus receiver, signal input.					

6.2 Caractéristiques dynamiques

Les caractéristiques dynamiques doivent être valables dans la gamme complète de température de fonctionnement et de tension d'alimentation.

Tableau 4 – Synchronisation d'horloge

Caractéristique	Condition d'essai	Symbole	Min.*	Max.*	Unité
Phase haute de l'horloge/quartz externe	Voir circuits oscillateurs recommandés	$t_{w(CH)}$	x		ns
Phase basse de l'horloge/quartz externe		$t_{w(CL)}$	x		ns
Période d'horloge externe		$t_{c(C)}$	x	x	ns
Autres sorties de données/interface d'horloges, phase haute	Mode/fréquence/oscillation à spécifier	$t_{w(C1H)}$	x	x	ns
Autres sorties de données/interface d'horloges, phase basse		$t_{w(C1L)}$	x	x	ns
Période de sortie de l'horloge de données/interface		$t_{c(C1)}$	x	x	ns
Autre entrée d'horloge phase haute	Mode à spécifier	$t_{w(C2H)}$	x		ns
Autre entrée d'horloge phase basse		$t_{w(C2L)}$	x		ns
Retard entre les horloges (horloges, synchronisation de trames, horloge de données)	C_L à spécifier	$t_{(C2-C1)}$ etc.	x	x	ns

Synchronisation générale des interfaces selon les différents modes.

Tableau 5 – Mode TE

Caractéristique	Condition d'essai	Symbole	Min.	Max.	Unité
Retard de synchronisation de trames	C_L à spécifier	$t_{d(FS)}$	x	x	ns
Retard des données d'interface	C_L à spécifier	$t_{d(Q)}$		x	ns
Etablissement des données d'interface		$t_{su(D)}$	x		ns
Maintien des données d'interface		$t_{h(D)}$	x		ns

6.2 Dynamic characteristics

Dynamic characteristics shall be valid over the full operating temperature range and the full supply voltage range.

Table 4 – Clock synchronization

Characteristic	Test condition	Symbol	Min.*	Max.*	Unit
High phase of external crystal/clock	See recommended oscillator circuits	$t_{w(CH)}$	X		ns
Low phase of external crystal/clock		$t_{w(CL)}$	X		ns
External clock period		$t_{c(C)}$	X	X	ns
Other output data/interface clocks, high phase	Mode/frequency/oscillation to be specified	$t_{w(C1H)}$	X	X	ns
Other output data/interface clocks, low phase		$t_{w(C1L)}$	X	X	ns
Data/interface clock output period		$t_{c(C1)}$	X	X	ns
Other input clock high phase	Mode to be specified	$t_{w(C2H)}$	X		ns
Other input clock low phase		$t_{w(C2L)}$	X		ns
Delays between clocks (clocks, frame sync., data clocks)	C_L to be specified	$t_{(C2-C1)}$ etc.	X	X	ns

General interface timing in various modes is given in the following tables.

Table 5 – TE mode

Characteristic	Test condition	Symbol	Min.	Max.	Unit
Frame synchronization delay	C_L to be specified	$t_{d(FS)}$	X	X	ns
Interface data delay	C_L to be specified	$t_{d(Q)}$		X	ns
Interface data setup		$t_{su(D)}$	X		ns
Interface data hold		$t_{h(D)}$	X		ns

Tableau 6 – Modes NT, LT-S et LT-T

Caractéristique	Condition d'essai	Symbole	Min.	Max.	Unité
Maintien de la synchronisation de trames	C_L à spécifier	$t_{h(FS)}$	X		ns
Etablissement de la synchronisation de trames		$t_{su(FS)}$	X		ns
Synchronisation de trames haute		$t_{w(FSH)}$	X		ns
Synchronisation de trames basse		$t_{w(FSL)}$	X		ns
Retard des données d'interface par rapport à l'horloge	C_L à spécifier	$t_{d(C1-D)}$		X	ns
Retard des données d'interface par rapport à la trame		$t_{(FS-D)}$		X	ns
Etablissement des données d'interface		$t_{su(D)}$	X		ns
Retard des données d'interface		$t_{h(D)}$	X		ns

Tableau 7 – Synchronisation de fonction spéciale

Caractéristique	Condition d'essai	Symbole	Min.	Max.	Unité
Durée de l'état actif de l'entrée de fonction spéciale		$t_{w(SFL)}$	x		µs
Retard DE	C_L à spécifier	$t_{d(DE)}$	x	x	µs
Etablissement DE		$t_{su(DE)}$	x		µs
Maintien DE		$t_{h(DE)}$	x		µs
NOTE – DE est le symbole d'entrée/sortie de la borne XO en mode NT de deux ou plus interfaces S ayant respectivement un retard de trame minimal et un retard de trame maximal.					

La charge de sortie, les circuits oscillateurs, la configuration des bornes d'entrée et de sortie (par exemple de sortie à drain ouvert, les entrées/sorties à drain ouvert et les sorties symétriques, les niveaux haut et bas pour les entrées actives et les niveaux de sortie pour les mesures des temps) doivent être spécifiés.

Le vacillement doit être spécifié conformément aux exigences de la Recommandation UIT-T I 430.

6.3 Schémas de synchronisation

Les schémas de synchronisation sont donnés uniquement à titre d'exemple. La relation de phase des horloges annexes (horloge, horloge de données, synchronisation de trame) doit être représentée, par exemple comme à la figure 23.

Les schémas de synchronisation des interfaces générales dans les différents modes de fonctionnement et de fonction spéciale doivent être représentés, par exemple:

Table 6 – NT, LT-S and LT-T modes

Characteristic	Test condition	Symbol	Min.	Max.	Unit
Frame synchronization hold	C_L to be specified	$t_{h(FS)}$	x		ns
Frame synchronization setup		$t_{su(FS)}$	x		ns
Frame synchronization high		$t_{w(FSH)}$	x		ns
Frame synchronization low		$t_{w(FSL)}$	x		ns
Interface data delay to clock	C_L to be specified	$t_{d(C1-D)}$		x	ns
Interface data delay to frame		$t_{(FS-D)}$		x	ns
Interface data setup		$t_{su(D)}$	x		ns
Interface data hold		$t_{h(D)}$	x		ns

Table 7 – Special function timing

Characteristic	Test condition	Symbol	Min.	Max.	Unit
Duration of active state of the special function input		$t_{w(SFL)}$	x		μs
DE delay	C_L to be specified	$t_{d(DE)}$	x	x	μs
DE setup		$t_{su(DE)}$	x		μs
DE hold		$t_{h(DE)}$	x		μs
NOTE – DE is the input/output signal of the pin XO in NT-mode of two or more S-interfaces having a minimum frame delay and a maximum frame delay, respectively.					

The output loading, the oscillator circuits, the input and output terminal configuration (such as open drain outputs, open drain outputs/inputs, push/pull outputs, the high and low levels for the driving inputs, and the output levels for the timing measurements) shall be specified.

Jitter shall be specified in accordance with the requirements described in the ITU-T I 430 Recommendation.

6.3 Timing diagrams

The timing diagrams are given only as examples. The phase relationship of the auxiliary clocks (clock, data clock, frame sync) shall be shown, for example, as in figure 23.

The timing diagrams of the general interfaces in the various operating modes and of special function shall be given, for example, as in the following figures.

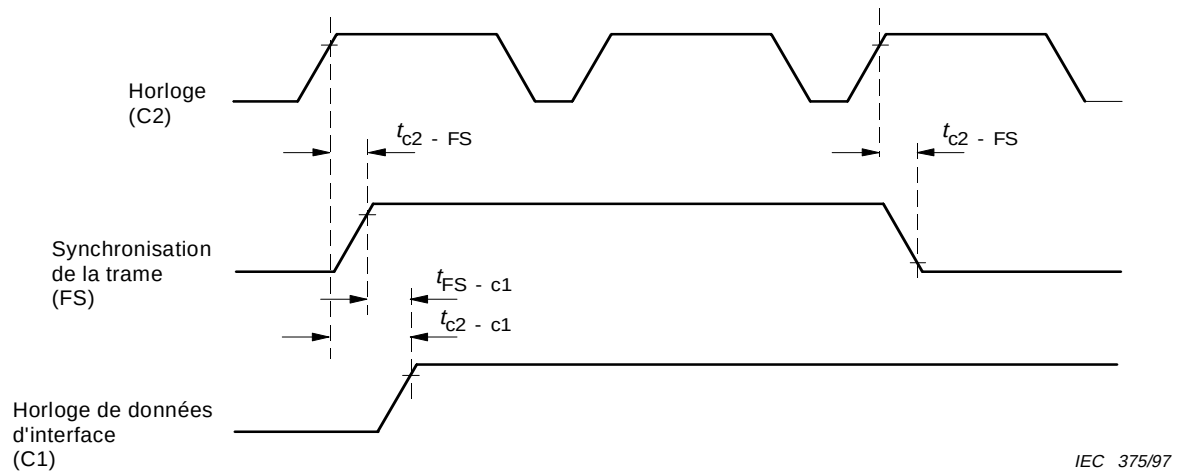


Figure 23 – Relations en mode TE

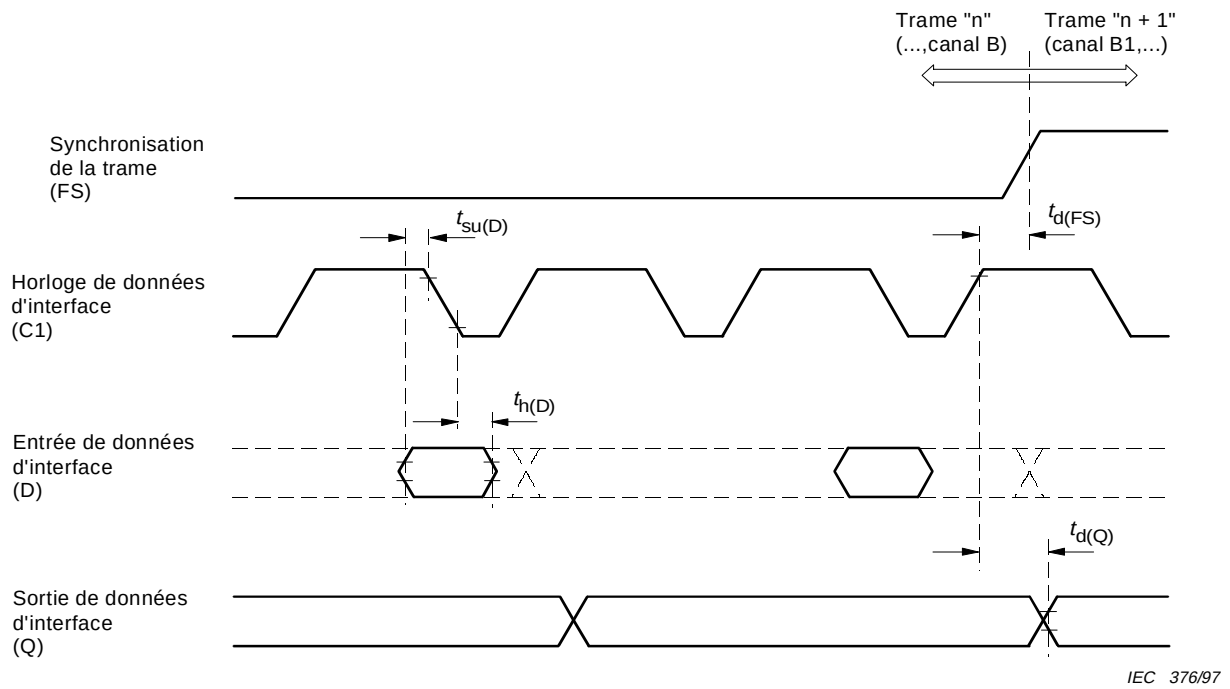


Figure 24 – Interface générale, mode TE

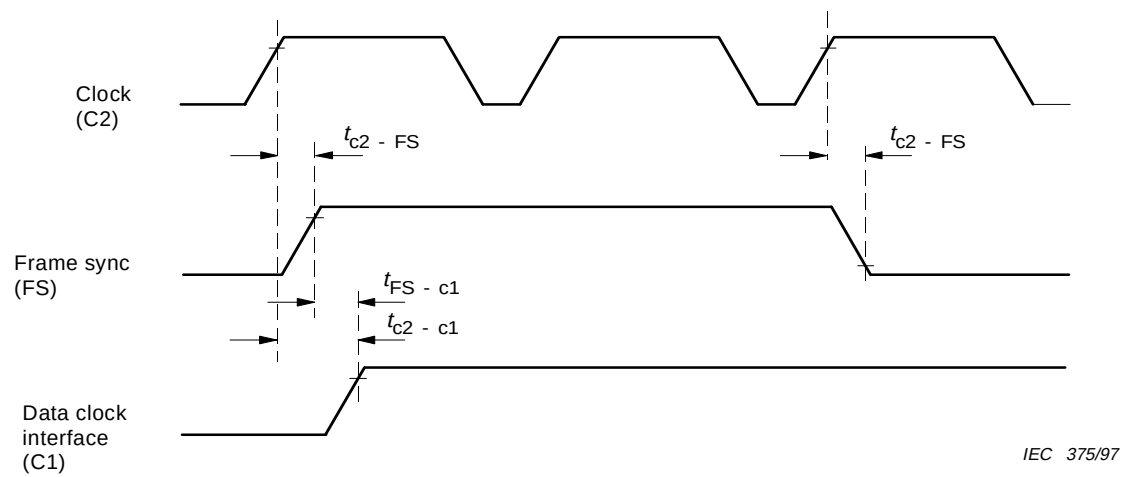


Figure 23 – Relationship in TE mode

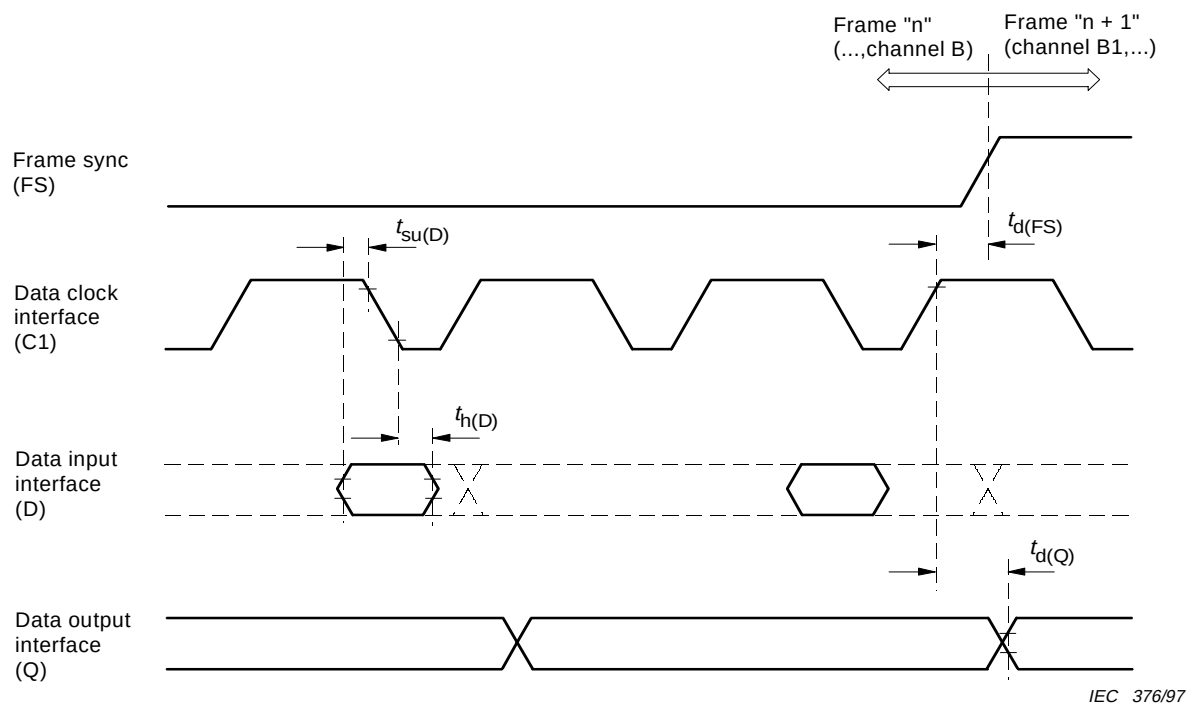


Figure 24 – General interface, TE mode

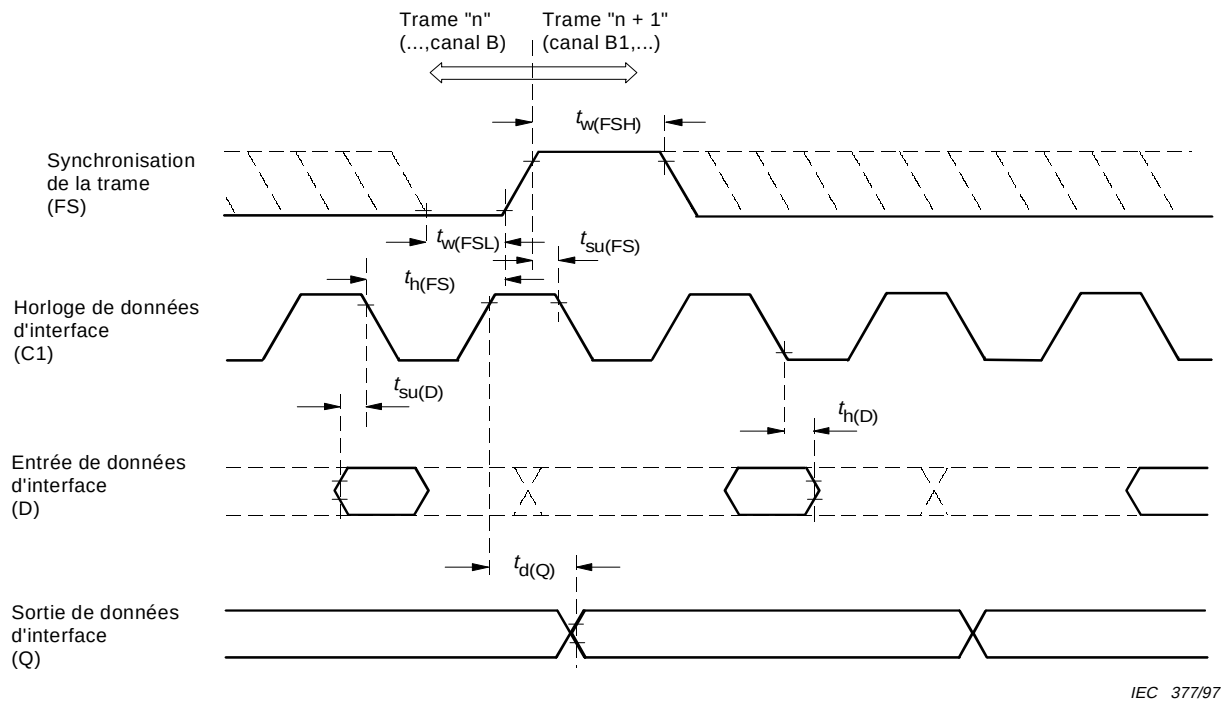


Figure 25 – Interface générale, modes NT, LT-S et LT-T

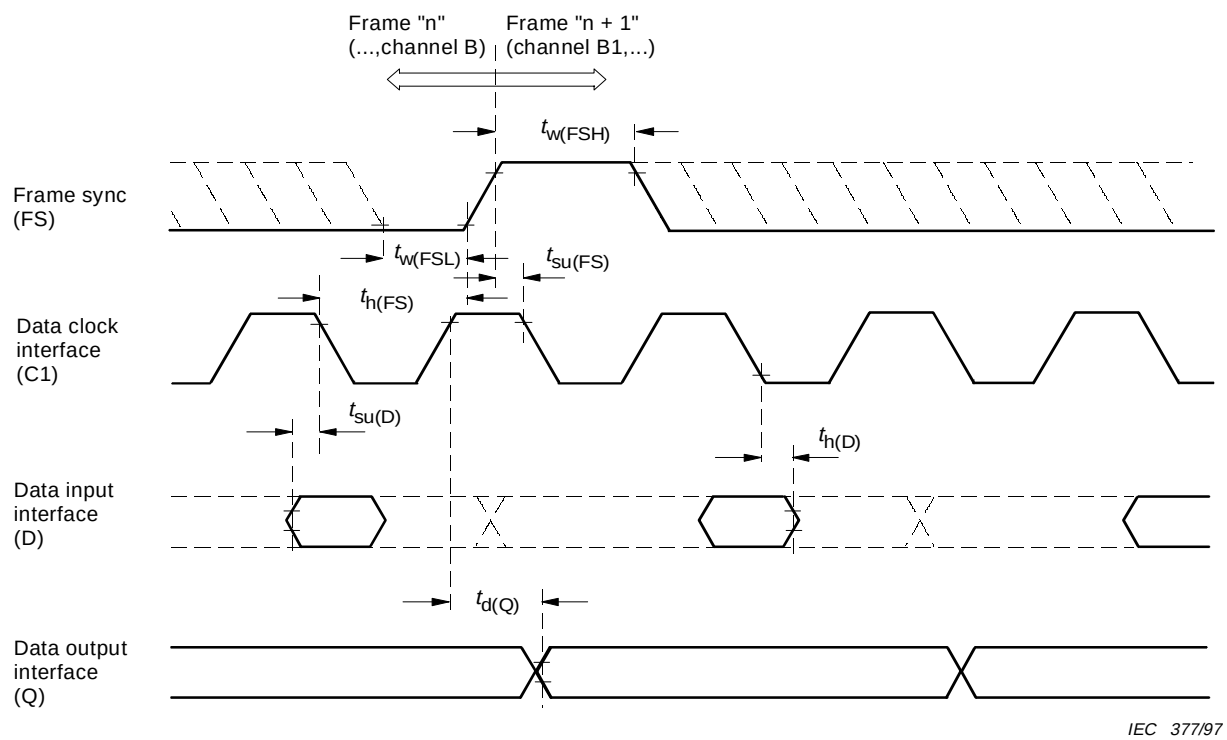


Figure 25 – General interface, NT, LT-S and LT-T modes

Entrée/sortie de la fonction spéciale (par exemple modes DE, NT et LT-S) dans le cas d'interfaces S/T ayant respectivement un retard de boucle minimal et un retard de boucle maximal.

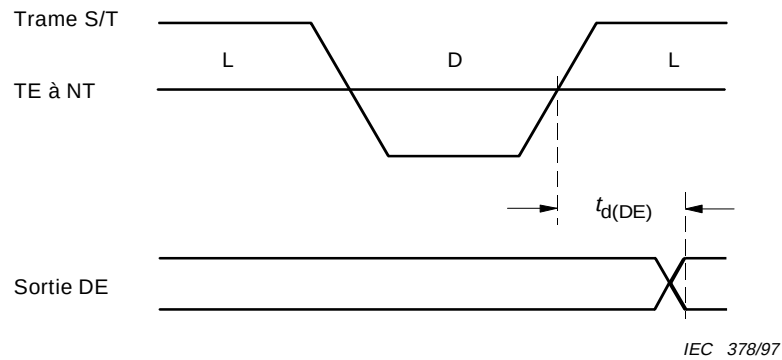


Figure 26a – Synchronisation à la sortie

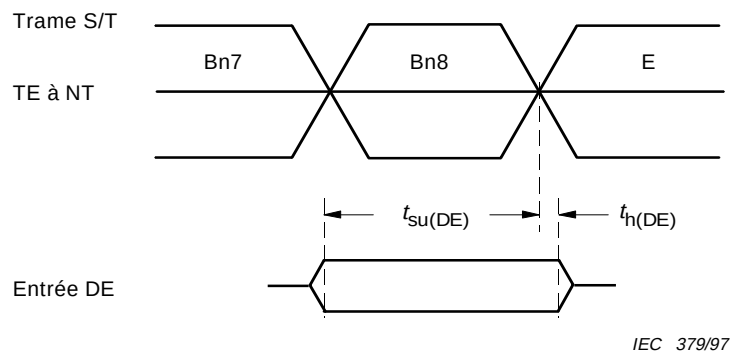


Figure 26b – Synchronisation à l'entrée

Figure 26 – Synchronisation à la sortie et à l'entrée

6.4 Capacités

Tableau 8

Caractéristique	Condition d'essai	Symbole	Min.	Max.	Unité
Capacité d'entrée		C_{in}		x	pF
Capacité d'entrée/sortie		$C_{in/out}$		x	pF
Capacité de sortie		C_{out}		x	pF
Capacité de charge		C_L		x	pF

Input/output of special function (for example DE, NT and LT-S modes) in the case of S/T interfaces with a minimum loop delay and a maximum loop delay, respectively.

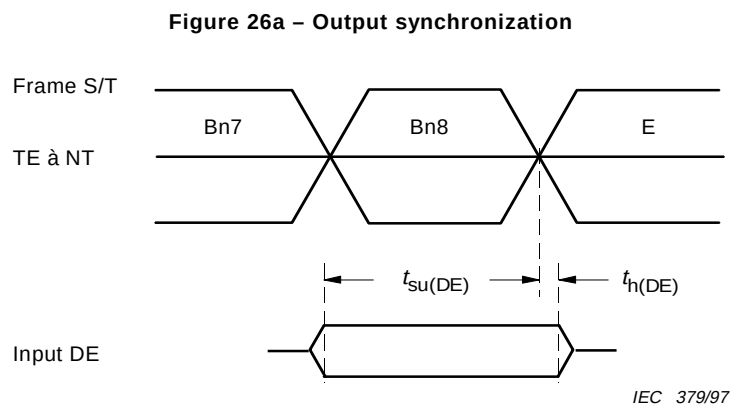
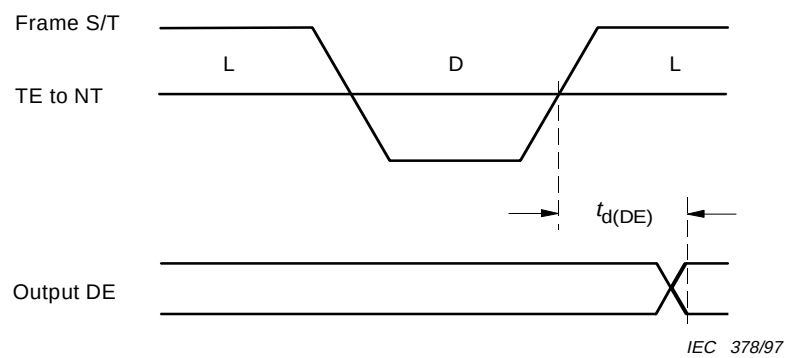


Figure 26 – Output and input synchronization

6.4 Capacitances

Table 8

Characteristic	Test condition	Symbol	Min.	Max.	Unit
Input capacitance		C_{in}		x	pF
Input/output capacitance		$C_{in/out}$		x	pF
Output capacitance		C_{out}		x	pF
Load capacitance		C_L		x	pF

CHAPITRE IV: MÉTHODES DE MESURE

SECTION 1: GÉNÉRALITÉS

1 Exigences générales

Les paragraphes 1.1 et 1.2 de la CEI 60748-1, chapitre VII, sont applicables sauf indication contraire.

2 Exigences spécifiques

Pour les méthodes de mesure décrites dans la CEI 60748-2 et la CEI 60748-3, les exigences spécifiques qui sont données dans ces publications sont applicables.

3 Matrice d'application (voir tableau 9)

La matrice indique le champ d'application de chacune des méthodes numérotées pour les différentes catégories ou sous-catégories de circuits intégrés d'interface.

Tableau 9 – Matrice d'application

Méthode n°	Publiée dans: Publication/ Chapitre/ Section/ Groupe Article	Caractéristique à mesurer	Catégorie, sous-catégorie							
			I					II: Convertisseur		
			Circuit de ligne		Amplificateur de lecture	Commande périphérique, circuit de décalage de niveau	Compensateur de tension	Linéaire		Non-linéaire
			Émetteur	Récepteur				ADC groupe I	DAC groupe II	
61	748-4/IV/Deux/1	Tension de déclenchement à l'entrée en mode commun (entrées différentielles)		X	X					
62	748-4/IV/Deux/2	Courant moyen de polarisation et courant de décalage à l'entrée (entrées différentielles sans sortie accessible)		X	X					
63	748-4/IV/Deux/3	Temps de recouvrement de surcharge à l'entrée en mode commun (entrées différentielles et d'échantillonnage)		X	X					
64	748-4/IV/Deux/5	Tension de décalage à l'entrée		X	X		X			
65	748-4/IV/Deux/6	Coefficient de température de la tension de décalage à l'entrée		X	X		X			
66	748-4/IV/Deux/7	Amplification de tension en mode différentiel		X			X			
67	748-4/IV/Deux/8	Tension de seuil d'entrée différentielle		X	X		X			
68	748-4/IV/Deux/9	Courant de décalage à l'entrée et son coefficient de température					X			

CHAPTER IV: MEASURING METHODS

SECTION 1: GENERAL

1 Basic requirements

Subclauses 1.1 and 1.2 of IEC 60748-1, chapter VII, applies unless otherwise stated.

2 Specific requirements

For measuring methods described in IEC 60748-2 and IEC 60748-3, the specific requirements given in these publications apply.

3 Application matrix (see table 9)

The matrix indicates the applicability of the numbered measuring methods to the different categories or subcategories of interface integrated circuits.

Table 9 – Application matrix

Method N°	Published in: Publication/Chapter/Section/Group/Clause	Characteristic to be measured	Category, subcategory							
			I					II: Converter		
			Line circuit		Sense amplifier	Peripheral driver, level shifter	Voltage comparator	Linear		Non-linear
			Transmitter	Receiver				ADC group I	DAC group II	
61	748-4/IV/Two/1	Common-mode input triggering voltage (for circuits with differential inputs)		X	X					
62	748-4/IV/Two/2	Average bias current, input offset current (differential inputs, output not accessible)		X	X					
63	748-4/IV/Two/3	Differential-mode and common-mode input overload recovery time (differential inputs and strobe)		X	X					
64	748-4/IV/Two/5	Input offset voltage		X	X		X			
65	748-4/IV/Two/6	Mean temperature coefficient of the input offset voltage		X	X		X			
66	748-4/IV/Two/7	Differential mode voltage amplification		X			X			
67	748-4/IV/Two/8	Differential input threshold voltage		X	X		X			
68	748-4/IV/Two/9	Input offset current and its temperature coefficient					X			

Méthode n°	Publiée dans: Publication/ Chapitre/ Section/ Groupe Article	Caractéristique à mesurer	Catégorie, sous-catégorie							
			I					II: Convertisseur		
			Circuit de ligne		Amplificateur de lecture	Commande périphérique, circuit de décalage de niveau	Compensateur de tension	Linéaire		Non-linéaire
			Émetteur	Récepteur				ADC groupe I	DAC groupe II	
69	748-4/IV/ Trois/1/10	Courants d'alimentation						X		
70	748-4/IV/ Trois/ I/11	Erreur d'origine – erreur de décalage d'un ADC ajustable – erreur d'échelle de zéro d'un ADC non ajustable						X		
71	748-4/IV/ Trois/ I/12	Coefficient de température de la variation de tension d'erreur de décalage et d'erreur d'échelle de zéro						X		
72	748-4/IV/ Trois/ I/13	Erreurs de pleine résolution: – erreur de gain – erreur de pleine échelle						X		
73	748-4/IV/ Trois/ I/14	Coefficient de température de la variation de tension d'erreur de gain et d'erreur de pleine échelle						X		
74	748-4/IV/ Trois/ I/15	Erreur de linéarité: – erreur de linéarité (aux points terminaux) – erreur de linéarité par rapport à la meilleure droite – erreur de précision absolue, erreur totale						X		
75	748-4/IV/ Trois/ I/16	Erreur de linéarité différentielle						X		
76	748-4/IV/ Trois/ I/17	Fréquence maximale fonctionnelle						X		
77	748-4/IV/ Trois/ II/18	Courants d'alimentation							X	
78	748-4/IV/ Trois/ II/19	Sensibilité de la tension de sortie (courant de sortie)							X	
79	748-4/IV/ Trois/ II/20	Erreur d'origine – erreur de décalage – erreur d'échelle de zéro							X	
80	748-4/IV/ Trois/ II/21	Coefficient de température de la variation de la tension d'erreur de décalage et d'erreur d'échelle de zéro							X	
81	748-4/IV/ Trois/ II/22	Erreurs de pleine résolution – erreur de gain – erreur de pleine échelle							X	

Method N°	Published in: Publication/ Chapter/ Section/ Group/ Clause	Characteristic to be measured	Category, subcategory							
			I					II: Converter		
			Line circuit		Sense ampli- fier	Peri- pheral driver, level shifter	Voltage compa- rator	Linear		Non- linear
			Trans- mitter	Re- ceiver				ADC group I	DAC group II	
69	748-4/IV/ Three/10	Supply currents						X		
70	748-4/IV/ Three/ I/11	Origin error – offset error of an adjustable ADC – zero scale error of a non-adjustable linear ADC						X		
71	748-4/IV/ Three/ I/12	Temperature coefficient of voltage change for offset and zero-scale errors						X		
72	748-4/IV/ Three/ I/13	Full resolution errors: – gain error – full-scale error						X		
73	748-4/IV/ Three/ I/14	Temperature coefficient of voltage change for gain and full-scale errors						X		
74	748-4/IV/ Three/ I/15	Linearity error: – (end-points) linearity error – best-straight-line error – absolute accuracy error, total error						X		
75	748-4/IV/ Three/ I/16	Differential linearity error						X		
76	748-4/IV/ Three/ I/17	Maximum operating frequency						X		
77	748-4/IV/ Three/ II/18	Supply currents							X	
78	748-4/IV/ Three/ II/19	Output voltage (output current) sensitivity							X	
79	748-4/IV/ Three/ II/20	Origin error – offset error – zero-scale error							X	
80	748-4/IV/ Three/ II/21	Temperature coefficient of voltage change for offset and zero-scale errors							X	
81	748-4/IV/ Three/ II/22	Full resolution errors – gain error – full-scale error							X	

Méthode n°	Publiée dans: Publication/ Chapitre/ Section/ Groupe Article	Caractéristique à mesurer	Catégorie, sous-catégorie							
			I					II: Convertisseur		
			Circuit de ligne		Amplificateur de lecture	Com- mande périphé- rique, circuit de déca- lage de niveau	Compa- rateur de tension	Linéaire		Non- linéaire
			Emet- teur	Récep- teur				ADC groupe I	DAC groupe II	
82	748-4/IV/ Trois/ II/23	Coefficient de tempéra- ture de la variation de la tension d'erreur de gain et d'erreur de pleine échelle							X	
83	748-4/IV/ Trois/ II/24	Erreur de linéarité – erreur de linéarité (aux points terminaux) – erreur de linéarité par rapport à la meilleure droite							X	
84	748-4/IV/ Trois/ II/25	Erreur totale, erreur de précision absolue							X	
85	748-4/IV/ Trois/ II/26	Erreur de linéarité différentielle							X	
86	748-4/IV/ Trois/ II/27	Temps de réponse (numériques)							X	
87		– temps d'établissement (numérique)								
88		– temps de retard (numérique)								
		– pente moyenne de la variation de la tension de sortie								
89	748-4/IV/ Trois/ II/28	Temps de réponse dus à la référence							X	
90		– temps d'établissement dû à la référence								
91		– temps de retard dû à la référence								
		– pente moyenne de la variation de la tension de sortie due à la référence								

Method N°	Published in: Publication/ Chapter/ Section/ Group/ Clause	Characteristic to be measured	Category, subcategory							
			I					II: Converter		
			Line circuit		Sense ampli- fier	Peri- pheral driver, level shifter	Voltage compa- rator	Linear		Non- linear
			Trans- mitter	Re- ceiver				ADC group I	DAC group II	
82	748-4/IV/ Three/ II/23	Temperature coefficient of voltage change for gain and full-scale errors							X	
83	748-4/IV/ Three/ II/24	Linearity error – (end-points) linearity error – best-straight-line error							X	
84	748-4/IV/ Three/ II/25	Total error, absolute accuracy error							X	
85	748-4/IV/ Three/ II/26	Differential linearity error							X	
86 87 88	748-4/IV/ Three/ II/27	Digital response times – (digital) settling time – (digital) delay time – average rate of change of the output voltage							X	
89 90 91	748-4/IV/ Three/ II/28	Reference response times – (reference) settling time – (reference) delay time – (reference) average rate of change of the output							X	

SECTION 2 – CATÉGORIE I

(CIRCUITS DE LIGNE, AMPLIFICATEURS DE LECTURE, COMMANDE DE PÉRIPHÉRIQUES ET CIRCUITS DE DÉCALAGE DE NIVEAU, COMPARATEURS DE TENSION)

1 Tension de déclenchement à l'entrée en mode commun (V_{ICT}) 61 (pour amplificateurs de lecture et récepteurs de ligne à entrées différentielles)

1.1 But

Cette méthode est destinée à la mesure de la tension de déclenchement à l'entrée en mode commun qui provoque la commutation de la tension de sortie de l'amplificateur de lecture ou du récepteur de ligne à l'autre niveau de sortie spécifié.

1.2 Schéma du circuit

Voir figure 27.

1.3 Description et exigences du circuit

L'équipement de mesure doit être capable de délivrer des impulsions pouvant varier en amplitude, en raideur de front, en fréquence et en largeur. Les tensions à l'entrée et à la sortie du circuit intégré doivent être mesurables. De plus, l'équipement doit fournir les tensions et les charges aux autres entrées et sorties.

1.4 Exécution

Le circuit de mesure est indiqué à la figure 27. Régler la température du circuit intégré à mesurer à la valeur spécifiée. Connecter les bornes d'entrée et de sortie, ainsi que les autres bornes comme spécifié. Appliquer une tension différentielle d'entrée spécifiée, de sorte que le circuit soit dans un état de non-déclenchement. Connecter les alimentations et tous les réseaux additionnels comme spécifié. Connecter et régler le générateur d'impulsions afin de réaliser les conditions spécifiées pour les impulsions.

A l'aide du générateur d'impulsions, augmenter l'amplitude de la tension d'entrée en mode commun (V_{IC}) (sans dépasser sa valeur limite) jusqu'à ce que la tension de sortie (V_O) atteigne l'autre niveau de sortie spécifié (V_{OLA} ou V_{OHB}). Cette tension d'entrée en mode commun est la tension de déclenchement à l'entrée en mode commun (V_{ICT}).

1.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Caractéristiques des impulsions d'entrée:
 - temps de croissance (t_r) et temps de décroissance (t_f);
 - durée (largeur) des impulsions (t_w);
 - fréquence de répétition (f_p).
- Tension d'entrée différentielle (V_{ID})
- Tension de sortie (V_{OLA} ou V_{OHB})
- Réseaux d'entrée et de sortie, réseaux additionnels
- Conditions aux autres bornes.

SECTION 2: CATEGORY I (LINE CIRCUITS, SENSE AMPLIFIERS, PERIPHERAL DRIVERS AND LEVEL SHIFTERS, VOLTAGE COMPARATORS)

1 Common-mode input triggering voltage (V_{ICT}) 61 (for sense amplifiers and line receivers with differential inputs)

1.1 Purpose

This method is intended for the measurement of the common-mode input triggering voltage that causes the output voltage of the sense amplifier or the line receiver to switch to the other specified output level.

1.2 Circuit diagram

See figure 27.

1.3 Circuit description and requirements

The measurement equipment shall be capable of generating pulses having adjustable amplitude, slope, frequency and width. The voltages at the input and the output of the integrated circuit shall be measurable. Furthermore, the equipment shall provide the voltages and loads at the other inputs and outputs.

1.4 Measurement procedure

The measurement circuit is shown in figure 27. The temperature of the integrated circuit being measured is set to the specified value. The input and output terminals as well as other terminals are to be connected as specified and, with the specified differential input voltage applied, the circuit is set in its untriggered state. The power supplies, and any other additional networks, are to be connected as specified. The pulse generator shall be connected and adjusted to provide the specified pulse conditions.

With the aid of the pulse generator, the amplitude of the common-mode input voltage (V_{IC}) is increased (without exceeding its limiting value) until the output voltage (V_O) first reaches the other specified output level (V_{OLA} or V_{OHB}). This common-mode input voltage is the common-mode input triggering voltage (V_{ICT}).

1.5 Specified conditions

- Ambient or reference-point temperature
- Supply voltage(s)
- Characteristics of the input pulses:
 - rise time (t_r) and fall time (t_f);
 - pulse duration (width) (t_w);
 - repetition frequency (f_p).
- Differential input voltage (V_{ID})
- Output voltage (V_{OLA} or V_{OHB})
- Input and output networks, additional networks
- Conditions at the other terminals.

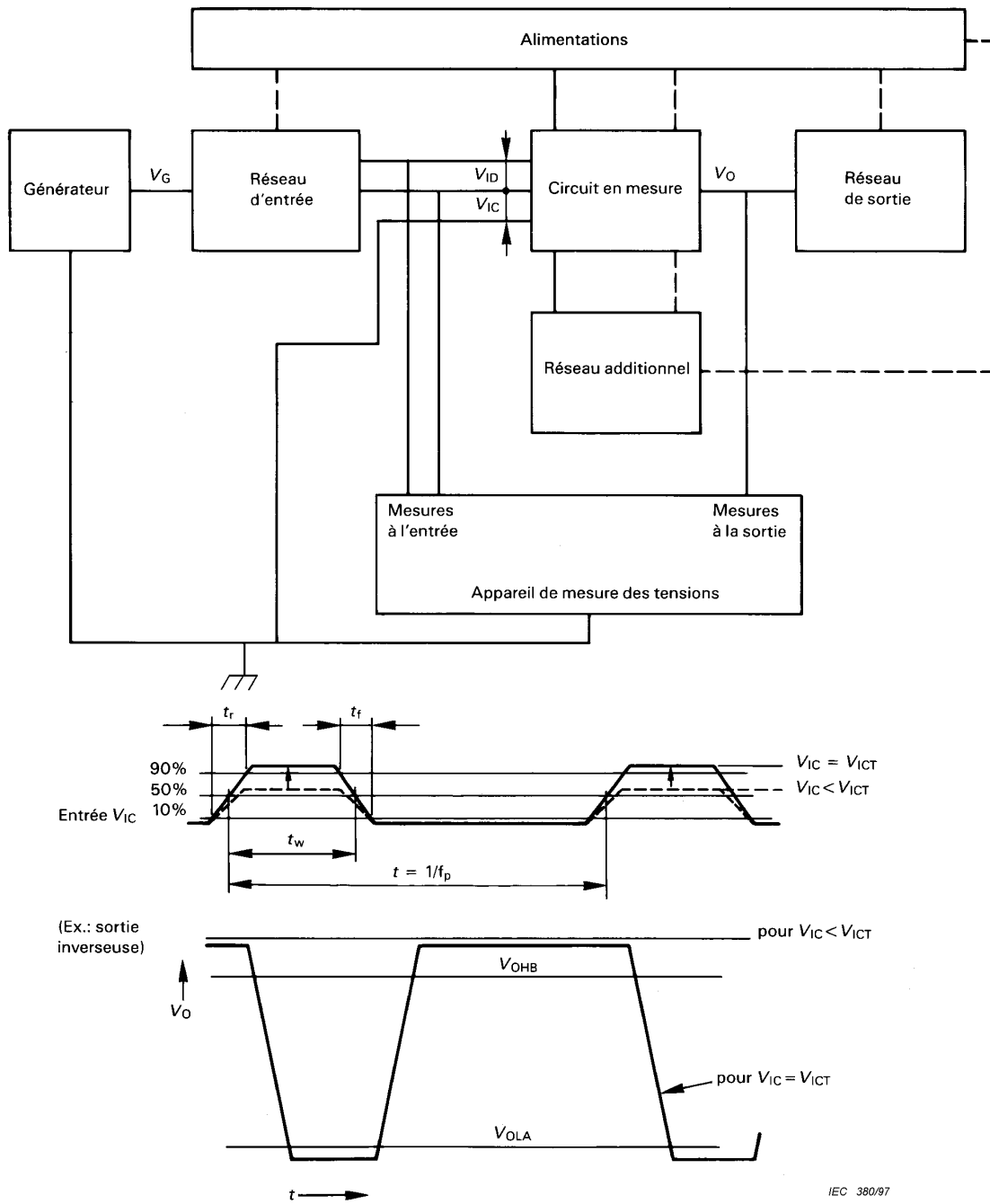


Figure 27 – Mesure de la tension de déclenchement des entrées en mode commun

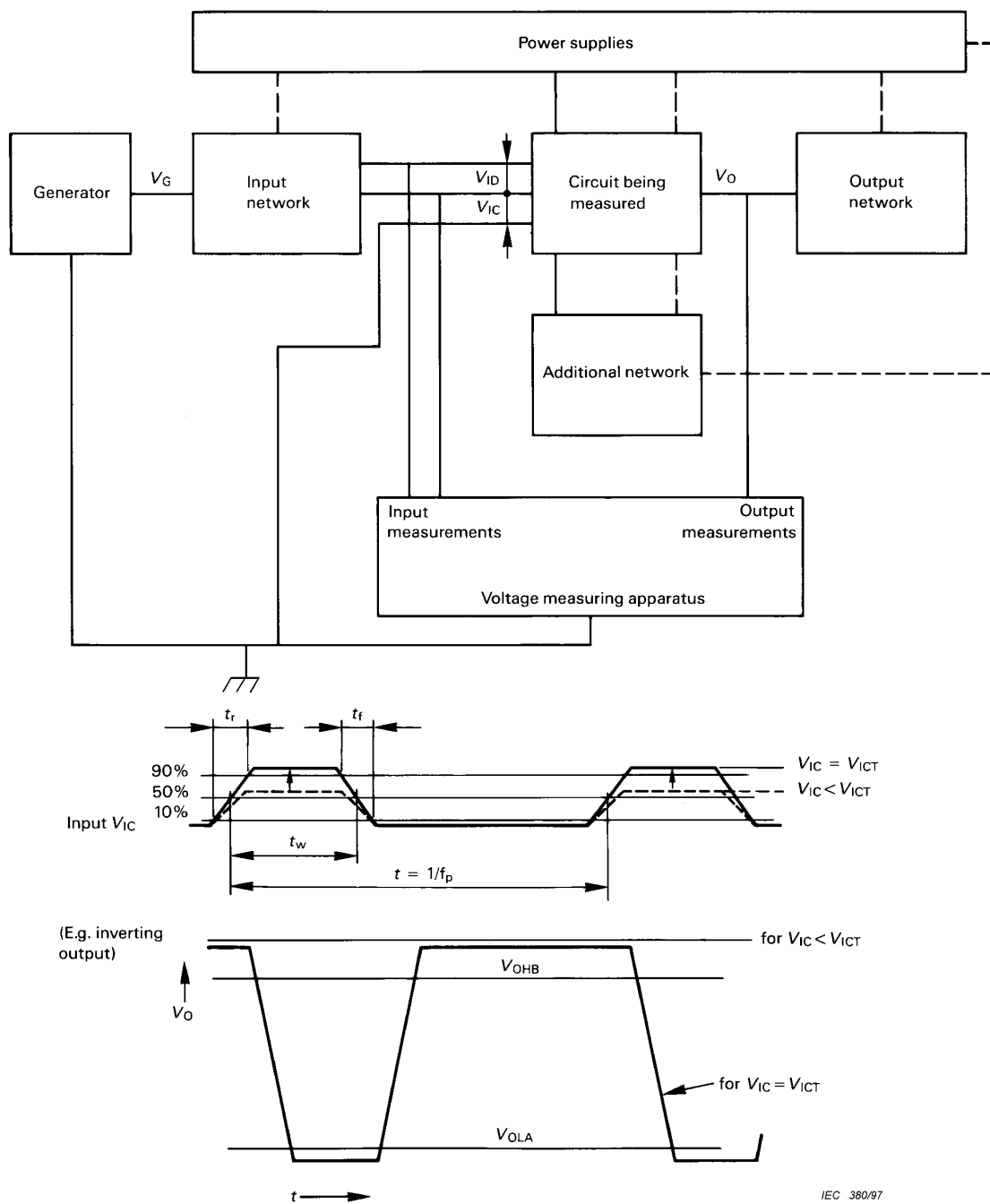


Figure 27 – Measurement of the common-mode input triggering voltage

2 Courant moyen de polarisation (I_{IB}) et courant de décalage à l'entrée (I_{IO}) ⁶²

(pour les amplificateurs de lecture et les récepteurs de ligne à entrées différentielles et sans sortie analogique directement accessible)

2.1 But

Cette méthode est destinée à la mesure du courant moyen de polarisation (I_{IB}) et du courant de décalage à l'entrée (I_{IO}) d'un amplificateur de lecture ou d'un récepteur de ligne à entrées différentielles.

NOTE – Les méthodes de mesure exposées dans la CEI 60748-3, chapitre IV, méthodes 28 et 27 ne conviennent pas pour les amplificateurs de lecture et les récepteurs de ligne si la sortie de la partie analogique du circuit intégré n'est pas accessible.

2.2 Schéma du circuit

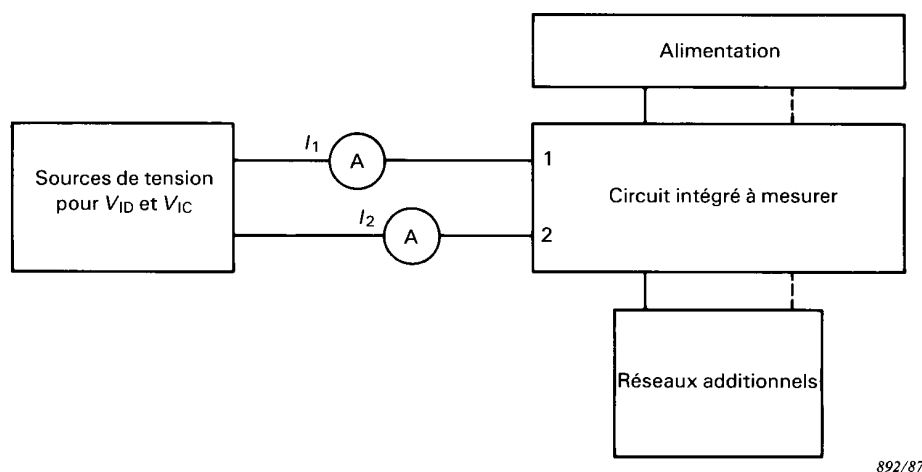


Figure 28 – Mesure du courant moyen de polarisation I_{IB} et du courant de décalage à l'entrée I_{IO}

2.3 Description et exigences du circuit

L'équipement de mesure doit pouvoir mesurer les courants qui circulent dans les bornes d'entrée reliées aux sources de tension comme indiqué à la figure 28. De plus, il doit fournir les tensions et les charges aux autres bornes d'entrée et de sortie, ainsi que la ou les tensions d'alimentation.

2.4 Exécution

Le circuit de mesure est indiqué à la figure 28. Régler la température du circuit intégré à mesurer à la valeur spécifiée. Connecter les bornes d'entrée et de sortie ainsi que les autres bornes comme spécifié. Connecter les alimentations et tous les réseaux additionnels suivant ce qui est spécifié.

Connecter les deux entrées différentielles à mesurer aux sources de tension (voir figure 28). Augmenter la tension d'entrée différentielle jusqu'à ce que la sortie numérique du circuit intégré ait juste changé l'état du niveau bas au niveau haut ou vice versa et mesurer les courants des deux entrées dans ces conditions. Répéter ensuite la mesure pour le sens opposé de transition à la sortie.

2 Average bias current (I_B) and input offset current (I_{IO}) 62

(for sense amplifiers and line receivers with differential inputs and with no analogue output directly accessible)

2.1 Purpose

This method is intended for the measurement of the average bias current (I_B) and the input offset current (I_{IO}) of the same amplifier or a line receiver with differential inputs.

NOTE – Measuring method as shown in IEC 60748-3, chapter IV, methods 28 and 27, are not suitable for sense amplifiers or line receivers if the output of the analogue section of the integrated circuit is not accessible.

2.2 Circuit diagram

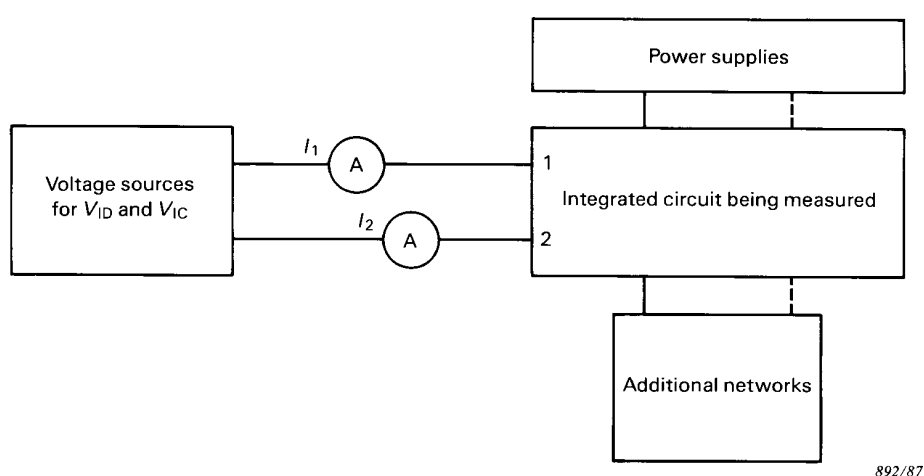


Figure 28 – Measurement of average bias current I_B and input offset I_{IO}

2.3 Circuit description and requirements

The measurement equipment shall be capable of measuring the currents that flow through the input terminals connected with the voltage sources as shown in figure 28. Furthermore, the equipment shall provide the voltages and loads at the other inputs and outputs and the supply voltage(s).

2.4 Measurement procedure

The measuring circuit is shown in figure 28. The temperature of the integrated circuit being measured is set to the specified value. The input and output terminals as well as the remaining terminals are to be connected as specified. The power supplies and any other additional networks are to be connected as specified.

Both differential inputs being measured are connected with the voltage sources, as shown in figure 28. The differential input voltage is increased until the digital output of the integrated circuit has just changed state from the low level to the high level, or vice versa, and both input currents are measured under this condition. The measurement is then repeated for the opposite direction of transition at the output.

On obtient ainsi quatre mesures pour le courant d'entrée, soit $I_{1(1)}$, $I_{2(1)}$ pour la première transition en sortie et $I_{1(2)}$, $I_{2(2)}$ pour la seconde transition. On calcule alors deux valeurs du courant moyen de polarisation et du courant de décalage à l'entrée de la façon suivante:

$$I_{IB(1)} = \frac{I_{1(1)} + I_{2(1)}}{2}$$

$$I_{IB(2)} = \frac{I_{1(2)} + I_{2(2)}}{2}$$

et

$$I_{IO(1)} = I_{1(1)} - I_{2(1)}$$

$$I_{IO(2)} = I_{1(2)} - I_{2(2)}$$

On prend pour valeur mesurée de chacune des caractéristiques respectives la plus grande des deux valeurs calculées pour le courant moyen de polarisation ($I_{IB(1)}$, $I_{IB(2)}$) et pour le courant de décalage à l'entrée ($I_{IO(1)}$, $I_{IO(2)}$)

2.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Tension d'entrée en mode commun (V_{IC})
- Conditions aux autres bornes

3 Temps de recouvrement de surcharge à l'entrée en mode différentiel (t_{ord}) et en mode commun (t_{orc}) 63

(pour amplificateurs de lecture et récepteurs de ligne à entrées différentielles et à échantillonnage)

3.1 But

Cette méthode est destinée à la mesure du temps de recouvrement pour une tension de surcharge spécifiée à l'entrée, c'est-à-dire la mesure du temps qui s'écoule entre la fin de l'application d'une tension de surcharge à l'entrée et le moment où le circuit répond correctement à une tension d'échantillonnage.

Four measured values of input current are therefore obtained, namely $I_{1(1)}$, $I_{2(1)}$ for the first output transition and $I_{1(2)}$, $I_{2(2)}$ for the second output transition. Two values of average bias current and input offset current are then calculated as follows:

$$I_{IB(1)} = \frac{I_{1(1)} + I_{2(1)}}{2}$$

$$I_{IB(2)} = \frac{I_{1(2)} + I_{2(2)}}{2}$$

and

$$I_{IO(1)} = I_{1(1)} - I_{2(1)}$$

$$I_{IO(2)} = I_{1(2)} - I_{2(2)}$$

The larger of these two calculated values of average bias current ($I_{IB(1)}$, $I_{IB(2)}$) and input offset current ($I_{IO(1)}$, $I_{IO(2)}$) is taken as the measured value of each of the respective characteristics.

2.5 Specified conditions

- Ambient or reference-point temperature
- Supply voltage(s)
- Common-mode input voltage (V_{IC})
- Conditions at other terminals

3 Differential-mode input overload recovery time (t_{ord}) and common-mode input overload recovery time (t_{orc}) 63

(for sense amplifiers and line receivers with differential inputs and strobe)

3.1 Purpose

This method is intended for the measurement of the recovery time for a specified excess voltage, that is the measurement of the time difference between the cessation of the input excess voltage and the instant at which the circuit responds correctly to a strobe voltage.

3.2 Schéma du circuit

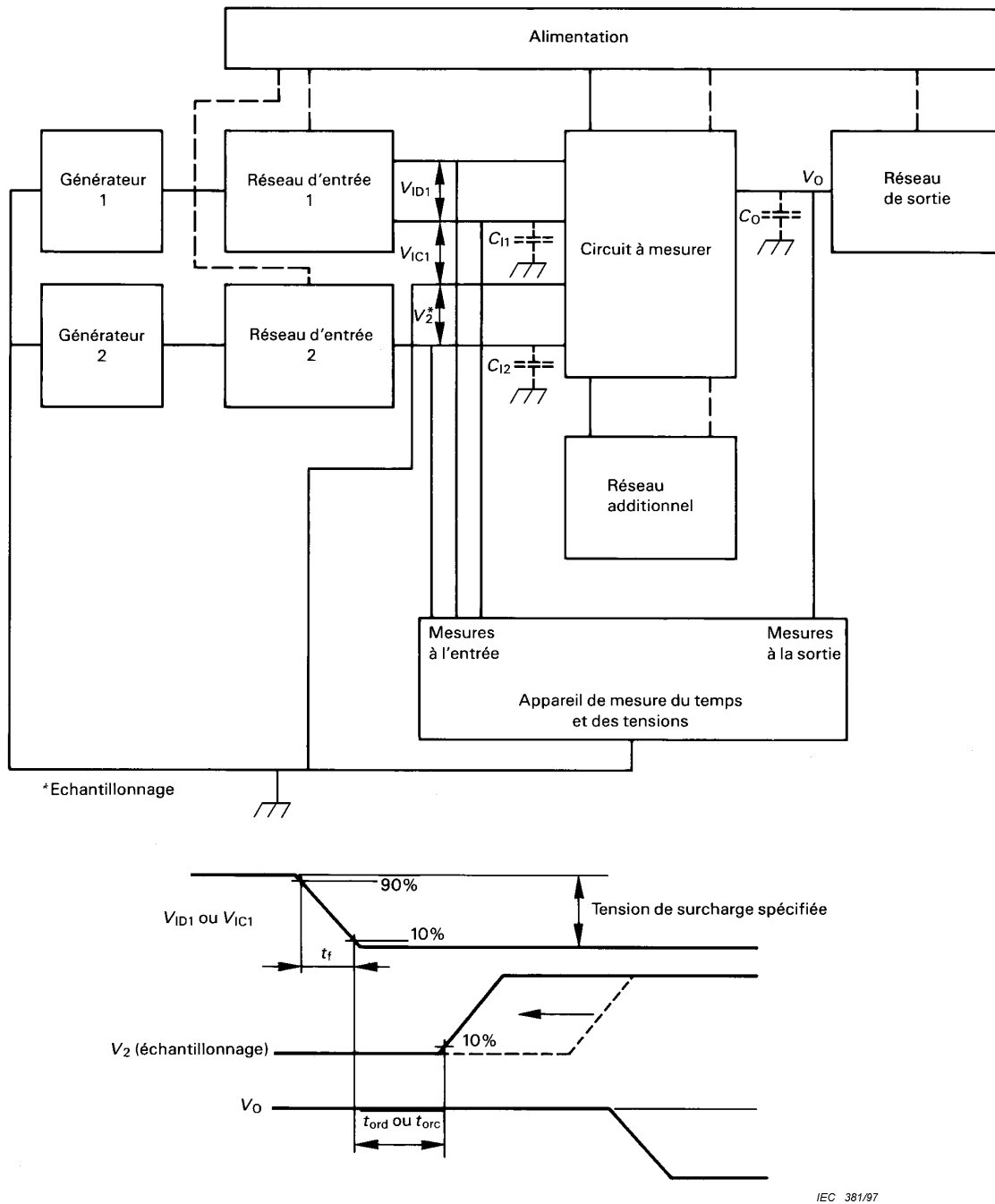


Figure 29 – Mesure du temps de recouvrement de surcharge à l'entrée en mode différentiel (t_{ord}) et en mode commun (t_{orc})

3.2 Circuit diagram

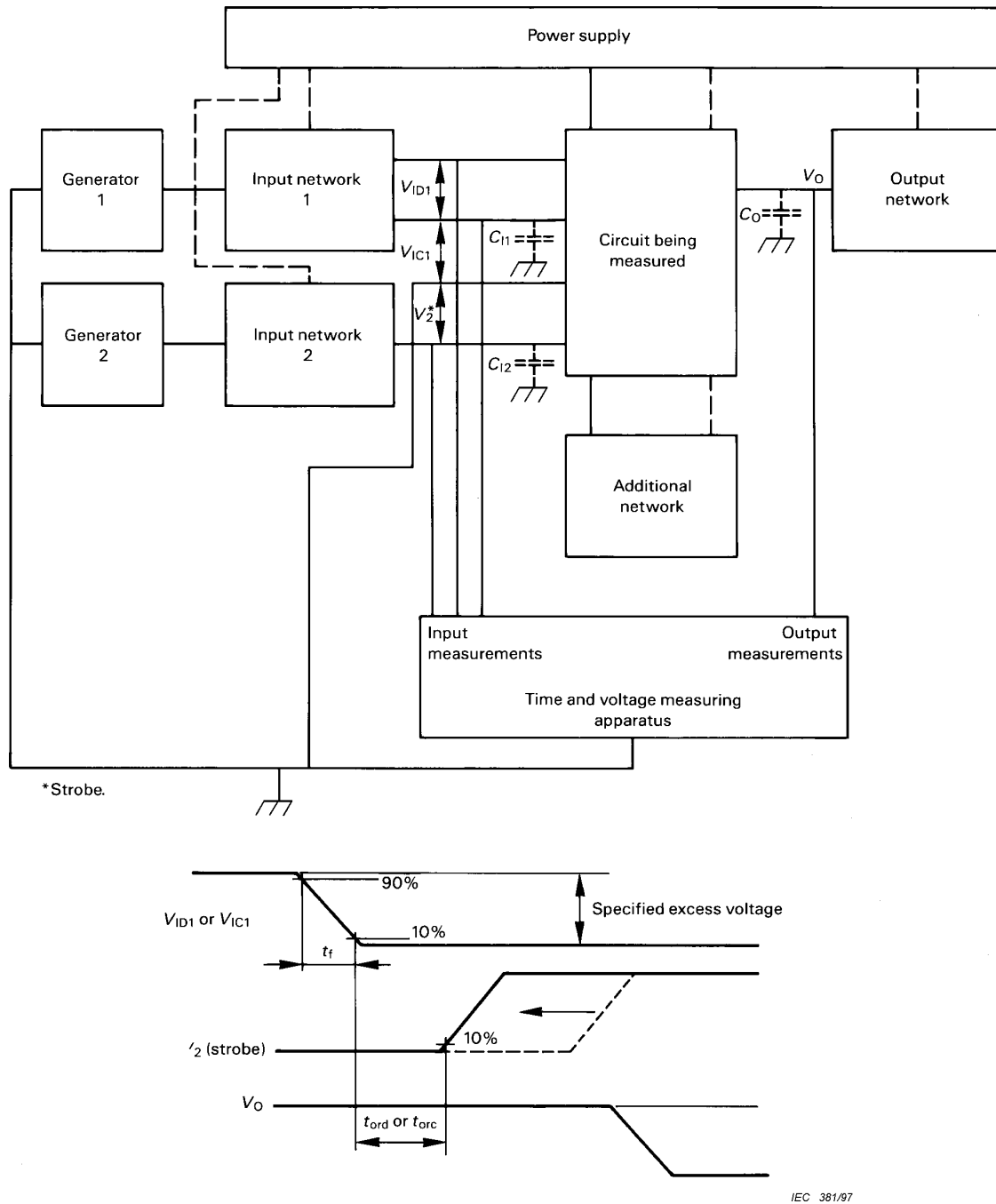


Figure 29 – Measurement of differential-mode input overload recovery time (t_{ord}) and common-mode input overload recovery time (t_{orc})

3.3 Description et exigences du circuit

L'équipement de mesure doit pouvoir mesurer l'intervalle de temps entre deux signaux d'entrée à des niveaux de référence spécifiés et, en outre, la tension du signal de sortie correspondant. L'intervalle de temps entre les signaux d'entrée doit être ajustable. De plus, l'équipement doit fournir les tensions et les charges aux autres bornes d'entrée et de sortie.

3.4 Précautions à prendre

Lorsqu'on applique la tension de surcharge, il ne faut pas dépasser les valeurs limites spécifiées.

3.5 Exécution

Le circuit de mesure est indiqué à la figure 29. Régler la température du circuit intégré à mesurer à la valeur spécifiée. Connecter les bornes d'entrée et de sortie ainsi que toutes les autres bornes comme spécifié. Connecter les alimentations et éventuellement les réseaux additionnels suivant ce qui est spécifié. Connecter les générateurs d'impulsions comme spécifié.

A l'aide des générateurs d'impulsions, diminuer l'intervalle de temps mesuré aux niveaux de référence spécifiés entre les signaux d'entrée (V_{ID1} ou V_{IC1} suivant le cas) et (V_2), jusqu'à ce que la tension de sortie (V_0) (qui résulte de l'application de la tension d'échantillonnage (V_2)) ne commute plus à l'autre niveau de tension. L'intervalle de temps mesuré entre le point à 10 % de la tension de surcharge spécifié et le point à 10 % de la tension d'échantillonnage représente le temps de recouvrement de surcharge à l'entrée (t_{orc} ou t_{ord}).

3.6 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Conditions pour les impulsions de la tension de surcharge en mode différentiel ou en mode commun (V_{ID1} , V_{IC1}) et de la tension d'échantillonnage (V_2):
 - amplitude;
 - largeur (t_w);
 - temps de croissance (t_r);
 - temps de décroissance (t_f);
 - fréquence de répétition (f_p).
- Sens de la transition (LH ou HL) aux entrées
- Réseaux d'entrée et de sortie, réseaux additionnels
- Capacités parasites (C_{11} , C_{12} , C_0)
- Tension de polarisation différentielle à l'entrée
- Conditions aux autres bornes
- Niveau(x) de référence pour la mesure du temps, s'il est différent de celui spécifié en 3.5.

4 Circuits de mesure de base pour les comparateurs de tension

4.1 Schémas synoptiques de base

Il existe deux schémas synoptiques équivalents, un pour les mesures manuelles (méthode A, figure 30) et l'autre pour les mesures automatiques (méthode B, figure 31).

3.3 *Circuit description and requirements*

The measuring equipment shall be capable of measuring the time interval between two input signals at specified reference points and additionally the voltage level of the related output signal. The time interval between the input signals shall be adjustable. Furthermore, the equipment shall provide the voltages and loads at the other input and output terminals.

3.4 *Precautions to be observed*

While applying the excess voltage, the specified ratings are not to be exceeded.

3.5 *Measurement procedure*

The measurement circuit is shown in figure 29. The temperature of the integrated circuit being measured is set to the specified value. The input and output terminals, as well as the other terminals, are to be connected as specified. The power supplies and any other additional networks are to be connected as specified. The pulse generators are to be connected as specified.

With the aid of the pulse generators, the time interval measured at the specified reference points between the input signals (V_{ID1} or V_{IC1} as appropriate) and (V_2) will be decreased until the output voltage (V_0) which results from the strobe voltage (V_2) no longer switches to the other level. The time interval measured between the 10 % point on the specified excess waveform and the 10 % point on the strobe voltage waveform is the recovery time at the input overload (t_{orc} or t_{ord}).

3.6 *Specified conditions*

- Ambient or reference-point temperature
- Supply voltage(s)
- Input pulse conditions for differential or common-mode excess voltage (V_{ID1} or V_{IC1}) and strobe voltage (V_2):
 - amplitude;
 - width (t_w);
 - rise time (t_r);
 - fall time (t_f);
 - repetition frequency (f_p);
- Direction (LH or HL) of transition at the inputs
- Input and output networks, additional networks
- Stray capacitances (C_{11} , C_{12} , C_0)
- Differential-input bias voltage
- Conditions at the other terminals
- Reference point(s) for time measuring, if different from that specified in 3.5.

4 **Basic measuring circuits for voltage comparators**

4.1 *Basic circuit diagram*

There are two equivalent circuit diagrams, one for manual measurements (method A, figure 30) and one for automatic measurements (method B, figure 31).

4.2 Description et exigences du circuit

4.2.1 Mesure manuelle (méthode A, figure 30)

L'équipement de mesure doit fournir la ou les tensions d'alimentation et maintenir le comparateur à la température spécifiée.

Connecter le comparateur comme indiqué dans le schéma synoptique de mesure de la figure 30.

Le schéma synoptique indique seulement une sortie du comparateur mais il peut y en avoir plusieurs.

Connecter les entrées du comparateur à des diviseurs identiques de tension (R_f/R_o). Si cela est spécifié, des résistances en série peuvent être insérées dans les connexions en ouvrant les commutateurs S_1 et S_2 .

Connecter une source de tension variable à une entrée du comparateur au moyen d'un diviseur de tension (R_f/R_o). Elle doit être capable selon les exigences de délivrer des tensions positives ou négatives.

Mesurer la tension (V_G) à l'aide d'un voltmètre (DVM1). Connecter la sortie du comparateur à un circuit de charge, si cela est spécifié.

Mesurer la tension de sortie (V_o) à l'aide d'un autre voltmètre (DVM2). La résistance (R_f) doit être nettement supérieure à (R_o). Le rapport entre (R_f) et (R_o) doit être choisi de façon que (V_G) n'excède pas la capacité maximale de la source de tension.

L'impédance de sortie des sources (V_{CM+}) et (V_{CM-}) doit être nettement inférieure à (R_o).

4.2.2 Mesure automatique (méthode B, figure 31)

Le texte de 4.2.1 est également valable ici avec les modifications suivantes:

Placer un générateur de rampe en série avec la tension de source (V_i) et remplacer le voltmètre (DVM2) par un générateur de déclenchement et une source de tension de référence variable (V_R) (figure 31).

Le générateur de rampe délivre selon ce qui est souhaité une tension montante ou descendante et est interrompu par le générateur de déclenchement dès que la tension de sortie du comparateur atteint la tension de référence de ce générateur de déclenchement.

Déclencher le voltmètre (DVM1) par une impulsion retardée du générateur de déclenchement et une lecture peut alors être effectuée. Ensuite, le générateur de rampe reprend sa valeur initiale.

La durée de la tension de rampe (t_R) doit être beaucoup plus grande que le temps de montée de la transition à la sortie du comparateur.

4.3 Précautions à observer

Voir 1.2, section deux, chapitre IV de la CEI 60748-3 concernant les précautions générales.

Un soin particulier doit être apporté au comparateur pour qu'il demeure dans un état d'équilibre thermique et pour que l'intervalle entre les mesures successives soit suffisamment court afin de ne pas modifier d'une manière significative l'ensemble des températures ou localement les températures de jonction.

Si cela est nécessaire, la procédure de mesure doit être répétée jusqu'à ce que les enregistrements successifs des résultats de mesure présentent des différences de valeurs comprises avec une marge d'erreurs acceptable.

4.2 *Circuit description and requirements*

4.2.1 *Manual measurement* (method A, figure 30)

The measuring equipment shall provide the supply voltage(s) and keep the comparator at the specified temperature.

The comparator is connected as shown in the measurement circuit diagram of figure 30.

The circuit diagram shows only one comparator output, there may be more.

Both inputs of the comparator are connected to identical voltage dividers R_f/R_o . If so specified, series resistors can be inserted in the input leads by opening switches S_1 and S_2 .

A variable voltage source is connected to one input of the comparator via a voltage divider R_f/R_o . It shall be capable of delivering positive or negative voltages as required.

The voltage (V_G) is measured by a voltmeter (DVM1). The output of the comparator is connected to a lower circuit, if so specified.

The output voltage (V_o) is measured by another voltmeter (DVM2). Resistor R_f shall be much larger than R_o . The ratio between R_f and R_o shall be chosen so that (V_G) does not exceed the maximum capability of the voltage source.

The impedance of sources (V_{CM+}) and (V_{CM-}) shall be much lower than R_o .

4.2.2 *Automatic measurement* (method B, figure 31)

The text of 4.2.1 is also valid here with the following alterations:

A ramp generator is placed in series with the voltage source (V_I), and the voltmeter (DVM2) is replaced by a trigger generator and a variable reference voltage source (V_R) (figure 31).

The ramp generator delivers a rising or falling voltage as desired, and is stopped by the trigger generator as soon as the output voltage of the comparator passes the reference voltage of the trigger generator.

The voltmeter (DVM1) is triggered by a delay pulse from the trigger generator and a reading can be obtained. Thereafter the ramp generator returns to its initial value.

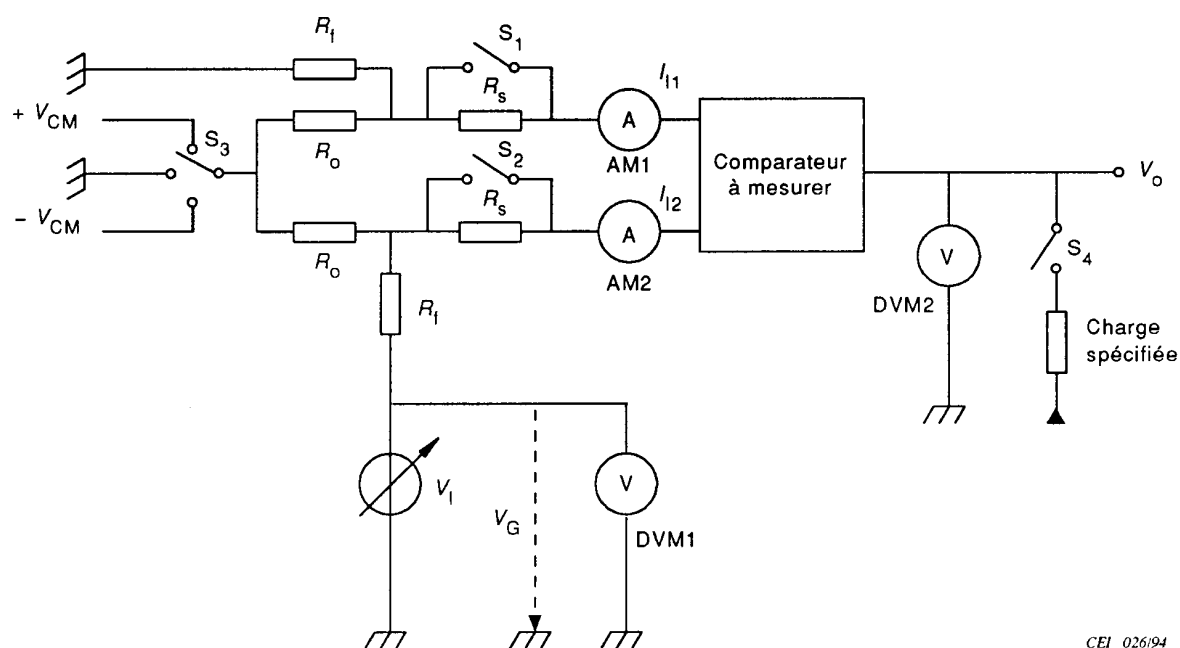
The duration of the ramp voltage (t_R) shall be much greater than the rise time of the transition at the output of the comparator.

4.3 *Precautions to be observed*

See 1.2, section two, chapter IV of IEC 60748-3 concerning general precautions.

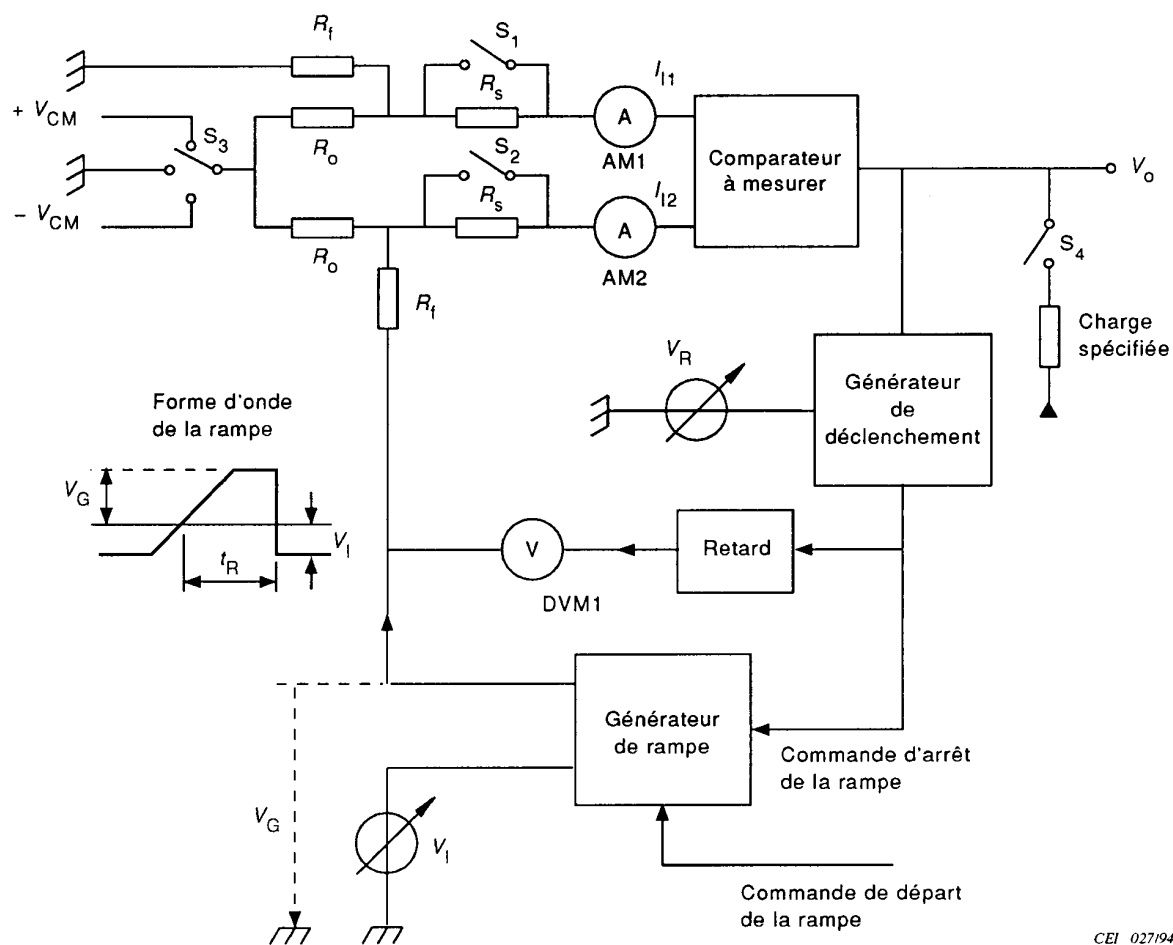
Particular care shall be taken that the comparator remains in a state of thermal equilibrium, and that the interval between the successive measurements is sufficiently short for there to be no significant change in both overall and local junction temperatures.

If necessary, the measurement procedure shall be repeated until successive recordings of the measurement results confirm values whose differences are within allowable errors.



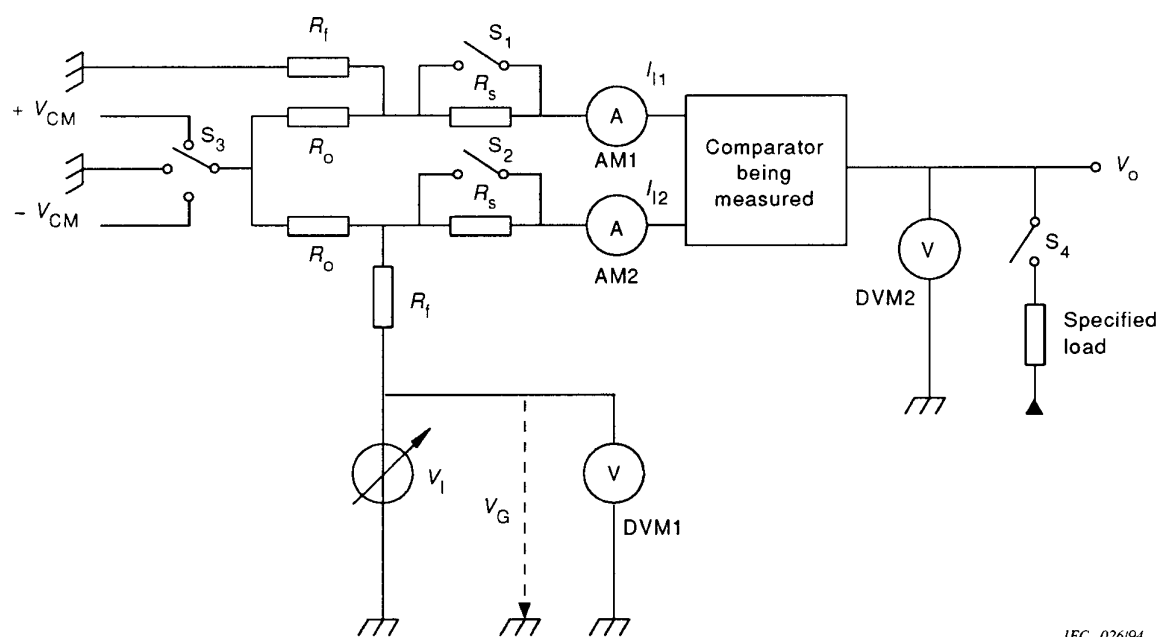
CEI 026/94

Figure 30 – Schéma synoptique de base – Mesure manuelle – Méthode A



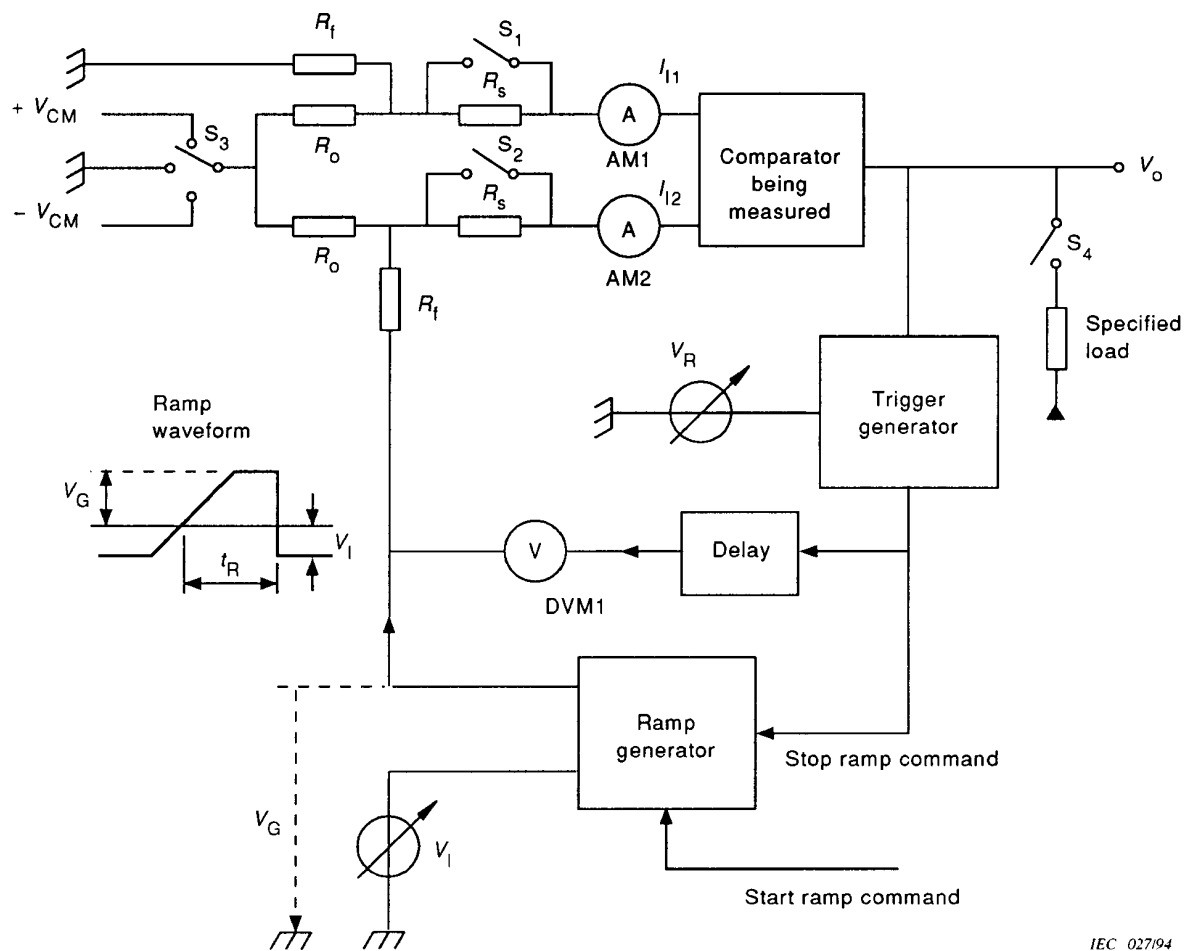
CEI 027/94

Figure 31 – Schéma synoptique de base – Mesure automatique – Méthode B



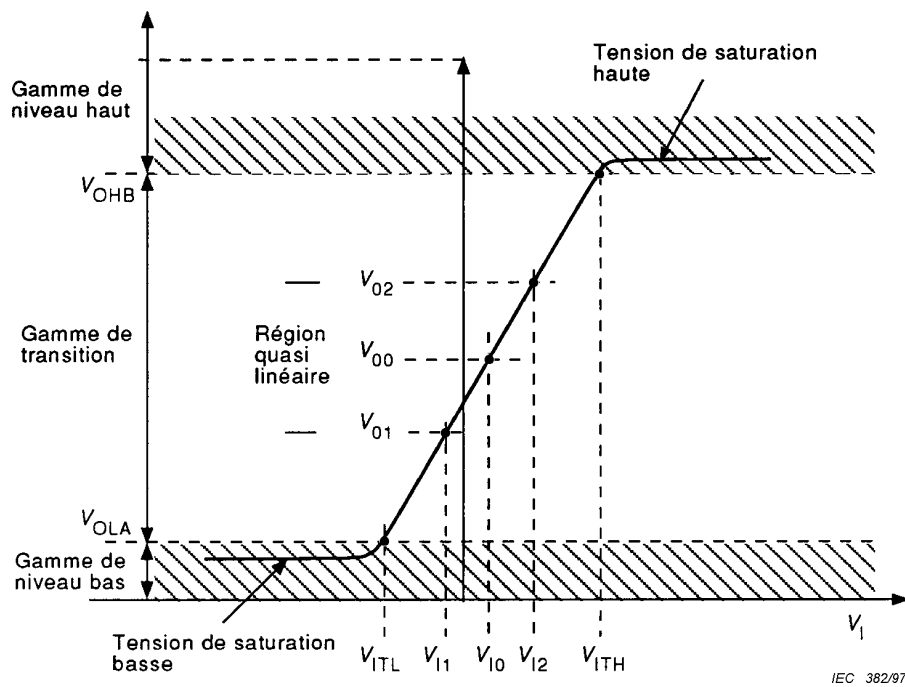
IEC 026/94

Figure 30 – Basic circuit diagram – Manual measurement – Method A



IEC 027/94

Figure 31 – Basic circuit diagram – Automatic measurement – Method B



Méthode de mesure		Conditions spécifiées	
64	65	V_{IO}, α_{VIO}	V_{00} = tension de sortie de transition
66		A_V	V_{01}, V_{02} = tensions de sortie dans la région quasi linéaire
67		V_{ITH}	V_{OHB} = valeur la moins positive de la gamme niveau haut
		V_{ITL}	V_{OLB} = valeur la plus positive de la gamme niveau bas

Caractéristiques mesurées

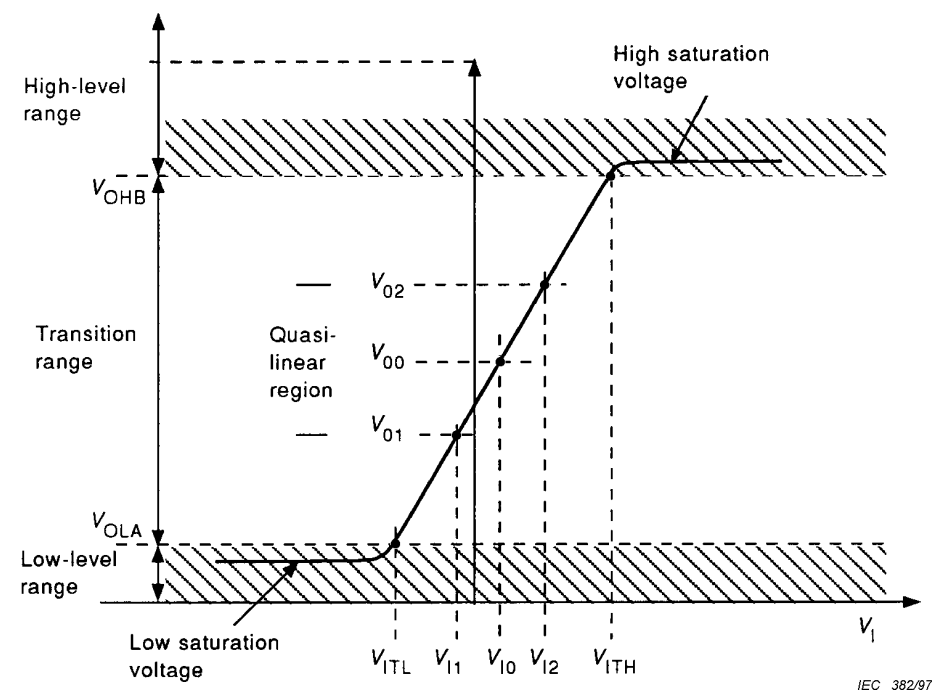
V_{IO} et α_{VIO} = tension de décalage à l'entrée et son coefficient moyen de température

$$A_V = \text{gain en tension} = \left| \frac{V_{02} - V_{01}}{V_{12} - V_{11}} \right| \cdot \frac{R_0}{(R_0 + R_1)}$$

V_{ITH} = tension de seuil d'entrée au niveau haut

V_{ITL} = tension de seuil d'entrée au niveau bas

Figure 32 – Caractéristiques de transfert d'un comparateur de tension (avec des spécifications numériques de sortie)



Measuring method		Specified conditions	
[64], [65]	V_{IO}, α_{VIO}	V_{00}	= output change over voltage
[66]	A_V	V_{01}, V_{02}	= output voltages in the quasi-linear region
[66]	V_{ITH}	V_{OHB}	= least positive value in the high-level range
	V_{ITL}	V_{OLA}	= most positive value in the low-level range

Measured characteristics

V_{IO} and α_{VIO} = input offset voltage and its mean temperature coefficient

$$A_V = \text{voltage gain} = \frac{V_{02} - V_{01}}{V_{12} - V_{11}} \cdot \frac{R_0}{(R_0 + R_1)}$$

V_{ITH} = high-level input threshold voltage

V_{ITL} = low-level input threshold voltage

Figure 32 – Transfer characteristics of a voltage comparator (with digital output characteristics)

5 Tension de décalage à l'entrée (d'un comparateur de tension) (V_{IO}) [64]

(Cette méthode de mesure est également applicable aux récepteurs de ligne et aux amplificateurs de lecture.)

5.1 But

Mesurer la tension de décalage à l'entrée dans un des circuits de mesure de base fournis à l'article 4. Voir la caractéristique de transfert de la figure 32.

5.2 Exécution

5.2.1 Mesure manuelle (méthode A – figure 30)

Insérer le comparateur dans le circuit de mesure. Fixer la ou les tensions d'alimentation (ne figurant pas dans le schéma synoptique) à la ou aux valeurs spécifiées.

Fixer la température de comparateur à la valeur spécifiée.

Les commutateurs S_1 et S_2 sont ouverts si les résistances en série sont spécifiées.

Connecter le commutateur S_3 à la masse. Connecter le commutateur S_4 à une charge en sortie si elle est spécifiée.

Fixer la tension de source (V_I) à une valeur inférieure à (V_{ITL}) ou supérieure à (V_{ITH}) selon la variation appropriée.

Commencer la mesure en variant (V_I) (dans le sens positif ou négatif selon la variation appropriée) jusqu'à ce que la sortie atteigne la valeur spécifiée de la tension de sortie de transition (V_{OO}). Noter la lecture de (DVM1) soit (V_G). La tension de décalage à l'entrée est donnée par la formule:

$$V_{IO} = \frac{V_G \cdot R_o}{(R_o + R_f)}$$

On peut renouveler l'opération en connectant S_3 à (V_{CM+}) ou (V_{CM-}) afin de mesurer les performances du comparateur pour des tensions d'entrées en mode commun spécifiées.

5.2.2 Mesure automatique (méthode B – figure 31)

Insérer le comparateur dans le circuit de mesure. Fixer la ou les tensions d'alimentation (ne figurant pas dans le schéma synoptique) à la ou aux valeurs spécifiées.

Fixer la température de comparateur à la valeur spécifiée.

Les commutateurs S_1 et S_2 sont ouverts si les résistances en série sont spécifiées.

Connecter le commutateur S_3 à la masse. Connecter le commutateur S_4 à une charge en sortie si elle est spécifiée.

Fixer la tension de source (V_I) à une valeur appliquée en dehors de la région linéaire du comparateur.

Fixer la tension de référence (V_R) à la valeur spécifiée de la tension de sortie de transition (V_{OO}).

Commencer la mesure en appliquant une impulsion de départ au générateur de rampe. Dès que le générateur de rampe s'arrête, noter la lecture de (DVM1), soit (V_G).

5 Input offset voltage (of a voltage comparator) (V_{IO}) 64

(This measuring method is also applicable to line receivers and sense amplifiers.)

5.1 Purpose

To measure the input offset voltage in one of the basic measuring circuits provided in clause 4. See transfer characteristic in figure 32.

5.2 Measurement procedure

5.2.1 Manual measurement (method A – figure 30)

The comparator is inserted in the measuring circuit. The supply voltage(s) (not shown in the circuit diagram) is (are) set to the specified value(s).

The temperature of the comparator is set to the specified value.

Switches S_1 and S_2 are opened, if series resistors are specified.

Switch S_3 is connected to ground. Switch S_4 is connected to an output load, if specified.

The voltage source (V_I) is set to a value lower than (V_{ITL}) or higher than (V_{ITH}), as appropriate.

Start the measuring procedure by changing (V_I) (in positive or negative direction as appropriate) until the output reaches the specified output changeover voltage (V_{OO}). Note the reading on (DVM1). Let this be (V_G). The input offset voltage is given by the formula:

$$V_{IO} = \frac{V_G \cdot R_o}{(R_o + R_f)}$$

The measurement can be repeated with S_3 being connected to either (V_{CM+}) or (V_{CM-}) to measure the comparator performance at common-mode input voltages as specified.

5.2.2 Automatic measurement (method B – figure 31)

The comparator is inserted in the measuring circuit. The supply voltage(s) (not shown in the circuit diagram) is (are) set to the specified value(s).

The temperature of the comparator is set to the specified value.

Switches S_1 and S_2 are opened, if series resistors are specified.

Switch S_3 is connected to ground. Switch S_4 is connected to an output load, if specified.

The voltage source (V_I) is set to a value outside the linear region of the comparator.

The reference voltage (V_R) is set to the specified output change-over voltage (V_{OO}).

Start the measuring procedure by applying a start pulse to the ramp generator. After the ramp generator has stopped, note the reading on (DVM1). Let this be (V_G).

La tension de décalage à l'entrée est donnée par la formule:

$$V_{IO} = \frac{V_G \cdot R_o}{(R_o + R_f)}$$

5.3 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Entrée(s) et sortie(s) à mesurer
- Charge(s) en sortie appropriée(s)
- Résistances en série aux entrées R_S (s'il y a lieu)
- Tensions d'entrées en mode commun (V_{CM+}) et (V_{CM-})
- (V_R) (si approprié), par exemple valeur de la tension de sortie de transition (V_{OO}) spécifiée
- Conditions aux autres bornes, réseaux supplémentaires (s'il y a lieu).

6 Coefficient moyen de température de la tension de décalage à l'entrée (d'un comparateur de tension) (α_{VIO}) 65

(Cette méthode de mesure est également applicable aux récepteurs de ligne et aux amplificateurs de lecture.)

NOTE – La courbe (α_{VIO}) = $f(T)$ peut ne pas être linéaire dans toute la gamme de températures ($T_2 - T_1$).

6.1 But

Mesurer le coefficient moyen de température de la tension de décalage à l'entrée dans un des circuits de mesure de base fournis à l'article 4. Voir la caractéristique de transfert de la figure 32.

6.2 Exécution

6.2.1 Mesure manuelle (méthode A – figure 30)

Mesurer la tension de décalage à l'entrée (V_{IO1}) à la température (T_1) comme en 5.2.2.

Mesurer la tension de décalage à l'entrée (V_{IO2}) à la température plus élevée (T_2).

Le coefficient moyen de température (α_{VIO}) de la tension de décalage à l'entrée peut être calculé comme suit:

$$\alpha_{VIO} = \frac{V_{IO2} - V_{IO1}}{T_2 - T_1}$$

6.2.2 Mesure automatique (méthode B – figure 31)

Mesurer la tension de décalage à l'entrée (V_{IO1}) à la température (T_1) conformément à 5.2.2.

Mesurer la tension de décalage à l'entrée (V_{IO2}) à la température plus élevée (T_2).

Le coefficient moyen de température (α_{VIO}) de la tension de décalage à l'entrée peut être calculé comme suit:

$$\alpha_{VIO} = \frac{V_{IO2} - V_{IO1}}{T_2 - T_1}$$

The input offset voltage is given by the formula:

$$V_{IO} = \frac{V_G \cdot R_o}{(R_o + R_f)}$$

5.3 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Input(s) and output(s) to be measured
- Appropriate output load(s)
- Input series resistors R_S (if appropriate)
- Common-mode input voltages (V_{CM+}) and (V_{CM-})
- V_R (as appropriate), for example specified output change-over voltage (V_{OO})
- Conditions at other terminals, additional networks (if appropriate).

6 Mean temperature coefficient of the input offset voltage (of a voltage comparator) (α_{VIO}) [65]

(This measuring method is also applicable to line receivers and sense amplifiers.)

NOTE – The curve (α_{VIO}) = $f(T)$ may not be linear over the temperature range ($T_2 - T_1$).

6.1 Purpose

To measure the mean temperature coefficient of the input offset voltage in one of the basic measuring circuits provided in clause 4. See transfer characteristic in figure 32.

6.2 Measurement procedure

6.2.1 Manual measurement (method A – figure 30)

The input offset voltage (V_{IO1}) is measured at temperature (T_1) as in 5.2.1.

The input offset voltage (V_{IO2}) is measured at a higher temperature (T_2).

The mean temperature coefficient (α_{VIO}) of the input offset voltage can be calculated as follows:

$$\alpha_{VIO} = \frac{V_{IO2} - V_{IO1}}{T_2 - T_1}$$

6.2.2 Automatic measurement (method B – figure 31)

The input offset voltage (V_{IO1}) is measured at temperature (T_1) as in 5.2.2.

The input offset voltage (V_{IO2}) is measured at a higher temperature (T_2).

The mean temperature coefficient (α_{VIO}) of the input offset voltage can be calculated as follows:

$$\alpha_{VIO} = \frac{V_{IO2} - V_{IO1}}{T_2 - T_1}$$

6.2.3 Conditions spécifiées

- Températures ambiantes ou d'un point de référence T_1 et T_2 .
- Autres conditions comme en 5.3.

7 Amplification de tension en mode différentiel (d'un comparateur de tension) (A_V) [66]

(Cette méthode de mesure est également applicable aux récepteurs de ligne.)

7.1 But

Mesurer le gain en tension dans un des circuits de mesure de base fournis à l'article 4. Voir la caractéristique de transfert de la figure 32.

NOTE – Cette méthode de mesure est applicable uniquement si le comparateur est stable dans sa région linéaire.

7.2 Exécution

7.2.1 Mesure manuelle (méthode A – figure 30)

Insérer le comparateur dans le circuit de mesure. Fixer la ou les tensions d'alimentation (ne figurant pas dans le schéma synoptique) à la ou aux valeurs spécifiées.

Fixer la température de comparateur à la valeur spécifiée.

Les commutateurs S_1 et S_2 sont ouverts si les résistances en série sont spécifiées.

Connecter le commutateur S_3 à la masse. Connecter le commutateur S_4 à une charge en sortie si elle est spécifiée.

Commencer la mesure en augmentant (V_I) (dans le sens positif ou négatif selon la variation appropriée) jusqu'à ce que la sortie atteigne la (première) valeur spécifiée (V_{O1}) soit (V_I) = (V_{I1}).

Augmenter à nouveau (V_I) jusqu'à ce que la tension de sortie atteigne la (seconde) valeur spécifiée (V_{O2}) soit (V_I) = (V_{I2}).

Le gain en tension (A_V) peut être calculé en utilisant la formule:

$$A_V = \left| \frac{V_{O2} - V_{O1}}{V_{I2} - V_{I1}} \right| \cdot \frac{R_o}{R_o + R_f}$$

Cette mesure peut être répétée pour des tensions d'entrées en mode commun différentes. Le commutateur S_3 doit alors être connecté soit à (V_{CM+}) soit à (V_{CM-}) comme cela est spécifié.

7.2.2 Mesure automatique (méthode B – figure 31)

Insérer le comparateur dans le circuit de mesure. Fixer la ou les tensions d'alimentation (ne figurant pas dans le schéma synoptique) à la ou aux valeurs spécifiées.

Fixer la température de comparateur à la valeur spécifiée.

Les commutateurs S_1 et S_2 sont ouverts si les résistances en série sont spécifiées.

6.2.3 Specified conditions

- Ambient or reference point temperatures T_1 and T_2
- Other conditions as in 5.3.

7 Differential-mode voltage amplification (of a voltage comparator) (A_V) 66

(This measuring method is also applicable to line receivers.)

7.1 Purpose

To measure the voltage gain in one of the basic measuring circuits provided in clause 4. See transfer characteristic in figure 32.

NOTE – This measuring method is applicable only if the comparator is stable in its linear region.

7.2 Measurement procedure

7.2.1 Manual measurement (method A – figure 30)

The comparator is inserted in the measuring circuit. The supply voltage(s) (not shown in the circuit diagram) is (are) set to the specified value(s).

The temperature of the comparator is set to the specified value.

Switches S_1 and S_2 are opened, if series resistors are specified.

Switch S_3 is connected to ground. Switch S_4 is connected to an output load, if specified.

Start the measuring procedure by increasing (V_I) (in positive or negative direction as appropriate) until the output voltage reaches the (first) specified value (V_{O1}). Let (V_I) be (V_{I1}).

Increase (V_I) further until the output voltage reaches the (second) specified value (V_{O2}). Let (V_I) be (V_{I2}).

The voltage gain (A_V) can be calculated using the formula:

$$A_V = \left| \frac{V_{O2} - V_{O1}}{V_{I2} - V_{I1}} \right| \cdot \frac{R_o}{R_o + R_f}$$

If so desired, this measurement procedure can be repeated for different input common-mode voltages. Switch S_3 shall then be connected to either (V_{CM+}) or (V_{CM-}) as specified.

7.2.2 Automatic measurement (method B – figure 31)

The comparator is inserted in the measuring circuit. The supply voltage(s) (not shown in the circuit diagram) is (are) set to the specified value(s).

The temperature of the comparator is set to the specified value.

Switches S_1 and S_2 are opened, if series resistors are specified.

Connecter le commutateur S_3 à la masse. Connecter le commutateur S_4 à une charge en sortie si elle est spécifiée.

Fixer la tension de référence (V_R) à la première valeur (V_{O1}).

Commencer la mesure en appliquant une impulsion de départ au générateur de rampe. Dès que le générateur de rampe s'arrête, noter la lecture de (DVM1), soit (V_{I1}).

Fixer la tension de référence (V_R) à la seconde valeur (V_{O2}).

Démarrer à nouveau le générateur de rampe et dès qu'il s'arrête, noter la lecture de (DVM1), soit (V_{I2}).

Le gain en tension (A_V) peut être calculé en utilisant la même formule qu'en 7.2.1.

Cette mesure peut être répétée pour des tensions d'entrées en mode commun différentes. Le commutateur S_3 doit alors être connecté soit à (V_{CM+}), soit à (V_{CM-}) comme cela est spécifié.

7.3 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Tensions de sortie (V_{O1}) et (V_{O2})
- Entrée(s) et sortie(s) à mesurer
- Charge(s) en sortie appropriée(s)
- Résistances en série aux entrées (s'il y a lieu)
- Conditions aux autres bornes, réseaux supplémentaires (s'il y a lieu).

8 Tensions de seuil d'entrée différentielle (d'un comparateur de tension) (V_{ITH} et V_{ITL}) 67

(Cette méthode de mesure est également applicable aux récepteurs de ligne et aux amplificateurs de lecture.)

8.1 But

Mesurer les tensions de seuil d'entrée au niveau haut et au niveau bas dans un des circuits de mesure de base fournis à l'article 4. Voir la caractéristique de transfert de la figure 32.

8.2 Exécution

8.2.1 Mesure manuelle (méthode A – figure 30)

Insérer le comparateur dans le circuit de mesure. Fixer la ou les tensions d'alimentation (ne figurant pas dans le schéma synoptique) à la ou aux valeurs spécifiées.

Fixer la température de comparateur à la valeur spécifiée.

Les commutateurs S_1 et S_2 sont ouverts si les résistances en série sont spécifiées.

Connecter le commutateur S_3 à la masse. Connecter le commutateur S_4 à une charge en sortie si elle est spécifiée.

Switch S_3 is connected to earth. Switch S_4 is connected to an output load, if specified.

The reference voltage (V_R) is set to the first value (V_{O1}).

Start the measuring procedure by applying a start pulse to the ramp generator. After the ramp generator has stopped, note the reading on (DVM1). Let this be (V_{I1}).

Set the reference voltage (V_R) to the second value (V_{O2}).

Start the ramp generator again and after it has stopped, note the reading on (DMV1). Let this be (V_{I2}).

The voltage gain (A_V) can be calculated using the same formula as in 7.2.1.

If so desired, this measurement procedure can be repeated for different input common-mode voltages. Switch S_3 shall then be connected to either (V_{CM+}) or (V_{CM-}) as specified.

7.3 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Output voltage (V_{O1}) and (V_{O2})
- Input(s) and output(s) to be measured
- Appropriate output load(s)
- Input series resistors (if appropriate)
- Conditions at other terminals, additional networks (if appropriate).

8 Differential input threshold voltages (of a voltage comparator) (V_{ITH} and V_{ITL}) 67

(This measuring method is also applicable to line receivers and sense amplifiers.)

8.1 Purpose

To measure the high-level and low-level input threshold voltages in one of the basic measuring circuits provided in clause 4. See transfer characteristic in figure 32.

8.2 Measurement procedure

8.2.1 Manual measurement (method A – figure 30)

The comparator is inserted in the measuring circuit. The supply voltage(s) (not shown in the circuit diagram) is (are) set to the specified value(s).

The temperature of the comparator is set to the specified value.

Switches S_1 and S_2 are opened, if series resistors are specified.

Switch S_3 is connected to ground. Switch S_4 is connected to an output load, if specified.

Fixer la tension de source (V_I) à une valeur appliquée telle que la sortie du comparateur atteigne sa tension de saturation basse (voir figure 32).

Commencer la mesure en augmentant (V_I) dans le sens positif jusqu'à ce que la sortie atteigne la tension de sortie haute spécifiée (V_{OHB}). Noter la lecture de (DVM1).

C'est la tension de seuil d'entrée au niveau haut (V_{ITH}).

Fixer alors la tension de source (V_I) à une valeur appliquée telle que la sortie du comparateur atteigne sa tension de saturation haute (voir figure 32).

Diminuer (V_I) dans le sens négatif jusqu'à ce que la sortie atteigne la tension de sortie basse spécifiée (V_{OLA}). Noter la lecture de (DVM1).

C'est la tension de seuil d'entrée au niveau bas (V_{ITL}).

On peut renouveler la mesure en connectant S_3 soit à (V_{CM+}) soit à (V_{CM-}) afin de mesurer les performances de comparateur pour des tensions d'entrées en mode commun spécifiées.

8.2.2 Mesure automatique (méthode B – figure 31)

Insérer le comparateur dans le circuit de mesure. Fixer la ou les tensions d'alimentation (ne figurant pas dans le schéma synoptique) à la ou aux valeurs spécifiées.

Fixer la température de comparateur à la valeur spécifiée.

Les commutateurs S_1 et S_2 sont ouverts si les résistances en série sont spécifiées.

Connecter le commutateur S_3 à la masse. Connecter le commutateur S_4 à une charge en sortie si elle est spécifiée.

Fixer la tension de source (V_I) à une valeur inférieure à (V_{ITL}) ou supérieure (V_{ITH}) selon la variation appropriée (voir figure 31 – Forme d'onde de la rampe).

Fixer la tension de référence (V_R) à la tension de sortie basse spécifiée (V_{OLA}).

Commencer la mesure en appliquant une impulsion de départ au générateur de rampe. Dès que le générateur de rampe s'arrête, noter la lecture de (DVM1).

C'est la tension de seuil d'entrée au niveau bas (V_{ITL}).

Fixer la tension de référence (V_R) à la tension de sortie haute spécifiée (V_{OHB}).

Démarrer à nouveau le générateur de rampe et dès qu'il s'arrête, noter la lecture de (DVM1).

C'est la tension de seuil d'entrée au niveau haut (V_{ITH}).

On peut renouveler la mesure en connectant S_3 soit à (V_{CM+}), soit à (V_{CM-}) afin de mesurer les performances du comparateur pour des tensions d'entrées en mode commun spécifiées.

8.3 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Entrée(s) et sortie(s) à mesurer

The voltage source (V_I) is set to a value so that the output of the comparator reaches its low saturation voltage (see figure 32).

Start the measuring procedure by increasing (V_I) in the positive direction until the output reaches the specified high output voltage (V_{OHB}). Note the reading on (DVM1).

This is the high-level input threshold voltage (V_{ITH}).

The voltage source (V_I) is then set to a value so that the output of the comparator reaches its high saturation voltage (see figure 32).

Decrease (V_I) in negative direction until the output reaches the specified low output voltage (V_{OLA}). Note the reading on (DVM1).

This is the low-level input threshold voltage (V_{ITL}).

The measurement can be repeated with S_3 being connected to either (V_{CM+}) or (V_{CM-}) to measure the comparator performance at common-mode voltages as specified.

8.2.2 Automatic measurement (method B – figure 31)

The comparator is inserted in the measuring circuit. The supply voltage(s) (not shown in the circuit diagram) is (are) set to the specified value(s).

The temperature of the comparator is set to the specified value.

Switches S_1 and S_2 are opened, if series resistors are specified.

Switch S_3 is connected to earth. Switch S_4 is connected to an output load, if specified.

The voltage source (V_I) is set to a value lower than (V_{ITL}) or higher than (V_{ITH}) as appropriate (see figure 31 – ramp waveform).

The reference voltage (V_R) is set to the specified low output voltage (V_{OLA}).

Start the measuring procedure by applying a start pulse to the ramp generator. After the ramp generator has stopped, note the reading on (DVM1).

This is the low-level input threshold voltage (V_{ITL}).

Set the reference voltage (V_R) to the specified high output voltage (V_{OHB}).

Start the ramp generator again and after it has stopped, note the reading on (DVM1).

This is the high-level input threshold voltage (V_{ITH}).

The measurement can be repeated with S_3 being connected to either (V_{CM+}) or (V_{CM-}) to measure the comparator performance at common-mode voltages as specified.

8.3 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Input(s) and output(s) to be measured

- Charge(s) en sortie appropriée(s)
- Résistances en série aux entrées R_S (s'il y a lieu)
- Tensions d'entrée en mode commun (V_{CM+}) et (V_{CM-})
- (V_R) comme approprié: soit (V_{OLA}) soit (V_{OHB})
- Conditions aux autres bornes, réseaux supplémentaires, s'il y a lieu.

9 Courant de décalage à l'entrée (I_{IO}) et son coefficient de température (α_{IIO}) (d'un comparateur de tension) [68]

(Cette méthode de mesure est également applicable aux récepteurs de ligne avec tension d'entrée spécifiée et aux amplificateurs de lecture.)

9.1 But

Mesurer la valeur du courant différentiel de décalage à l'entrée à laquelle la sortie du circuit atteint juste le niveau haut lors du passage du niveau bas au niveau haut ou vice versa: ($I_{IO(1)}$) ou ($I_{IO(2)}$) et la valeur du coefficient de changement du courant différentiel de décalage à l'entrée provoqué par un changement de la température du dispositif (voir figure 32).

9.2 Exécution

9.2.1 Mesure manuelle (méthode A – figure 30)

9.2.1.1 Courant de décalage à l'entrée (I_{IO})

Insérer le comparateur dans le circuit de mesure. Fixer la ou les tensions d'alimentation (ne figurant pas dans le schéma synoptique) à la ou aux valeurs spécifiées.

Fixer la température de comparateur à la valeur spécifiée.

Les commutateurs S_1 et S_2 sont ouverts si les résistances en série sont spécifiées.

Connecter le commutateur S_3 à la masse. Connecter le commutateur S_4 à une charge en sortie si elle est spécifiée.

Fixer la tension de source (V_I) à une valeur telle que la sortie du circuit atteigne sa tension de saturation basse (voir figure 32).

Commencer la mesure en augmentant (V_I) (dans le sens positif) jusqu'à ce que la sortie (V_O) atteigne le niveau logique haut spécifié.

Noter les lectures de AM1 et AM2, soit ($I_{I1(1)}$) et ($I_{I2(1)}$).

Fixer alors la tension de source (V_I) à une valeur telle que la sortie atteigne sa tension de saturation haute (voir figure 32).

Baisser (V_I) (dans le sens négatif) jusqu'à ce que la sortie (V_O) atteigne le niveau logique bas spécifié.

Noter les nouvelles lectures de AM1 et AM2, soit ($I_{I1(2)}$) et ($I_{I2(2)}$).

Calculer deux valeurs de courant de décalage à l'entrée comme suit:

$$I_{IO(1)} = |I_{I1(1)} - I_{I2(1)}|; \quad I_{IO(2)} = |I_{I1(2)} - I_{I2(2)}|$$

La plus grande de ces deux valeurs calculées est prise comme la valeur mesurée (I_{IO}) de la caractéristique correspondante.

- Appropriate output load(s)
- Input series resistors (R_S) (if appropriate)
- Common mode input voltages (V_{CM})⁺ and (V_{CM})[–] and V_{CM-}
- (V_R) as appropriate: either (V_{OLA}) or (V_{OHB})
- Conditions at other terminals, additional networks (if appropriate).

9 Input offset current (I_{IO}) and its temperature coefficient (α_{IIO}) (of a voltage comparator) 68

(This measuring method is also applicable to line receivers with specified input voltage and sense amplifiers.)

9.1 Purpose

To measure the value of the differential input offset current that causes the output of the circuit to just reach the high level when changing from a low level to a high level or vice versa: $I_{IO(1)}$ or $I_{IO(2)}$ and the value of the coefficient of change of the input differential offset current caused by a change of the device temperature (see figure 32).

9.2 Measurement procedure

9.2.1 Manual measurement (method A – figure 30)

9.2.1.1 Input offset current (I_{IO})

The comparator is inserted in the measuring circuit. The supply voltage(s) (not shown in the circuit diagram) is (are) set to the specified value(s).

The temperature of the comparator is set to the specified value.

Switches S_1 and S_2 are opened, if series resistors are specified.

Switch S_3 is connected to ground. Switch S_4 is connected to an output load, if specified.

The voltage source (V_I) is set to a value so that the output of the circuit reaches its low saturation voltage (see figure 32).

Start the measuring procedure by increasing (V_I) in the positive direction until the output (V_O) reaches the specified high logic level.

Note the readings on AM1 and AM2. Let these be ($I_{I1(1)}$) and ($I_{I2(1)}$).

The voltage source (V_I) is then set to a value so that the output of the circuit reaches its high saturation voltage (see figure 32).

Decrease (V_I) in negative direction until the output (V_O) reaches the specified low logic level.

Note the new readings on AM1 and AM2. Let these be ($I_{I1(2)}$) and ($I_{I2(2)}$).

Two values of input offset current are then calculated as follows:

$$I_{IO(1)} = |I_{I1(1)} - I_{I2(1)}|; \quad I_{IO(2)} = |I_{I1(2)} - I_{I2(2)}|$$

The larger of these two calculated values is taken as the measured value (I_{IO}) of the respective characteristic.

La mesure peut être répétée en connectant S_3 à (V_{CM+}), ou (V_{CM-}) afin de mesurer les performances du comparateur pour des tensions d'entrée en mode commun comme spécifié.

9.2.1.2 Coefficient de température du courant de décalage à l'entrée (α_{IO})

Mesurer le courant de décalage à l'entrée (I_{IO1}) à la température T_1 comme en 9.2.1.1.

Mesurer à nouveau le courant de décalage à l'entrée (I_{IO2}) à une autre température T_2 .

Le coefficient de température (α_{IO}) du courant de décalage à l'entrée peut être calculé comme suit:

$$\alpha_{IO} = \frac{I_{IO2} - I_{IO1}}{T_2 - T_1}$$

NOTE – (α_{IO}) peut ne pas être linéaire dans toute la gamme de température ($T_2 - T_1$).

9.2.2 Mesure automatique (méthode B – figure 31)

9.2.2.1 Courant de décalage à l'entrée (I_{IO})

Insérer le comparateur dans le circuit de mesure. Fixer la ou les tensions d'alimentation (ne figurant pas dans le schéma synoptique) à la ou aux valeurs spécifiées.

Fixer la température de comparateur à la valeur spécifiée.

Les commutateurs S_1 et S_2 sont ouverts si les résistances en série sont spécifiées.

Connecter le commutateur S_3 à la masse. Connecter le commutateur S_4 à une charge en sortie si elle est spécifiée.

Fixer la tension de source (V_I) à une valeur inférieure à (V_{IT}) ou supérieure à (V_{ITH}) selon la variation appropriée (voir figure 31 – forme d'onde de la rampe).

Fixer la tension de référence (V_R) à la valeur de sortie au niveau logique bas spécifié (V_{O1}).

Commencer la mesure en appliquant une impulsion de départ au générateur de rampe de façon à générer une montée de la rampe. Après l'arrêt du générateur de rampe, noter les lectures de AM1 et AM2, soit ($I_{I1(1)}$) et ($I_{I2(1)}$).

Fixer alors la tension de référence (V_R) à la valeur de sortie au niveau logique haut spécifié (V_{O2}).

Démarrer à nouveau le générateur de rampe de façon à générer une descente de rampe et après son arrêt, noter les lectures de AM1 et AM2, soit ($I_{I1(2)}$) et ($I_{I2(2)}$).

Le courant de décalage à l'entrée est donné par la même formule qu'en 9.2.1.1.

La mesure peut être répétée en connectant S_3 à (V_{CM+}) ou (V_{CM-}) afin de mesurer les performances du comparateur pour des tensions d'entrée en mode commun comme spécifié.

The measurement can be repeated with S_3 being connected to either (V_{CM+}) or (V_{CM-}) to measure the comparator performance at common-mode voltages as specified.

9.2.1.2 *Temperature coefficient of the input offset current (α_{IIO})*

The input offset current (I_{IO1}) is measured at temperature T_1 as in 9.2.1.1.

The input offset current (I_{IO2}) is measured again at another temperature T_2 .

The temperature coefficient (α_{IIO}) of the input offset current can be calculated as follows:

$$\alpha_{IIO} = \frac{I_{IO2} - I_{IO1}}{T_2 - T_1}$$

NOTE – (α_{IIO}) may not be linear over the temperature range ($T_2 - T_1$).

9.2.2 *Automatic measurement (method B – figure 31)*

9.2.2.1 *Input offset current (I_{IO})*

The comparator is inserted in the measuring circuit. The supply voltage(s) (not shown in the circuit diagram) is (are) set to the specified value(s).

The temperature of the comparator is set to the specified value.

Switches S_1 and S_2 are opened, if series resistors are specified.

Switch S_3 is connected to ground. Switch S_4 is connected to an output load, if specified.

The voltage source V_I is set to a value lower than (V_{ITL}) or higher than (V_{ITH}) as appropriate (see figure 31 – ramp waveform).

The reference voltage (V_R) is set to the specified low logic level output value (V_{O1}).

Start the measuring procedure by applying a start pulse to the ramp generator so that it generates a positive-going ramp. After the ramp generator has stopped, note the readings on AM1 and AM2. Let these be ($I_{11(1)}$) and ($I_{12(1)}$).

Then the reference voltage (V_R) is set to the specified high logic level output value (V_{O2}).

Then the ramp generator is started so that it generates a negative-going ramp and after it has stopped, note the readings on AM1 and AM2. Let these be ($I_{11(2)}$) and ($I_{12(2)}$).

The input offset current is given by the same formula as in 9.2.1.1.

The measurement can be repeated with S_3 being connected to either (V_{CM+}) or (V_{CM-}) to measure the comparator performance at common-mode input voltages as specified.

9.2.2.2 Coefficient de température du courant de décalage à l'entrée (α_{IIIO})

Voir 9.2.1.2.

9.3 Conditions spécifiées

- Température ambiante ou d'un point de référence
- Tension(s) d'alimentation
- Entrée(s) et sortie(s) à mesurer
- Charge(s) en sortie appropriée(s)
- Résistances en série aux entrées R_S (s'il y a lieu)
- Tensions d'entrée en mode commun (V_{CM+}) et (V_{CM-})
- (V_R) approprié:
 - soit (V_{O1}) valeur de sortie au niveau logique bas spécifié
 - soit (V_{O2}) valeur de sortie au niveau logique haut spécifié
- Conditions aux autres bornes, réseaux supplémentaires (s'il y a lieu)
- Températures (T_1 et T_2) pour le coefficient de température uniquement.

9.2.2.2 Temperature coefficient of the input offset current (α_{IIO})

See 9.2.1.2.

9.3 Specified conditions

- Ambient or reference-point temperature
- Power supply voltage(s)
- Input(s) and output(s) to be measured
- Appropriate output load(s)
- Input series resistors R_S (if appropriate)
- (V_{CM+}) and (V_{CM-}) common-mode input voltages
- (V_R) as appropriate
 - either (V_{O1}) specified low logic level output value
 - or (V_{O2}) specified high logic level output value
- Conditions at other terminals, additional networks (if appropriate)
- Temperatures (T_1 and T_2) for temperature coefficient only.

SECTION 3: CATÉGORIE II (CONVERTISSEURS ANALOGIQUE-NUMÉRIQUE ET NUMÉRIQUE-ANALOGIQUE)

Groupe I – Convertisseurs linéaires analogique-numérique (ADC)

10 Courants d'alimentation (I_{CC} et I_{EE}) 69

10.1 But

Mesurer les valeurs des courants d'alimentation d'un ADC linéaire.

10.2 Schéma du circuit

Voir figure 33.

10.3 Description et exigences du circuit

L'alimentation doit pouvoir fournir les tensions d'alimentation (V_{CC} et V_{EE}). Les ampèremètres mesurent les courants d'alimentation (I_{CC} et I_{EE}).

Le générateur de tension doit pouvoir appliquer à l'entrée du convertisseur le niveau approprié afin d'obtenir en sortie la configuration spécifiée.

10.4 Exécution

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie ainsi que les autres bornes sont connectées selon les conditions spécifiées. Les alimentations ainsi que les autres dispositifs extérieurs additionnels au circuit intégré sont branchées selon les conditions spécifiées.

Régler la ou les tensions à la ou aux valeurs spécifiées.

A l'aide du générateur de tension, fixer l'entrée analogique du circuit en mesure afin d'obtenir à ses sorties la configuration spécifiée.

Relever les courants (I_{CC} et I_{EE}).

10.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Code digital (configuration de sortie) et signal d'entrée analogique correspondant
- Réseaux de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions pour les autres bornes de sortie: entrée de référence, échantillonnage, etc.

SECTION 3: CATEGORY II (LINEAR ANALOGUE-TO-DIGITAL AND DIGITAL-TO-ANALOGUE CONVERTERS)

Group I – Linear analogue-to-digital converters (ADC)

10 Supply currents (I_{CC} and I_{EE}) 69

10.1 Purpose

To measure supply currents of a linear ADC.

10.2 Circuit diagram

See figure 33.

10.3 Circuit description and requirements

The power supply shall be capable of providing the specified supply voltages (V_{CC} and V_{EE}). Ammeters (I_{CC} and I_{EE}) measure the supply currents.

The voltage generator shall be capable of applying the appropriate level to the input of the converter in order to obtain the specified configuration at the output.

10.4 Measurement procedure

The temperature of the integrated circuit being measured is set to the specified value.

The input and output terminals, as well as the remaining terminals, are connected as specified. The power supplies and any other additional networks are connected as specified.

Set the supply voltage(s) to the specified value(s).

With the voltage generator, set the analogue input of the circuit being measured in order to obtain the specified configuration at the output.

The currents I_{CC} and I_{EE} are recorded.

10.5 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Digital output configuration with the corresponding analogue input signal
- Output network
- Operating mode, for example bipolar and/or unipolar, as appropriate
- Conditions at the other terminals: reference input, sampling, etc.

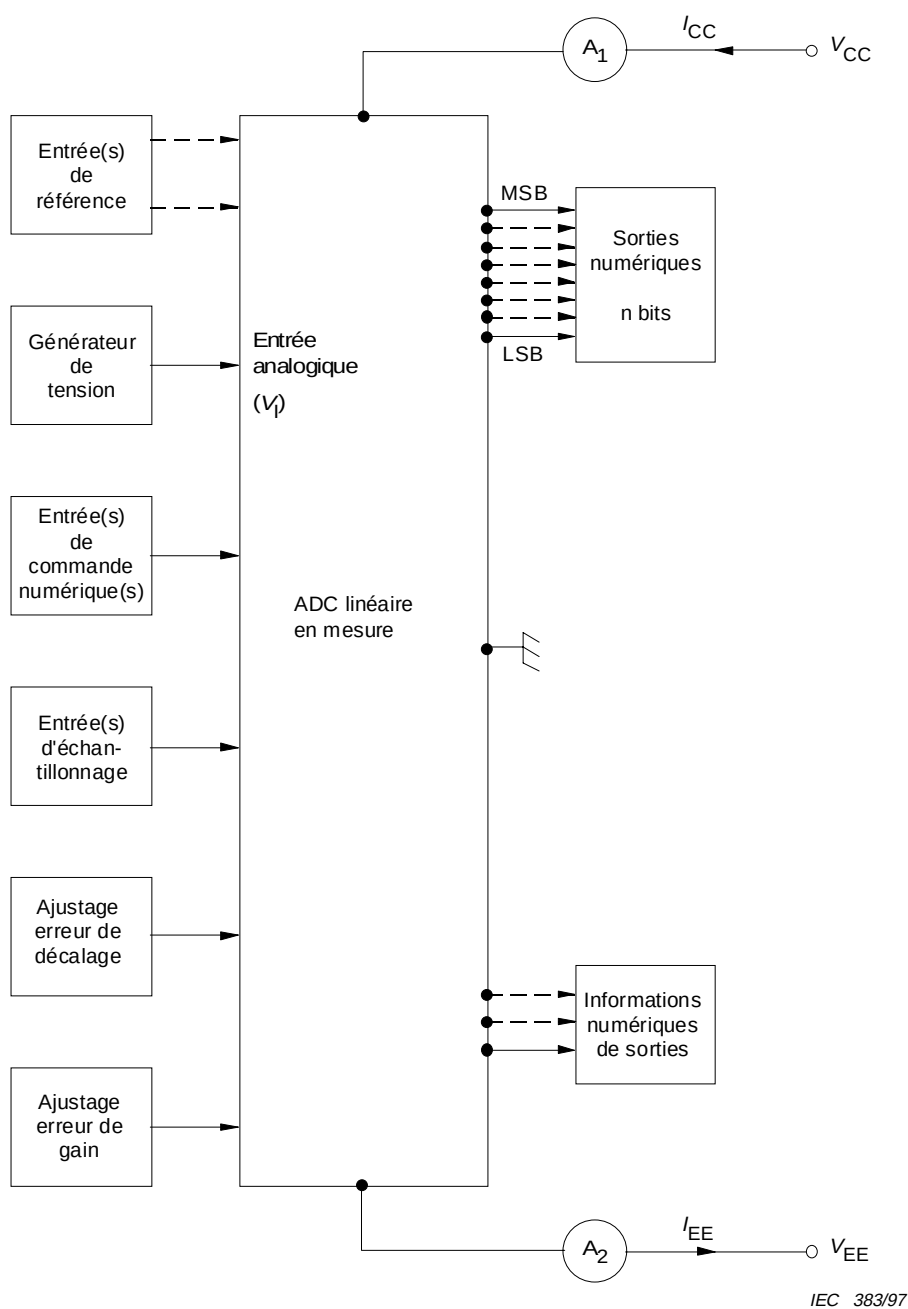


Figure 33 – Circuit de mesure d'un ADC linéaire pour les courants d'alimentation, l'erreur de décalage, l'erreur d'échelle de zéro, l'erreur de gain, l'erreur de pleine échelle, le coefficient de température des variations de tension de l'erreur de décalage, l'erreur de zéro, l'erreur de gain et l'erreur de pleine échelle

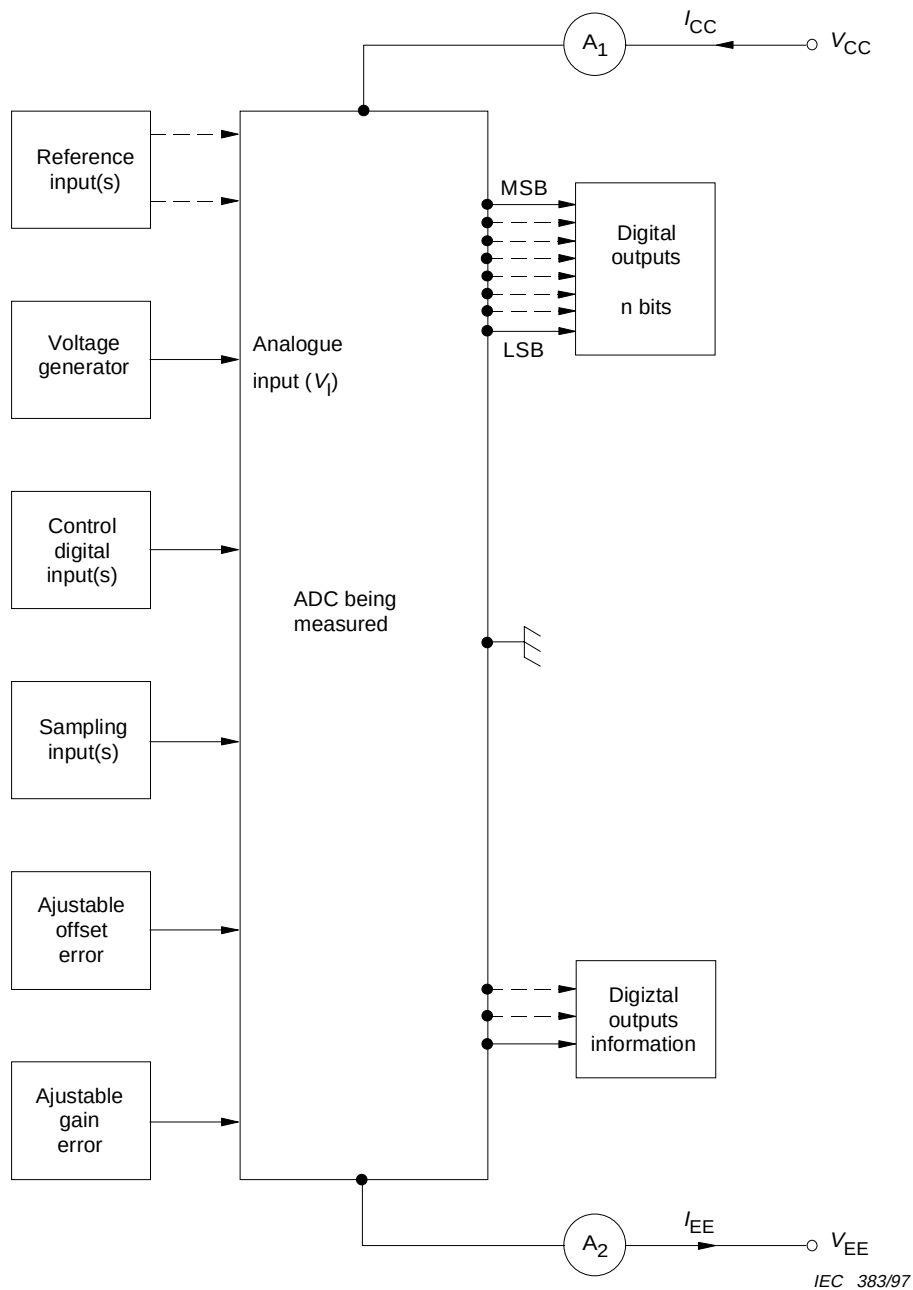


Figure 33 – Measuring circuit of a linear ADC for supply currents, offset error, zero-scale error, gain error, full scale error, temperature coefficient of voltage change for the offset error, zero-scale error, gain error and full-scale error

11 Erreur d'origine (E_O et E_{ZS}) ⁷⁰

- Erreur de décalage (E_O) d'un ADC linéaire ajustable
- Erreur d'échelle de zéro (E_{ZS}) d'un ADC linéaire non ajustable.

11.1 But

Mesurer l'erreur de décalage ou l'erreur d'échelle de zéro d'un ADC linéaire.

11.2 Schéma du circuit

Voir figure 33.

11.3 Description et exigences du circuit

Voir aussi chapitre II, catégorie II, paragraphes 2.1 et 2.2, figures 4 et 5a.

Le circuit de mesure doit pouvoir fournir la ou les tensions d'alimentation spécifiées et maintenir le composant à la température spécifiée.

Le générateur de tension doit pouvoir fournir les niveaux spécifiés à l'entrée du circuit en mesure.

En outre, le circuit de mesure doit pouvoir fournir les tensions et les charges nécessaires aux autres bornes de sortie du circuit en mesure.

L'équipement de mesure doit aussi inclure les circuits de correction des erreurs de décalage et de gain (s'il y a lieu).

Un circuit additionnel peut être utilisé pour fournir tous les signaux nécessaires au contrôle du circuit en mesure (s'il y a lieu).

11.4 Exécution

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie ainsi que les autres bornes sont connectées selon les conditions spécifiées. Les alimentations ainsi que les autres dispositifs extérieurs additionnels au circuit intégré sont branchées selon les conditions spécifiées.

Toute borne existante de réglage du décalage doit être connectée selon les conditions spécifiées pour la rendre inopérante.

Tous les signaux d'entrée de commande appropriés doivent être appliqués afin d'atteindre la sortie spécifiée du convertisseur et la tension d'entrée (V_1), puis variées jusqu'à atteindre la transition définie pour la condition spécifiée.

Selon le circuit approprié, l'erreur de décalage (E_O) ou l'erreur d'échelle de zéro (E_{ZS}) est la différence entre ($V_1 - \frac{1}{2}$ LSB) et la valeur nominale pour cette transition.

NOTES

- 1 Le point de décalage ou d'échelle de zéro pour un ADC linéaire unipolaire correspond en général au point d'origine zéro.
- 2 Pour un ADC linéaire bipolaire à gamme de tension d'entrée symétrique, le point de décalage ou d'échelle de zéro est en général à $-\frac{1}{2}$ FS.
- 3 L'erreur s'exprime généralement soit en multiples ou en sous-multiples de 1 LSB, soit en valeur relative exprimée en pourcentage de FSR.

11 Origin error (E_O and E_{ZS}) 70

- Offset error (E_O) of an adjustable linear ADC
- Zero scale error (E_{ZS}) of a non-adjustable linear ADC.

11.1 Purpose

To measure the offset error and zero-scale error of a linear ADC.

11.2 Circuit diagram

See figure 33.

11.3 Circuit description and requirements

See also 2.1 and 2.2, figures 4 and 5a, category II, chapter II. The measurement circuit shall be capable of providing the specified supply voltage(s) and maintaining the device at the specified temperature.

The voltage generator shall be capable of providing the specified levels to the input of the circuit being measured.

Additionally, the measuring circuit shall be capable of providing the voltages and loads required at the other terminals of the circuit being measured.

The measurement equipment shall also include circuits for the adjustment of offset and gain errors (where appropriate).

An additional circuit may be employed to provide any required control signals to the circuit being measured (where appropriate).

11.4 Measurement procedure

The temperature of the integrated circuit being measured is set to the specified value.

The input and output terminals, as well as the remaining terminals, are connected as specified. The power supplies and any other additional networks are connected as specified.

Any existing offset adjustment terminal shall be connected as specified so as to be inoperative.

All the relevant control input signals shall be applied so as to achieve the specified output of the converter and the input voltage (V_1) then varied until the transition to be specified conditions occurs.

The offset error (E_O) or zero-scale error (E_{ZS}), as appropriate, is the difference between ($V_1 - \frac{1}{2}$ LSB) and the nominal value for this transition.

NOTES

- 1 The offset or zero-scale point for an unipolar linear ADC generally corresponds to the zero origin point.
- 2 For a bipolar linear ADC with symmetrical input voltage range the offset or zero-scale point is generally at $-\frac{1}{2}$ FS.
- 3 The error is generally expressed either in multiples or submultiples of 1 LSB, or relatively in percentage of FSR.

11.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Code correspondant à la mesure du point de décalage ou du point d'échelle de zéro (voir chapitre II, catégorie II, paragraphe 2.1, figure 2a).
- Valeur nominale de la grandeur analogique au point de décalage ou au point d'échelle de zéro
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie.

12 Coefficient de température de la variation de tension (α_{EO} et α_{Ezs}) 71

- Erreur de décalage (α_{EO}) d'un ADC linéaire ajustable
- Erreur d'échelle de zéro (α_{Ezs}) d'un ADC linéaire non ajustable.

12.1 But

Mesurer la valeur du coefficient de variation de la tension d'erreur de l'échelle de zéro et d'erreur de décalage, due à une variation de température du circuit intégré.

12.2 Schéma du circuit

Voir la figure 33.

12.3 Description et exigences du circuit

La méthode de mesure décrite à l'article 11 est applicable pour cette mesure.

(Le coefficient de température de la variation de la tension est exprimé de la même manière que dans la CEI 60748-3, chapitre IV, section 2, article 8.)

12.4 Exécution

L'erreur d'origine est mesurée de la manière décrite à l'article 11 avec le circuit intégré stabilisé à la première température spécifiée (T_1); soit cette valeur d'erreur d'origine (E_{O1}) concernant l'erreur de décalage ou (E_{zs1}) concernant l'erreur d'échelle de zéro.

La température est alors augmentée et stabilisée à la seconde température spécifiée (T_2) et l'erreur d'origine est à nouveau mesurée; soit cette valeur (E_{O2}) pour l'erreur de décalage et (E_{zs2}) pour l'erreur d'échelle de zéro.

Le coefficient de température de la variation de la tension d'erreur de décalage est donné par:

$$\alpha_{EO} = \frac{E_{O2} - E_{O1}}{T_2 - T_1}$$

Le coefficient de température de la variation de la tension d'erreur d'échelle de zéro est donné par:

$$\alpha_{Ezs} = \frac{E_{zs2} - E_{zs1}}{T_2 - T_1}$$

11.5 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Code corresponding to the measuring of offset or zero-scale point (see chapter II, category II, subclause 2.1, figure 2a)
- Nominal value of the analogue quantity for offset or zero-scale point
- Input and output networks
- Operating mode, for example bipolar and/or unipolar, as appropriate
- Conditions at the other terminals.

12 Temperature coefficient of voltage change (α_{EO} and α_{EzS}) 71

- Offset error (α_{EO}) of an adjustable linear ADC
- Zero-scale error (α_{EzS}) of a non-adjustable linear ADC

12.1 Purpose

To measure the value of the coefficient of voltage change of offset and zero-scale errors caused by a change in integrated circuit temperature.

12.2 Circuit diagram

See figure 33.

12.3 Circuit description and requirements

The method of measurement described in clause 11 is applicable for this measurement.

(The temperature coefficient of voltage change is expressed as in IEC 60748-3, chapter IV, section 2, clause 8.)

12.4 Measurement procedure

The origin error is measured as specified in clause 11 with the integrated circuit stabilized at the first specified temperature (T_1); let this value of origin error be (E_{O1}), for the offset error or E_{ZS1} for the zero-scale error.

The temperature is then raised and stabilized at the second specified temperature (T_2) and the origin error is measured again; let this value of origin error be E_{O2} , for the offset error or (E_{ZS2}) for the zero-scale error.

The temperature coefficient of voltage change for offset error is given by:

$$\alpha_{EO} = \frac{E_{O2} - E_{O1}}{T_2 - T_1}$$

The temperature coefficient of voltage change for zero-scale error is given by:

$$\alpha_{EzS} = \frac{E_{ZS2} - E_{ZS1}}{T_2 - T_1}$$

12.5 Conditions spécifiées

Mêmes conditions qu'en 11.5, mais avec les valeurs spécifiées de T_1 et de T_2 de température ambiante ou de température d'un point de référence.

13 Erreurs de pleine résolution (E_G et E_{FS}) [72]

13.1 Erreur de gain (E_G) d'un ADC linéaire ajustable

13.1.1 But

Mesurer l'erreur de gain d'un ADC linéaire ajustable.

13.1.2 Schéma du circuit

Voir figure 33.

13.1.3 Description et exigences du circuit

Voir aussi chapitre II, catégorie II, paragraphes 2.1 et 2.2, figures 4 et 5b.

Le circuit de mesure doit pouvoir fournir les tensions d'alimentation spécifiées et maintenir le composant à la température spécifiée.

Le générateur de tension doit être capable de fournir les signaux requis à l'entrée du circuit en mesure.

De plus, le circuit de mesure doit pouvoir fournir les tensions et les charges nécessaires aux autres bornes de sortie du circuit en mesure.

L'équipement de mesure doit aussi inclure un circuit de correction de l'erreur de décalage.

Un circuit supplémentaire peut être utilisé afin de fournir au circuit de mesure les éventuels signaux de contrôle (s'il y a lieu).

13.1.4 Exécution

Régler la température du circuit en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie ainsi que les autres bornes sont connectées selon les conditions spécifiées. Les alimentations ainsi que les autres dispositifs extérieurs additionnels au circuit intégré sont branchées selon les conditions spécifiées.

Toute borne existante de réglage du gain doit être connectée pour la rendre inopérante.

Le point de décalage est ajusté conformément à la spécification.

Tous les signaux d'entrée de commande appropriés doivent être appliqués et la tension d'entrée (V_I) ensuite variée jusqu'à atteindre la transition définie pour la condition spécifiée.

Lorsque cette valeur (V_I) est exprimée en LSB, ajouter $\frac{1}{2}$ LSB pour déterminer la valeur réelle (V_I). La différence entre la valeur nominale (V_I) spécifiée et la valeur réelle (V_I) est l'erreur de gain (E_G).

L'erreur de gain s'exprime généralement soit en multiples ou en sous-multiples de 1 LSB, soit en valeur relative exprimée en pourcentage de FSR.

12.5 Specified conditions

As in 11.5, except that two values, T_1 and T_2 , are required for ambient or reference point temperature.

13 Full resolution errors (E_G and E_{FS}) 72

13.1 Gain error (E_G) of an adjustable linear ADC

13.1.1 Purpose

To measure the gain error of an adjustable linear ADC.

13.1.2 Circuit diagram

See figure 33.

13.1.3 Circuit description and requirements

See also chapter II, category II, subclauses 2.1 and 2.2, figures 4 and 5b.

The measuring circuit shall be capable of providing the specified supply voltage(s) and maintaining the device at the specified temperature.

The voltage generator shall be capable of providing the required signals to the input of the circuit being measured.

Additionally, the measuring circuit shall be capable of providing the voltages and loads required at the other terminals of the circuit being measured.

The measurement equipment shall also include a circuit for the adjustment of offset error.

An additional circuit may be used to provide any required control signals to the device being measured (where appropriate).

13.1.4 Measurement procedure

The temperature of the integrated circuit being measured is set to the specified value.

The input and output terminals, as well as the remaining terminals, are connected as specified. The power supplies and any other additional networks are connected as specified.

Any existing gain adjustment terminal shall be connected so as to be inoperative.

The offset point is adjusted as specified.

All the relevant control input signals shall be applied, and the input voltage (V_I) then varied until the transition to the specified condition occurs.

When (V_I) value is expressed in LSB, add $\frac{1}{2}$ LSB to determine the actual (V_I) value. The difference between the specified nominal (V_I) value and the actual (V_I) value is the gain error (E_G).

The gain error is generally expressed, either in multiples and submultiples of 1 LSB, or as a percentage of FSR.

13.1.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Code correspondant au point de gain (voir chapitre II, catégorie II, paragraphes 2.1 et 2.2)
- Valeur nominale de la grandeur analogique au point de gain
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie.

13.2 Erreur de pleine échelle (E_{FS}) d'un ADC linéaire non ajustable

13.2.1 But

Mesurer l'erreur de pleine échelle d'un ADC linéaire non ajustable.

13.2.2 Schéma du circuit

Voir figure 33.

13.2.3 Description et exigences du circuit

Le circuit de mesure doit pouvoir fournir les tensions d'alimentation spécifiées et maintenir le composant à la température spécifiée.

Un générateur de tension doit être capable de fournir les signaux requis à l'entrée du circuit en mesure.

De plus, le circuit de mesure doit pouvoir fournir les tensions spécifiées et les charges requises aux autres bornes de sortie du circuit en mesure.

Un circuit supplémentaire peut être utilisé afin de fournir au circuit de mesure les éventuels signaux de contrôle (s'il y a lieu).

13.2.4 Exécution

Régler la température du circuit en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie ainsi que les autres bornes sont connectées selon les conditions spécifiées. Les alimentations ainsi que les autres dispositifs extérieurs additionnels au circuit intégré sont branchées selon les conditions spécifiées.

Tous les signaux d'entrée de commande appropriés doivent être appliqués et la tension d'entrée (V_1) ensuite variée jusqu'à atteindre la transition définie pour la condition spécifiée.

Lorsque la valeur (V_1) est exprimée en LSB, ajouter $\frac{1}{2}$ LSB pour déterminer la valeur réelle (V_1). La différence entre la valeur nominale (V_1) spécifiée et la valeur réelle (V_1) est l'erreur de pleine échelle (E_{FS}).

L'erreur de pleine échelle s'exprime généralement soit en multiples ou en sous-multiples de 1 LSB, soit en valeur relative exprimée en pourcentage de FSR.

13.1.5 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Code corresponding to the gain point (see chapter II, category II, subclauses 2.1 and 2.2)
- Nominal value of the analogue quantity for gain point
- Input and output networks
- Operating mode, for example bipolar and/or unipolar, as appropriate
- Conditions at the other terminals.

13.2 Full-scale error (E_{FS}) of a non-adjustable linear ADC

13.2.1 Purpose

To measure the full-scale error of a non-adjustable linear ADC

13.2.2 Circuit diagram

See figure 33.

13.2.3 Circuit description and requirements

The measuring circuit shall be capable of providing the specified supply voltage(s) and maintaining the device at the specified temperature.

The voltage generator shall be capable of providing the required signals to the input of the circuit being measured.

Additionally, the measuring circuit shall be capable of providing the specified voltages and loads required at the other terminals of the circuit being measured.

An additional circuit may be used to provide any required control signals to the device being measured (where appropriate).

13.2.4 Measurement procedure

The temperature of the integrated circuit being measured is set to the specified value.

The input and output terminals, as well as the remaining terminals, are connected as specified. The power supplies and any other additional networks are connected as specified.

All the relevant control input signals shall be applied, and the input voltage (V_I) then varied until the transition to the specified condition occurs.

When (V_I) value is expressed in LSB, add $\frac{1}{2}$ LSB to determine the actual (V_I) value. The difference between the specified nominal (V_I) value and the actual (V_I) value is the full-scale error (E_{FS}).

The full-scale error is generally expressed either in multiples and submultiples of 1 LSB, or as a percentage of FSR.

13.2.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Code correspondant à la mesure du point de pleine échelle
- Valeur nominale de la grandeur analogique au point de pleine échelle
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie.

14 Coefficient de température de la variation de la tension d'erreur de gain et d'erreur de pleine échelle (α_{EG} et α_{EFS}) 73

14.1 Coefficient de température de la variation de la tension d'erreur de gain (α_{EG}) d'un ADC linéaire ajustable

14.1.1 But

Mesurer la valeur du coefficient de variation de la tension d'erreur de gain, due à une variation de température du circuit intégré.

14.1.2 Schéma du circuit

Voir figure 33.

14.1.3 Description et exigences du circuit

La méthode de mesure décrite en 13.1.3 est applicable à cette mesure.

(Les unités du coefficient de température de variation de la tension d'erreur de gain sont exprimées de la même manière que dans la CEI 60748-3, chapitre IV, section 2, article 8.)

14.1.4 Exécution

L'erreur de gain est mesurée de la manière décrite en 13.1.4 avec le circuit intégré stabilisé à la première température spécifiée (T_1): soit (E_{G1}) cette valeur d'erreur de gain .

La température est alors augmentée et stabilisée à la seconde température spécifiée (T_2) et l'erreur de gain est à nouveau mesurée: soit (E_{G2}) cette valeur d'erreur de gain .

Le coefficient de température de variation de la tension d'erreur de gain est donné par:

$$\alpha_{EG} = \frac{E_{G2} - E_{G1}}{T_2 - T_1}$$

14.1.5 Conditions spécifiées

Mêmes conditions qu'en 13.1.5, mais avec des valeurs spécifiées pour (T_1 et T_2) de température ambiante ou de température du point de référence.

13.2.5 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Code corresponding to the full-scale point
- Nominal value of the analogue quantity for full-scale point
- Input and output networks
- Operating mode, for example bipolar and/or unipolar, where appropriate
- Conditions at the other terminals.

14 Temperature coefficient of voltage change for gain and full-scale errors (α_{EG} and α_{EFS}) 73

14.1 Temperature coefficient of voltage change of the gain error (α_{EG}) of an adjustable linear ADC

14.1.1 Purpose

To measure the value of the coefficient of the voltage change of the gain error caused by a change in integrated circuit temperature.

14.1.2 Circuit diagram

See figure 33.

14.1.3 Circuit description and requirements

The method of measurement described in 13.1.3 is applicable for this measurement.

(The temperature coefficient of voltage change is expressed as in IEC 60748-3, chapter IV, section 2, clause 8.)

14.1.4 Measurement procedure

The gain error is measured as described in 13.1.4 with the integrated circuit stabilized at the first specified temperature (T_1): let this value of gain error be (E_{G1}).

The temperature is then raised and stabilized at the second specified temperature (T_2) and the gain error is measured again; let this value of gain error be (E_{G2}).

The temperature coefficient of voltage change of the gain error is given by:

$$\alpha_{EG} = \frac{E_{G2} - E_{G1}}{T_2 - T_1}$$

14.1.5 Specified conditions

As in 13.1.5, except that two values, (T_1 and T_2), are required for ambient or reference point temperature.

14.2 Coefficient de température de la variation de la tension d'erreur de pleine échelle (α_{EFS}) d'un ADC linéaire non ajustable

14.2.1 But

Mesurer la valeur du coefficient de variation de la tension d'erreur de pleine échelle, due à une variation de température du circuit intégré.

14.2.2 Schéma du circuit

Voir la figure 33.

14.2.3 Description et exigences du circuit

La méthode de mesure décrite en 13.2.3 est applicable à cette mesure.

(Les unités du coefficient de température de variation de la tension d'erreur de pleine échelle sont exprimées de la même manière que dans la CEI 60748-3, chapitre IV, section 2, article 8.)

14.2.4 Exécution

L'erreur de pleine échelle est mesurée de la manière décrite en 13.2.4 avec le circuit intégré stabilisé à la première température spécifiée (T_1): soit (E_{FS1}) cette valeur d'erreur de pleine échelle.

La température est alors augmentée et stabilisée à la seconde température spécifiée (T_2) et l'erreur de pleine échelle est à nouveau mesurée: soit (E_{FS2}) cette valeur d'erreur de pleine échelle.

Le coefficient de température de variation de la tension d'erreur de pleine échelle est donné par:

$$\alpha_{EFS} = \frac{E_{FS2} - E_{FS1}}{T_2 - T_1}$$

14.2.5 Conditions spécifiées

Mêmes conditions qu'en 13.2.5, mais avec des valeurs spécifiées pour (T_1 et T_2) de température ambiante ou de température du point de référence.

15 Erreur de linéarité d'un ADC linéaire (E_L) ($E_{L(adj)}$) (E_T) 74

Cas A: erreur de linéarité (aux points terminaux) (E_L)

Cas B: erreur de linéarité par rapport à la meilleure droite ($E_{L(adj)}$)

Cas C: erreur de précision absolue, erreur totale (E_T).

Le but général de cet article est le suivant:

- dans le cas A: mesurer l'erreur de linéarité (aux points terminaux) d'un ADC linéaire ajustable;
- dans le cas B: mesurer l'erreur de linéarité d'un ADC linéaire ajustable de telle sorte que l'ensemble de la gamme d'erreur de la caractéristique de transfert uniformément incurvée soit largement minimisée;
- dans le cas C: mesurer l'erreur de précision absolue ou l'erreur de précision relative d'un ADC linéaire non ajustable.

14.2 *Temperature coefficient of voltage change of the full-scale error (α_{EFS}) of a non-adjustable linear ADC*

14.2.1 *Purpose*

To measure the value of the coefficient of the voltage change of the full-scale error caused by a change in integrated circuit temperature.

14.2.2 *Circuit diagram*

See figure 33.

14.2.3 *Circuit description and requirements*

The method of measurement described in 13.2.3 is applicable for this measurement.

(The temperature coefficient of voltage change is expressed as in IEC 60748-3, chapter IV, section 2, clause 8.)

14.2.4 *Measurement procedure*

The full-scale error is measured as described in 13.2.4 with the integrated circuit stabilized at the first specified temperature (T_1); let this value of full-scale error be (E_{FS1}).

The temperature is then raised and stabilized at the second specified temperature (T_2) and the full-scale error is measured again; let this value of full-scale error be (E_{FS2}).

The temperature coefficient of voltage change of the full-scale error is given by:

$$\alpha_{\text{EFS}} = \frac{E_{\text{FS2}} - E_{\text{FS1}}}{T_2 - T_1}$$

14.2.5 *Specified conditions*

As in 13.2.5, except that two values, (T_1 and T_2), are required for ambient or reference point temperature.

15 **Linearity error of a linear ADC (E_L) ($E_{L(\text{adj})}$) (E_T)** 74

Case A: (end-points) linearity error (E_L)

Case B: best straight-line linearity error ($E_{L(\text{adj})}$)

Case C: absolute accuracy error, total error (E_T).

The general purpose of this clause is the following:

- in case A: to measure the (end-points) linearity error of an adjustable linear ADC;
- in case B: to measure the linearity error of an adjustable linear ADC when the absolute error over the whole range has been minimized for a uniformly curved transfer characteristic;
- in case C: to measure the absolute accuracy error or relative accuracy error of a non-adjustable linear ADC.

15.1 *Méthode a* (applicable avec un générateur de courant)

15.1.1 *But général*

Voir les deux premiers alinéas (cas A, B et C) de l'article 15.

15.1.2 *Schéma du circuit*

Voir figure 34.

15.1.3 *Description et exigences du circuit*

Le circuit de mesure doit pouvoir fournir les tensions d'alimentation spécifiées et maintenir le composant à la température spécifiée.

En outre, il doit pouvoir fournir les tensions et les charges nécessaires aux autres bornes de sortie du circuit en mesure.

(S'il y a lieu) il doit pouvoir fournir les formes d'ondes spécifiées et les niveaux nécessaires afin de commander le circuit en mesure.

Il doit être capable d'indiquer le moment où le circuit de sortie en mesure correspond au code de sortie spécifié.

L'équipement de mesure doit aussi inclure les circuits de correction d'erreur de décalage et de gain des convertisseurs ajustables (s'il y a lieu).

Le générateur de tension (V) doit pouvoir fournir des tensions spécifiques auxquelles les erreurs seront mesurées.

Le générateur de courant (I) doit pouvoir fournir un courant de sortie bipolaire sur une large gamme suffisant à compenser l'erreur de tension maximale admise.

15.1.4 *Exécution*

Voir chapitre II, catégorie II, paragraphes 2.1 et 2.2, figures 4 et 5 concernant la correction d'erreur des points de décalage et de gain (notes 1 et 2 ci-après). Voir également 2.2, figures 6a et 6b pour les cas A et B, ainsi que 2.2, figure 10 pour le cas C et enfin voir note 3 pour définir les unités dans lesquelles les erreurs seront exprimées.

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie et les autres bornes sont branchées selon les conditions spécifiées. L'alimentation, les autres dispositifs extérieurs additionnels sont également branchés selon les conditions spécifiées.

Cas A et B: les erreurs de décalage et de gain sont ajustés à zéro de la manière suivante. Le générateur de tension (V) est réglé à la valeur nominale du point de décalage $+1/2$ LSB. Le point de décalage du circuit en mesure est corrigé afin que l'erreur de décalage, en utilisant la procédure décrite ci-dessous, soit négligeable pour la transition correspondante. La tension du générateur (V) est réglée à la valeur nominale du point de gain $-1/2$ LSB et le point de gain est corrigé d'une manière similaire afin que l'erreur de gain soit négligeable pour la transition correspondante.

Cas B: l'erreur de linéarité est mesurée au point milieu de la gamme de pleine échelle.

15.1 *Method a* (applicable with a current generator)

15.1.1 *General purpose*

See the first two paragraphs (cases A, B and C) of clause 15.

15.1.2 *Circuit diagram*

See figure 34.

15.1.3 *Circuit description and requirements*

The measurement equipment should be capable of providing the specified supply voltages and maintaining the integrated circuit under test at the specified temperature.

Furthermore, it shall provide the voltages and loads at the other terminals of the circuit being measured.

(Where appropriate) it shall also provide any specified signal waveforms and levels needed to control the circuit being measured.

It shall be capable of indicating when the output of the circuit under test corresponds to a specified output code.

The measurement equipment shall also include circuits for the adjustment of offset and gain points of adjustable converters (where appropriate).

The voltage generator (V) shall be capable of providing the specified voltages at which the errors are to be measured.

The current generator (I) shall be capable of providing a bipolar output current over a range large enough to compensate for the maximum error voltage permitted.

15.1.4 *Measurement procedure*

See chapter II, category II, subclauses 2.1 and 2.2, figures 4 and 5 for the adjustment of offset and gain points (notes 1 and 2), see 2.2, figure 6a and 6b for cases A and B, see 2.2, figure 10, for case C and see note 3 for the units in which the error shall be expressed.

The temperature of the integrated circuit being measured is set to the specified value.

The input and output terminals and the remaining terminals are connected as specified. Any other additional networks and the power supplies are connected as specified.

Cases A and B: the offset and gain errors are adjusted to zero as follows. The offset generator (V) is set to the nominal offset point $+\frac{1}{2}$ LSB. The offset point of the circuit being measured is adjusted until the offset error, using the procedure below, is negligible for the corresponding transition. The voltage generator (V) is set to the nominal gain point $-\frac{1}{2}$ LSB and the gain point is adjusted similarly until the gain error is negligible for the corresponding transition.

Case B: the linearity error is measured at the mid-point of the full-scale range.

Le point de décalage est réglé de manière à réaliser une diminution de valeur de moitié de l'erreur de linéarité à ce point et le point de gain est ensuite vérifié pour qu'après correction, si nécessaire, l'erreur à ce point soit également diminuée de moitié.

Cas A, B et C: la tension du générateur (V) est fixée à la valeur spécifiée de la transition pour laquelle l'erreur de linéarité est à mesurer.

Partant d'une valeur négative, le courant de sortie du générateur de courant I est augmentée (dans une direction positive) jusqu'à ce que le code de sortie du convertisseur soit égal au plus bas des deux codes adjacents définissant la transition spécifiée. Le courant est alors augmenté jusqu'à ce que le code de sortie commute au plus haut des deux codes et sa valeur (I_1) est enregistrée. Le courant est alors réduit jusqu'à ce que le code de sortie revienne au premier des deux codes et sa valeur (I_2) est enregistrée.

L'erreur de linéarité (E_L) ou ($E_{L(adj)}$) ou l'erreur totale (E_T), selon le cas, du convertisseur à la transition spécifiée est donné par:

$$E_L, E_{L(adj)} \text{ ou } E_T = \frac{R(I_1 + I_2)}{2}$$

Noter que la différence théorique entre les deux courants n'est pas plus grande que la largeur d'une transition, dont la valeur typique est nulle.

Si cela est approprié, la procédure ci-dessus doit être répétée à chaque transition spécifiée. Si on doit trouver au contraire la transition définissant l'erreur absolue maximale de linéarité du convertisseur, il est préférable d'adopter une méthode directe de recherche (par exemple une méthode de mesure adéquate d'échantillonnage) pour trouver la transition qui donne l'erreur absolue la plus importante.

NOTES

- 1 Le point de décalage ou d'échelle de zéro pour un ADC linéaire unipolaire correspond généralement au point d'origine zéro et le point de gain à FS.
- 2 Pour un ADC linéaire bipolaire ayant une gamme de tension d'entrée symétrique, le point de décalage ou d'échelle de zéro correspond généralement à $-1/2$ FS et le point de gain à $+1/2$ FS.
- 3 L'erreur de linéarité doit être exprimée en sous-multiples de 1 LSB et l'erreur de précision absolue doit être exprimée en termes de la quantité analogique, par exemple en volts.

15.1.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Pleine échelle du convertisseur
- Transition(s) sélectionnée(s): valeur(s) analogique(s) nominale(s) et paire(s) de codes numériques
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie.

15.2 Méthode b (applicable avec un DAC de référence)

15.2.1 But général

Voir les deux premiers alinéas (cas A, B et C) de l'article 15.

15.2.2 Schéma du circuit

Voir figure 35.

The offset point is adjusted to give minus half this linearity error at the offset point, and then the gain point is achieved for the same value of error, being adjusted if necessary.

Cases A, B and C: voltage generator (V) is set to the specified value for the transition at which the linearity error is to be measured.

Starting from a negative value, the output of the current generator (I) is increased (in a positive direction) until the output code of the converter is equal to the lower of the two adjacent codes that define the specified transition. The current is then increased until the output code switches to the higher of the two codes and its value (I_1) is recorded. The current is then reduced until the output code returns to the first of the two codes and its value, (I_2), is recorded.

The linearity error (E_L) or ($E_{L(adj)}$) or total error (E_T) as appropriate, of the converter at the specified transition is given by:

$$E_L, E_{L(adj)} \text{ or } E_T = \frac{R(I_1 + I_2)}{2}$$

Note that theoretically the difference between the two currents shall be no larger than the width of a transition, which is typically zero.

When appropriate, the procedure above shall be repeated at each specified transition. If, instead, the absolute maximum linearity error of the converter is to be found, then the procedure is repeated using a direct search method (example: a sampling method) to find the transition that gives the largest absolute error.

NOTES

- 1 The offset or zero-scale point for a unipolar linear ADC generally corresponds to the zero origin point, and the gain point to FS.
- 2 For a bipolar linear ADC with symmetrical input voltage range the offset or zero-scale point generally corresponds to $-\frac{1}{2}$ FS, and the gain point to $+\frac{1}{2}$ FS.
- 3 The linearity error shall be expressed in submultiples of 1 LSB and the absolute accuracy error shall be expressed in terms of the analogue quantity, for example in volts.

15.1.5 Specified conditions

- Ambient or reference-point temperature
- Supply voltage(s)
- Full scale for the converter
- Selected transition(s): nominal analogue value(s) and pair(s) of digital codes
- Input and output networks
- Operating mode, for example bipolar or unipolar as appropriate
- Conditions at other terminals.

15.2 Method b (applicable with reference DAC)

15.2.1 General purpose

See the two first paragraphs of clause 15 (cases A, B and C).

15.2.2 Circuit diagram

See figure 35.

15.2.3 Description et exigences du circuit

Voir également chapitre II, catégorie II, paragraphe 2.2, figures 6 (ADC) et 10a.

L'ADC en mesure est inclus dans une boucle qui permet la comparaison entre le code d'entrée numérique appliqué au DAC de référence et le code de sortie correspondant fourni par le circuit ADC mesuré.

Un second DAC d'approche est utilisé pour améliorer la résolution de la mesure d'erreur de linéarité. La valeur analogique de sortie du DAC d'approche s'ajoute (après atténuation suivant le rapport R/R_1) à la valeur analogique de sortie du DAC de référence.

Le rapport d'atténuation R_1/R doit être suffisamment grand afin de ne pas introduire d'erreur significative de la tension de sortie de ses pas adjacents. Le DAC doit avoir une sortie bipolaire.

Le DAC de référence doit être suffisamment précis pour ne pas introduire d'erreur significative.

Le comparateur génère une série d'augmentations et de diminutions de codes à l'entrée du DAC d'approche suivant que la sortie de l'ADC se situe en dessous ou en dessus de la transition spécifiée et ce jusqu'à ce que finalement la sortie de l'ADC oscille entre les deux codes adjacents en dessous et au-dessus de la transition.

L'équipement de mesure connecté entre les points A et B (figure 35) permet alors de définir l'erreur de linéarité ou l'erreur de précision absolue suivant le cas de mesure considéré.

Le circuit de mesure doit pouvoir fournir la ou les tensions d'alimentation spécifiées et maintenir le composant à la température spécifiée.

De plus, il doit pouvoir fournir les tensions et les charges nécessaires aux autres bornes de sortie du circuit en mesure.

Le générateur de configuration de bits doit pouvoir fournir les niveaux d'entrée spécifiés au circuit de mesure.

Un circuit de commande doit être capable de fournir les formes d'onde spécifiées et les niveaux de signaux nécessaires pour commander le circuit en mesure (s'il y a lieu).

L'équipement de mesure doit également inclure les circuits de correction d'erreurs de décalage et de gain (s'il y a lieu).

15.2.4 Exécution

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie et les autres bornes sont branchées selon les conditions spécifiées. L'alimentation, les autres dispositifs extérieurs additionnels sont également branchés selon les conditions spécifiées.

Appliquer tous les signaux d'entrée de commande adéquats afin d'obtenir une indication correcte à la sortie du DAC de référence.

Cas A: erreur de linéarité (aux points terminaux) (E_L). Corriger les erreurs au point de décalage, puis au point de gain.

15.2.3 *Circuit description and requirements*

See also chapter II, category II, subclause 2.2, figures 6 (ADC) and 10a.

The ADC being measured is included in a loop which permits the comparison between the applied digital input code at the reference DAC and the corresponding output code given by the ADC circuit to be measured.

A second approach DAC is used to improve the resolution of the linearity error measurement. The analogue output value of the approach DAC is added (after attenuation following the ratio of R/R_1) at the output analogue value of the reference DAC.

The attenuation ratio R_1/R shall be large enough so that adjacent steps of its attenuated output voltage are small enough not to introduce significant error. The DAC shall have a bipolar output.

The reference DAC shall be sufficiently accurate not to introduce significant errors.

The comparator generates a series of increasing or decreasing codes at the input to the approach DAC according to whether the output of the ADC lies below or above the specified transition until, finally, the output of ADC oscillates between the two adjacent codes below and above the transition.

The measurement equipment connected between points A and B (figure 35) indicates the linearity error or the absolute accuracy error as appropriate following the case of measure which is considered.

The measuring circuit shall be capable of providing the specified supply voltage(s) and maintaining the device at the specified temperature.

Furthermore, the measuring circuit shall be capable of providing the voltages and loads required at the other terminals of the circuit being measured.

The bit pattern generator shall be capable of providing the specified input levels to the measuring circuit.

A control circuit shall be capable of providing the specified signal waveforms and levels needed to control the device being measured (where appropriate).

The measurement equipment shall also include circuits for the adjustment of offset and gain errors (where appropriate).

15.2.4 *Measurement procedure*

The temperature of the integrated circuit being measured is set to the specified value.

The input and output terminals, as well as the remaining terminals, are connected as specified. The power supplies and any other additional networks are connected as specified.

Apply all relevant control input signals to obtain at the output of the reference DAC a correct indication.

Case A: (end-points) linearity error (E_L). Adjust the offset error to zero and then adjust the gain error to zero.

Cas B: erreur de linéarité par rapport à la meilleure droite ($E_{L(adj)}$). Effectuer une première mesure de linéarité suivant le premier cas A, puis corriger l'erreur de décalage afin que dans la partie basse de la gamme de pleine échelle l'erreur de linéarité soit diminuée de moitié. Corriger ensuite l'erreur de gain afin que dans la partie haute de la gamme de pleine échelle l'erreur de linéarité soit également diminuée de moitié.

Le code d'entrée du DAC d'approche est réglé de telle sorte que la tension entre les points A et B soit nulle. Le générateur de configuration de bits est réglé au code d'entrée pour lequel le DAC de référence donne une tension de sortie égale à la valeur analogique spécifiée de la transition à vérifier.

Le code d'entrée du DAC d'approche est alors augmenté ou diminué afin de fournir au convertisseur ADC en mesure une tension analogique pour laquelle la sortie oscille entre les codes adjacents au-dessus et au-dessous de la transition spécifiée.

La différence entre les valeurs analogiques mesurées à la sortie du DAC de référence (pour une entrée de code donnée) et à l'entrée de l'ADC en mesure définit l'erreur de linéarité (E_L) ou ($E_{L(adj)}$), ou l'erreur de précision absolue (E_T) (suivant le cas de mesure) pour la transition contrôlée.

Cette différence est lue entre les points A et B.

Le code d'entrée choisi doit être celui pour lequel l'erreur de linéarité est maximale. Il peut être trouvé ou approché à l'aide d'une méthode de mesure par échantillonnage, afin de réduire la durée de vérification.

Voir notes 1, 2 et 3 de 11.4.

15.2.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Pleine échelle utilisée sur le convertisseur en mesure
- Valeur(s) analogique(s) nominale(s) de la ou des transitions à contrôler
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie
- Rapport R_1/R
- Bruit de l'amplificateur.

Case B: best-straight-line linearity error ($E_{L(adj)}$). First measure the linearity error as given for case A. Then adjust the offset error to give minus half this linearity error at the lowest end of the range, and then adjust the gain error to give the same value of error at the highest end of the range.

The input code of the approach DAC is set so that there is zero voltage between points A and B. The bit-pattern generator is set to the input code for which the reference DAC gives an output voltage equal to the specified analogue value of the transition to be checked.

The input code of the approach DAC is then increased and decreased as required until the output of the ADC being measured switches between the two adjacent codes above and below the specified transition.

The difference between analogue values measured at the output of the reference DAC (for an input code given) and at the input of the ADC under test defines the linearity error (E_L), ($E_{L(adj)}$), or (E_T) (following the case of measurement) for the controlled transition.

This difference is read between points A and B.

The input code given shall be chosen so that the linearity error is maximum. To reduce the control time it may be observed or approached with a sampling measurement method.

See notes 1, 2 and 3 in 11.4.

15.2.5 Specified conditions

- Ambient or reference-point temperature
- Supply voltage(s)
- Full scale used for the converter being measured
- Nominal analogue value(s) of the transition(s) to be checked
- Input and output networks
- Operating mode, for example bipolar and/or unipolar as appropriate
- Conditions at the other terminals
- Ratio R_1/R
- Noise of amplifier

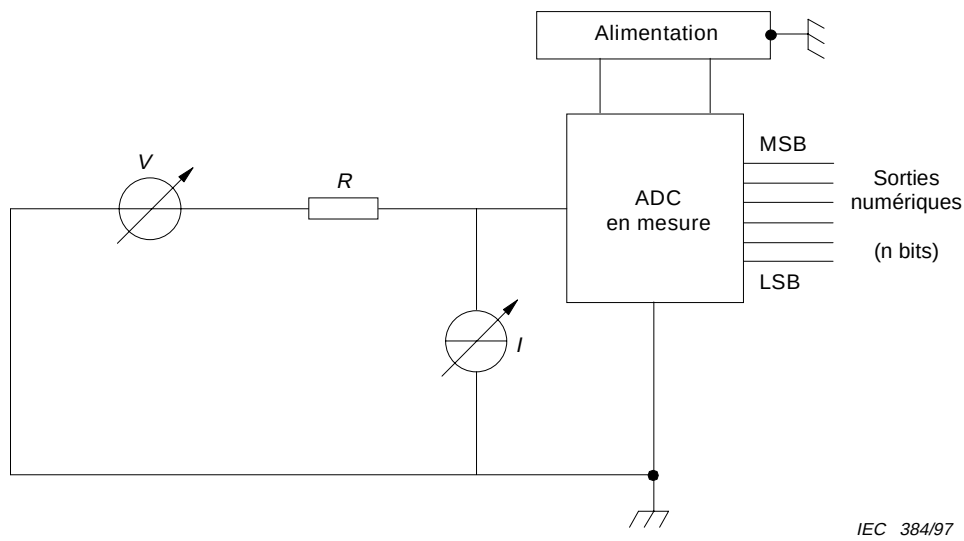


Figure 34 – Equipement de mesure des erreurs de linéarité d'un ADC linéaire (applicable avec un générateur de courant)

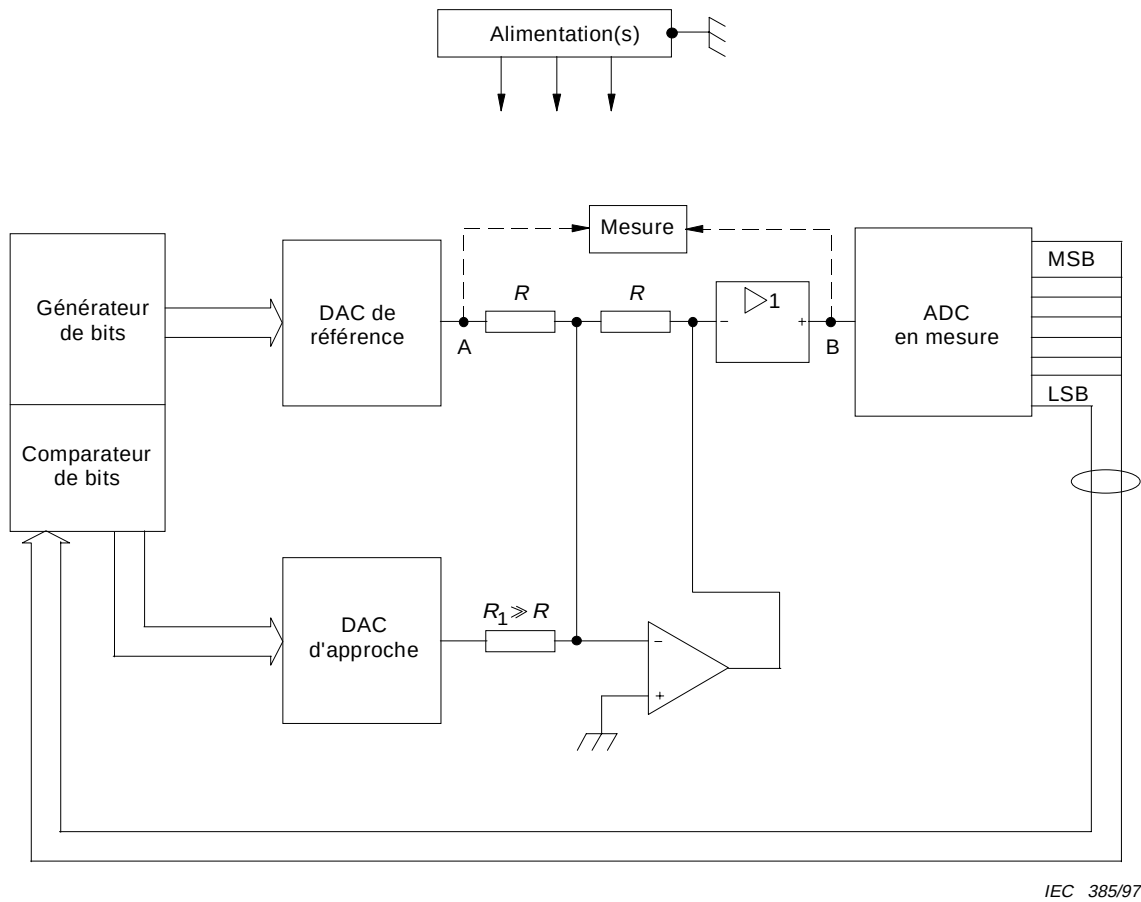


Figure 35 – Equipement de mesure pour les mesures de l'erreur de linéarité (aux points terminaux), par rapport à la meilleure droite, l'erreur totale et l'erreur de linéarité différentielle d'un ADC linéaire (applicable avec un DAC de référence)

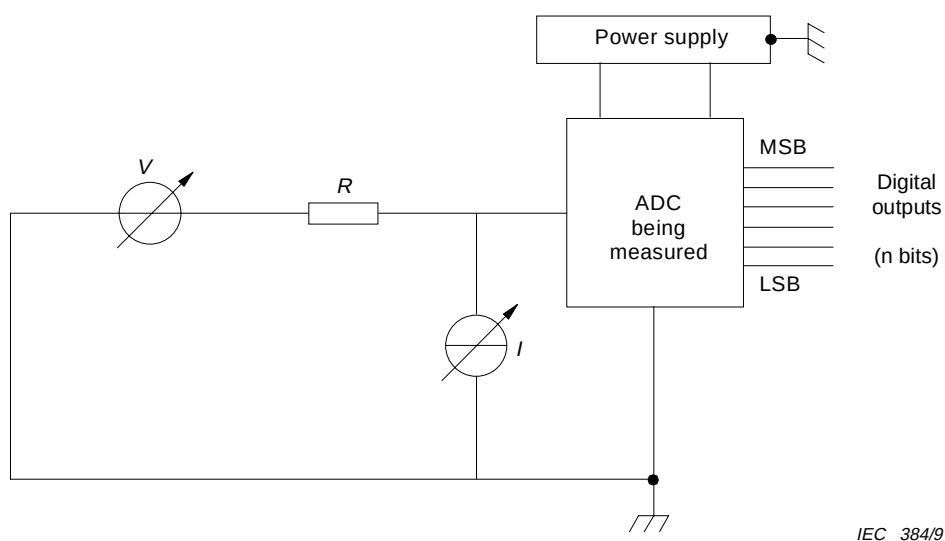


Figure 34 – Measuring equipment for linearity errors of a linear ADC (applicable with a current generator)

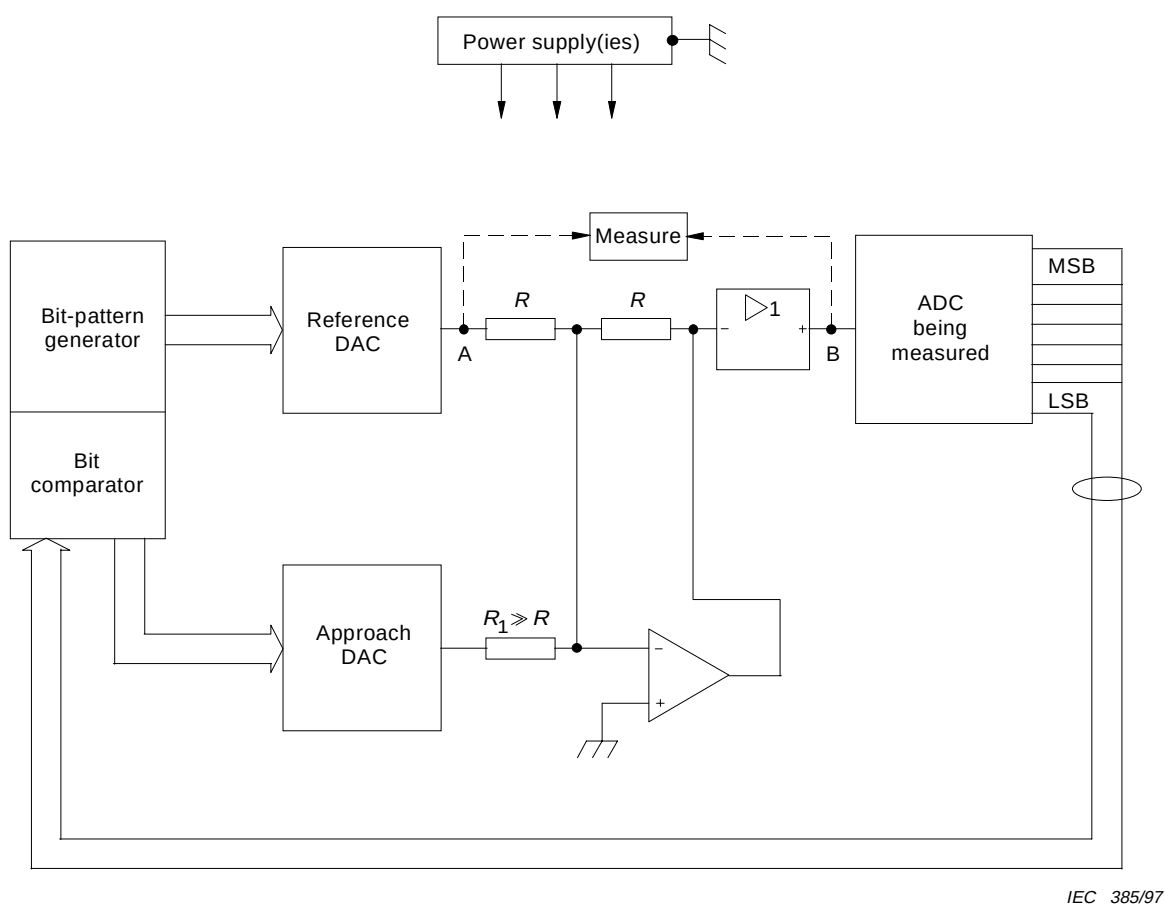


Figure 35 – Measuring circuit of a linear ADC for (end-points) linearity error, best-straight-line linearity error, total error, and differential linearity error (applicable with a reference DAC)

16 Erreur de linéarité différentielle (E_D) 75

16.1 But

Mesurer l'erreur de linéarité différentielle d'un ADC linéaire aux points terminaux de sa fonction de transfert.

16.2 Schéma du circuit

Voir figure 35.

16.3 Description et exigences du circuit

Voir chapitre II, catégorie II, paragraphe 2.2, figure 7 (ADC).

La description et les exigences du circuit décrites à l'article 15 sont applicables à cette mesure.

16.4 Exécution

L'erreur de linéarité est déterminée de la même façon que dans l'article 15, après la correction des erreurs de décalage et de gain (s'il y a lieu). On applique à l'entrée de l'ADC en mesure la tension analogique correspondant à la valeur de la transition spécifiée.

La valeur de la tension au point B est enregistrée; soit (E_1) cette valeur.

La tension d'entrée analogique de l'ADC en mesure est alors augmentée de la valeur correspondant à (+1 LSB). L'erreur de linéarité est à nouveau déterminée.

On lit la valeur de la tension au point B, soit (E_2) cette nouvelle valeur.

L'erreur de linéarité différentielle (E_D) est donnée par ($E_2 - E_1$).

16.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Pleine échelle utilisée sur le convertisseur en mesure
- Valeur(s) analogique(s) de la ou des transitions à vérifier
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie
- Rapport R_1/R
- Bruit de l'amplificateur.

17 Fréquence maximale fonctionnelle ($f_{\max}$) 76

17.1 Méthode a (avec un équipement de mesure comportant un DAC linéaire de référence)

17.1.1 But

Mesurer la fréquence maximale d'un signal sinusoïdal à l'entrée analogique d'un ADC pour un taux de distorsion spécifié (méthode à grand signal d'entrée).

16 Differential linearity error (E_D) 75

16.1 Purpose

To measure the differential linearity error of a linear ADC with regard to end points of its transfer function.

16.2 Circuit diagram

See figure 35.

16.3 Circuit description and requirements

See chapter II, category II, subclause 2.2, figure 7 (ADC).

The circuit description and requirements described in clause 15 are applicable for this measurement.

16.4 Measurement procedure

The linearity error is determined as in clause 15, after offset error and gain error has been set to zero (where appropriate) with the analogue input voltage to the ADC being measured, set to the value corresponding to the specified transition.

The value of the voltage at point B is recorded; let this be (E_1).

The analogue input voltage is then set to the value corresponding to (+1 LSB) higher for the ADC being measured. The linearity error is determined again.

The value of the voltage at point B is recorded; let this be (E_2).

The differential linearity error (E_D) is given by ($E_2 - E_1$).

16.5 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Full-scale used for the converter being measured
- Analogue value(s) of the transition(s) to be checked
- Input and output networks
- Operating mode, for example bipolar and/or unipolar (as appropriate)
- Conditions at the other terminals
- Ratio R_1/R
- Noise of amplifier.

17 Maximum operating frequency ($f_{\max}$) 76

17.1 Method a (with a reference linear DAC measurement equipment)

17.1.1 Purpose

To measure the maximum frequency of a sinusoidal signal at the analogue input of an ADC for a specified distortion level (large input signal method).

17.1.2 Schéma du circuit

Voir la figure 36 et le signal analogique d'entrée à la figure 37.

17.1.3 Description et exigences du circuit

A l'entrée d'un ADC linéaire en mesure, un signal sinusoïdal est délivré par un générateur.

La sortie numérique du circuit en mesure est connectée à un DAC de référence dont la réponse est suffisamment rapide et précise pour ne pas affecter le résultat final.

Le signal analogique à la sortie du DAC de référence est observé à l'aide d'un oscilloscope, d'un voltmètre et d'un distorsiomètre ou à l'aide d'un appareillage automatique.

Le circuit de mesure doit pouvoir fournir la ou les tensions d'alimentation spécifiées et maintenir le composant à la température spécifiée.

Le générateur de tension doit pouvoir fournir une tension sinusoïdale superposée à une tension continue à l'entrée du circuit en mesure.

Un circuit supplémentaire peut fournir tous les signaux de commande requis au circuit en mesure (s'il y a lieu).

17.1.4 Exécution

Régler la température du circuit intégré à la valeur spécifiée.

Les bornes d'entrée et de sortie et les autres bornes sont branchées selon les conditions spécifiées. L'alimentation et les autres dispositifs extérieurs additionnels sont également branchés selon les conditions spécifiées.

Fixer le niveau du signal d'entrée avec le générateur de signal et la tension continue superposée de sorte que la valeur d'amplitude maximale du signal sinusoïdal appliqué varie respectivement de $(FS - 3 \text{ LSB})$ à (3 LSB) pour un convertisseur unipolaire et de $(\frac{1}{2} FS - 3 \text{ LSB})$ à $(-\frac{1}{2} FS + 3 \text{ LSB})$ pour un convertisseur bipolaire (les signaux appliqués de mesure étant à moins de $\pm 1 \text{ LSB}$ près) (voir figure 37).

Choisir une fréquence suffisamment basse de sorte que le signal de sortie analogique du DAC de référence soit transmis à travers le circuit en mesure sans atténuation ni distorsion.

Il est recommandé de choisir une fréquence de départ (f_1) égale ou inférieure à $(0,1 f_{\max})$, ($f_{\max}$) étant la fréquence de fonctionnement maximale spécifiée.

A cette fréquence de départ, observer le niveau de sortie avec le système de mesure (voir figures 36 et 37).

Augmenter ensuite progressivement la fréquence de fonctionnement en maintenant constante l'amplitude à la sortie du générateur de tension et observer le signal analogique à la sortie du DAC de référence.

Lire la fréquence à partir de laquelle l'oscilloscope montre une distorsion évidente du signal ou lorsque le voltmètre indique une atténuation spécifiée de l'amplitude du signal et/ou une distorsion spécifiée lue au distorsiomètre.

La fréquence ainsi définie est la fréquence maximale de fonctionnement ($f_{\max}$).

17.1.2 *Circuit diagram*

See figures 36 and 37 on analogue input signal.

17.1.3 *Circuit description and requirements*

At the input of the linear ADC being measured, a sinusoidal signal is delivered by a generator.

The digital output of the circuit being measured is connected to a reference DAC, the response of which is sufficiently fast and accurate so as not to affect the final result.

The analogue signal at the output of the reference DAC is observed with an oscilloscope, a voltmeter and a distortimeter or alternatively with an automatic equipment.

The measuring circuit shall be capable of providing the specified supply voltage(s) and maintaining the device at the specified temperature.

The voltage generator shall be capable of providing a sinusoidal voltage superimposed on a d.c. voltage at the input of the circuit being measured.

An additional circuit may be employed to provide any required signals to the circuit being measured (where appropriate).

17.1.4 *Measurement procedure*

The temperature of the integrated circuit being measured is set to the specified value.

The input and output terminals, as well as the remaining terminal, are connected as specified. The power supplies and any other additional networks are connected as specified.

Set the level of the input signal from the voltage generator and the superimposed d.c. voltage so that the sinusoidal voltage has higher and lower peak values of $(FS - 3 \text{ LSB})$ and (3 LSB) respectively for a unipolar converter and $(\frac{1}{2} FS - 3 \text{ LSB})$ and $(-\frac{1}{2} FS + 3 \text{ LSB})$ for a bipolar converter (each within $\pm 1 \text{ LSB}$) (see figure 36).

Choose a sufficiently low frequency so as to transmit the analogue output signal of the reference DAC through the circuit being measured without attenuation and distortion.

It is recommended to choose a starting frequency (f_1) equal or less than $(0,1 f_{\max})$, ($f_{\max}$) being the specified maximum operating frequency.

From this starting frequency, observe the output level with the measurement system (see figures 36 and 37).

Then progressively increase the operating frequency in maintaining constant the magnitude at the output of the voltage generator and observe the analogue signal at the output of the reference DAC.

Read the frequency from which the oscilloscope shows an evident signal distortion, or when the voltmeter indicates a specified attenuation of the magnitude of the signal and/or a specified distortion read at the distortimeter.

The frequency defined is the maximum operating frequency ($f_{\max}$).

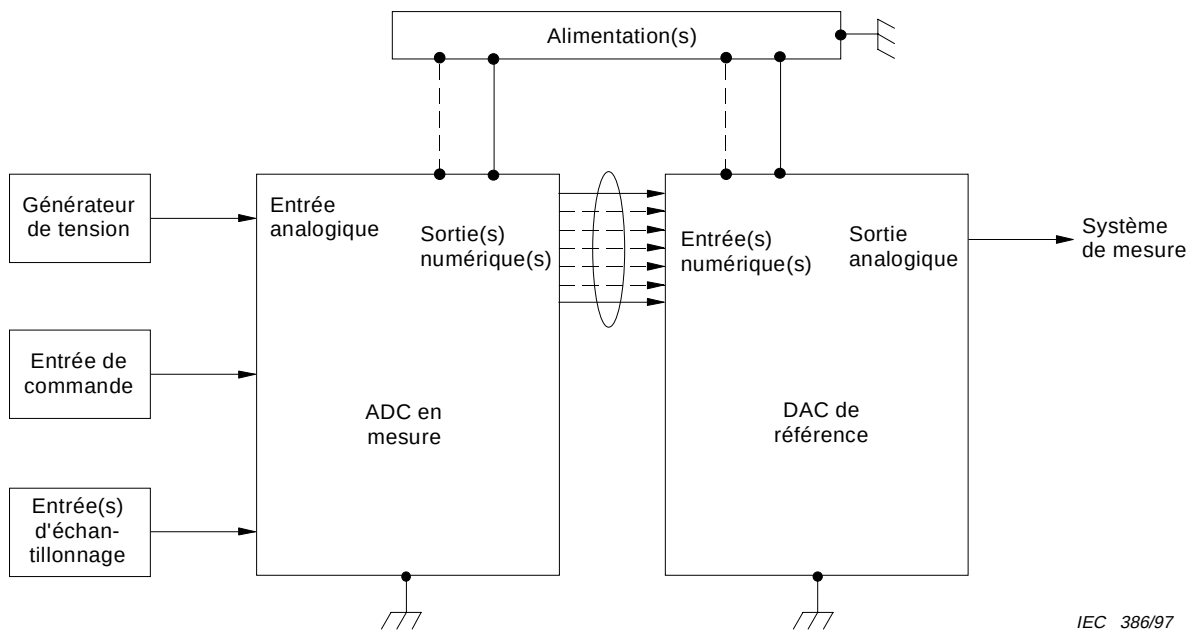


Figure 36 – Circuit de mesure (avec un DAC de référence) pour la mesure de la fréquence maximale fonctionnelle ($f_{\max}$) d'un ADC linéaire

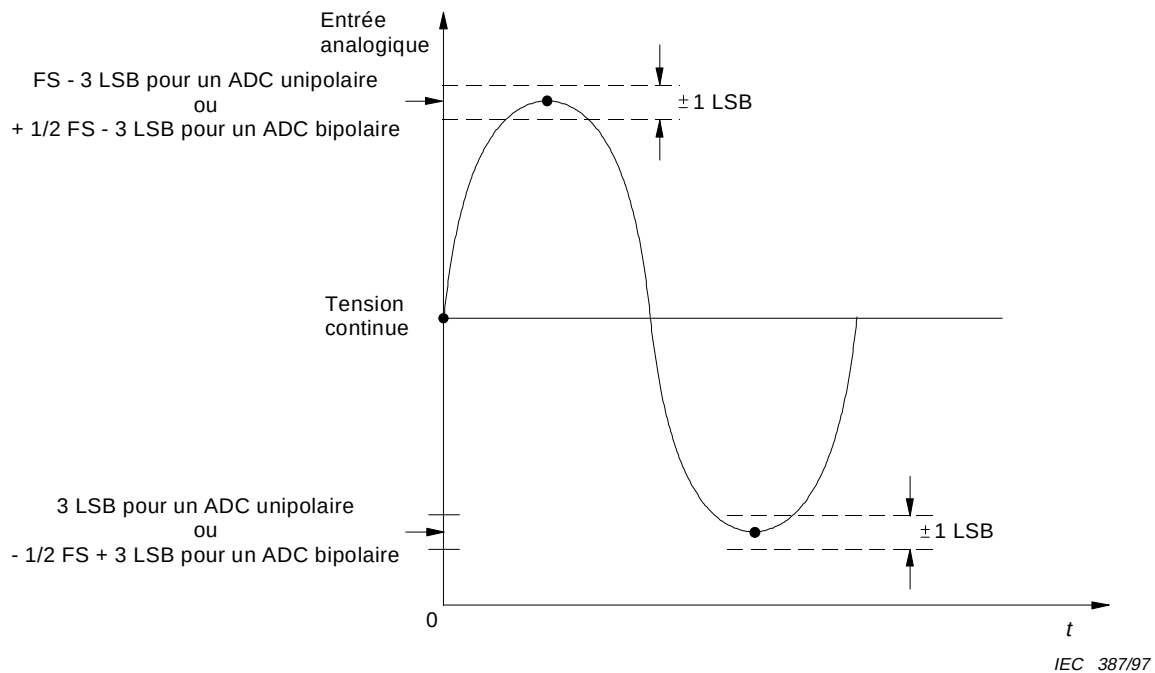


Figure 37 – Signal d'entrée analogique pour la mesure de la fréquence maximale fonctionnelle d'un ADC linéaire

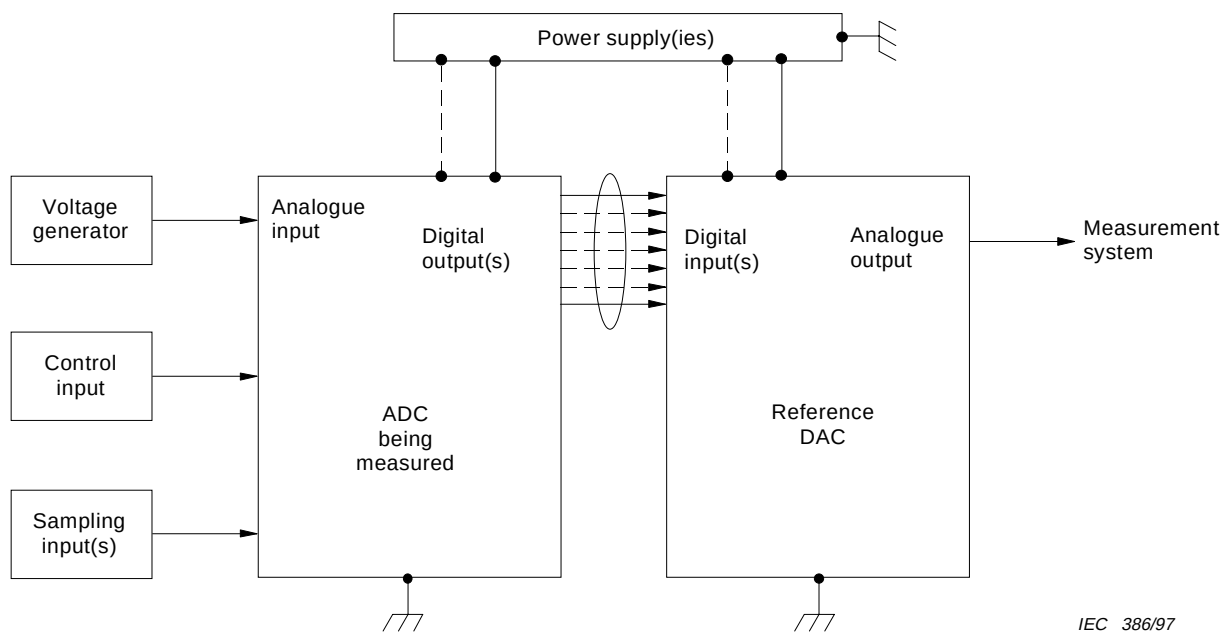


Figure 36 – Measuring circuit (with a reference DAC) for maximum operating frequency ($f_{\max}$) of a linear ADC

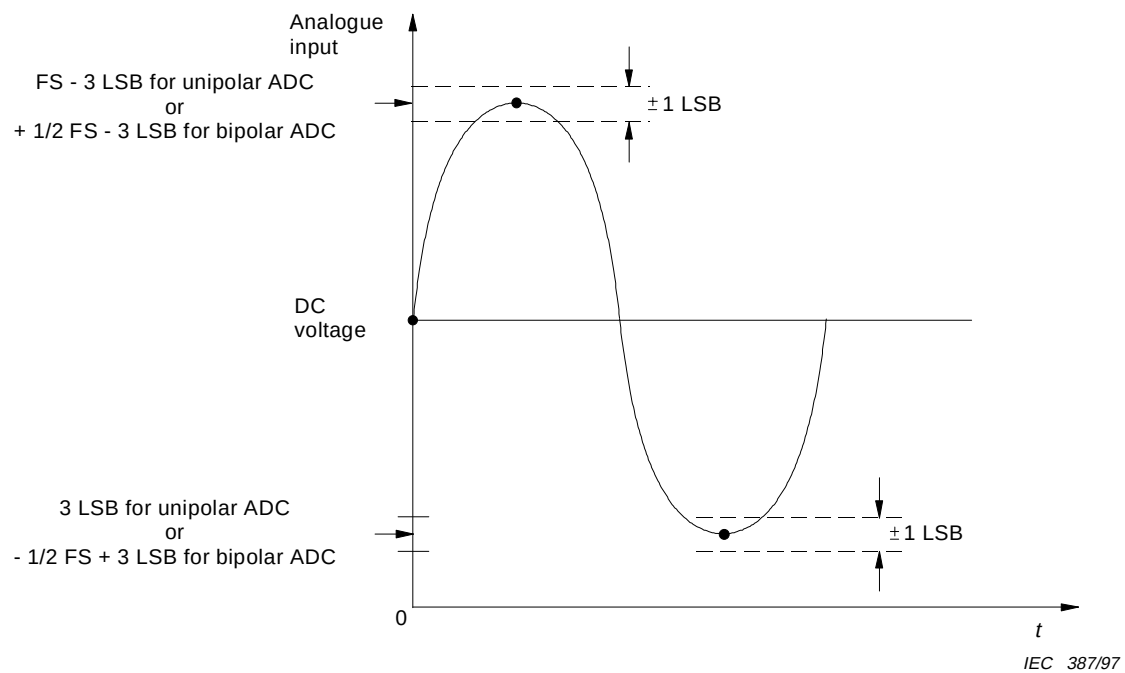


Figure 37 – Analogue input signal for maximum operating frequency measurement of a linear ADC

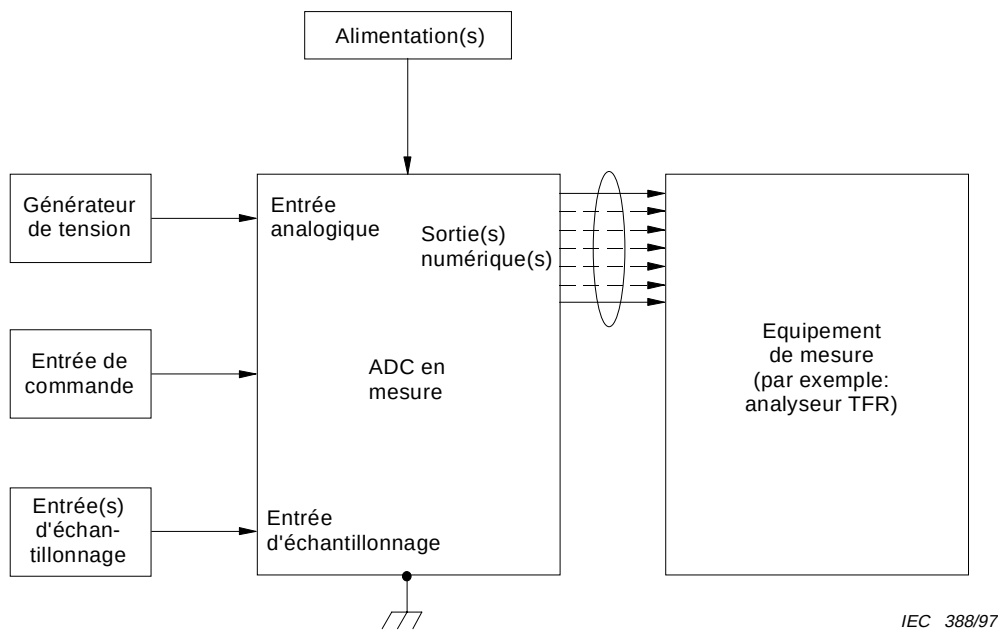


Figure 38 – Circuit de mesure pour la fréquence maximale fonctionnelle d'un ADC linéaire (avec une technique de traitement de signal numérique)

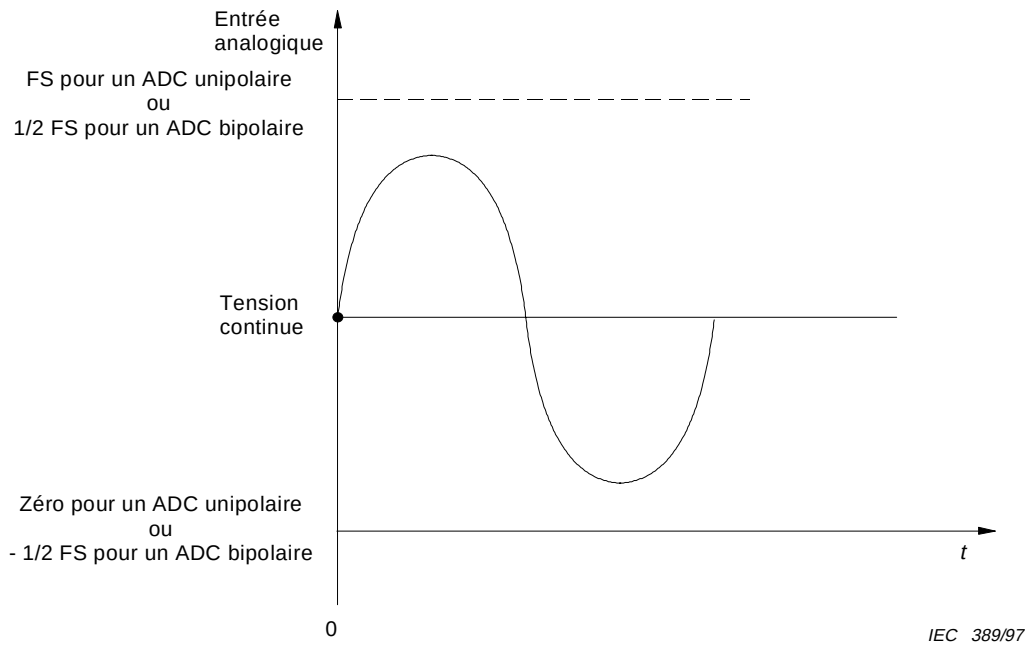


Figure 39 – Signal d'entrée analogique pour la mesure de la fréquence maximale fonctionnelle d'un ADC linéaire

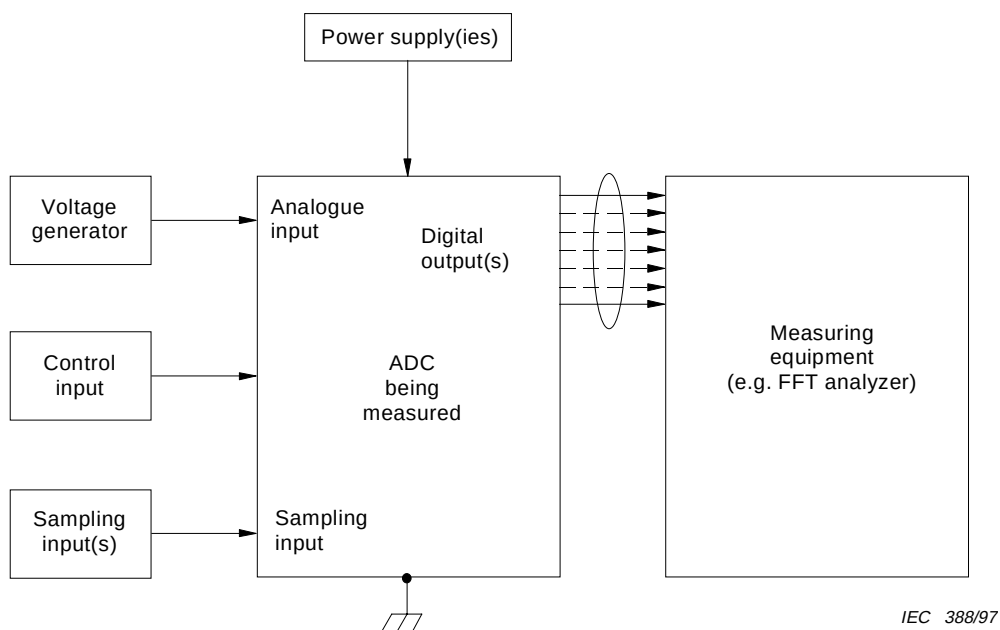


Figure 38 – Measuring circuit (with a digital signal processing technique) for maximum operating frequency measurement of a linear ADC

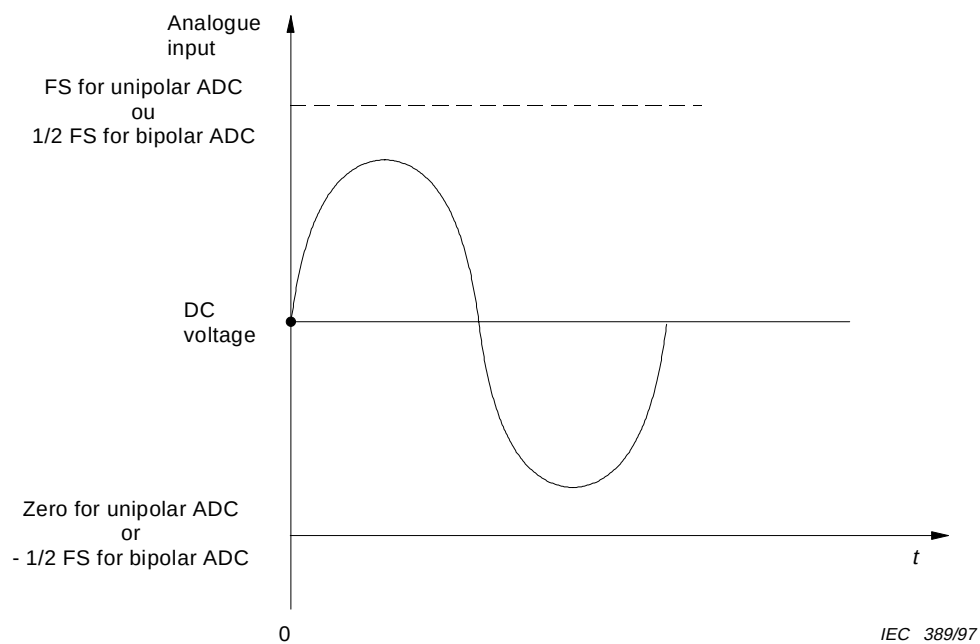


Figure 39 – Analogue input signal for maximum operating frequency measurement of a linear ADC

17.1.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Pleine échelle utilisée pour le convertisseur en mesure
- Valeur typique de ($f_{\max}$)
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie.

17.2 Méthode b (avec une technique de traitement du signal numérique)

17.2.1 But

Mesurer la fréquence maximale d'un signal sinusoïdal à l'entrée analogique d'un ADC pour un taux de distorsion spécifié à l'entrée du circuit en mesur.

17.2.2 Schéma du circuit

Voir figures 38 et 39.

17.2.3 Description et exigences du circuit

Le générateur de tension doit pouvoir fournir une tension sinusoïdale superposée à une tension continue spécifiée à l'entrée du circuit de mesure.

Le niveau de distorsion de sortie du générateur de tension doit être suffisamment faible pour ne pas affecter le résultat de la mesure.

Le circuit de mesure doit aussi pouvoir fournir la ou les tensions d'alimentation spécifiées.

L'équipement de mesure doit être capable de mesurer l'amplitude et/ou la distorsion à la sortie de l'ADC à l'aide d'une technique de traitement numérique du signal basé par exemple sur l'analyse spectrale par la transformée de Fourier (TFR).

17.2.4 Exécution

Régler la température du circuit intégré à la valeur spécifiée.

Les bornes d'entrée et de sortie et les autres bornes sont branchées selon les conditions spécifiées. L'alimentation et les autres dispositifs extérieurs additionnels sont également branchés selon les conditions spécifiées.

Fixer le niveau du signal d'entrée avec le générateur de signal et la tension continue superposée de sorte que le signal sinusoïdal soit à la valeur spécifiée. La tension continue est égale à ($\frac{1}{2}$ FS) pour un convertisseur unipolaire ou à zéro pour un convertisseur bipolaire (voir figure 39).

Partant d'une fréquence suffisamment basse, la fréquence du générateur de tension est augmentée jusqu'à ce que le niveau de sortie et/ou le niveau de distorsion du convertisseur atteigne une atténuation et/ou un taux de distorsion spécifié. Cette fréquence est alors définie comme étant la fréquence maximale fonctionnelle.

17.1.5 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Full-scale used for the converter being measured
- Typical value(s) of ($f_{\max}$)
- Input and output networks
- Operating mode, for example bipolar and/or unipolar, where appropriate
- Conditions at the other terminals.

17.2 Method b (with a digital signal processing technique)

17.2.1 Purpose

To measure the maximum frequency of a sinusoidal signal at the analogue input of an ADC for a specified distortion level.

17.2.2 Circuit diagram

See figures 38 and 39.

17.2.3 Circuit description and requirements

The voltage generator shall be capable of providing the sinusoidal signal superimposed on a specified d.c. voltage at the input of the circuit being measured.

The output distortion level of the voltage generator shall be so low that it does not affect the result.

The measuring circuit shall also be capable of providing the specified supply voltage(s).

The measuring equipment shall be capable of measuring the amplitude and/or distortion at the output of the ADC with a digital signal processing technique such as FFT (Fast Fourier Transform) spectrum measuring method.

17.2.4 Measuring procedure

The temperature of the integrated circuit being measured is set to the specified value.

The input and output terminals, as well as the remaining terminals, are connected as specified. The power supplies and any other additional networks are connected as specified.

Set both the input signal of the voltage generator, with a superimposed d.c. voltage that the sinusoidal signal has a specified value. The d.c. voltage is equal to the ($\frac{1}{2}$ FS) for a unipolar converter or zero for a bipolar converter (see figure 39).

Starting from a sufficiently low frequency, the frequency of the voltage generator is increased until the measured output level and/or distortion level of the converter reaches a specified attenuation and/or a specified distortion. That frequency is defined as the maximum operating frequency.

17.2.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Pleine échelle utilisée pour le convertisseur en mesure
- Valeur typique de ($f_{\max}$)
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie.

Groupe II – Convertisseurs linéaires numérique-analogique (DAC)

18 Courants d'alimentation (I_{CC} et I_{EE}) 77

18.1 But

Mesurer les valeurs des courants d'alimentation d'un DAC linéaire.

18.2 Schéma du circuit

Voir figure 40.

18.3 Description et exigences du circuit

Le circuit de mesure doit pouvoir fournir les tensions d'alimentation spécifiées et maintenir le dispositif à la température spécifiée.

Le générateur de configuration de bits doit pouvoir fournir au convertisseur en mesure les niveaux d'entrée spécifiés correspondant à la configuration de bits nécessaire.

Un circuit de commande doit pouvoir fournir les formes d'ondes spécifiées et les niveaux de signaux nécessaires pour contrôler le circuit de mesure (s'il y a lieu).

De plus, l'équipement de mesure doit pouvoir fournir les tensions et les charges requises aux autres bornes du circuit en mesure.

18.4 Exécution

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie ainsi que les autres bornes sont connectées selon les conditions spécifiées. Les alimentations ainsi que les autres dispositifs extérieurs additionnels au circuit intégré sont branchés selon les conditions spécifiées.

Régler la ou les tensions à la ou aux valeurs spécifiées.

A l'aide du générateur de configuration de bits, appliquer la configuration spécifiée aux entrées numériques du convertisseur en mesure.

Relever les courants (I_{CC} et I_{EE}) grâce aux ampèremètres intercalés.

17.2.5 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Full-scale used for the converter being measured
- Typical value of ($f_{\max}$)
- Input and output networks
- Operating mode, for example bipolar and/or unipolar, as appropriate
- Conditions at the other terminals.

Group II – Linear digital-to-analogue converters (DAC)

18 Supply currents (I_{CC} and I_{EE}) 77

18.1 Purpose

To measure supply currents of a linear DAC.

18.2 Circuit diagram

See figure 40.

18.3 Circuit description and requirements

The measuring circuit shall be capable of providing the specified supply voltages and to maintain the device at the specified temperature.

The bit-pattern generator shall be capable of providing at the converter being measured the specified input levels corresponding to the necessary bits configuration.

A control circuit shall be capable of providing the specified signal waveforms and levels needed to control the device being measured (where appropriate).

Additionally, the measuring circuit shall be capable of providing the voltages and loads required at the other terminals of the circuit being measured.

18.4 Measurement procedure

The temperature of the integrated circuit being measured is set to the specified value.

The input and output terminals, as well as the remaining terminals, are connected as specified. The power supplies and any other additional networks are connected as specified.

Set the supply voltage(s) to the specified value(s).

With the bit-pattern generator, apply the specified configuration to the digital inputs of the converter being measured.

The currents (I_{CC} and I_{EE}) are recorded on inserted ammeters.

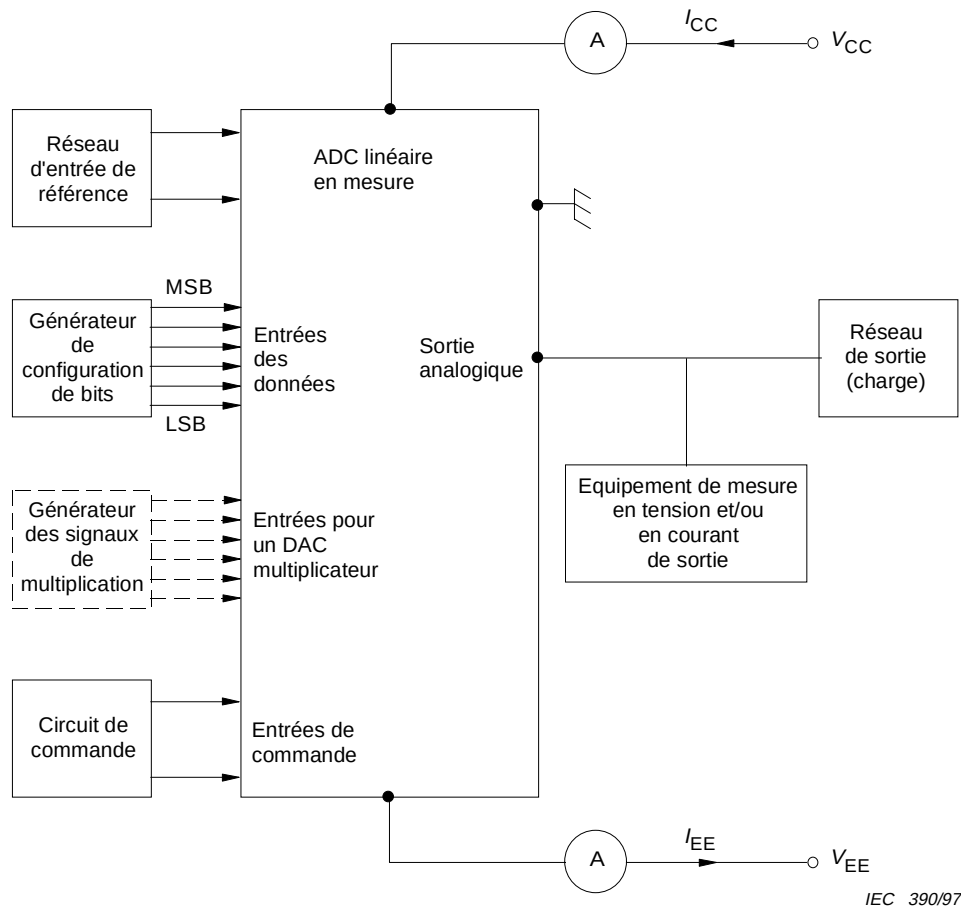


Figure 40 – Circuit de mesure des courants d'alimentation et de la sensibilité de la tension de sortie (courant de sortie) d'un DAC linéaire à une entrée numérique ou à deux entrées (convertisseur multiplicateur)

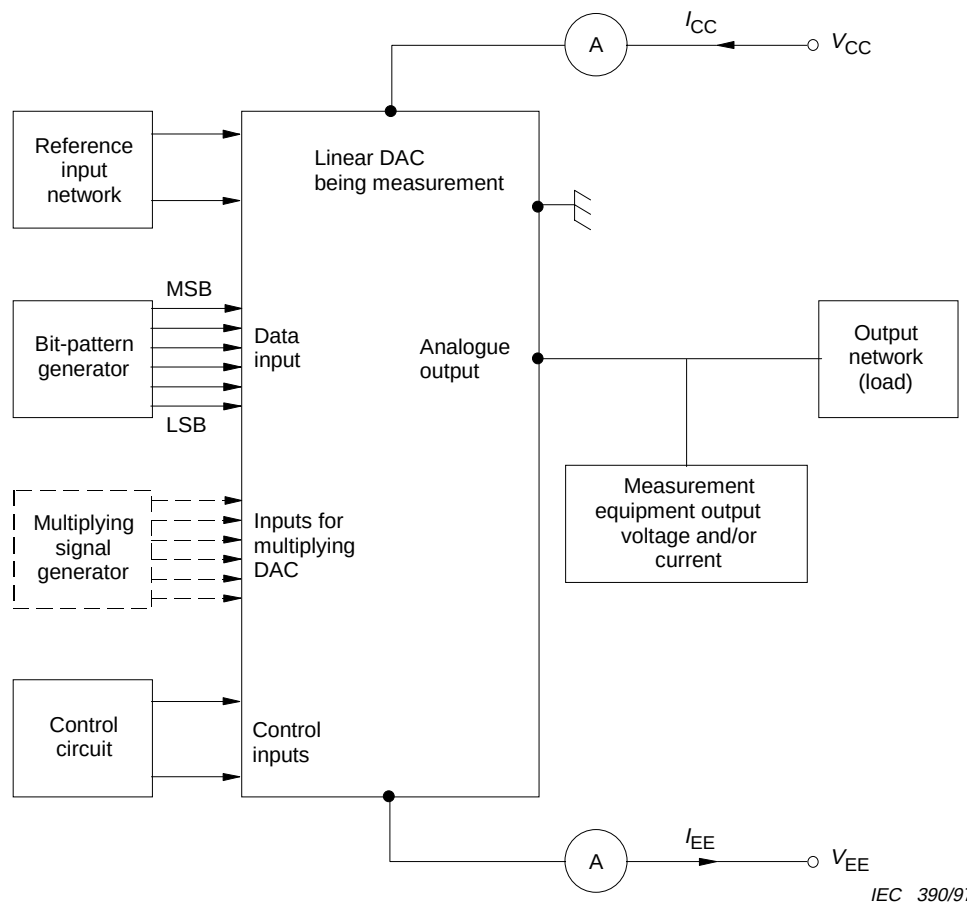


Figure 40 – Measuring circuit for supply currents and output voltage or current sensitivity of a linear DAC, or with a two input multiplying DAC

18.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Configuration de bits spécifiée ou configuration à appliquer aux entrées numériques
- Réseaux de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie: circuit de commande, entrée de référence, etc.

19 Sensibilité de la tension de sortie (courant de sortie) ($K_{SVS(V)}$, $K_{SVS(I)}$) 78

19.1 But

Mesurer la variation de pleine échelle de la tension de sortie (ou du courant de sortie) due à une variation de la tension d'alimentation (V_{CC}) (et éventuellement (V_{EE}), s'il y a lieu).

19.2 Schéma du circuit

Voir figure 40.

19.3 Description et exigences du circuit

Le circuit de mesure doit pouvoir fournir les tensions d'alimentation spécifiées et maintenir le dispositif à la température spécifiée.

Les valeurs des tensions d'alimentation doivent pouvoir être ajustées à l'intérieur d'un pourcentage spécifié de leurs valeurs nominales.

Le générateur de configuration de bits doit pouvoir fournir les niveaux spécifiés correspondant à la configuration de bits nécessaire à l'entrée du convertisseur en mesure.

Un circuit de commande doit pouvoir fournir les formes d'ondes spécifiées et les niveaux de signaux nécessaires pour contrôler le circuit de mesure (s'il y a lieu).

De plus, l'équipement de mesure doit pouvoir fournir les tensions et les charges requises aux autres bornes du circuit en mesure.

19.4 Exécution

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie ainsi que les autres bornes sont connectées selon les conditions spécifiées. Les alimentations ainsi que les autres dispositifs extérieurs additionnels au circuit intégré sont branchés selon les conditions spécifiées.

Les tensions d'alimentation (V_{CC}) et (V_{EE}) si approprié sont réglées à leurs valeurs nominales spécifiées.

La configuration de bits spécifiée est appliquée aux entrées numériques du convertisseur.

La tension de sortie (V_{01}) ou le courant de sortie (I_{01}) est enregistrée.

La tension d'alimentation spécifiée est alors changée d'une quantité spécifiée et la tension de sortie (V_{02}) ou le courant de sortie (I_{02}) est enregistrée.

18.5 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Specified bit-pattern or configuration to be applied on the digital input
- Output networks
- Operating mode, for example bipolar and/or unipolar, where appropriate
- Conditions at the other terminals: control circuit, reference input, etc.

19 Output voltage (output current) sensitivity ($K_{SVS(V)}$, $K_{SVS(I)}$) 78

19.1 Purpose

To measure the change in full-scale of the output voltage (or output current) caused by a change in supply voltage (V_{CC}) (and (V_{EE}), if appropriate).

19.2 Circuit diagram

See figure 40.

19.3 Circuit description and requirements

The measuring circuit shall be capable of providing the specified supply voltages and maintaining the device at the specified temperature.

The values of supply voltages shall be capable of being adjusted within a specified percentage of their nominal values.

The bit-pattern generator shall be capable of providing the specified levels corresponding to the necessary bits configuration at the input of the convertor being measured.

A control circuit shall be capable of providing the specified signal waveforms and levels needed to control the device being measured (where appropriate).

Additionally, the measuring circuit shall be capable of providing the voltages and loads required at the other terminals of the circuit being measured.

19.4 Measurement procedure

The temperature of the integrated circuit being measured is set to the specified value.

The input and output terminals as well as the remaining terminals are connected as specified. The power supplies and any other additional networks are connected as specified.

The supply voltages (V_{CC}) (and (V_{EE}), if appropriate) are adjusted to their specified nominal values.

The specified bit-pattern is applied to the digital inputs of the converter.

The output voltage (V_{01}) or output current (I_{01}) is recorded.

The specified supply voltage is changed by the amount specified and the output voltage (V_{02}) or output current (I_{02}) is recorded.

La sensibilité de la tension de sortie est donnée par:

$$K_{SVS(V)} = \frac{V_{02} - V_{01}}{\Delta V_{CC}} \quad \text{ou} \quad K_{SVS(V)} = \frac{V_{02} - V_{01}}{\Delta V_{EE}} \quad \text{suivant la valeur d'alimentation appropriée}$$

et la sensibilité du courant de sortie est donnée par:

$$K_{SVS(I)} = \frac{I_{02} - I_{01}}{\Delta I_{CC}} \quad \text{ou} \quad K_{SVS(I)} = \frac{I_{02} - I_{01}}{\Delta I_{EE}} \quad \text{suivant la valeur d'alimentation appropriée.}$$

19.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Valeur(s) nominale(s) de la ou des tensions d'alimentation
- Configuration de bits spécifiée aux entrées numériques
- Variations spécifiées; généralement ± 10 % pour chaque tension d'alimentation
- Réseaux de sorties; charge spécifiée
- Mode de fonctionnement approprié, par exemple unipolaire et/ou bipolaire
- Conditions aux autres bornes de sortie: circuit de commande, réseau d'entrée de référence, etc.

20 Erreur d'origine (E_O et E_{ZS}) [79]

- Erreur de décalage (E_O) d'un DAC linéaire ajustable
- Erreur d'échelle de zéro (E_{ZS}) d'un DAC linéaire non ajustable

20.1 But

Mesurer l'erreur de décalage et l'erreur d'échelle de zéro d'un DAC linéaire. Cette méthode convient également dans le cas d'un DAC multiplicateur.

20.2 Schéma du circuit

Voir figure 41.

20.3 Description et exigences du circuit

Voir aussi chapitre II, catégorie II, paragraphe 2.2, figure 5a (DAC).

Le circuit de mesure doit pouvoir fournir au dispositif à mesurer les tensions d'entrée et d'alimentation continues requises et les moyens de mesurer la tension de sortie continue.

Le circuit de mesure doit également pouvoir maintenir le dispositif à la température spécifiée; de plus, le circuit de mesure doit comprendre les réseaux nécessaires pour la connexion du dispositif à mesurer.

Le générateur de configuration de bits doit pouvoir fournir le code d'entrée requis au dispositif à mesurer.

Un circuit de commande est inclus et doit pouvoir fournir les formes d'ondes spécifiées et les niveaux des signaux pour contrôler le dispositif à mesurer (s'il y a lieu).

The output voltage sensitivity is given by:

$$K_{SVS(V)} = \frac{V_{02} - V_{01}}{\Delta V_{CC}} \quad \text{or} \quad K_{SVS(V)} = \frac{V_{02} - V_{01}}{\Delta V_{EE}} \quad \text{as appropriate,}$$

and the output current sensitivity is given by:

$$K_{SVS(I)} = \frac{I_{02} - I_{01}}{\Delta I_{CC}} \quad \text{or} \quad K_{SVS(I)} = \frac{I_{02} - I_{01}}{\Delta I_{EE}} \quad \text{as appropriate.}$$

19.5 Specified conditions

- Ambient or reference point temperature
- Nominal value(s) of supply voltage(s)
- Bit-pattern to be applied to the digital inputs
- Specified changes; normally $\pm 10\%$ on each of the supply voltages
- Output networks; specified load
- Operating mode, for example bipolar and/or unipolar, as appropriate
- Conditions at the other terminals; control circuit, reference input network, etc.

20 Origin error (E_O and E_{ZS}) [79]

- Offset error (E_O) of an adjustable linear DAC
- Zero-scale error (E_{ZS}) of a non-adjustable linear DAC

20.1 Purpose

To measure the offset error and zero-scale error of a linear DAC. This method is also suitable for a multiplying DAC.

20.2 Circuit diagram

See figure 41.

20.3 Circuit description and requirements

See also chapter II, category II, subclause 2.2, figure 5a (DAC).

The measuring circuit shall be capable of providing for the device being measured the required d.c. input and supply voltages with the means necessary to measure the d.c. output voltage.

The measuring circuit shall be capable of maintaining the device at the specified temperature. Furthermore, the measuring circuit shall include the required networks for connection to the device being measured.

The bit-pattern generator shall be capable of applying the required input code to the device being measured.

A control circuit is included which is capable of supplying the specified signal waveforms and levels to control the device being measured (where appropriate).

20.4 Exécution

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie ainsi que les autres bornes sont connectées selon les conditions spécifiées. Les alimentations ainsi que les autres dispositifs extérieurs additionnels au circuit intégré sont branchés selon les conditions spécifiées.

Toute borne existante de réglage du décalage doit être connectée selon les conditions spécifiées pour la rendre inopérante (s'il y a lieu).

A l'aide d'un générateur de configuration de bits, le code d'entrée approprié correspondant à la valeur de la sortie analogique spécifiée du point de décalage doit être appliqué.

Tous les signaux d'entrée de commande appropriés doivent être appliqués afin d'obtenir une indication correcte en sortie.

La différence entre la valeur nominale et la valeur réelle au point de décalage ou d'échelle de zéro mesuré à la sortie analogique est l'erreur de décalage (E_O) ou l'erreur d'échelle de zéro (E_{ZS}).

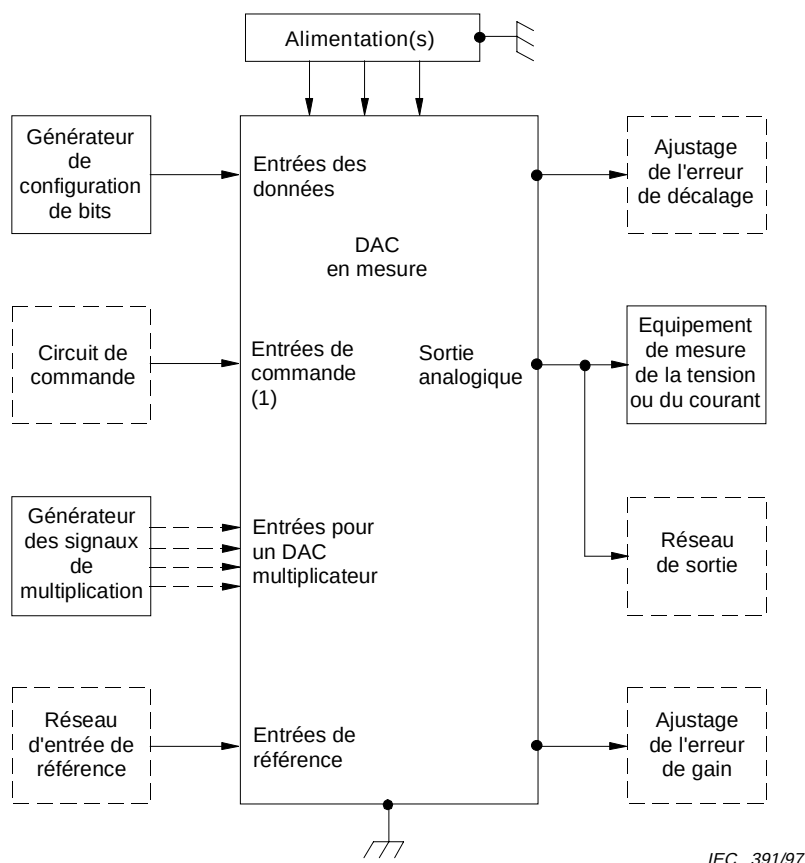


Figure 41 – Circuit de mesure de l'erreur de décalage, d'échelle de zéro, de gain, de pleine échelle, du coefficient de température de la variation de la tension pour l'erreur de décalage, d'échelle de zéro, de gain et de la pleine échelle d'un DAC linéaire

20.4 Measurement procedure

The temperature of the integrated circuit being measured is set to the specified value.

The input and output terminals, as well as the remaining terminals, are connected as specified. The power supplies and any other additional networks are connected as specified.

Any existing offset adjustment terminal shall be connected as specified so as to be inoperative (where appropriate).

With a bit-pattern generator, the appropriate input code corresponding to the specified analogue output value of the offset point shall be applied.

All the relevant control input signals shall be applied so as to achieve a valid output.

The difference between the nominal value and the actual value at the offset or zero-scale point measured at the analogue output is the offset error (E_O) or zero-scale error (E_{ZS}).

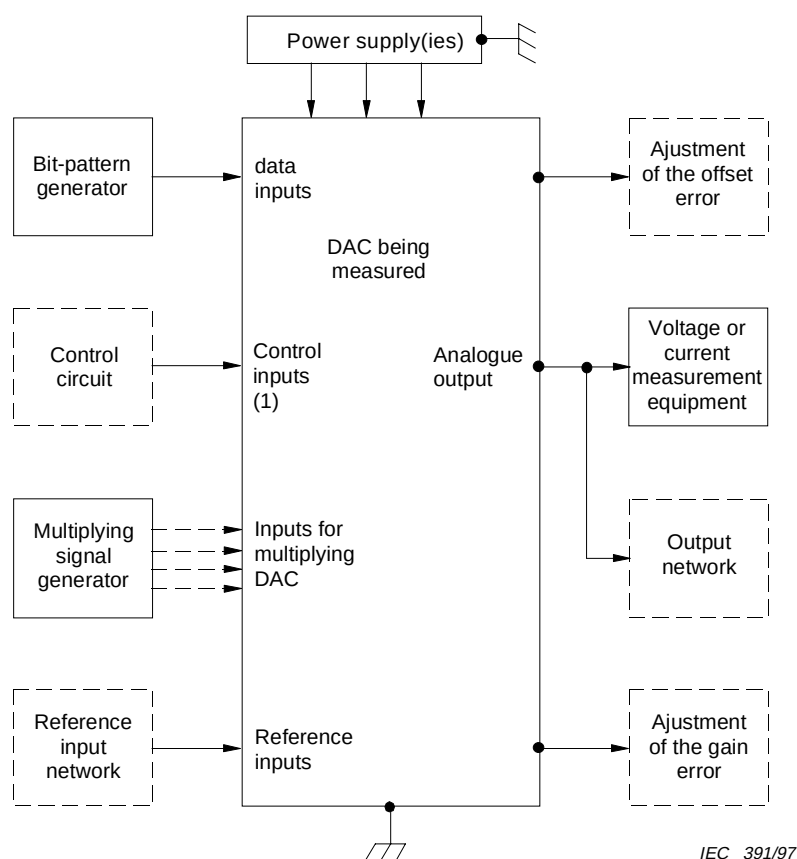


Figure 41 – Measuring circuit of a linear DAC for offset error, zero-scale error, gain error, full-scale error, and temperature coefficient of voltage change for the offset error, zero-scale error, gain error and full-scale error

NOTES

- 1 Le point de décalage ou d'échelle de zéro pour un DAC linéaire unipolaire correspond en général au point d'origine zéro.
- 2 Pour un DAC linéaire bipolaire à gamme de tension de sortie symétrique, le point de décalage ou d'échelle de zéro se situe généralement à $-\frac{1}{2}$ FS.
- 3 L'erreur s'exprime généralement soit en multiples ou en sous-multiples de 1 LSB, soit en valeur relative exprimée en pourcentage de FSR.

20.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie
- Code d'entrée au point de décalage mesuré
- Résolution analogique (si E_O ou E_{ZS} est exprimée en LSB) ou valeur nominale de la sortie analogique au point de décalage (si E_O est exprimée en pourcentage de FSR)

21 Coefficient de température de la variation de la tension (α_{EO} et α_{Ezs}) 80

- de l'erreur de décalage (α_{EO}) d'un DAC linéaire ajustable
- et de l'erreur d'échelle de zéro (α_{Ezs}) d'un DAC linéaire non ajustable

21.1 But

Mesurer la valeur du coefficient de variation de la tension d'erreur de décalage et de l'échelle de zéro due à une variation de température du circuit intégré.

21.2 Schéma du circuit

Voir figure 41.

21.3 Description et exigences du circuit

La méthode de mesure décrite à l'article 20 est applicable à cette mesure.

(Le coefficient de température de la variation de la tension est exprimée de la même manière que dans la CEI 60748-3, chapitre IV, section deux, article 8.)

Voir également chapitre II, catégorie II, paragraphe 2.2, figure 5a (DAC).

21.4 Exécution

L'erreur d'origine est mesurée de la manière décrite dans l'article 20 avec le circuit intégré stabilisé à la première température spécifiée (T_1); soit (E_{O1}) cette valeur d'erreur d'origine pour l'erreur de décalage et (E_{ZS1}) pour l'erreur d'échelle de zéro.

La température est alors augmentée et stabilisée à la seconde température spécifiée (T_2) et l'erreur d'origine est à nouveau mesurée; soit (E_{O2}) cette valeur d'erreur d'origine pour l'erreur de décalage et (E_{ZS2}) pour l'erreur d'échelle de zéro.

NOTES

- 1 The offset or zero-scale point for an unipolar linear DAC generally corresponds to the zero origin point.
- 2 For a bipolar linear DAC with symmetrical output voltage range, the offset or zero-scale point is generally at $-\frac{1}{2}$ FS.
- 3 The error is generally expressed either in multiples or submultiples of 1 LSB, or relatively in percentage of FSR.

20.5 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Input and output networks
- Operating mode, for example bipolar and/or unipolar, as appropriate
- Conditions at the other terminals
- Input code at the offset point measured
- Analogue resolution (if E_O or E_{ZS} is expressed in LSB) or nominal value of the analogue output at offset point (if E_O is expressed in percentage of FSR).

21 Temperature coefficient of voltage change (α_{EO} and $\alpha_{E_{ZS}}$) 80

- of the offset error (α_{EO}) of an adjustable linear DAC
- and of the zero-scale error ($\alpha_{E_{ZS}}$) of a non-adjustable DAC

21.1 Purpose

To measure the value of the coefficient of voltage change of offset and zero-scale errors caused by a change in integrated circuit temperature.

21.2 Circuit diagram

See figure 41.

21.3 Circuit description and requirements

The methods of measurement described in clause 20 are applicable for this measurement.

(The temperature coefficient of voltage change is expressed as in IEC 60748-3, chapter IV, section two, clause 8.)

See also chapter II, category II, subclause 2.2, figure 5a (DAC).

21.4 Measurement procedure

The origin error is measured as described in clause 20 with the integrated circuit stabilized at the first specified temperature (T_1); let this value of origin error be (E_{O1}), for the offset error or (E_{ZS1}) for the zero-scale error.

The temperature is then raised and stabilized at the second specified temperature (T_2) and the origin error is measured again; let this value of origin error be (E_{O2}) for the offset error or (E_{ZS2}) for the zero-scale error.

Le coefficient de température de la variation de la tension d'erreur de décalage est donné par:

$$\alpha_{EO} = \frac{E_{02} - E_{01}}{T_2 - T_1}$$

Le coefficient de température de la variation de la tension d'erreur d'échelle de zéro est donné par:

$$\alpha_{EzS} = \frac{E_{zS2} - E_{zS1}}{T_2 - T_1}$$

21.5 Conditions spécifiées

Mêmes conditions qu'en 20.5, mais avec les valeurs spécifiées de T_1 et de T_2 de température ambiante ou de température d'un point de référence.

22 Erreurs de pleine résolution (E_G et E_{FS}) 81

22.1 Erreur de gain (E_G) d'un DAC linéaire ajustable

22.1.1 But

Mesurer l'erreur de gain d'un DAC linéaire ajustable. Cette méthode convient également pour un DAC multiplicateur.

22.1.2 Schéma du circuit

Voir figure 41.

22.1.3 Description et exigences du circuit

La méthode de mesure décrite à l'article 20 est applicable à cette mesure.

L'équipement de mesure doit également inclure un circuit pour la correction de l'erreur de décalage.

Voir aussi chapitre II, catégorie II, paragraphe 2.2, figure 5b (DAC).

22.1.4 Exécution

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Toute borne existante de réglage du gain doit être connectée selon les spécifications pour la rendre inopérante.

Le point de décalage est ajusté conformément à la spécification.

A l'aide d'un générateur de configuration de bits, on doit appliquer le code d'entrée approprié correspondant à la valeur de la sortie analogique spécifiée du point de gain.

Tous les signaux d'entrée de commande adéquats doivent être appliqués afin d'obtenir une indication correcte en sortie.

La différence entre la valeur nominale et la valeur réelle du point de gain mesurée à la sortie analogique est l'erreur de gain (E_G).

The temperature coefficient of voltage change for offset error is given by:

$$\alpha_{EO} = \frac{E_{02} - E_{01}}{T_2 - T_1}$$

The temperature coefficient of voltage change for zero-scale error is given by:

$$\alpha_{E_{ZS}} = \frac{E_{ZS2} - E_{ZS1}}{T_2 - T_1}$$

21.5 Specified conditions

As in 20.5, except that two values (T_1 and T_2), are required for ambient or reference point temperature.

22 Full resolution errors (E_G and E_{FS}) 81

22.1 Gain error (E_G) of an adjustable linear DAC

22.1.1 Purpose

To measure the gain error of an adjustable linear DAC. This method is also suitable for a multiplying DAC.

22.1.2 Circuit diagram

See figure 41.

22.1.3 Circuit description and requirements

The method of measurement described in clause 20 is applicable for this measurement.

The measurement equipment shall also include a circuit for the adjustment of the offset error.

See chapter II, category II, subclause 2.2, figure 5b (DAC).

22.1.4 Measurement procedure

The temperature of the integrated circuit being measured is set to the specified value.

Any existing gain adjustment terminal shall be connected as specified so as to be inoperative.

The offset point is adjusted as specified.

With a bit-pattern generator, the appropriate input code corresponding to the specified analogue output value of the gain point shall be applied.

All the relevant control input signals shall be applied so as to achieve a valid output.

The difference between the nominal value and the actual value at the gain point measured at the analogue output is the gain error (E_G).

NOTES

- 1 Le point de gain pour un DAC linéaire unipolaire correspond en général à $FS - 1 \text{ LSB}$.
- 2 Pour un DAC linéaire bipolaire à gamme de tension de sortie symétrique, le point de gain se situe généralement à $\frac{1}{2} FS - 1 \text{ LSB}$.
- 3 L'erreur est généralement exprimée soit en multiples ou en sous-multiples de 1 LSB, soit en valeur relative exprimée en pourcentage de FSR.

22.1.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie
- Code d'entrée auquel le point de gain est mesuré
- Résolution analogique (si E_G est exprimée en LSB) ou résolution relative (si E_G est exprimée en pourcentage de FSR).

22.2 Erreur de pleine échelle (E_{FS}) d'un DAC linéaire non ajustable

22.2.1 But

Mesurer l'erreur de pleine échelle d'un DAC linéaire non ajustable. Cette méthode convient également pour un DAC multiplicateur.

22.2.2 Schéma du circuit

Voir figure 41.

22.2.3 Description et exigences du circuit

La méthode de mesure décrite à l'article 20 est applicable à cette mesure.

Voir aussi chapitre II, catégorie II, paragraphe 2.2, figure 5b (DAC) (mais sans la correction d'erreur de décalage).

22.2.4 Exécution

Régler la température du circuit intégré en mesure à la valeur spécifiée.

A l'aide d'un générateur de configuration de bits, on doit appliquer le code d'entrée approprié correspondant à la valeur de sortie analogique spécifiée au point de pleine échelle.

Tous les signaux d'entrée de commande adéquats doivent être appliqués afin d'obtenir une indication correcte en sortie.

La différence entre la valeur nominale et la valeur réelle du point de pleine échelle mesurée à la sortie analogique est l'erreur de pleine échelle (E_{FS}).

NOTES

- 1 Le point de pleine échelle pour un DAC linéaire unipolaire correspond en général à $FS - 1 \text{ LSB}$.
- 2 Pour un DAC linéaire bipolaire à gamme de tension de sortie symétrique, le point de pleine échelle se situe généralement à $\frac{1}{2} FS - 1 \text{ LSB}$.
- 3 L'erreur est généralement exprimée soit en multiples ou en sous-multiples de 1 LSB, soit en valeur relative exprimée en pourcentage de FSR.

NOTES

- 1 The gain point for an unipolar linear DAC corresponds generally at $FS - 1 \text{ LSB}$.
- 2 For a bipolar linear DAC with symmetrical output voltage range, the gain point corresponds generally at $(\frac{1}{2} FS - 1 \text{ LSB})$.
- 3 The error is generally expressed either in multiples or submultiples of 1 LSB, or relatively in percentage of FSR.

22.1.5 Specified conditions

- Ambient or reference temperature
- Supply voltage(s)
- Input and output networks
- Operating mode, for example bipolar and/or unipolar, as appropriate
- Conditions at the other terminals
- Input code at which the gain point is measured
- Analogue resolution (if E_G is expressed in LSB) or relative resolution (if E_G is expressed in percentage of FSR).

22.2 Full-scale error (E_{FS}) or a non-adjustable linear DAC

22.2.1 Purpose

To measure the full-scale error of a non-adjustable linear DAC. This method is also suitable for a multiplying DAC.

22.2.2 Circuit diagram

See figure 41.

22.2.3 Circuit description and requirements

The method of measurement described in clause 20 is applicable for this measurement.

See chapter II, category II, subclause 2.2, figure 5b (DAC) (without offset error correction).

22.2.4 Measurement procedure

The temperature of the integrated circuit being measured is set to the specified value.

With a bit-pattern generator, the appropriate input code corresponding to the specified analogue output value of the full-scale point shall be applied.

All the relevant control input signals shall be applied so as to achieve a valid output.

The difference between the nominal value and the actual value at the full-scale point measured at the analogue output is the full-scale error (E_{FS}).

NOTES

- 1 The full-scale point for an unipolar linear DAC corresponds generally at $(FS - 1 \text{ LSB})$.
- 2 For a bipolar linear DAC with symmetrical output voltage range, the full-scale point corresponds generally at $(\frac{1}{2} FS - 1 \text{ LSB})$.
- 3 The error is generally expressed either in multiples or submultiples of 1 LSB, or relatively in percentage of FSR.

22.2.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie
- Code d'entrée pour lequel le point de pleine échelle est mesuré
- Résolution analogique (si E_{FS} est exprimée en LSB) ou résolution relative (si E_{FS} est exprimée en pourcentage de FSR).

23 Coefficient de température de la variation de la tension d'erreur de gain et d'erreur de pleine échelle (α_{EG} et α_{EFS}) 82

23.1 Coefficient de température de la variation de la tension d'erreur de gain (α_{EG}) d'un DAC linéaire ajustable

23.1.1 But

Mesurer la valeur du coefficient de variation de la tension au point de gain due à une variation de température du circuit intégré.

23.1.2 Schéma du circuit

Voir figure 41.

23.1.3 Description et exigences du circuit

La méthode de mesure décrite en 22.1 est applicable à cette mesure.

(Les unités du coefficient de température de variation de la tension sont exprimées de la même manière que dans la CEI 60748-3, chapitre IV, section 2, article 8.)

Voir aussi chapitre II, catégorie II, paragraphe 2.2, figure 5b (DAC).

23.1.4 Exécution

L'erreur de gain est mesurée de la manière décrite en 22.1.4 avec le circuit intégré stabilisé à la première température spécifiée (T_1); soit (E_{G1}) cette valeur d'erreur de gain.

La température est alors augmentée et stabilisée à la seconde température spécifiée (T_2) et l'erreur de gain est à nouveau mesurée: soit (E_{G2}) cette valeur d'erreur de gain.

Le coefficient de température de variation de la tension d'erreur de gain est donné par:

$$\alpha_{EG} = \frac{E_{G2} - E_{G1}}{T_2 - T_1}$$

23.1.5 Conditions spécifiées

Mêmes conditions qu'en 22.1.5, mais avec des valeurs spécifiées pour (T_1 et T_2) de température ambiante ou de température du point de référence.

22.2.5 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Input and output networks
- Operating mode, for example bipolar and/or unipolar, as appropriate
- Conditions at the other terminals
- Input code at which the full-scale point is measured
- Analogue resolution (if EFS is expressed in LSB) or relative resolution (if EFS is expressed in percentage of FSR).

23 Temperature coefficient of voltage change for gain and full-scale error (α_{EG} and α_{EFS}) [82]

23.1 Temperature coefficient of voltage change of the gain error (α_{EG}) of an adjustable linear DAC

23.1.1 Purpose

To measure the value of the coefficient of the voltage change of the gain point caused by a change in integrated circuit temperature.

23.1.2 Circuit diagram

See figure 41.

23.1.3 Circuit description and requirements

The method of measurement described in 22.1 is applicable for this measurement.

(The temperature coefficient of voltage change is expressed as in IEC 60748-3, chapter IV, section 2, clause 8.)

See also chapter II, category II, subclause 2.2, figure 5b (DAC).

23.1.4 Measurement procedure

The gain error is measured as described in 22.1.4, with the integrated circuit stabilized at the first specified temperature (T_1); let this value of gain error be (E_{G1}).

The temperature is then raised and stabilized at the second specified temperature (T_2) and the gain error is measured again; let this value of gain error be (E_{G2}).

The temperature coefficient of voltage change for the gain error is given by:

$$\alpha_{EG} = \frac{E_{G2} - E_{G1}}{T_2 - T_1}$$

23.1.5 Specified conditions

As in 22.1.5, except that two values, (T_1 and T_2), are required for ambient or reference point temperature.

23.2 Coefficient de température de la variation de la tension d'erreur de pleine échelle (α_{EFS}) d'un DAC linéaire non ajustable

23.2.1 But

Mesurer la valeur du coefficient de variation de la tension au point de pleine échelle due à une variation de température du circuit intégré.

23.2.2 Schéma du circuit

Voir la figure 41.

23.2.3 Description et exigences du circuit

La méthode de mesure décrite en 22.2.3 est applicable à cette mesure.

(Les unités du coefficient de température de variation de la tension sont exprimées de la même manière que dans la CEI 60748-3, chapitre IV, section 2, article 8.)

23.2.4 Exécution

L'erreur de pleine échelle est mesurée de la manière décrite en 22.2.4 avec le circuit intégré stabilisé à la première température spécifiée (T_1); soit (E_{FS1}) cette valeur d'erreur de pleine échelle .

La température est alors augmentée et stabilisée à la seconde température spécifiée (T_2) et l'erreur de pleine échelle est à nouveau mesurée; soit (E_{FS2}) cette valeur d'erreur de pleine échelle .

Le coefficient de température de variation de la tension d'erreur de pleine échelle est donné par:

$$\alpha_{\text{EFS}} = \frac{E_{\text{FS2}} - E_{\text{FS1}}}{T_2 - T_1}$$

23.2.5 Conditions spécifiées

Mêmes conditions qu'en 22.2.5, mais avec des valeurs spécifiées pour (T_1 et T_2) de température ambiante ou de température du point de référence.

24 Erreur de linéarité d'un DAC linéaire ajustable (E_L) ($E_{L(\text{adj})}$) 83

Cas A: erreur de linéarité (aux points terminaux) (E_L)

Cas B: erreur de linéarité par rapport à la meilleure droite ($E_{L(\text{adj})}$)

Le but général de cet article est le suivant:

- dans le cas A, mesurer l'erreur de linéarité (aux points terminaux) d'un DAC linéaire ajustable;
- dans le cas B, mesurer l'erreur de linéarité d'un DAC linéaire ajustable de telle sorte que l'ensemble de la gamme d'erreur de la caractéristique de transfert uniformément incurvée soit largement minimisée.

Cette méthode de mesure est également applicable au DAC multiplicateur.

L'erreur de linéarité est la différence entre les valeurs réelle et nominale enregistrées à un pas donné.

23.2 *Temperature coefficient of voltage change of the full-scale error (α_{EFS}) of a non-adjustable linear DAC*

23.2.1 *Purpose*

To measure the value of the coefficient of the voltage change of the full-scale point caused by a change in integrated circuit temperature.

23.2.2 *Circuit diagram*

See figure 41.

23.2.3 *Circuit description and requirements*

The method of measurement described in 22.2.3 is applicable for this measurement.

(The temperature coefficient of voltage change is expressed as in IEC 60748-3, chapter IV, section two, clause 8.)

23.2.4 *Measurement procedure*

The full-scale error is measured as described in 22.2.4 with the integrated circuit stabilized at the first specified temperature (T_1); let this value of full-scale error be (E_{FS1}).

The temperature is then raised and stabilized at the second specified temperature (T_2) and the full-scale error is measured again; let this value of full-scale error be (E_{FS2}).

The temperature coefficient of voltage change of the full-scale error is given by:

$$\alpha_{\text{EFS}} = \frac{E_{\text{FS2}} - E_{\text{FS1}}}{T_2 - T_1}$$

23.2.5 *Specified conditions*

As in 22.2.5, except that two values, (T_1 and T_2), are required for ambient or case temperature.

24 **Linearity error (E_L) ($E_{L(\text{adj})}$) of an adjustable linear DAC** 83

Case A: (end-points) linearity error (E_L)

Case B: best-straight-line linearity error ($E_{L(\text{adj})}$)

The general purpose of this clause is the following:

- in case A: to measure the (end point(s)) linearity error of an adjustable linear DAC;
- in case B: to measure the linearity error of an adjustable linear DAC when the absolute error over the whole range has been minimized for a uniformly-curved transfer characteristic.

This measurement method is also applicable for a multiplying DAC.

The linearity error is the difference between actual and nominal value at a given step.

24.1 Méthode a (applicable avec un générateur de tension)

24.1.1 But général

Voir les deux premiers alinéas de l'article 24.

24.1.2 Schéma du circuit

Voir figure 42.

24.1.3 Description et exigences du circuit

Le circuit de mesure doit pouvoir fournir les tensions d'alimentation spécifiées et maintenir le composant à la température spécifiée.

En outre, il doit pouvoir fournir les tensions et les charges nécessaires aux autres bornes de sortie du circuit en mesure.

(S'il y a lieu) il doit pouvoir fournir les formes d'ondes spécifiées et les niveaux nécessaires afin de contrôler le circuit en mesure.

L'équipement de mesure doit aussi inclure les circuits de correction d'erreur de décalage et de gain.

Le générateur de configuration de bits doit être capable de fournir les codes d'entrée correspondant aux valeurs analogiques spécifiées.

Le générateur de tension (V_R) connecté à la sortie du DAC doit pouvoir fournir des tensions spécifiques auxquelles les erreurs seront mesurées.

L'erreur de linéarité est lue sur le voltmètre (V) disposé à la sortie du DAC.

24.1.4 Exécution

Voir chapitre II, catégorie II, paragraphes 2.1 et 2.2, figures 4 et 5 concernant la correction d'erreur des points de décalage et de gain (notes 1 et 2 ci-après). Voir également 2.2, figures 6a (DAC) et 6b (DAC) pour les cas A et B et enfin voir note 3 pour définir les unités dans lesquelles les erreurs doivent être exprimées.

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie et les autres bornes sont branchées selon les conditions spécifiées. L'alimentation, les autres dispositifs extérieurs additionnels sont également branchés selon les conditions spécifiées.

Appliquer tous les signaux d'entrée de commande adéquats afin d'obtenir aux sorties du DAC une indication correcte.

Cas A et B: les erreurs de décalage et de gain sont ajustées à zéro de la manière suivante. Le générateur de configuration de bits fournit le code d'entrée correspondant au point de décalage du circuit en mesure. Le point de décalage est ajusté jusqu'à ce que l'erreur de décalage, indiquée par le voltmètre (V), soit négligeable. Le générateur de configuration de bits fournit alors le code d'entrée correspondant au point de gain du circuit en mesure et le point de gain est ajusté jusqu'à ce que l'erreur de gain soit négligeable.

24.1 *Method a* (applicable with a voltage generator)

24.1.1 *General purpose*

See the first two paragraphs of clause 24.

24.1.2 *Circuit diagram*

See figure 42.

24.1.3 *Circuit description and requirements*

The measurement equipment shall be capable of providing the specified supply voltages and maintaining the integrated circuit under test at the specified temperature.

Furthermore, it shall provide the voltages and loads at the other terminals of the circuit being measured.

(Where appropriate) it shall also provide any specified signal waveforms and levels needed to control the circuit being measured.

The measurement equipment shall also include circuits for the adjustment of offset and gain points.

The bit-pattern generator shall be capable of providing the input codes corresponding to the specified analogue values.

The voltage generator (V_R) connected at the output of the DAC shall be capable of providing the specified voltages at which the errors are to be measured.

The voltmeter (V) is set to the output of the DAC to measure the linearity error.

24.1.4 *Measurement procedure*

See chapter II, category 2, subclauses 2.1 and 2.2, figures 4 and 5 for the adjustment of offset and gain points (notes 1 and 2 after); see 2.2, figure 6a (DAC) and 6b (DAC) for cases A and B; see note 3 after the units on which the error shall be expressed.

The temperature of the integrated circuit being measured is set to the specified value.

The input and output terminals and the remaining terminals are connected as specified. Any other additional networks and the power supply are connected as specified.

Any necessary control input signals are applied so that the output of the DAC operates correctly.

Cases A and B: the offset and gain errors are adjusted to zero as follows. The bit-pattern generator is set to provide the code corresponding to the offset point of the circuit being measured. The offset point is adjusted until the offset error, indicated by voltmeter (V), is negligible. The bit-pattern generator is then set to the code corresponding to the gain point of the circuit being measured, and the gain point is adjusted until the gain error is negligible.

Cas B: l'erreur de linéarité est mesurée au point milieu de la gamme de pleine échelle. Le point de décalage est ajusté de telle sorte que l'erreur de linéarité soit à ce point diminuée de moitié; ensuite le point de gain est ajusté si nécessaire pour une même valeur d'erreur que celle du point de décalage.

Cas A et B: le générateur de configuration de bits fournit le code correspondant au pas spécifié à mesurer.

Le générateur (V_R) est d'abord réglé à zéro. Le voltmètre (V) indique alors une tension (V_1) qui est la valeur analogique réelle à la sortie du convertisseur pour le pas spécifié.

Le générateur (V_R) est ensuite réglé à la tension (V_2) de telle sorte que le voltmètre (V) indique la valeur analogique nominale à la sortie du convertisseur pour le pas spécifié. La valeur absolue de l'erreur de linéarité (E_L) ou ($E_{L(adj)}$) selon le cas considéré pour le pas sélectionné est donné par:

$$E_L \text{ ou } E_{L(adj)} = |V_2 - V_1|$$

(S'il y a lieu) la procédure ci-dessus est répétée pour chaque pas spécifié et la valeur d'erreur absolue maximale est enregistrée. Si, par contre, l'erreur absolue maximale est recherchée, la procédure est répétée en utilisant une méthode de recherche afin de trouver le pas qui donne la plus grande erreur absolue.

NOTES

- 1 Le point de décalage ou d'échelle de zéro pour un DAC linéaire unipolaire correspond généralement au point d'origine zéro et le point de gain à FS.
- 2 Pour un DAC linéaire bipolaire ayant une gamme de tension d'entrée symétrique, le point de décalage ou d'échelle de zéro correspond généralement à $-\frac{1}{2}$ FS et le point de gain à $+\frac{1}{2}$ FS.
- 3 L'erreur de linéarité doit être exprimée en sous-multiples de 1 LSB et l'erreur de précision absolue doit être exprimée en termes de la quantité analogique, par exemple en volts.

24.1.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Pleine échelle du convertisseur
- Pas sélectionné(s): valeur(s) analogique(s) nominale(s) et code(s) numériques
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie.

24.2 Méthode b (applicable avec un DAC de référence)

24.2.1 But général

Voir les deux premiers alinéas de l'article 24.

24.2.2 Schéma du circuit

Voir figure 43.

24.2.3 Description et exigences du circuit

Voir également CEI 60748-4, chapitre II, catégorie II, paragraphe 2.2, figure 6a (DAC).

Case B: the linearity error is measured at the mid-point of the full-scale range. The offset point is adjusted to give minus half this linearity error at the offset point, and then the gain point is checked for the same value of offset error, being adjusted if necessary.

Cases A and B: the bit-pattern generator is set to the code corresponding to the specified step.

The generator (V_R) is first set to zero. Then the voltmeter (V) indicates a voltage (V_1) which is the actual analogue value at the output of the convertor for the specified step.

The generator (V_R) is secondly set to the voltage (V_2), recorded by the voltmeter (V), corresponding to the nominal analogue value at the output of the convertor for the specified step. The absolute value of the linearity error (E_L) or ($E_{L(adj)}$) as appropriate for the selected step is given by:

$$E_L \text{ or } E_{L(adj)} = |V_2 - V_1|$$

(Where appropriate) the procedure above should be repeated at each specified step. If, instead, the absolute maximum error is to be found, then the procedure is repeated using a search method to find the step that gives the largest absolute error.

NOTES

- 1 The offset or zero-scale point for a unipolar linear DAC generally corresponds to the zero origin point and the gain point to FS.
- 2 For a bipolar linear DAC with symmetrical input voltage range, the offset or zero-scale point generally corresponds to $-\frac{1}{2}$ FS, and the gain point to $+\frac{1}{2}$ FS.
- 3 The linearity error shall be expressed in submultiples of 1 LSB, and the absolute accuracy error shall be expressed in terms of the analogue quantity, for example, volts.

24.1.5 Specified conditions

- Ambient or reference-point temperature
- Supply voltage(s)
- Full scale for the converter
- Selected step(s): nominal analogue value(s) and digital code(s)
- Input and output networks
- Operating mode, for example bipolar and/or unipolar as appropriate
- Conditions at other terminals.

24.2 Method b (applicable with a reference DAC)

24.2.1 General purpose

See the first two paragraphs of clause 24.

24.2.2 Circuit diagram

See figure 43.

24.2.3 Circuit description and requirements

See IEC 60748-4, chapter II, category II, subclause 2.2, figure 6a (DAC).

Le circuit en mesure est inclus dans une boucle qui permet la comparaison entre les sorties du DAC de référence et du DAC en mesure.

Le circuit de mesure doit pouvoir fournir les tensions d'alimentation spécifiées et maintenir le composant à la température spécifiée.

De plus, il doit pouvoir fournir les tensions et les charges nécessaires aux autres bornes de sortie.

Le générateur de configuration de bits doit pouvoir fournir les codes d'entrée correspondant aux valeurs analogiques spécifiées au circuit en mesure et au DAC de référence.

L'équipement de mesure doit aussi comprendre des circuits appropriés pour ajuster les erreurs de décalage et de gain.

Un circuit de commande doit être capable de fournir les formes d'onde spécifiées et les niveaux de signaux nécessaires afin de contrôler le circuit en mesure (s'il y a lieu).

Les caractéristiques de conversion du DAC de référence doivent être suffisamment précises pour ne pas introduire d'erreurs significatives.

24.2.4 Exécution

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie et les autres bornes sont branchées selon les conditions spécifiées. L'alimentation et les autres dispositifs extérieurs additionnels sont également branchés selon les conditions spécifiées.

Appliquer tous les signaux d'entrée de commande adéquats afin d'obtenir une indication correcte à la sortie du DAC.

Cas A – erreur de linéarité (aux points terminaux) (E_L): Ajuster à zéro les erreurs au point de décalage, puis au point de gain. Appliquer aux entrées des deux DAC le code numérique correspondant aux point de décalage du circuit en mesure. L'erreur est la différence entre les tensions analogiques de sortie des deux convertisseurs indiqués par le voltmètre. Corriger alors le point de décalage du convertisseur en mesure jusqu'à ce que l'erreur indiquée par le voltmètre soit négligeable. Répéter cette procédure au point de gain du circuit en mesure et ajuster l'erreur de gain jusqu'à ce qu'elle soit négligeable.

Cas B – erreur de linéarité par rapport à la meilleure droite ($E_{L(adj)}$): Effectuer une première mesure de linéarité suivant le premier cas A, puis corriger l'erreur de décalage afin que dans la partie basse de la gamme de pleine échelle l'erreur de linéarité soit diminuée de moitié. Corriger ensuite l'erreur de gain afin que dans la partie haute de la gamme de pleine échelle l'erreur de linéarité soit également diminuée de moitié.

La valeur analogique à la sortie du DAC en mesure est comparée à la valeur nominale correspondante fournie par le DAC de référence.

L'erreur de linéarité aux points terminaux (E_L) (cas A) ou l'erreur de linéarité par rapport à la meilleure droite $E_{L(adj)}$ (cas B) est la valeur de la comparaison qui en résulte pour chaque pas spécifié donnée par le voltmètre.

Finalement, après avoir effectué plusieurs mesures de l'erreur de linéarité (E_L) ou ($E_{L(adj)}$), celle qui correspond à la valeur d'erreur absolue maximale $|E_L|$ ou $|E_{L(adj)}|$ est enregistrée.

The circuit being measured is included in a loop which makes the comparison between outputs of a reference DAC and the DAC being measured.

The measuring circuit shall be capable of providing the specified supply voltages and maintaining the device at the specified temperature.

Furthermore, it shall be capable of providing the necessary voltages and loads at the other terminals.

The bit-pattern generator shall be capable of providing the input codes corresponding to the specified analogue values to both the circuit being measured and the reference DAC.

The measurement equipment shall also include the appropriate circuits for the adjustments of offset and gain errors.

A control circuit shall be capable of providing the specified signal waveforms and levels needed to control the circuit being measured (where appropriate).

The reference DAC shall be sufficiently accurate not to introduce significant errors.

24.2.4 *Measurement procedure*

The temperature of the integrated circuit being measured is set to the specified value.

The input and output terminals, as well as the remaining terminals, are connected as specified. The power supplies and any other additional networks are connected as specified.

Apply all relevant control input signals to obtain at the output of the DAC a correct indication.

Case A – (end-points) linearity error (E_L): Adjust the offset error to zero and then adjust the gain error to zero. Apply to the inputs of the two DACs the bit-pattern corresponding to the offset point of the circuit being measured. The error is the difference between their analogue output voltages as indicated by the voltmeter. Adjust the offset point until the error is negligible. Repeat this procedure with the bit-pattern corresponding to the gain point of the circuit being measured and adjust the gain error until it is negligible.

Case B – best-straight-line linearity error ($E_{L(adj)}$): First measure the linearity error as given for case A. Then adjust the offset error to give minus half this linearity error at the lowest end of the range, and then adjust the gain error to give the same value of error at the highest end of the range.

The analogue value at the output of the DAC being measured is compared with the corresponding nominal value provided by the reference DAC.

The (end-points) linearity error (E_L) of case A or the best-straight-line linearity error ($E_{L(adj)}$) of case B is the value of the resulting comparison, at each specified step given by the voltmeter.

Finally, after several measurements of the linearity error (E_L) or ($E_{L(adj)}$), that one which gives the maximum absolute value $|E_L|$ or $|E_{L(adj)}|$ is recorded.

Du point de vue pratique, une méthode d'échantillonnage peut être utilisée afin de réduire le temps d'essai de la mesure de l'erreur de linéarité.

L'erreur de linéarité est généralement exprimée soit en multiples ou sous-multiples de 1 LSB, soit en valeur relative exprimée en pourcentage de FSR.

24.2.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Pleine échelle utilisée sur le convertisseur en mesure
- Valeur(s) analogique(s) nominale(s) du ou des pas à contrôler
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie
- Linéarité de l'amplificateur d'erreur.

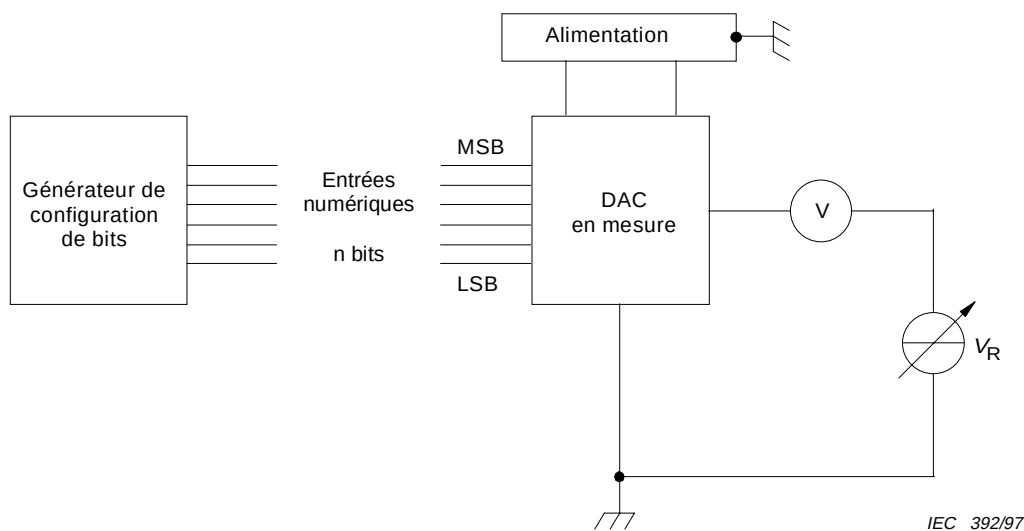


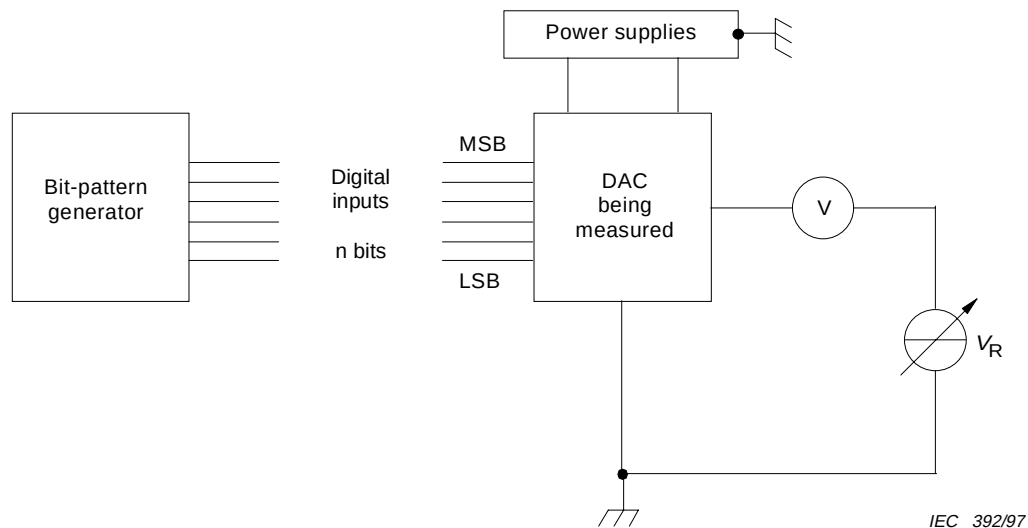
Figure 42 – Equipement de mesure des erreurs de linéarité d'un DAC (applicable avec un générateur de tension)

A sampling method may be practically used to reduce the test time of linearity error measurements.

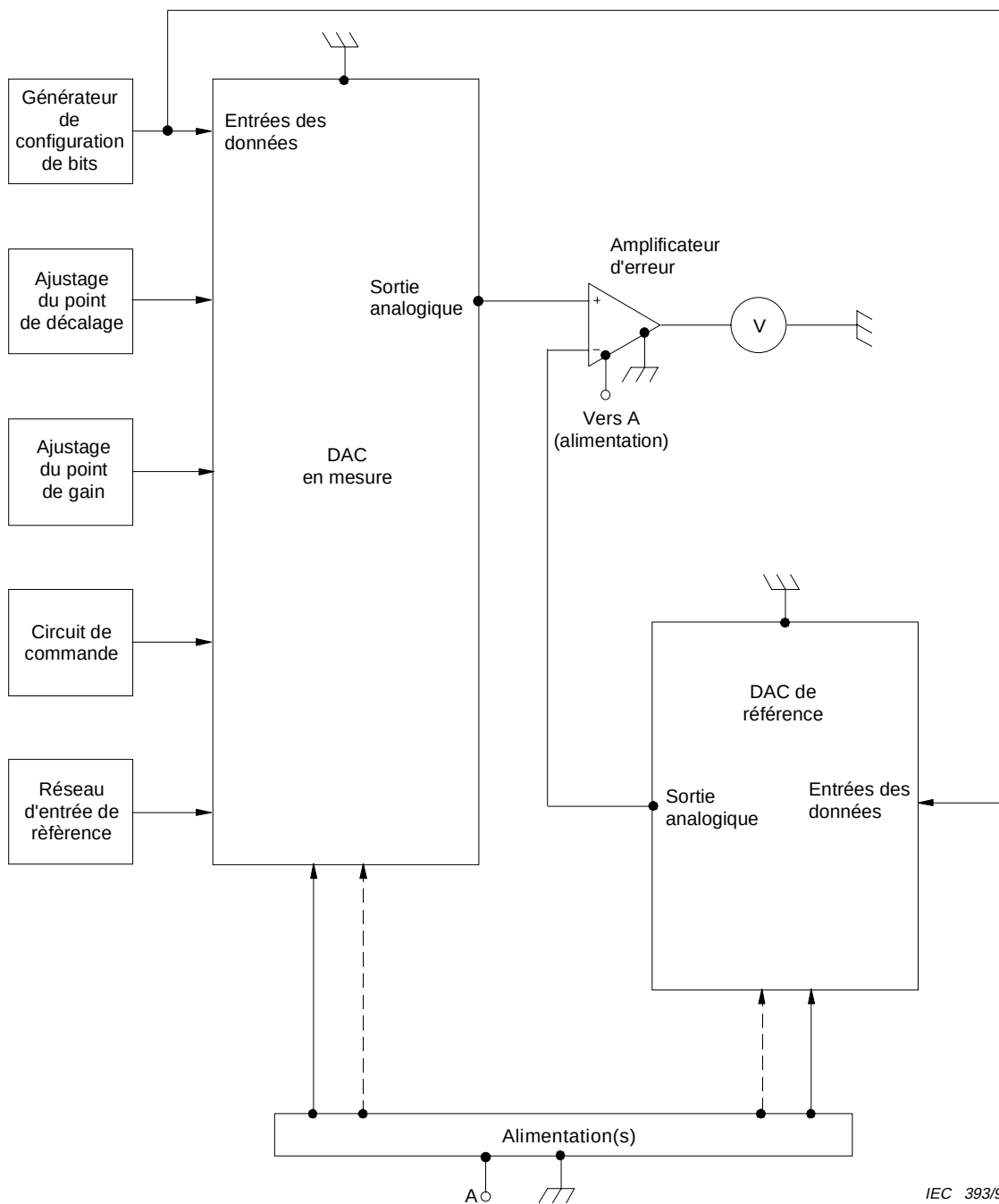
Linearity error is generally expressed either in multiples and submultiples of 1 LSB or in percentage of FSR.

24.2.5 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)
- Full-scale used for the converter being measured
- Nominal analogue value(s) of the step(s) to control
- Input and output networks
- Operating mode, for example bipolar and/or unipolar as appropriate
- Conditions at the other terminals
- Linearity of error amplifier.

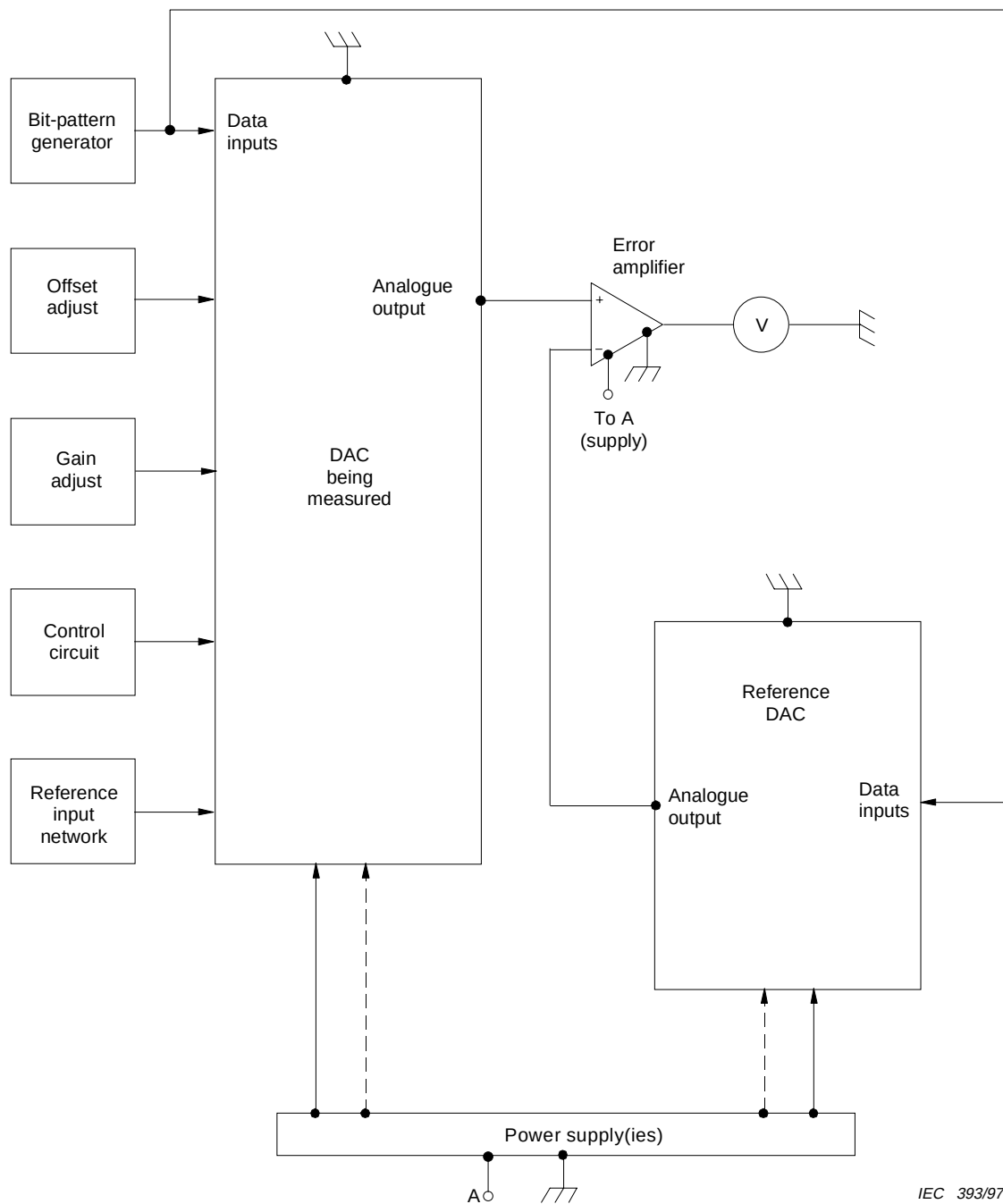


**Figure 42 – Measuring equipment for linearity errors of a DAC
(applicable with a voltage generator)**



IEC 393/97

Figure 43 – Circuit de mesure de l'erreur de linéarité (aux points terminaux) de l'erreur de linéarité par rapport à la meilleure droite, de l'erreur totale et l'erreur de linéarité différentielle d'un DAC linéaire



IEC 393/97

Figure 43 – Measuring circuit for (end-points) linearity error, best-straight-line linearity error, total error, and differential linearity error of a linear DAC

25 Erreur totale, erreur de précision absolue (E_T) d'un DAC linéaire non ajustable 84

25.1 Méthode a (applicable avec un générateur de tension)

25.1.1 But

Mesurer l'erreur totale d'un DAC linéaire non ajustable.

25.1.2 Schéma linéaire

Voir figure 42.

25.1.3 Description et exigences linéaires

La méthode de mesure décrite en 24.1.3 est applicable pour cette mesure, sauf que les corrections des points de décalage et de gain ne sont pas possibles.

25.1.4 Exécution

Voir chapitre II, catégorie II, paragraphe 2.2, figure 10b, ainsi que note 3 de 24.1.4.

La procédure décrite en 24.1.4 est applicable, sauf que les corrections des points de décalage et de gain ne sont pas possibles.

L'erreur totale (E_T) est mesurée à chaque pas spécifié.

25.1.5 Conditions spécifiées

Les conditions sont identiques à celles de 24.1.5.

25.2 Méthode b (applicable avec un DAC de référence)

25.2.1 But

Mesurer l'erreur totale d'un DAC linéaire non ajustable.

25.2.2 Schéma du circuit

Voir figure 43 (sans possibilité de réglage des points de décalage et de gain).

25.2.3 Description et exigences du circuit

La méthode de mesure décrite en 24.2.3 est applicable pour cette mesure, sauf que les corrections des points de décalage et de gain ne sont pas possibles.

25.2.4 Exécution

Voir chapitre II, catégorie II, paragraphe 2.2, figure 10b, ainsi que note 3 de 24.1.4.

La procédure décrite en 24.2.4 est applicable, sauf que les corrections des points de décalage et de gain ne sont pas possibles.

25.2.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation

25 Total error, absolute accuracy error (E_T) of a non-adjustable linear DAC 84**25.1 Method a (applicable with a voltage generator)****25.1.1 Purpose**

To measure the total error of a linear non-adjustable DAC.

25.1.2 Linear diagram

See figure 42.

25.1.3 Linear description and requirements

The method of measurement described in 24.1.3 is applicable for this measurement except that the corrections of offset and gain errors are not possible.

25.1.4 Measurement procedure

See chapter II, category II, subclause 2.2, figure 10b, and see note 3 to 24.1.4.

The procedure described in 24.1.4 is followed except that the corrections described for offset and gain points are not possible.

The total error (E_T) is measured at each specified step.

25.1.5 Specified conditions

As in 24.1.5.

25.2 Method b (applicable with a reference DAC)**25.2.1 Purpose**

To measure the total error of a linear non-adjustable DAC.

25.2.2 Circuit diagram

See figure 43 (without offset and gain adjustment).

25.2.3 Circuit description and requirements

The method of measurement described in 24.2.3 is applicable except that the correction of offset and gain errors are not possible.

25.2.4 Measurement procedure

See chapter II, category II, subclause 2.2, figure 10b, and see note 3 to 24.1.4.

The procedure described in 24.2.4 is followed except that the correction described for offset and gain points are not possible.

25.2.5 Specified conditions

- Ambient or reference-point temperature
- Supply voltage(s)

- Pleine échelle utilisée sur le convertisseur en mesure
- Pas sélectionnés: valeur(s) analogique(s) nominale(s) et code(s) numériques
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie
- Linéarité de l'amplificateur d'erreur.

26 Erreur de linéarité différentielle (E_D) 85

26.1 But

Mesurer l'erreur de linéarité différentielle d'un DAC linéaire.

26.2 Schéma du circuit

Voir figure 43.

26.3 Description et exigences du circuit

Voir chapitre II, catégorie II, paragraphe 2.2, figure 7.

La description et les exigences du circuit décrits à l'article 24 sont applicables à cette mesure.

26.4 Exécution

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie et les autres bornes sont branchées selon les conditions spécifiées. L'alimentation et les autres dispositifs extérieurs additionnels sont également branchés selon les conditions spécifiées.

Régler l'erreur de décalage, puis l'erreur de gain de la même façon que dans les quatrième et cinquième alinéas de 24.2.4 (cas A et B) après avoir appliqué tous les signaux d'entrées appropriés de commande afin d'obtenir une indication correcte aux sorties des deux DAC.

Pour chaque pas testé, régler le générateur de configuration de bits connecté au DAC en mesure à la configuration adéquate. Régler ensuite le générateur de configuration de bits connecté au DAC de référence de sorte que son signal de sortie analogique soit égal à celui du convertisseur en mesure.

Le générateur de configuration de bits est augmenté (ou diminué) de 1 LSB à l'entrée numérique du convertisseur en mesure; la différence mesurée entre les deux sorties analogiques est la «hauteur du pas» réelle.

La «hauteur du pas» réelle est comparée à la valeur idéale du LSB et la variation observée indique l'erreur différentielle (E_D) du pas considéré.

Une méthode d'échantillonnage doit être utilisée pour rechercher la valeur absolue maximale de l'erreur de linéarité différentielle $|E_D|$.

NOTE – L'erreur de linéarité différentielle est généralement exprimée en multiples et sous-multiples de 1 LSB.

26.5 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation

- Full-scale for the converter, being measured
- Selected step(s): nominal analogue value(s) and digital code(s)
- Input and output networks
- Operating mode, for example bipolar and/or unipolar as appropriate
- Conditions at other terminals
- Linearity of error amplifier.

26 Differential linearity error (E_D) 85

26.1 Purpose

To measure the differential linearity error of a linear DAC.

26.2 Circuit diagram

See figure 43.

26.3 Circuit description and requirements

See chapter II, category II, subclause 2.2, figure 7.

The method of measurement described in clause 24 is applicable for this measurement.

26.4 Measurement procedure

The temperature of the integrated circuit being measured is set to the specified temperature.

The input and output terminals are connected as specified. The power supplies and any other additional networks are connected as specified.

Adjust offset error, then gain error (as in case A or B), as explained in fourth and fifth paragraphs of 24.2.4, after having applied all the relevant control input signals to obtain a correct indication at the outputs of the two DAC.

For each specified step, set the bit-pattern generator connected to the DAC being measured to the appropriate pattern. Then set the bit-pattern generator connected to the reference DAC so that its analogue output signal is equal to that from the converter being measured.

Increase (or decrease) the input to the converter being measured by 1 LSB. The difference measured between the two analogue outputs is the actual step height.

The actual step height is compared to the ideal value of the LSB, and the observed variation shows the differential error (E_D) of the step considered.

A sampling method shall be used to find the maximum absolute value of the differential linearity error $|E_D|$.

NOTE – The differential linearity error is generally expressed in multiples and submultiples of 1 LSB.

26.5 Specified conditions

- Ambient or reference point temperature
- Supply voltage(s)

- Valeurs nominales de pleine échelle et de la hauteur de pas du convertisseur en mesure
- Réseaux d'entrée et de sortie
- Mode de fonctionnement approprié, par exemple bipolaire et/ou unipolaire
- Conditions aux autres bornes de sortie
- Linéarité de l'amplificateur d'erreur.

27 Temps de réponse numériques (t_{sd}), (t_{dd}), (S_{VOAVd})

- Temps d'établissement (numérique) (t_{sd}) [86]
- Temps de retard (numérique) (t_{dd}) [87]
- Pente moyenne de la variation de la tension de sortie (S_{VOAVd}) [88]

27.1 But

Mesurer, avec le même équipement de mesure le temps d'établissement (numérique), le temps de retard (numérique) et la pente moyenne de la variation de la tension de sortie d'un DAC linéaire.

27.2 Schéma du circuit

Voir figure 44.

27.3 Description et exigences du circuit

Le schéma général des temps de réponse est indiqué à la figure 45.

L'équipement de mesure comprend:

- un générateur de configuration de bits. Il doit être capable d'appliquer à l'entrée du circuit en mesure une transition majeure dans un temps négligeable en comparaison avec le temps d'établissement (numérique) présumé (t_{sd}) du convertisseur à mesurer, généralement inférieur à $0,1 (t_{sd})$;
- deux comparateurs de tension très rapides A et B ayant leur propre temps de transition inférieur à $0,1 (t_{sd})$;
- un oscilloscope à très large bande passante B, tel que:

$$B > \frac{10}{t_{sd}} \text{ Hz} \quad (t_{sd} \text{ est exprimé en secondes});$$

- un circuit de commande qui doit être capable de fournir les formes d'ondes et les niveaux des signaux spécifiés afin de contrôler le dispositif à mesurer (s'il y a lieu);
- en option, un comparateur C. Il peut être connecté aux entrées de la source de tension de référence ajustable et du générateur de configuration de bits et sa sortie à la borne de synchronisation de l'oscilloscope (voir figure 44);
- une tension de référence ajustable qui fournit un niveau de tension de référence du comparateur B et un courant de référence ajustable qui fournit un niveau de référence du comparateur A différant du premier de la valeur du produit (I) x (R).

27.4 Précautions

La configuration du circuit doit être étudiée de telle sorte qu'il n'y ait pas de possibilité de déclenchement de signaux parasites. Pour cela, veiller à éviter des interférences entre les divers signaux en disposant correctement les surfaces de masse et les interconnexions des différentes parties du circuit, découpler l'alimentation, garder les connexions des signaux utiles aussi courtes que possible.

- Nominal values for full-scale and step height of the converter being measured
- Input and output networks
- Operating mode, for example bipolar and/or unipolar as appropriate
- Conditions at the other terminals
- Linearity of error amplifier.

27 Digital response times (t_{sd}), (t_{dd}), (S_{VOAVd})

- Digital settling time (t_{sd}) 86
- (Digital) delay time (t_{dd}) 87
- Average rate of change of the output voltage (S_{VOAVd}) 88

27.1 Purpose

To measure with the same measurement equipment (digital) settling time, (digital) delay time, and average rate of change of the output voltage of a linear DAC.

27.2 Circuit diagram

See figure 44.

27.3 Circuit description and requirements

The general response time diagram is shown in figure 45.

The measuring circuit consists of:

- a bit-pattern generator. It shall be capable of applying, at the input of the circuit being measured, a major transition in a time negligible in comparison with the presumed (digital) settling time (t_{sd}) of the circuit being measured, generally less than 0,1 (t_{sd});
- two very fast voltage comparators A and B having their own transition times less than 0,1 (t_{sd});
- an oscilloscope with a very large bandwidth B, such as:

$$B > \frac{10}{t_{sd}} \text{ Hz} \quad (t_{sd} \text{ expressed in seconds});$$

- a control circuit. It shall be capable of providing the specified signal waveforms and levels needed to control the circuit being measured (where appropriate);
- an optional comparator C. It can be connected at its inputs to the adjustable reference voltage source and bit-pattern generator, and at its output to the synchronisation terminal of the oscilloscope (see figure 44);
- adjustable reference voltage and current sources. The adjustable reference voltage provides a reference level for voltage comparator B and the adjustable reference current provides a reference level for comparator A that differs from the first by the value of the product of (I) $\times$ (R).

27.4 Measurement precautions

Care shall be taken to ensure that no spurious signals are introduced, by giving due attention to the layout of the circuit, including the use of ground planes, the manner of interconnecting the various parts, decoupling of the power supplies, and keeping signal leads as short as possible and, wherever possible, screened and/or suitably terminated.

Lorsque différents signaux sont employés pour déterminer les différences de temps, s'assurer que les retards dus aux équipements de mesure sont égaux ou du moins sont pris en compte dans la mesure.

27.5 Exécution

27.5.1 Exécution de la mesure du temps d'établissement (numérique) (t_{sd})

(Voir définition de la caractéristique au chapitre II, catégorie II, paragraphe 2.3.3.1.)

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie et les autres bornes sont branchées selon les conditions spécifiées. L'alimentation et les autres dispositifs extérieurs additionnels sont également branchés selon les conditions spécifiées.

A l'aide du générateur de configuration de bits, appliquer à l'entrée du circuit en mesure la transition de pleine échelle; pour cela, au temps initial tous les bits étant à « 0 », appliquer tous les bits à « 1 » pendant une période de temps assez longue pour que la sortie atteigne son nouveau niveau.

Un signal de synchronisation permet de déclencher l'oscilloscope à (t_0) (temps d'application de la transition) soit directement, soit au travers du comparateur C (voir figure 44).

Fixer la tension de déclenchement des comparateurs à $FS + \frac{1}{2} \text{ LSB}$ pour le premier et à $FS - \frac{1}{2} \text{ LSB}$ pour le second (voir figure 45).

Le temps d'établissement (t_{sd}) sera l'intervalle de temps ($t_{2(b)} - t_0$) (voir figure 45).

27.5.2 Exécution de la mesure du temps de retard (numérique) (t_{dd})

(Voir définition de la caractéristique au chapitre II, catégorie II, paragraphe 2.3.3.2.)

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie et les autres bornes sont branchées selon les conditions spécifiées. L'alimentation et les autres dispositifs extérieurs additionnels sont également branchés selon les conditions spécifiées.

A l'aide du générateur de configuration de bits, appliquer à l'entrée du circuit en mesure la transition de pleine échelle; pour cela, au temps initial tous les bits étant à « 0 », appliquer tous les bits à « 1 » pendant une période de temps assez longue pour que la sortie atteigne son nouveau niveau.

Un signal de synchronisation permet de déclencher l'oscilloscope à t_0 (temps d'application de la transition), soit directement, soit par l'intermédiaire d'un comparateur C (voir figure 44).

La tension de déclenchement du comparateur A (canal 1) est réglée à la valeur estimée (E_d) (voir figure 45). (E_d) est exprimée en LSB (généralement $E_d = 1 \text{ LSB}$).

Identifier (t_1) et (t_0) à l'aide de l'oscilloscope. Soustraire les retards estimés ou connus de l'équipement de mesure à partir de ($t_1 - t_0$) pour déterminer (t_{dd}).

[$t_{dd} = (t_1 - t_0)$] lorsque la synchronisation est effectuée avec un comparateur C ayant les mêmes retards que le comparateur qui a défini la première gamme de tension (voir figure 44, comparateur A, canal 1).

Where different signals are used to determine time differences, ensure that any delays due to the measuring equipment are either made equal or taken into account in the measurement.

27.5 Measurement procedure

27.5.1 Measurement procedure of (digital) settling time (t_{sd})

(See definition of the characteristic in chapter II, category II, subclause 2.3.3.1.)

The temperature of the integrated circuit being measured is set to the specified temperature.

The input and output terminals as well as the remaining terminals are connected as specified. The power supplies and any other additional networks are connected as specified.

Using the bit-pattern generator, apply a full-scale transition to the inputs of the circuit being measured, for example from all bits at “0” to all bits at “1”, and maintain the second state long enough for the output to settle at its new level.

A synchronization signal enables the oscilloscope to be triggered at t_0 (applying time to the transition) either directly or through the comparator C (see figure 44).

Set the triggering voltage of the comparators to be $FS + \frac{1}{2}$ LSB for the first one and $FS - \frac{1}{2}$ LSB for the second one (see figure 45).

The settling time (t_{sd}) is given by the time interval ($t_{2(b)} - t_0$) (see figure 45)

27.5.2 Measurement procedure of (digital) delay time (t_{dd})

(See definition of the characteristic in chapter II, category II, subclause 2.3.3.2.)

The temperature of the integrated circuit being measured is set to the specified temperature.

The input and output terminals, as well as the remaining terminals, are connected as specified. The power supplies and any other additional networks are connected as specified.

Using the bit pattern generator, apply a full-scale transition to the inputs of the circuit being measured, for example from all bits at “0” to all bits at “1”, and maintain the second state long enough for the output to settle at its new level.

A synchronization signal enables the oscilloscope to be triggered at (t_0) (applying time of the transition), either directly or through the comparator C (see figure 44).

The triggering voltage of the comparator A (channel 1) is set up to the estimated value (E_d) (see figure 45). (E_d) is expressed in LSB (generally $E_d = 1$ LSB).

Identify on the oscilloscope (t_1) and (t_0). Subtract estimated or known delays of measurement equipment from ($t_1 - t_0$) to determine (t_{dd}).

[$t_{dd} = (t_1 - t_0)$] if the synchronization is achieved with a comparator C having the same delays as the comparator which has defined the first voltage range (see figure 44 comparator A, channel 1).

27.5.3 Exécution de la mesure de la pente moyenne de la variation de la tension de sortie (S_{VOAVd})

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie et les autres bornes sont branchées selon les conditions spécifiées. L'alimentation et les autres dispositifs extérieurs additionnels sont également branchés selon les conditions spécifiées.

A l'aide du générateur de configuration de bits, appliquer à l'entrée du circuit en mesure la transition de pleine échelle; pour cela, au temps initial tous les bits étant à «0», appliquer tous les bits à «1» pendant une période de temps assez longue pour que la sortie atteigne son nouveau niveau.

Appliquer à l'oscilloscope la première tension de déclenchement du comparateur A à 0,1 FS et la seconde tension de déclenchement du comparateur B à 0,9 FS par variation correcte de V et I (voir figure 44).

V est déterminé par la tension d'alimentation ajustable de référence.

I est déterminé par le courant d'alimentation ajustable de référence.

Identifier sur l'oscilloscope (t'_1) (correspondant à la valeur M_1) et (t'_2) (correspondant à la valeur M_2) (voir figure 45).

La pente moyenne de la tension de sortie est donnée par:

$$S_{VOAVd} = \frac{0,8\Delta V_0}{t'_2 - t'_1}$$

27.6 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Comparateurs A, B et C (si applicable); choix en fonction des temps de retard estimés
- Oscilloscope; choix en fonction de la bande passante
- Réseaux d'entrée et de sortie
- Pour la mesure de (t_{sd}), valeur des tensions de déclenchement des comparateurs B et A à FS + ½ LSB et à FS – ½ LSB
- Pour la mesure de (t_{dd}), valeur estimée (E_d) de la tension de déclenchement du comparateur A
- Pour la mesure de (S_{VOAVd}), valeurs des tensions de déclenchement des comparateurs A et B fixés à 0,1 FS et 0,9 FS.

27.5.3 Measurement procedure of average rate of change of the output voltage (S_{VOAVd})

The temperature of the integrated circuit being measured is set to the specified temperature.

The input and output terminals, as well as the remaining terminals, are connected as specified. The power supplies and any other additional networks are connected as specified.

Using the bit-pattern generator, apply a full-scale transition to the inputs of the circuit being measured, for example from all bits at “0” to all bits at “1”, and maintain the second state long enough for the output to settle at its new level.

Apply at the oscilloscope the first triggering voltage of the comparator A at 0,1 FS and the second triggering voltage of the comparator B at 0,9 FS by correct change of V and I (see figure 44).

V is determined by the adjustable reference voltage.

I is determined by the adjustable reference current.

Identify on the oscilloscope (t'_1) (corresponding to M_1 value) and (t'_2) (corresponding to M_2 values) (see figure 45).

The average rate of change of the output voltage is given by:

$$S_{VOAVd} = \frac{0,8 \Delta V_0}{t'_2 - t'_1}$$

27.6 Specified conditions

- Ambient or reference-point temperature
- Supply voltage(s)
- Comparator A, B and C (where applicable); choice according to estimated delay times
- Oscilloscope; choice according to the bandwidth
- Input and output networks
- For (t_{sd}) measurement, value of the triggering voltage of the B and A comparators at $FS + \frac{1}{2} \text{ LSB}$ and $FS - \frac{1}{2} \text{ LSB}$
- For (t_{dd}) measurement, estimated value (E_d) of the triggering voltage for comparator A
- For (S_{VOAVd}) measurement, values of the triggering voltages of the comparators A and B set at 0,1 FS and 0,9 FS.

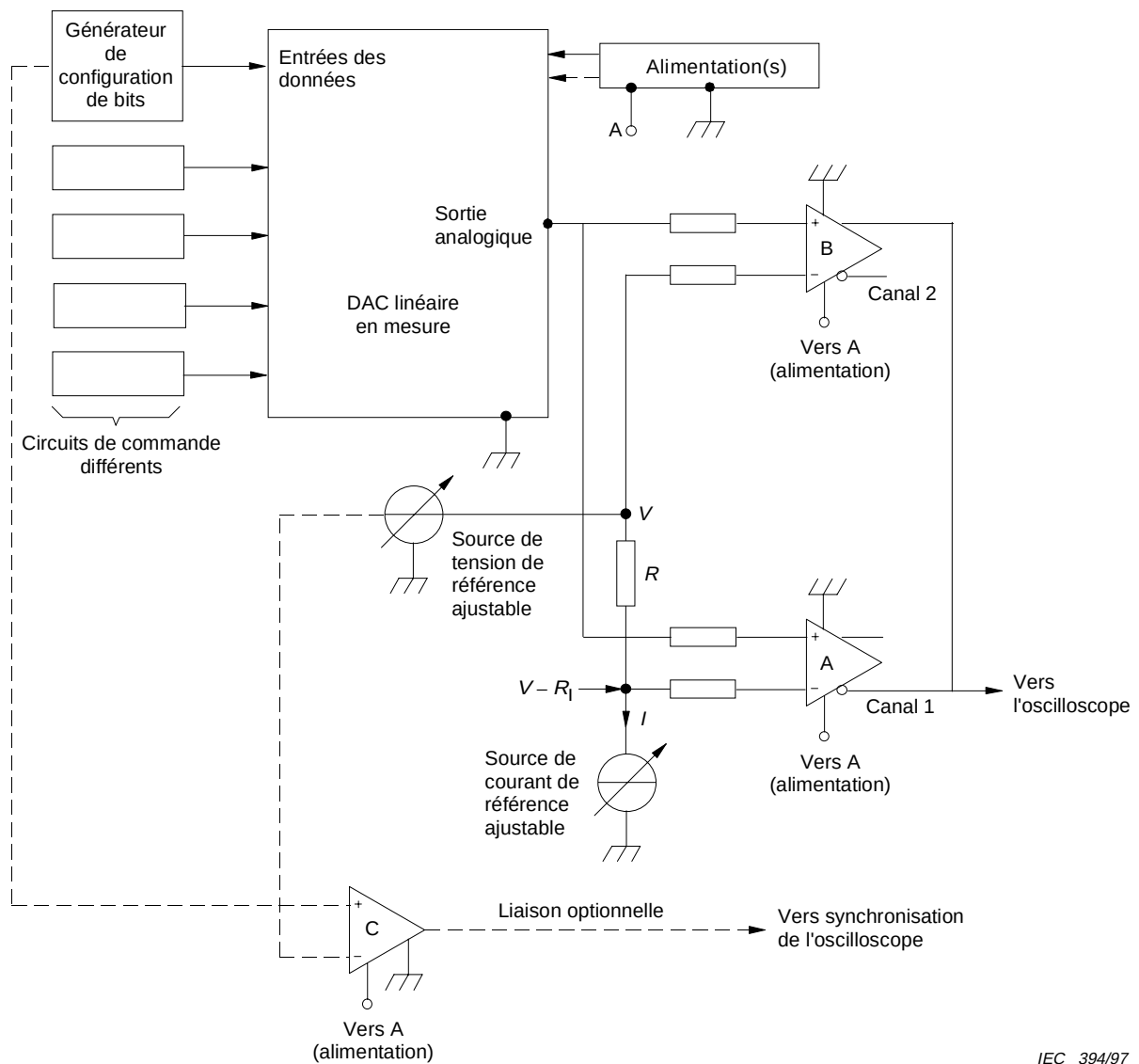


Figure 44 – Equipement de mesure des temps de réponse (numérique): le temps d'établissement (numérique), le temps de retard (numérique) et la pente moyenne de la variation de la tension de sortie d'un DAC linéaire

IEC 394/97

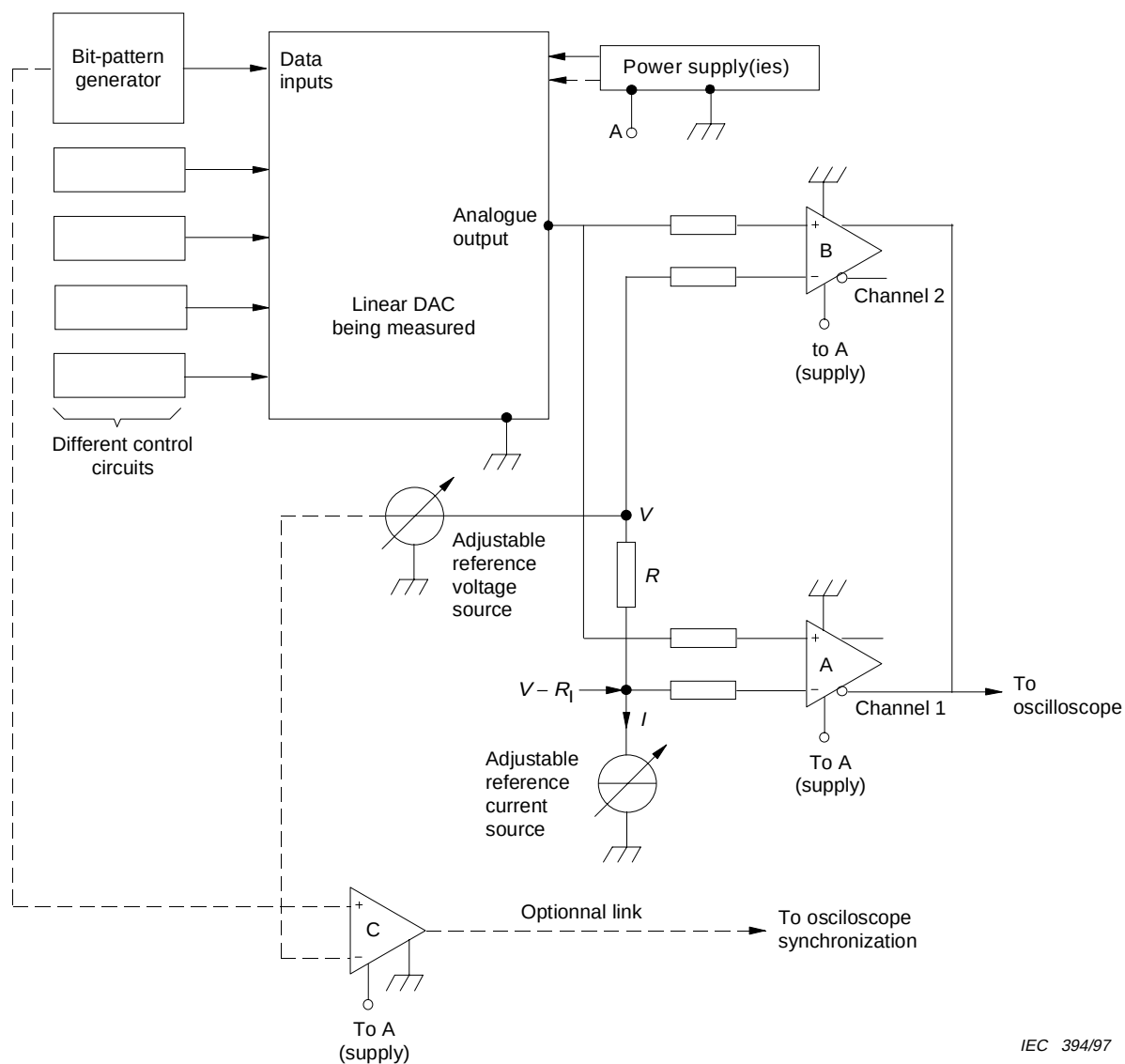


Figure 44 – Measuring circuit for (digital) response times; (digital) settling time, (digital) delay time and average rate of change of the output voltage of a linear DAC

IEC 394/97

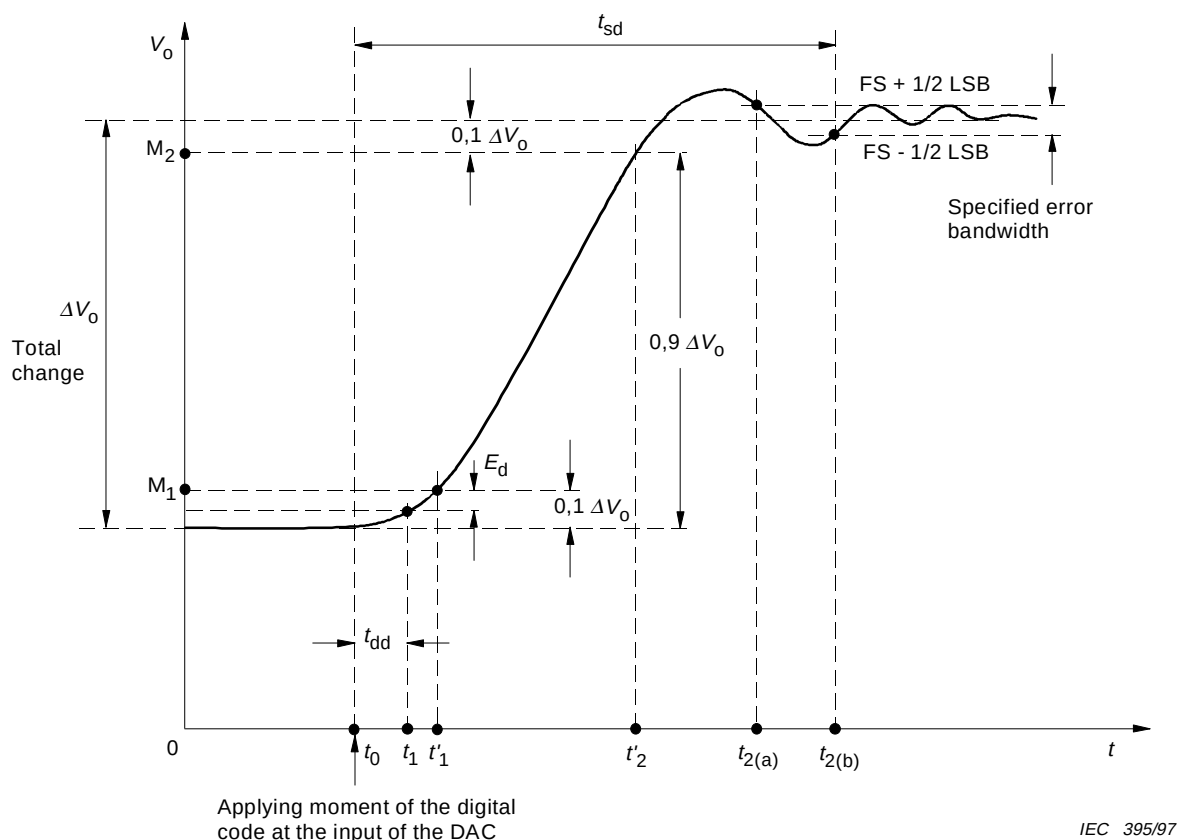


Figure 45 – Réponse du signal de sortie pour une application rapide du code numérique à l'entrée du DAC linéaire

28 Temps de réponse dus à la référence (t_{sr}), (t_{dr}), (S_{VOAVr})

- Temps d'établissement (dû à la référence) t_{sr} 89
- Temps de retard (dû à la référence) t_{dr} 90
- Pente moyenne de la variation de la tension de sortie (due à la référence) (S_{VOAVr}) 91

28.1 But

Mesurer, avec le même équipement de mesure, le temps d'établissement (dû à la référence), le temps de retard (dû à la référence) et la pente moyenne de la variation de la tension de sortie (due à la référence) d'un DAC linéaire.

28.2 Schéma du circuit

Voir figure 46.

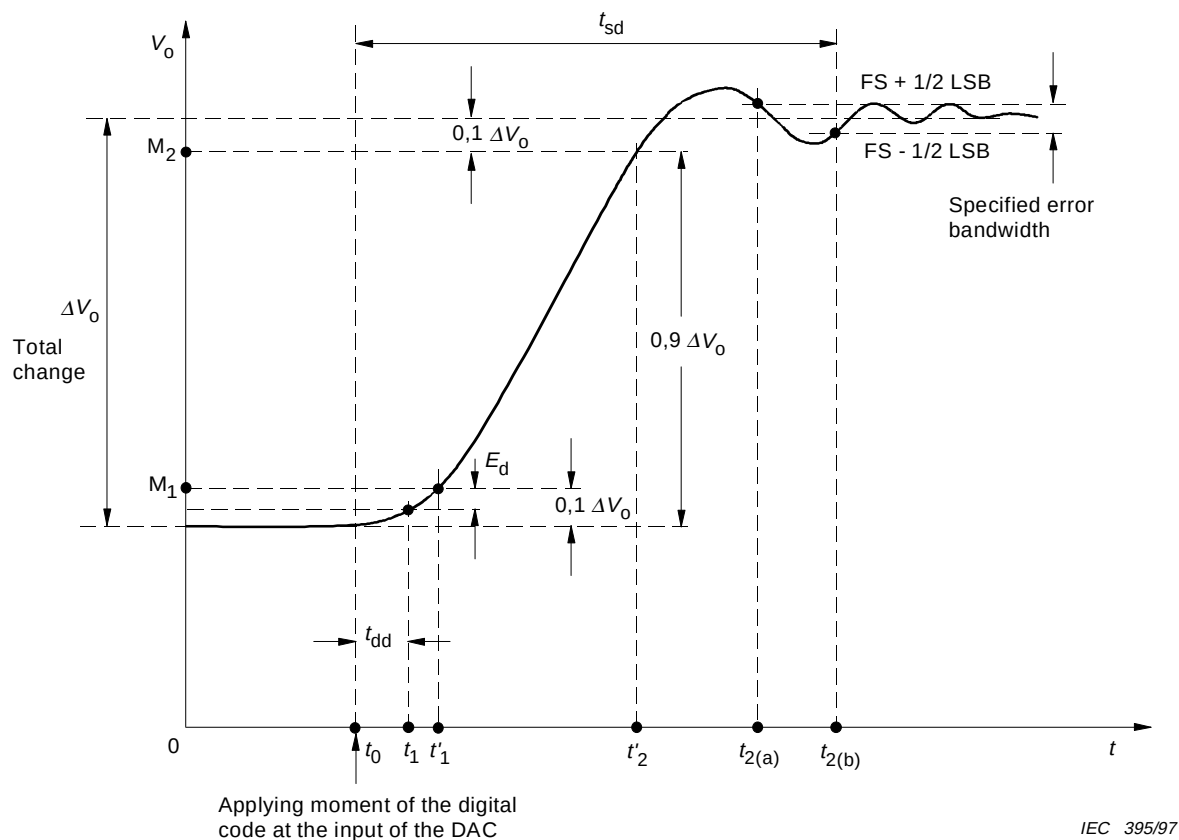


Figure 45 – Output response signal in (digital) response time measurement of the linear DAC

28 Reference response times (t_{sr}), (t_{dr}), (S_{VOAVr})

- (Reference) settling time (t_{sr}) 89
- (Reference) delay time (t_{dr}) 90
- (Reference) average rate of change of the output voltage (S_{VOAVr}) 91

28.1 Purpose

To measure with the same measurement equipment (reference) settling time, (reference) delay time and (reference) average rate of change of the output voltage of a linear DAC.

28.2 Circuit diagram

See figure 46.

28.3 Description et exigences du circuit

Le schéma général des temps de réponse est indiqué à la figure 47.

L'équipement de mesure comprend:

- un générateur de configuration de bits. Il doit être capable d'appliquer à l'entrée du circuit en mesure des données numériques constantes pendant tout le temps de mesure;
- un générateur de la tension d'entrée de référence. Il doit être capable d'appliquer à l'entrée de référence du circuit en mesure une variation de pas de la tension de référence dans un temps de transition négligeable en comparaison avec le temps d'établissement de la référence à mesurer généralement inférieur à $0,1 (t_{sr})$ présumé;
- deux comparateurs de tension très rapides (A et B) ayant leur propre temps de transition inférieur à $0,1 (t_{sr})$ présumé;
- un oscilloscope à très large bande passante B, tel que:

$$B > \frac{10}{t_{sr}} \text{ Hz} \quad (t_{sd} \text{ est exprimé en secondes});$$

- un circuit de commande qui doit être capable de fournir les formes d'ondes et les niveaux des signaux spécifiés afin de contrôler le dispositif à mesurer (s'il y a lieu);
- en option, un comparateur C qui peut être connecté, à ses entrées, à la source de tension de référence ajustable (1) et au générateur de tension de référence (2) et à sa sortie à la borne de synchronisation de l'oscilloscope (voir figure 46);
- une tension de référence ajustable qui fournit un niveau de tension de référence du comparateur B et un courant de référence ajustable qui fournit un niveau de référence du comparateur A différant du premier de la valeur du produit $(I) \times (R)$.

28.4 Précautions

Identiques à celles du paragraphe 27.4.

28.5 Exécution

28.5.1 Exécution de la mesure du temps d'établissement (dû à la référence) (t_{sr})

(Voir définition de la caractéristique au chapitre II, catégorie II, paragraphe 2.3.5.1.)

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie et les autres bornes sont branchées selon les conditions spécifiées. L'alimentation et les autres dispositifs extérieurs additionnels sont également branchés selon les conditions spécifiées.

A l'aide du générateur de configuration de bits, appliquer d'une manière continue le code d'entrée spécifié aux entrées du circuit en mesure.

A l'aide du générateur de référence, appliquer à l'entrée de référence (2) du circuit en mesure la valeur de la tension de référence la plus basse compatible avec un fonctionnement correct du convertisseur. Appliquer ensuite au temps de mesure initial une transition de sorte que la tension de référence passe brièvement au temps ($t = t_0$) de sa valeur la plus basse à sa valeur la plus haute compatible pour un fonctionnement correct du convertisseur.

Un signal de synchronisation permet de déclencher l'oscilloscope à t_0 (temps d'application de la transition), soit directement, soit à travers le comparateur C (voir figure 46).

28.3 *Circuit description and requirements*

The general response times diagram is shown in figure 47.

The measuring circuit consists of:

- bit-pattern generator. It shall be capable of applying at the input of the circuit being measured constant digital data during all the measurement time;
- reference supply voltage generator. It shall be capable of applying, at the reference input of the circuit being measured, a step change of the reference voltage having a transition time negligible in comparison with the reference settling time of the circuit being measured, generally less than 0,1 (t_{sr});
- two very fast voltage comparators (A and B) having their own transition times less than presumed 0,1 (t_{sr});
- an oscilloscope with a very large bandwidth B, such as:

$$B > \frac{10}{t_{sr}} \text{ Hz} \quad (t_{sr} \text{ expressed in seconds});$$

- a control circuit. It shall be capable of providing the specified signal waveforms and levels needed to control the circuit being measured (where appropriate);
- an optional comparator C. It can be connected at its inputs to the adjustable reference voltage source (1) and reference supply voltage generator (2), and at its output to the synchronization terminal of the oscilloscope (see figure 46);
- an adjustable reference voltage provides a reference level for voltage comparator B and an adjustable reference current provides a reference level for voltage comparator A that differs from the first by the value of the product of ($I \times R$).

28.4 *Measurement precautions*

As in 27.4.

28.5 *Measurement procedures*

28.5.1 *Measurement procedures of (reference) settling time (t_{sr})*

(See definition of the characteristic in chapter II, category II, subclause 2.3.5.1.)

The temperature of the integrated circuit being measured is set to the specified temperature.

The input and output terminals as well as the remaining terminals are connected as specified. The power supplies and any other additional networks are connected as specified.

Using the bit-pattern generator, apply continuously the specified input code to the inputs of the circuit being measured.

Using the reference generator, apply at the reference input (2) of the circuit being measured, the lower reference voltage value compatible with a correct operation. Then, apply at the initial time the transition so that the reference voltage switches rapidly at time ($t = t_0$) from the lower value to the higher value compatible with a correct operation of the converter.

A synchronization signal enables the oscilloscope to be triggered at t_0 (applying time of the transition), either directly or through the comparator C (see figure 46).

Fixer la tension de déclenchement des comparateurs à $FS + \frac{1}{2} \text{ LSB}$ pour le premier et à $FS - \frac{1}{2} \text{ LSB}$ pour le second (voir figure 47).

Le temps d'établissement (t_{sr}) sera l'intervalle de temps ($t_{2(b)} - t_0$) (voir figure 47).

28.5.2 Exécution de la mesure du temps de retard (dû à la référence) (t_{dr})

(Voir définition de la caractéristique au chapitre II, catégorie II, paragraphe 2.3.5.2.)

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie et les autres bornes sont branchées selon les conditions spécifiées. L'alimentation et les autres dispositifs extérieurs additionnels sont également branchés selon les conditions spécifiées.

A l'aide du générateur de configuration de bits, appliquer d'une manière continue le code d'entrée spécifié aux entrées du circuit en mesure.

A l'aide du générateur de référence, appliquer à l'entrée de référence (2) du circuit en mesure la valeur de la tension de référence la plus basse compatible avec un fonctionnement correct du convertisseur. Appliquer ensuite au temps initial une transition de sorte que la tension de référence passe brièvement du temps $t = t_0$ de sa valeur la plus basse à sa valeur la plus haute compatible avec un fonctionnement correct du convertisseur.

Un signal de synchronisation permet de déclencher l'oscilloscope à (t_0) (temps d'application de la transition), soit directement, soit par l'intermédiaire d'un comparateur C (voir figure 46).

La tension de déclenchement du comparateur A (canal 1) est réglée à la valeur estimée (E_d) (voir figures 46 et 47). (E_d) est exprimée en LSB (généralement $E_d = 1 \text{ LSB}$).

Identifier (t_1) et (t_0) à l'aide de l'oscilloscope. Soustraire les retards estimés ou connus de l'équipement de mesure à partir de ($t_1 - t_0$) pour déterminer (t_{dr}).

Si la synchronisation est effectuée avec un comparateur C ayant le même retard que le comparateur qui a défini la valeur (E_d), on a ($t_{dr} = t_1 - t_0$) (voir figure 47).

28.5.3 Exécution de la mesure de la pente moyenne de la variation de la tension de sortie (due à la référence) (S_{VOAVr})

Régler la température du circuit intégré en mesure à la valeur spécifiée.

Les bornes d'entrée et de sortie et les autres bornes sont branchées selon les conditions spécifiées. L'alimentation et les autres dispositifs extérieurs additionnels sont également branchés selon les conditions spécifiées.

A l'aide du générateur de configuration de bits, appliquer d'une manière continue aux entrées du circuit en mesure le code de pleine échelle spécifié.

Le code de pleine échelle spécifié retenu correspond à la plus haute valeur analogique de la tension de référence.

A l'aide du générateur de la tension de référence, appliquer une transition de pleine échelle aux entrées du circuit en mesure et maintenir ce second état assez longtemps afin que la sortie du convertisseur puisse atteindre son nouveau niveau.

Set the triggering voltage of the comparators to be $FS + \frac{1}{2} \text{ LSB}$ for the first one and $FS - \frac{1}{2} \text{ LSB}$ for the second one (see figure 47).

The settling time (t_{sr}) is given by the time being interval ($t_{2(b)} - t_0$) (see figure 47).

28.5.2 *Measurement procedures of (reference) delay time (t_{dr})*

(See definition of the characteristic in chapter II, category II, subclause 2.3.5.2.)

The temperature of the integrated circuit being measured is set to the specified temperature.

The input and output terminals, as well as the remaining terminals, are connected as specified. The power supplies and any other additional networks are connected as specified.

Using the bit-pattern generator, apply continuously the specified input code to the inputs of the circuit being measured.

Using the reference generator, apply at the reference input (2) of the circuit being measured, the lower reference voltage value compatible with a correct operation. Then, apply at the initial time the transition such as the reference voltage switches rapidly at time ($t = t_0$) from the lower value to the higher value compatible with a correct operation of the converter.

A synchronization signal enables the oscilloscope to be triggered at (t_0) (applying time of the transition), either directly or through the comparator C (see figure 46).

Set the triggering voltage of the comparator A (channel 1) at the estimated error (E_d) (see figures 46 and 47). (E_d) is expressed in LSB (generally $E_d = 1 \text{ LSB}$).

Identify on the oscilloscope (t_1) and (t_0). Subtract estimated or known delays of the measurement equipment from ($t_1 - t_0$) to determine (t_{dr}).

If the synchronization is achieved with a comparator C having the same delay as the comparator which defines the (E_d) value, ($t_{dr} = t_1 - t_0$) (see figure 47).

28.5.3 *Measurement procedure of (reference) average rate of change of the output voltage (S_{VOAVr})*

The temperature of the integrated circuit being measured is set to the specified temperature.

The input and output terminals, as well as the remaining terminals, are connected as specified. The power supplies and any other additional networks are connected as specified.

Using the bit-pattern generator, continuously apply the specified full-scale code to the inputs of the circuit being measured.

The specified full-scale code retained corresponds to the analogue high value of the reference voltage.

Using the reference generator, apply a full-scale transition to the inputs of the circuit being measured and maintain this second state long enough for the output of the converter to settle at its new level.

Appliquer à l'oscilloscope la première tension de déclenchement du comparateur A à 0,1 FS et la seconde tension de déclenchement du comparateur B à 0,9 FS par variation correcte de V et I (voir figure 46).

V est déterminé par la tension d'alimentation ajustable de référence (1).

I est déterminé par le courant d'alimentation ajustable de référence.

Identifier sur l'oscilloscope (t'_1) (correspondant à la valeur M_1) et (t'_2) (correspondant à la valeur M_2) (voir figure 47).

La pente moyenne de variation de la tension de sortie (due à la référence) est donnée par:

$$S_{VOAVr} = \frac{0,8 \Delta V_0}{t'_2 - t'_1}$$

28.6 Conditions spécifiées

- Température ambiante ou température d'un point de référence
- Tension(s) d'alimentation
- Comparateurs A, B et C (s'il y a lieu); choix en fonction des temps de retard estimés
- Oscilloscope; choix en fonction de la bande passante
- Réseaux d'entrée et de sortie
- Codes spécifiés appliqués à l'entrée
- Basse et haute valeurs de la tension de référence
- Pour la mesure de (t_{sr}), valeur des tensions de déclenchement des comparateurs B et A à FS + ½ LSB et à FS – ½ LSB
- Pour la mesure de (t_{dr}), valeur estimée (E_d) de la tension de déclenchement du comparateur A
- Pour la mesure de (S_{VOAVr}), valeurs des tensions de référence appliquées aux entrées des comparateurs A et B fixées à 0,1 FS et 0,9 FS.

Apply at the oscilloscope the first triggering voltage of the comparator A at 0,1 FS and the second triggering voltage of the comparator B at 0,9 FS by correct change of V and I (see figure 46).

V is determined by the adjustable reference voltage (1).

I is determined by the adjustable reference current.

Identify on the oscilloscope (t'_1) (corresponding to M_1 value) and (t'_2) (corresponding to M_2 value) (see figure 47).

The (reference) average rate of change of the output voltage is given by:

$$S_{VOAVr} = \frac{0,8 \Delta V_0}{t'_2 - t'_1}$$

28.6 Specified conditions

- Ambient or reference-point temperature
- Supply voltage(s)
- Comparator A, B and C (where appropriate); choice according to estimated delay times
- Oscilloscope; choice according to the bandwidth
- Input and output networks
- Applied specified codes at the input
- Low and high values of the reference voltage
- For (t_{sr}) measurement; value of the triggering voltage of the comparators B and A at $FS + \frac{1}{2} \text{ LSB}$ and $FS - \frac{1}{2} \text{ LSB}$
- For (t_{dr}) measurement; estimated value (E_d) of the triggering voltage for the comparator A.
- For (S_{VOAVr}) measurement; values of the reference voltages applied at the inputs of the comparators A and B fixed at 0,1 FS and 0,9 FS.

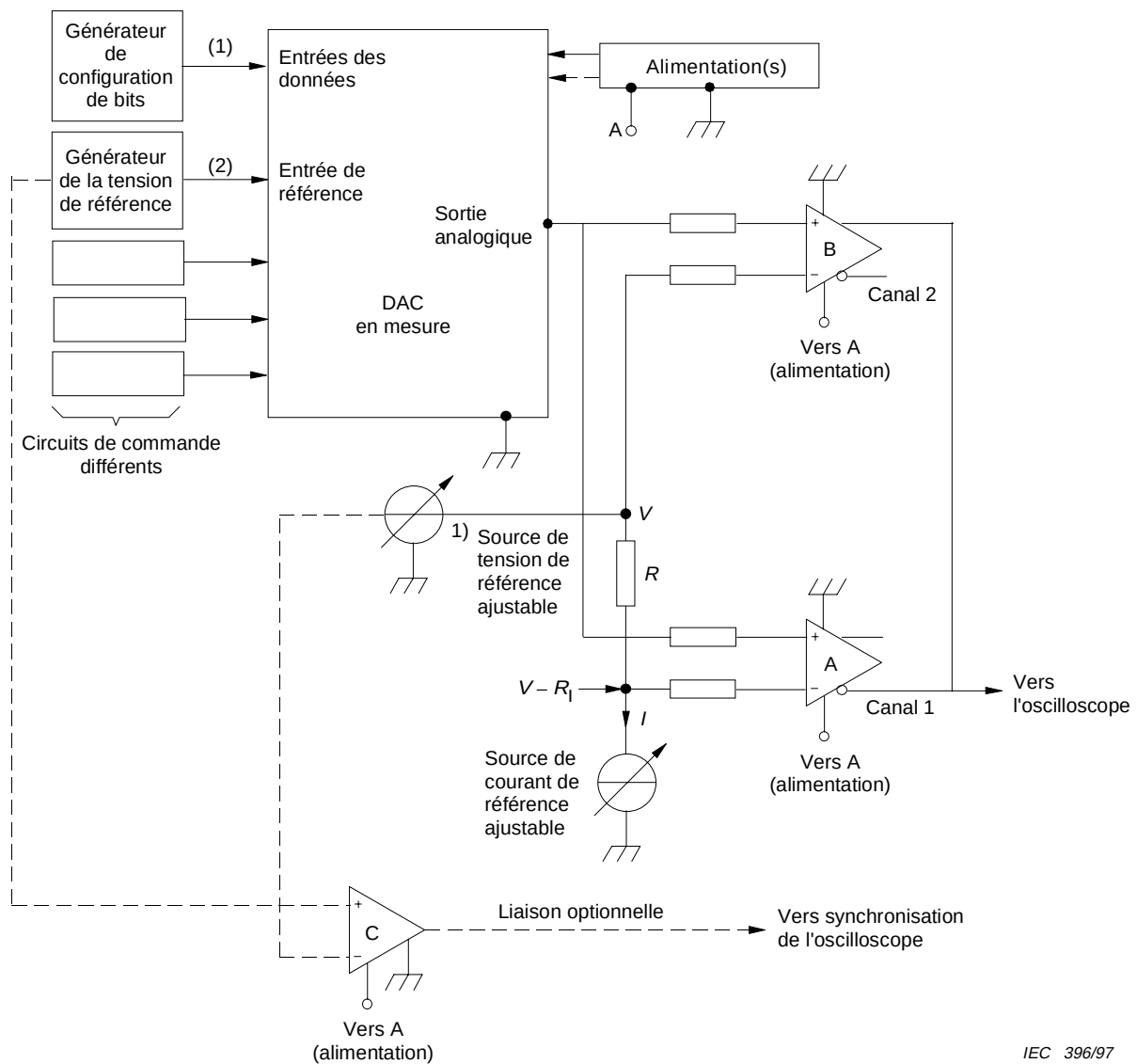
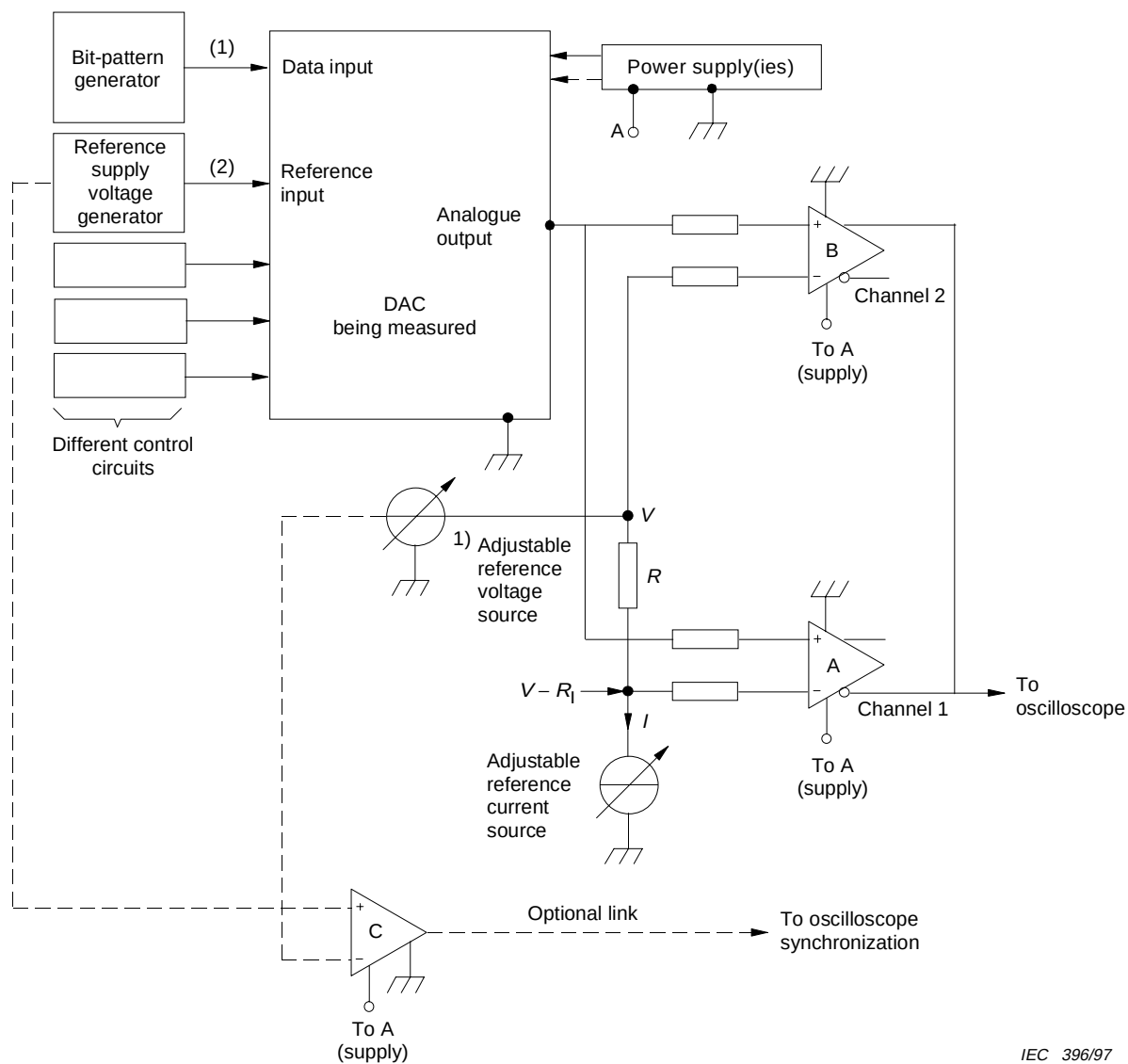


Figure 46 – Circuit de mesure pour déterminer les temps de réponse dus à la référence suivants: temps d'établissement (dû à la référence), temps de retard (dû à la référence) et pente moyenne de la variation de la tension de sortie (dû à la référence) d'un DAC linéaire

IEC 396/97



IEC 396/97

Figure 46 – Measuring circuit for (reference) response times; (reference) settling time, (reference) delay time and (reference) average rate of change of the output voltage of a linear DAC

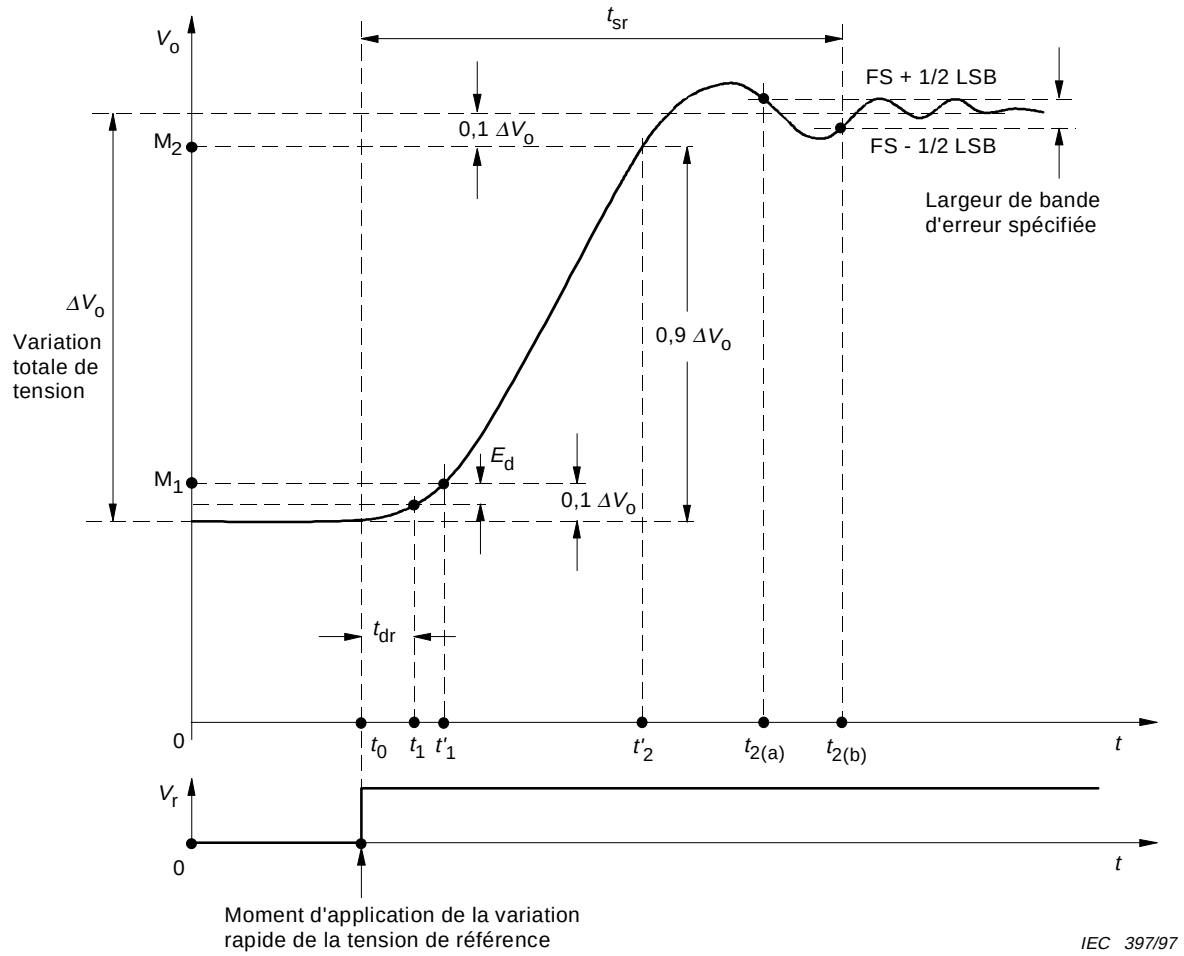


Figure 47 – Réponse des temps de mesure du signal de sortie due à une variation rapide de la tension de référence d'un DAC linéaire

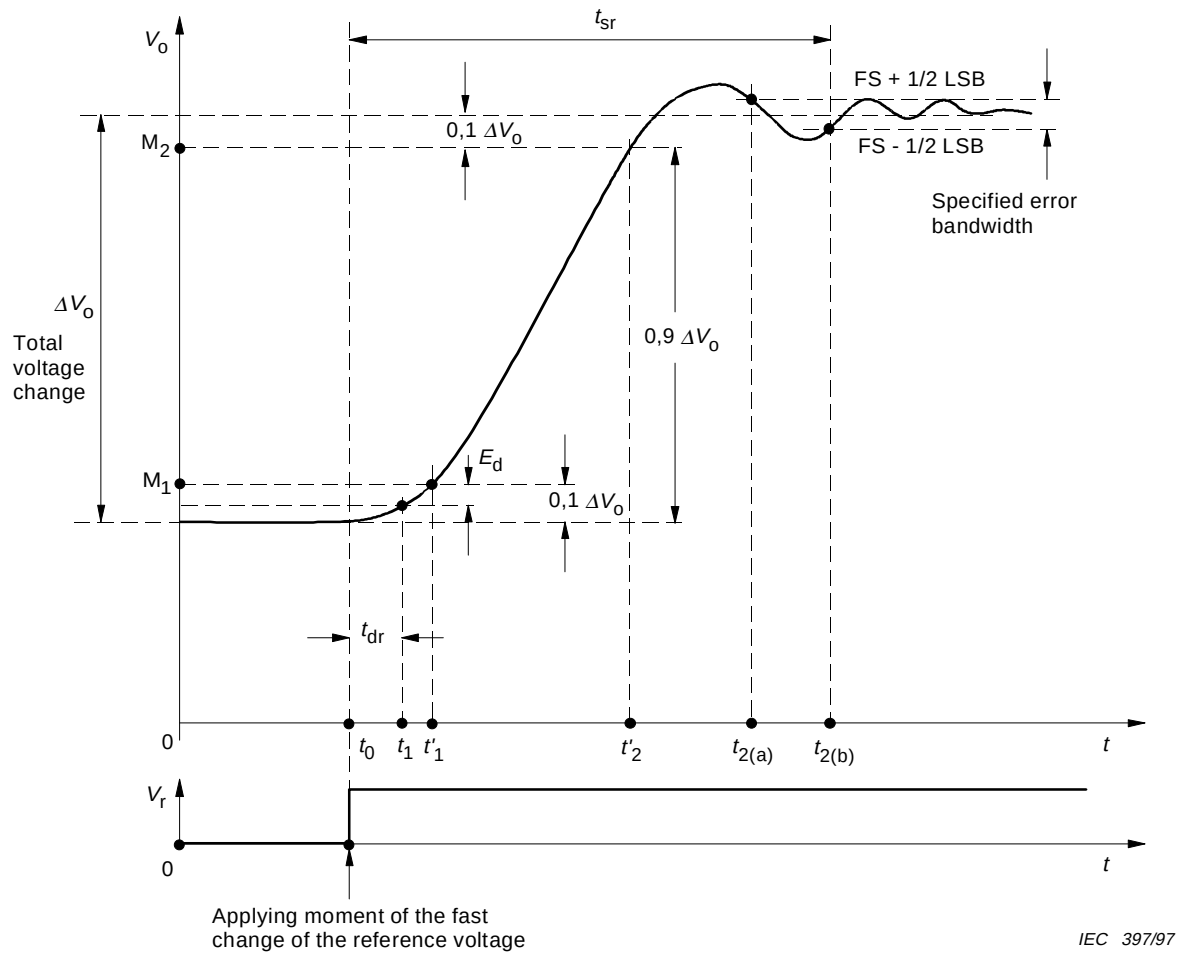


Figure 47 – Output response signal in (reference) response times measurement of a linear DAC



Standards Survey

We at the IEC want to know how our standards are used once they are published.

The answers to this survey will help us to improve IEC standards and standard related information to meet your future needs

Would you please take a minute to answer the survey on the other side and mail or fax to:

Customer Service Centre (CSC)

International Electrotechnical Commission

3, rue de Varembé

Case postale 131

1211 Geneva 20

Switzerland

or

Fax to: CSC at +41 22 919 03 00

Thank you for your contribution to the standards making process.

A Prioritaire

Nicht frankieren
Ne pas affranchir



Non affrancare
No stamp required

RÉPONSE PAYÉE

SUISSE

Customer Service Centre (CSC)

International Electrotechnical Commission

3, rue de Varembé

Case postale 131

1211 GENEVA 20

Switzerland

1.
No. of IEC standard:
.....

2.
Tell us why you have the standard.
(check as many as apply). I am:

☐ the buyer

☐ the user

☐ a librarian

☐ a researcher

☐ an engineer

☐ a safety expert

☐ involved in testing

☐ with a government agency

☐ in industry

☐ other.....

3.
This standard was purchased from?
.....

4.
This standard will be used
(check as many as apply):

☐ for reference

☐ in a standards library

☐ to develop a new product

☐ to write specifications

☐ to use in a tender

☐ for educational purposes

☐ for a lawsuit

☐ for quality assessment

☐ for certification

☐ for general information

☐ for design purposes

☐ for testing

☐ other.....

5.
This standard will be used in conjunction
with (check as many as apply):

☐ IEC

☐ ISO

☐ corporate

☐ other (published by.....)

☐ other (published by.....)

☐ other (published by.....)

6.
This standard meets my needs
(check one)

☐ not at all

☐ almost

☐ fairly well

☐ exactly

7.
Please rate the standard in the following
areas as (1) bad, (2) below average,
(3) average, (4) above average,
(5) exceptional, (0) not applicable:

☐ clearly written

☐ logically arranged

☐ information given by tables

☐ illustrations

☐ technical information

8.
I would like to know how I can legally
reproduce this standard for:

☐ internal use

☐ sales information

☐ product demonstration

☐ other.....

9.
In what medium of standard does your
organization maintain most of its
standards (check one):

☐ paper

☐ microfilm/microfiche

☐ mag tapes

☐ CD-ROM

☐ floppy disk

☐ on line

9A.
If your organization currently maintains
part or all of its standards collection in
electronic media, please indicate the
format(s):

☐ raster image

☐ full text

10.
In what medium does your organization
intend to maintain its standards collection
in the future (check all that apply):

☐ paper

☐ microfilm/microfiche

☐ mag tape

☐ CD-ROM

☐ floppy disk

☐ on line

10A.
For electronic media which format will be
chosen (check one)

☐ raster image

☐ full text

11.
My organization is in the following sector
(e.g. engineering, manufacturing)
.....

12.
Does your organization have a standards
library:

☐ yes

☐ no

13.
If you said yes to 12 then how many
volumes:
.....

14.
Which standards organizations
published the standards in your
library (e.g. ISO, DIN, ANSI, BSI,
etc.):
.....

15.
My organization supports the
standards-making process (check as
many as apply):

☐ buying standards

☐ using standards

☐ membership in standards
organization

☐ serving on standards
development committee

☐ other.....

16.
My organization uses (check one)

☐ French text only

☐ English text only

☐ Both English/French text

17.
Other comments:
.....
.....
.....
.....
.....
.....
.....

18.
Please give us information about you
and your company

name:

job title:.....

company:

address:.....
.....
.....
.....
.....

No. employees at your location:.....

turnover/sales:.....



Enquête sur les normes

La CEI se préoccupe de savoir comment ses normes sont accueillies et utilisées.

Les réponses que nous procurera cette enquête nous aideront tout à la fois à améliorer nos normes et les informations qui les concernent afin de toujours mieux répondre à votre attente.

Nous aimerions que vous nous consacriez une petite minute pour remplir le questionnaire joint que nous vous invitons à retourner au:

Centre du Service Clientèle (CSC)

Commission Electrotechnique Internationale

3, rue de Varembe

Case postale 131

1211 Genève 20

Suisse

Télécopie: IEC/CSC +41 22 919 03 00

Nous vous remercions de la contribution que vous voudrez bien apporter ainsi à la Normalisation Internationale

A Prioritaire

Nicht frankieren
Ne pas affranchir



Non affrancare
No stamp required

RÉPONSE PAYÉE

SUISSE

Centre du Service Clientèle (CSC)

Commission Electrotechnique Internationale

3, rue de Varembe

Case postale 131

1211 GENÈVE 20

Suisse

1.
Numéro de la Norme CEI:
.....

2.
Pourquoi possédez-vous cette norme?
(plusieurs réponses possibles). Je suis:

☐ l'acheteur
☐ l'utilisateur
☐ bibliothécaire
☐ chercheur
☐ ingénieur
☐ expert en sécurité
☐ chargé d'effectuer des essais
☐ fonctionnaire d'Etat
☐ dans l'industrie
☐ autres

3.
Où avez-vous acheté cette norme?
.....

4.
Comment cette norme sera-t-elle utilisée?
(plusieurs réponses possibles)

☐ comme référence
☐ dans une bibliothèque de normes
☐ pour développer un produit nouveau
☐ pour rédiger des spécifications
☐ pour utilisation dans une soumission
☐ à des fins éducatives
☐ pour un procès
☐ pour une évaluation de la qualité
☐ pour la certification
☐ à titre d'information générale
☐ pour une étude de conception
☐ pour effectuer des essais
☐ autres

5.
Cette norme est-elle appelée à être utilisée conjointement avec d'autres normes?
Lesquelles? (plusieurs réponses possibles):

☐ CEI
☐ ISO
☐ internes à votre société
☐ autre (publiée par))
☐ autre (publiée par))
☐ autre (publiée par))

6.
Cette norme répond-elle à vos besoins?

☐ pas du tout
☐ à peu près
☐ assez bien
☐ parfaitement

7.
Nous vous demandons maintenant de donner une note à chacun des critères ci-dessous (1, mauvais; 2, en-dessous de la moyenne; 3, moyen; 4, au-dessus de la moyenne; 5, exceptionnel; 0, sans objet)

☐ clarté de la rédaction
☐ logique de la disposition
☐ tableaux informatifs
☐ illustrations
☐ informations techniques

8.
J'aimerais savoir comment je peux reproduire légalement cette norme pour:

☐ usage interne
☐ des renseignements commerciaux
☐ des démonstrations de produit
☐ autres

9.
Quel support votre société utilise-t-elle pour garder la plupart de ses normes?

☐ papier
☐ microfilm/microfiche
☐ bandes magnétiques
☐ CD-ROM
☐ disquettes
☐ abonnement à un serveur électronique

9A.
Si votre société conserve en totalité ou en partie sa collection de normes sous forme électronique, indiquer le ou les formats:

☐ format tramé (ou image balayée ligne par ligne)
☐ texte intégral

10.
Sur quels supports votre société prévoit-elle de conserver sa collection de normes à l'avenir (plusieurs réponses possibles):

☐ papier
☐ microfilm/microfiche
☐ bandes magnétiques
☐ CD-ROM
☐ disquettes
☐ abonnement à un serveur électronique

10A.
Quel format serait retenu pour un moyen électronique? (une seule réponse)

☐ format tramé
☐ texte intégral

11.
A quel secteur d'activité appartient votre société? (par ex. ingénierie, fabrication)
.....

12.
Votre société possède-t-elle une bibliothèque de normes?

☐ Oui
☐ Non

13.
En combien de volumes dans le cas affirmatif?
.....

14.
Quelles organisations de normalisation ont publié les normes de cette bibliothèque (ISO, DIN, ANSI, BSI, etc.):
.....

15.
Ma société apporte sa contribution à l'élaboration des normes par les moyens suivants (plusieurs réponses possibles):

☐ en achetant des normes
☐ en utilisant des normes
☐ en qualité de membre d'organisations de normalisation
☐ en qualité de membre de comités de normalisation
☐ autres

16.
Ma société utilise (une seule réponse)

☐ des normes en français seulement
☐ des normes en anglais seulement
☐ des normes bilingues anglais/français

17.
Autres observations
.....
.....
.....
.....
.....
.....
.....

18.
Pourriez-vous nous donner quelques informations sur vous-mêmes et votre société?

nom

fonction.....

nom de la société

adresse.....

.....

.....

.....

.....

nombre d'employés.....

chiffre d'affaires:.....

Publications de la CEI préparées par le Comité d'Etudes n° 47

60191:—	Normalisation mécanique des dispositifs à semi-conducteurs.
60191-1 (1966)	Première partie: Préparation des dessins des dispositifs à semiconducteurs.
60191-1A (1969)	Premier complément.
60191-1B (1970)	Deuxième complément.
60191-1C (1974)	Troisième complément.
60191-2 (1966)	Partie 2: Dimensions – Réimpression consolidée comprenant la CEI 191-2A (1967), 191-2B (1969), 191-2C (1970), 191-2D (1971), 191-2E (1974), 191-2F (1976), 191-2G (1978), 191-2H (1978), 191-2J (1980), 191-2K (1981), 191-2L (1982), 191-2M (1983), 191-2N (1987), 191-2P (1988), 191-2Q (1990), 191-2R (1995), 191-2S (1995), 191-2T (1996), 191-2U (1997).
60191-3 (1974)	Troisième partie: Règles générales pour la préparation des dessins d'encombrement des circuits intégrés. Modification n° 1 (1983). Amendement 2 (1995).
60191-3A (1976)	Premier complément.
60191-3B (1978)	Deuxième complément.
60191-3C (1987)	Troisième complément.
60191-3D (1988)	Quatrième complément.
60191-3E (1990)	Cinquième complément.
60191-3F (1994)	Sixième complément.
60191-4 (1987)	Quatrième partie: Système de codification et classification en formes des boîtiers pour dispositifs à semiconducteurs.
60191-5 (1997)	Partie 5: Recommandations applicables aux boîtiers à transfert automatisé sur bande (TAB) des circuits intégrés.
60191-6 (1990)	Sixième partie: Règles générales pour la préparation des dessins d'encombrement des dispositifs à semiconducteurs à montage en surface.
60747:—	Dispositifs à semiconducteurs. Dispositifs discrets.
60747-1 (1983)	Première partie: Généralités. Amendement 1 (1991). Amendement 2 (1993). Amendement 3 (1996).
60747-2 (1983)	Deuxième partie: Diodes de redressement. Amendement 1 (1992). Amendement 2 (1993).
60747-2-1 (1989)	Section un: Spécification particulière-cadre pour les diodes de redressement (y compris les diodes à avalanche) à température ambiante et de boîtier spécifiées, pour courants jusqu'à 100 A.
60747-2-2 (1993)	Section 2: Spécification particulière cadre pour les diodes de redressement (y compris les diodes à avalanche), à températures ambiante et de boîtier spécifiées, pour courants supérieurs à 100 A.
60747-3 (1985)	Troisième partie: Diodes de signal (y compris les diodes de commutation) et diodes régulatrices. Amendement 1 (1991). Amendement 2 (1993).
60747-3-1 (1986)	Section un: Spécification particulière cadre pour les diodes de signal, les diodes de commutation et les diodes à avalanche contrôlée.
60747-3-2 (1986)	Section deux: Spécification particulière cadre pour les diodes régulatrices de tension et les diodes de tension de référence, à l'exclusion des diodes de référence de précision compensées en température.
60747-4 (1991)	Quatrième partie: Diodes et transistors hyperfréquences. Amendement 1 (1993).

(suite)

IEC publications prepared by Technical Committee No. 47

60191:—	Mechanical standardization of semiconductor devices.
60191-1 (1966)	Part 1: Preparation of drawings of semiconductor devices.
60191-1A (1969)	First supplement.
60191-1B (1970)	Second supplement.
60191-1C (1974)	Third supplement.
60191-2 (1966)	Part 2: Dimensions – Consolidated reprint consisting of IEC 191-2A (1967), 191-2B (1969), 191-2C (1970), 191-2D (1971), 191-2E (1974), 191-2F (1976), 191-2G (1978), 191-2H (1978), 191-2J (1980), 191-2K (1981), 191-2L (1982), 191-2M (1983), 191-2N (1987), 191-2P (1988), 191-2Q (1990), 191-2R (1995), 191-2S (1995), 191-2T (1996), 191-2U (1997).
60191-3 (1974)	Part 3: General rules for the preparation of outline drawings of integrated circuits. Amendment No. 1 (1983). Amendment 2 (1995).
60191-3A (1976)	First supplement.
60191-3B (1978)	Second supplement.
60191-3C (1987)	Third supplement.
60191-3D (1988)	Fourth supplement.
60191-3E (1990)	Fifth supplement.
60191-3F (1994)	Sixth supplement.
60191-4 (1987)	Part 4: Coding system and classification into forms of package outlines for semiconductor devices.
60191-5 (1997)	Part 5: Recommendations applying to integrated circuit packages using tape automated bonding (TAB).
60191-6 (1990)	General rules for the preparation of outline drawings of surface mounted semiconductor device packages.
60747:—	Semiconductor devices. Discrete devices.
60747-1 (1983)	Part 1: General. Amendment 1 (1991). Amendment 2 (1993). Amendment 3 (1996).
60747-2 (1983)	Part 2: Rectifier diodes. Amendment 1 (1992). Amendment 2 (1993).
60747-2-1 (1989)	Section One: Blank detail specification for rectifier diodes (including avalanche rectifier diodes), ambient and case-rated up to 100 A.
60747-2-2 (1993)	Section 2: Blank detail specification for rectifier diodes (including avalanche rectifier diodes), ambient and case-rated, for currents greater than 100 A.
60747-3 (1985)	Part 3: Signal (including switching) and regulator diodes. Amendment 1 (1991). Amendment 2 (1993).
60747-3-1 (1986)	Section One: Blank detail specification for signal diodes, switching diodes and controlled-avalanche diodes.
60747-3-2 (1986)	Section Two: Blank detail specification for voltage-regulator diodes and voltage-reference diodes, excluding temperature-compensated precision reference diodes.
60747-4 (1991)	Part 4: Microwave diodes and transistors. Amendment 1 (1993).

(continued)

Publications de la CEI préparées par le Comité d'Etudes n° 47 (suite)

- 60747-12-4 (1997) Partie 12: Dispositifs optoélectroniques – Section 4: Spécification particulière cadre pour modules pin-FET avec ou sans fibre amorce pour systèmes ou sous-systèmes à fibres optiques.
- 60747-12-5 (1997) Partie 12: Dispositifs optoélectroniques – Section 5: Spécification particulière cadre pour photodiodes pin avec ou sans fibre amorce pour systèmes ou sous-systèmes à fibres optiques.
- 60747-12-6 (1997) Partie 12: Dispositifs optoélectroniques – Section 6: Spécification particulière cadre pour photodiodes à avalanche avec ou sans fibre amorce pour systèmes ou sous-systèmes à fibres optiques.
- 60748: — Dispositifs à semiconducteurs. Circuits intégrés.
- 60748-1 (1984) Première partie: Généralités.
Amendement 1 (1991).
Amendement 2 (1993).
Amendement 3 (1995).
- 60748-2 (1985) Deuxième partie: Circuits intégrés digitaux.
Amendement 1 (1991).
Amendement 2 (1993).
- 60748-2-1 (1991) Section deux – Spécification particulière cadre pour les portes bipolaires à circuits intégrés digitaux monolithiques (non valable pour les réseaux logiques prédiffusés).
- 60748-2-2 (1992) Section deux – Spécification de famille pour les circuits intégrés numériques HCMOS, séries 54/74 HC, 54/74 HCT, 54/74 HCU.
Amendement 1 (1994).
- 60748-2-3 (1992) Section trois – Spécification particulière cadre pour les circuits intégrés numériques HCMOS, séries 54/74 HC, 54/74 HCT, 54/74 HCU.
- 60748-2-4 (1992) Section quatre – Spécification de famille pour les circuits intégrés numériques MOS complémentaires, séries 4 000 B et 4 000 UB.
- 60748-2-5 (1992) Section cinq – Spécification particulière cadre pour les circuits intégrés numériques MOS complémentaires (séries 4 000 B et 4 000 UB).
- 60748-2-6 (1991) Section six – Spécification particulière cadre pour les microprocesseurs à circuits intégrés.
- 60748-2-7 (1992) Section sept – Spécification particulière cadre pour les mémoires bipolaires à lecture seule programmables par fusion à circuits intégrés.
- 60748-2-8 (1993) Section huit – Spécification particulière cadre pour les mémoires à circuits intégrés, à lecture-écriture, à fonctionnement statique.
- 60748-2-9 (1994) Section 9: Spécification particulière cadre pour les mémoires mortes MOS effaçables aux UV et programmables électriquement.
- 60748-2-10 (1994) Section 10: Spécification particulière cadre pour les mémoires à circuits intégrés à lecture-écriture, à fonctionnement dynamique.
- 60748-3 (1986) Troisième partie: Circuits intégrés analogiques.
Amendement 1 (1991).
Amendement 2 (1994).
- 60748-3-1 (1991) Section un: Spécification particulière cadre pour les amplificateurs opérationnels intégrés monolithiques.
- 60748-4 (1997) Partie 4: Circuits intégrés d'interface.
- 60748-4-1 (1993) Partie 4: Circuits intégrés d'interface – Section 1: Spécification particulière cadre pour les convertisseurs linéaires numériques-analogiques.
- 60748-4-2 (1993) Partie 4: Circuits intégrés d'interface – Section 2: Spécification particulière cadre pour les convertisseurs linéaires analogiques-numériques.

(suite)

IEC publications prepared by Technical Committee No. 47 (continued)

- 60747-12-4 (1997) Part 12: Optoelectronic devices – Section 4: Blank detail specification for pin-FET modules with/without pigtail for fibre optic systems or sub-systems.
- 60747-12-5 (1997) Part 12: Optoelectronic devices – Section 5: Blank detail specification for pin-photodiodes with/without pigtail for fibre optic systems or sub-systems.
- 60747-12-6 (1997) Part 12: Optoelectronic devices – Section 6: Blank detail specification for avalanche photodiodes (APDs) with/without pigtail for fibre optic systems or subsystems.
- 60748: — Semiconductor devices. Integrated circuits.
- 60748-1 (1984) Part 1: General.
Amendment 1 (1991).
Amendment 2 (1993).
Amendment 3 (1995).
- 60748-2 (1985) Part 2: Digital integrated circuits.
Amendment 1 (1991).
Amendment 2 (1993).
- 60748-2-1 (1991) Section two – Blank detail specification for bipolar monolithic digital integrated circuit gates (excluding uncommitted logic arrays).
- 60748-2-2 (1992) Section two – Family specification for HCMOS digital integrated circuits, series 54/74 HC, 54/74 HCT, 54/74 HCU.
Amendment 1 (1994).
- 60748-2-3 (1992) Section three – Blank detail specification for HCMOS digital integrated circuits, series 54/74 HC, 54/74 HCT, 54/74 HCU.
- 60748-2-4 (1992) Section four – Family specification for complementary MOS digital integrated circuits, series 4 000 B and 4 000 UB.
- 60748-2-5 (1992) Section five – Blank detail specification for complementary MOS digital integrated circuits (series 4 000 B and 4 000 UB).
- 60748-2-6 (1991) Section six – Blank detail specification for micro-processor integrated circuits.
- 60748-2-7 (1992) Section seven – Blank detail specification for integrated circuit fusible-link programmable bipolar read-only memories.
- 60748-2-8 (1993) Section eight – Blank detail specification for integrated circuit static read/write memories.
- 60748-2-9 (1994) Section 9: Blank detail specification for MOS ultra-violet light erasable electrically programmable read-only memories.
- 60748-2-10 (1994) Section 10: Blank detail specification for integrated circuit dynamic read/write memories.
- 60748-3 (1986) Part 3: Analogue integrated circuits.
Amendment 1 (1991).
Amendment 2 (1994).
- 60748-3-1 (1991) Section One: Blank detail specification for monolithic integrated operational amplifiers.
- 60748-4 (1997) Part 4: Interface integrated circuits.
- 60748-4-1 (1993) Part 4: Interface integrated circuits – Section 1: Blank detail specification for linear digital-to-analogue converters (DAC).
- 60748-4-2 (1993) Part 4: Interface integrated circuits – Section 2: Blank detail specification for linear analogue-to-digital converters (ADC).

(continued)

**Publications de la CEI préparées
par le Comité d'Etudes n° 47 (suite)**

60748-11 (1990)	Onzième partie: Spécification intermédiaire pour les circuits intégrés à semiconducteurs à l'exclusion des circuits hybrides. Amendement 1 (1995).
60748-11-1 (1992)	Onzième partie: Section un: Examen visuel interne pour les circuits intégrés à semiconducteurs à l'exclusion des circuits hybrides.
60748-20 (1988)	Vingtième partie: Spécification générique pour les circuits intégrés à couches et les circuits intégrés hybrides à couches. Amendement 1 (1995).
60748-20-1 (1994)	Section 1: Exigences pour l'examen visuel interne.
60748-21 (1997)	Partie 21: Spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'homologation.
60748-21-1 (1997)	Partie 21-1: Spécification particulière cadre pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'homologation.
60748-22 (1997)	Partie 22: Spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire.
60748-22-1 (1997)	Partie 22-1: Spécification particulière cadre pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire.
60749 (1996)	Dispositifs à semiconducteurs. Essais mécaniques et climatiques.
61739 (1996)	Circuits intégrés – Procédures pour l'agrément d'une ligne de fabrication et la gestion de la qualité.

**IEC publications prepared
by Technical Committee No. 47 (continued)**

60748-11 (1990)	Part 11: Sectional specification for semiconductor integrated circuits excluding hybrid circuits. Amendment 1 (1995).
60748-11-1 (1992)	Part 11: Section one: Internal visual examination for semiconductor integrated circuits excluding hybrid circuits.
60748-20 (1988)	Part 20: Generic specification for film integrated circuits and hybrid film integrated circuits. Amendment 1 (1995).
60748-20-1 (1994)	Section 1: Requirements for internal visual examination.
60748-21 (1997)	Part 21: Sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of qualification approval procedures.
60748-21-1 (1997)	Part 21-1: Blank detail specification for film integrated circuits and hybrid film integrated circuits on the basis of qualification approval procedures.
60748-22 (1997)	Part 22: Sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedure.
60748-22-1 (1997)	Part 22-1: Blank detail specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedures.
60749 (1996)	Semiconductor devices. Mechanical and climatic test methods.
61739 (1996)	Integrated circuits – Procedures for manufacturing line approval and quality management.

ISBN 2-8318-3774-X



9 782831 837741

ICS 31.200
