

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60748-22

QC 760200

Deuxième édition
Second edition
1997-04

**Dispositifs à semiconducteurs –
Circuits intégrés –**

**Partie 22:
Spécification intermédiaire pour les circuits
intégrés à couches et les circuits intégrés hybrides
à couches sur la base des procédures d'agrément
de savoir-faire**

**Semiconductor devices –
Integrated circuits –**

**Part 22:
Sectional specification for film integrated circuits
and hybrid film integrated circuits on the basis of
the capability approval procedures**



Numéro de référence
Reference number
CEI/IEC 60748-22: 1997

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles auprès du Bureau Central de la CEI.

Les renseignements relatifs à ces révisions, à l'établissement des éditions révisées et aux amendements peuvent être obtenus auprès des Comités nationaux de la CEI et dans les documents ci-dessous:

- **Bulletin de la CEI**
- **Annuaire de la CEI**
Publié annuellement
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement

Terminologie

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 50: *Vocabulaire Electrotechnique International* (VEI), qui se présente sous forme de chapitres séparés traitant chacun d'un sujet défini. Des détails complets sur le VEI peuvent être obtenus sur demande. Voir également le dictionnaire multilingue de la CEI.

Les termes et définitions figurant dans la présente publication ont été soit tirés du VEI, soit spécifiquement approuvés aux fins de cette publication.

Symboles graphiques et littéraux

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera:

- la CEI 27: *Symboles littéraux à utiliser en électrotechnique;*
- la CEI 417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles;*
- la CEI 617: *Symboles graphiques pour schémas;*

et pour les appareils électromédicaux,

- la CEI 878: *Symboles graphiques pour équipements électriques en pratique médicale.*

Les symboles et signes contenus dans la présente publication ont été soit tirés de la CEI 27, de la CEI 417, de la CEI 617 et/ou de la CEI 878, soit spécifiquement approuvés aux fins de cette publication.

Publications de la CEI établies par le même comité d'études

L'attention du lecteur est attirée sur les listes figurant à la fin de cette publication, qui énumèrent les publications de la CEI préparées par le comité d'études qui a établi la présente publication.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available from the IEC Central Office.

Information on the revision work, the issue of revised editions and amendments may be obtained from IEC National Committees and from the following IEC sources:

- **IEC Bulletin**
- **IEC Yearbook**
Published yearly
- **Catalogue of IEC publications**
Published yearly with regular updates

Terminology

For general terminology, readers are referred to IEC 50: *International Electrotechnical Vocabulary* (IEV), which is issued in the form of separate chapters each dealing with a specific field. Full details of the IEV will be supplied on request. See also the IEC Multilingual Dictionary.

The terms and definitions contained in the present publication have either been taken from the IEV or have been specifically approved for the purpose of this publication.

Graphical and letter symbols

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications:

- IEC 27: *Letter symbols to be used in electrical technology;*
- IEC 417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets;*
- IEC 617: *Graphical symbols for diagrams;*

and for medical electrical equipment,

- IEC 878: *Graphical symbols for electromedical equipment in medical practice.*

The symbols and signs contained in the present publication have either been taken from IEC 27, IEC 417, IEC 617 and/or IEC 878, or have been specifically approved for the purpose of this publication.

IEC publications prepared by the same technical committee

The attention of readers is drawn to the end pages of this publication which list the IEC publications issued by the technical committee which has prepared the present publication.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60748-22

QC 760200

Deuxième édition
Second edition
1997-04

**Dispositifs à semiconducteurs –
Circuits intégrés –**

**Partie 22:
Spécification intermédiaire pour les circuits
intégrés à couches et les circuits intégrés hybrides
à couches sur la base des procédures d'agrément
de savoir-faire**

**Semiconductor devices –
Integrated circuits –**

**Part 22:
Sectional specification for film integrated circuits
and hybrid film integrated circuits on the basis of
the capability approval procedures**

© IEC 1997 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission
Telefax: +41 22 919 0300

3, rue de Varembé Geneva, Switzerland
e-mail: inmail@iec.ch IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

XB

*For price, voir catalogue en vigueur
For price, see current catalogue*

SOMMAIRE

	Pages
AVANT-PROPOS	4
Articles	
1 Domaine d'application et objet	6
2 Généralités, caractéristiques préférentielles, valeurs limites et sévérités pour les essais d'environnement.....	6
2.1 Références normatives	6
2.2 Valeurs limites et caractéristiques préférentielles	8
2.3 Informations à donner dans la spécification particulière.....	8
3 Procédures d'agrément de savoir-faire.....	12
3.1 Choix des circuits d'agrément de savoir-faire (CQC)	12
3.2 Modèles associés	14
3.3 Agrément de savoir-faire.....	14
3.4 Nouvelle présentation des lots refusés (contrôle lot par lot).....	32
3.5 Etapes de fabrication dans une usine d'un fabricant agréé, située dans un pays qui n'est pas membre de la CEI.....	32
4 Procédures d'essais et de mesure	32
5 Tableaux pour la méthode B	34
Annexes	
A Règles d'association pour l'agrément de savoir-faire	48
B Contenu minimal du manuel de savoir-faire du fabricant pour les circuits à couches épaisses.....	82
C Contenu minimal du manuel de savoir-faire du fabricant pour les circuits à couches minces.....	102
Tableaux	
1 Programme d'essai pour procédure d'agrément de savoir-faire pour la méthode A.....	18
2 Niveaux d'assurance et critères d'acceptation pour l'agrément de savoir-faire pour la méthode A	24
3 Niveaux d'assurance et critères d'acceptation pour le contrôle de conformité de la qualité pour la méthode A.....	26
4 Sélection	30
5 Programme d'essai pour la procédure d'agrément de savoir-faire pour la méthode B.	34
6 Niveaux d'assurance et critères d'acceptation pour l'agrément de savoir-faire pour la méthode B	38
7 Niveaux d'assurance et critères d'acceptation pour le contrôle de conformité de la qualité pour la méthode B.....	40

CONTENTS

	Page
FOREWORD	5
Clause	
1 Scope and object.....	7
2 General, preferred characteristics, ratings and severities for environmental tests	7
2.1 Normative references.....	7
2.2 Preferred ratings and characteristics	9
2.3 Information to be given in a detail specification	9
3 Capability approval procedures	13
3.1 Selection of capability qualifying circuits (CQCs)	13
3.2 Structural similarity	15
3.3 Capability approval	15
3.4 Resubmission of rejected lots (lot-by-lot inspection)	33
3.5 Manufacturing stages in a factory of an approved manufacturer in a non-IEC member country.....	33
4 Test and measurement procedures.....	33
5 Tables for method B	35
Annexes	
A Structural similarity rules for capability approval.....	49
B Minimum contents of a manufacturer's capability manual for thick film circuits.....	83
C Minimum contents of a manufacturer's capability manual for thin film circuits	103
Tables	
1 Test schedule for capability approval for method A.....	19
2 Assessment levels and acceptance criteria for capability approval for method A	25
3 Assessment levels and acceptance criteria for quality conformance inspection for method A.....	27
4 Screening.....	31
5 Test schedule for capability approval for method B.....	35
6 Assessment levels and acceptance criteria for capability approval for method B	39
7 Assessment levels and acceptance criteria for quality conformance inspection for method B.....	41

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS – CIRCUITS INTÉGRÉS –

Partie 22: Spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire

AVANT-PROPOS

- 1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes Internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques, représentent, dans la mesure du possible un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme Internationale CEI 60748-22 a été établie par le sous-comité 47A : Circuits intégrés, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Cette deuxième édition annule et remplace la première édition parue en 1992 et constitue une révision technique.

Cette norme est une spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47A/446/FDIS	47A/478/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Le numéro QC qui figure sur la page de couverture de la présente publication est le numéro de spécification dans le système CEI d'assurance de la qualité des composants électroniques (IECQ).

Les annexes A, B et C font partie intégrante de cette norme.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES –
INTEGRATED CIRCUITS –

**Part 22: Sectional specification for film integrated circuits
and hybrid film integrated circuits
on the basis of the capability approval procedures**

FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60748-22 has been prepared by subcommittee 47A: Integrated circuits, of IEC technical committee 47: Semiconductor devices.

This second edition cancels and replaces the first edition published in 1992 and constitutes a technical revision.

This standard is a sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedures.

The text of this standard is based on the following documents:

FDIS	Report on voting
47A/446/FDIS	47A/478/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

The QC number that appears on the front cover of this publication is the specification number in the IEC Quality Assessment System for Electronic Components (IECQ).

Annexes A, B and C form an integral part of this standard.

DISPOSITIFS À SEMICONDUCTEURS – CIRCUITS INTÉGRÉS –

Partie 22: Spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire

1 Domaine d'application et objet

Cette spécification intermédiaire s'applique aux circuits intégrés à couches et aux circuits intégrés hybrides à couches, en tant que circuits sur catalogue ou construits à la demande, dont la qualité est garantie sur les bases de l'agrément de savoir-faire.

L'objet de cette spécification est de prescrire des valeurs préférentielles pour les valeurs nominales et les caractéristiques, de choisir dans la spécification générique les méthodes d'essais et de mesures appropriées, et de donner les exigences de contrôle à utiliser dans les spécifications particulières des circuits intégrés à couches et des circuits intégrés hybrides à couches, rédigées suivant cette spécification.

Le concept de valeurs préférentielles s'applique directement aux circuits sur catalogue mais pas nécessairement à ceux fabriqués à la demande.

Les exigences et les sévérités des essais prescrits dans les spécifications particulières se référant à cette spécification intermédiaire sont d'un niveau égal ou supérieur à celles de la spécification intermédiaire auxquelles elles se réfèrent; des niveaux inférieurs ne sont pas autorisés.

Une ou plusieurs spécifications particulières cadres sont associées à cette spécification, chacune portant un numéro CEI. Une spécification particulière cadre, complétée conformément à 2.3 de cette spécification, constitue une spécification particulière. De telles spécifications particulières sont utilisées pour l'acceptation du circuit complet et pour l'octroi du savoir-faire selon les limites définies par le fabricant dans son manuel de savoir-faire, et le maintien de l'agrément de savoir-faire en accord avec le système IECQ.

NOTE – Pour les procédures d'essai deux alternatives sont possibles: méthode A ou méthode B. Cependant il n'est pas autorisé de changer de méthode entre les essais de la méthode A ou de la méthode B.

En général la méthode A convient mieux aux circuits intégrés à couches passifs alors que la méthode B s'applique mieux aux circuits intégrés à couches à technologie à semiconducteurs.

2 Généralités, caractéristiques préférentielles, valeurs limites et sévérités pour les essais d'environnement

2.1 Références normatives

Les documents normatifs suivants contiennent des dispositions qui, par suite de la référence qui y est faite, constituent des dispositions valables pour la présente partie de la CEI 60748. Au moment de la publication, les éditions indiquées étaient en vigueur. Tout document normatif est sujet à révision et les parties prenantes aux accords fondés sur la présente partie de la CEI 60748 sont invitées à rechercher la possibilité d'appliquer les éditions les plus récentes des documents normatifs indiqués ci-après. Les membres de la CEI et de l'ISO possèdent le registre des Normes internationales en vigueur.

SEMICONDUCTOR DEVICES – INTEGRATED CIRCUITS –

Part 22: Sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedures

1 Scope and object

This sectional specification applies to film integrated circuits and hybrid film integrated circuits manufactured as catalogue circuits or as custom-built circuits whose quality is assessed on the basis of capability approval.

The object of this specification is to present preferred values for ratings and characteristics, to select from the generic specification the appropriate tests and measuring methods, and to give general performance requirements to be used in detail specifications for film integrated circuits and hybrid film integrated circuits derived from this specification.

The concept of preferred values is directly applicable to catalogue circuits but does not necessarily apply to custom built circuits.

Test severities and requirements prescribed in detail specifications referring to this sectional specification are of equal or higher performance level, since lower performance levels are not permitted.

Associated with this specification are one or more blank detail specifications, each referenced by an IEC number. A blank detail specification which has been completed as specified in 2.3 of this specification, forms a detail specification. Such detail specifications are used for the acceptance of a complete circuit, and the granting of capability approval for the boundaries of capability identified by the manufacturer in his capability manual and maintenance of capability approval in accordance with the IECQ system.

NOTE – For test procedures two alternatives are available: Method A or method B; however, it is not permitted to change the methods between tests of method A, respectively B.

In general, method A is more suitable for passive component based film integrated circuits, whereas method B is more applicable to semiconductor integrated circuit technology based film integrated circuits.

2 General, preferred characteristics, ratings and severities for environmental tests

2.1 Normative references

The following normative documents contain provisions which, through reference in this text, constitute provisions of this part of IEC 60748. At the time of publication, the editions indicated were valid. All normative documents are subject to revision, and parties to agreements based on this part of IEC 60748 are encouraged to investigate the possibility of applying the most recent editions of the normative documents indicated below. Members of IEC and ISO maintain registers of currently valid International Standards.

CEI 60063: 1963, *Séries de valeurs normales pour résistances et condensateurs*

CEI 60068-1: 1988, *Essais d'environnement – Partie 1: Généralités et guide*

CEI 60440: 1973, *Méthode de mesure de la non-linéarité des résistances*

CEI 60748-20: 1988, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 20: Spécification générique pour les circuits intégrés à couches et les circuits intégrés hybrides à couches*

CEI 60748-20-1: 1994, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 20: Spécification générique pour les circuits intégrés à couches et les circuits intégrés hybrides à couches – Section 1: Exigences pour l'examen visuel interne*

CEI 60748-21: 1997, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 21 – Spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'homologation*

CEI 60748-22-1: 1997, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 22-1: Spécification particulière cadre pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire*

2.2 Valeurs limites et caractéristiques préférentielles

Les valeurs préférentielles des tensions et des courants sont données dans la CEI 60747-1; pour les résistances et les condensateurs, les valeurs préférentielles sont données dans la CEI 60063; pour les circuits construits à la demande, on peut choisir toutes les valeurs et toutes les tolérances.

Les circuits couverts par la présente norme sont classés en catégories climatiques selon les règles générales indiquées dans la CEI 60068-1.

Les sévérités pour les essais au froid et en chaleur sèche sont respectivement les températures minimale et maximale de catégorie. En raison de la fabrication de certains circuits, ces températures peuvent se situer entre deux des températures préférentielles données dans la CEI 60068-2. Dans ce cas, on doit choisir la température préférentielle la plus proche à l'intérieur de la gamme de température du circuit pour cette sévérité.

2.3 Informations à donner dans une spécification particulière

Les spécifications particulières doivent être dérivées de la spécification particulière cadre applicable.

Les spécifications particulières ne doivent pas spécifier de sévérités inférieures à celles de la spécification générique ou intermédiaire. Lorsque des exigences plus sévères sont introduites, elles doivent être détaillées dans la spécification particulière et indiquées dans le programme d'essais, par un astérisque par exemple.

NOTE – Les dimensions, caractéristiques et valeurs limites peuvent être présentées, par commodité, sous forme de tableaux.

Les informations suivantes doivent être données dans chaque spécification particulière et les valeurs mentionnées doivent être choisies de préférence dans l'article ou le paragraphe approprié de cette spécification intermédiaire.

IEC 60063: 1963, *Preferred number series for resistors and capacitors*

IEC 60068-1: 1988, *Environmental testing – Part 1: General and guidance*

IEC 60440: 1973, *Method of measurement of non-linearity in resistors*

IEC 60748-20: 1988, *Semiconductor devices – Integrated circuits – Part 20: Generic specification for film integrated circuits and hybrid film integrated circuits*

IEC 60748-20-1: 1994, *Semiconductor devices – Integrated circuits – Part 20: Generic specification for film integrated circuits and hybrid film integrated circuits – Section 1: Requirements for internal visual examination*

IEC 60748-21: 1997, *Semiconductor devices – Integrated circuits – Sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of qualification approval procedure*

IEC 60748-22-1: 1997, *Semiconductor devices – Integrated circuits – Part 22-1: Blank detail specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedures*

2.2 Preferred rating and characteristics

Preferred values of voltages and currents are given in IEC 60747-1; for resistors and capacitors preferred values are given in IEC 60063; for custom-built circuits, any values and tolerances may be chosen.

The circuits covered by this standard are classified into climatic categories according to the general rules given in IEC 60068-1.

The severities for the cold and dry heat tests are the lower and upper category temperatures respectively. Because of the construction of some circuits, these temperatures will occur between two of the preferred temperatures given in IEC 60068-2. In this event, the nearest preferred temperature within the actual range of the circuit shall be chosen for this severity.

2.3 Information to be given in a detail specification

Detail specifications shall be derived from the relevant blank detail specifications.

Detail specifications shall not specify severities inferior to those of the generic or sectional specification. When more severe requirements are included, they shall be listed in the detail specification and indicated in the test schedules, for example by an asterisk.

NOTE – The information given on dimensions, characteristics and ratings may, for convenience, be presented in tabular form.

The following information shall be given in each detail specification and the values quoted shall preferably be selected from those given in the appropriate clause or subclause of this sectional specification.

Chaque spécification particulière doit indiquer tous les essais et mesures exigés pour les contrôles lot par lot et essais périodiques. Elle doit comprendre au minimum les essais applicables donnés dans cette spécification avec les méthodes et les sévérités.

Les essais d'environnement, les mesures, les sévérités et les mesures finales des essais périodiques doivent être donnés dans les spécifications particulières des circuits d'agrément de savoir-faire (CQC). Ils doivent être conformes aux parties applicables de la spécification générique et de cette spécification.

2.3.1 *Dessin d'encombrement et dimensions*

Une représentation du circuit doit être donnée pour pouvoir facilement le reconnaître et le comparer avec d'autres. Les dimensions et leurs tolérances associées, qui affectent l'interchangeabilité et le montage, doivent être données dans la spécification particulière. Toutes les dimensions doivent être en millimètres.

Des valeurs numériques doivent être normalement données pour la longueur, la largeur, la hauteur du corps, l'espace entre les connexions ou, pour les types cylindriques, le diamètre du corps, la longueur et le diamètre des connexions.

Si nécessaire, par exemple lorsqu'une spécification particulière couvre plus d'un boîtier, les dimensions et leurs tolérances associées doivent être présentées dans un tableau sous le dessin.

Quand la configuration est différente de celle décrite plus haut, la spécification particulière doit préciser les informations dimensionnelles pour décrire correctement le circuit.

2.3.2 *Montage*

La spécification particulière doit prescrire la méthode de montage pour une utilisation normale et pour l'application des essais de vibrations et de secousses ou de chocs. La conception du circuit peut être telle que des systèmes spéciaux de montage peuvent être exigés pour son utilisation. Dans ce cas, la spécification particulière doit les prescrire et ils doivent être utilisés pour les essais de vibrations et de secousses ou de chocs.

2.3.3 *Sévérités pour les essais d'environnement*

La spécification particulière doit spécifier la méthode d'essai et les sévérités appropriées choisies dans la section 4 de la spécification générique.

2.3.4 *Marquage*

La spécification particulière doit spécifier le contenu du marquage sur le circuit et sur l'emballage primaire. Les différences par rapport à 2.6 de la spécification générique doivent être données avec précision.

2.3.5 *Informations pour la commande*

La spécification particulière doit indiquer que les informations suivantes sont exigées pour la commande des circuits:

- a) le type de circuit (par exemple circuit intégré hybride à couche épaisse);
- b) le numéro et l'édition de la spécification particulière avec la référence du modèle et le niveau d'assurance (s'il y a lieu);
- c) la fonction du circuit (s'il y a lieu);
- d) les caractéristiques fonctionnelles fondamentales avec leurs tolérances (s'il y a lieu).

Each detail specification shall state all the tests and measurements required for lot-by-lot inspection and periodic testing. This shall, as a minimum, include the relevant tests given in this specification with methods and severities.

Environmental tests, measurements, severities, and end-point limits for periodic tests shall be included in the detail specifications for the capability qualifying circuits (CQCs). They shall be in accordance with the applicable parts of the generic specification and this specification.

2.3.1 *Outline drawing and dimensions*

There shall be an illustration of the circuit as an aid to easy recognition and for comparison of the circuit with others. Dimensions and their associated tolerances, which affect interchangeability and mounting, shall be given in the detail specifications. All dimensions shall be stated in millimetres.

Normally, numerical values shall be given for the length, width and height of the body, and the termination spacing or for cylindrical types, the body diameter, and the length and diameter of the terminations.

When necessary, for example when a detail specification covers more than one package, the dimensions and their associated tolerances shall be placed in a table below the drawing.

When the configuration is other than described above, the detail specification shall state such dimensional information so as to adequately describe the circuit.

2.3.2 *Mounting*

The detail specification shall prescribe the method of mounting to be applied for normal use, and for the application of the vibration, and the bump or shock tests. The design of the circuit may be such that special mounting fixtures are required in its use. In this case, the detail specification shall prescribe the mounting fixtures and they shall be used in the application of the vibration and bump or shock tests.

2.3.3 *Severities for environmental tests*

The detail specification shall prescribe the appropriate method of testing and the appropriate severities selected from section 4 of the generic specification.

2.3.4 *Marking*

The detail specification shall prescribe the content of the marking on the circuit and on the primary package. Deviations from 2.6 of the generic specification shall be specifically stated.

2.3.5 *Ordering information*

The detail specification shall prescribe that the following information is required when ordering circuits:

- a) circuit type (e.g. hybrid thick film integrated circuit);
- b) number and issue of the detail specification with style reference and assessment level (if appropriate);
- c) function of the circuit (if appropriate);
- d) basic functional characteristics with tolerance (if appropriate).

2.3.6 Informations supplémentaires (non applicables aux exigences de contrôle)

La spécification particulière peut comporter des informations, qu'il n'est normalement pas nécessaire de vérifier par la procédure de contrôle, telles que schémas, courbes, dessins et notes nécessaires pour clarifier la spécification particulière.

3 Procédures d'agrément de savoir-faire

Voir 3.6 de la spécification générique avec les particularités suivantes:

3.1 Choix des circuits d'agrément de savoir-faire (CQC)

3.1.1 Pour les essais de qualification, les CQC doivent provenir des sources suivantes:

- a) circuits spéciaux conçus pour qualifier les règles de conception, les procédés et les produits

et/ou

- b) circuits destinés à être livrés aux clients.

Tout ou partie de ces CQC combiné aux véhicules d'essais doit être tel qu'ils permettent de vérifier les règles de conception complètes, les matériaux et les procédés de fabrication, y compris les procédés sous-traités.

Les bornes des éléments à couches et des composants rapportés utilisés pour l'assurance doivent être accessibles individuellement pour les mesures électriques sans influence des autres éléments du circuit.

3.1.2 Les CQC doivent être utilisés pour effectuer les essais prescrits pour l'agrément de savoir-faire, pour les essais périodiques et pour démontrer à l'ONS que, pour les limites de conception :

- a) les limites de performance déclarées pour chaque type d'élément à couches sont atteintes ;
- b) les limites climatiques et de robustesse mécanique déclarées pour les structures destinées à la livraison sont tenues;
- c) les performances électriques fonctionnelles déclarées dans le manuel de savoir-faire et dans les spécifications particulières sont tenues.

3.1.3 Les circuits qui ont été homologués conformément à la CEI 60748-21 peuvent être considérés comme des CQC pour l'agrément de savoir-faire (si les exigences de 3.1.1 sont respectées), avec l'agrément de l'ONS en ce qui concerne les règles d'association déclarées.

3.1.4 Un fabricant qui a obtenu l'agrément de savoir-faire peut obtenir une homologation séparée pour tout circuit de sa fabrication, si tous les essais de la CEI 60748-21 ont été effectués avec succès.

3.1.5 Un fabricant utilisant des circuits à la demande parmi ceux choisis comme CQC peut changer les types essayés conformément à son plan de fabrication. Dans ce cas, les CQC n'ont pas besoin nécessairement d'assurer en permanence toutes les limites déclarées de son savoir-faire, mais ils doivent être représentatifs de ceux livrés pendant toute la période de l'agrément en cours.

Le choix des CQC qu'il a établi doit être à la disposition de l'ONS.

2.3.6 *Additional information* (not for inspection purposes)

The detail specification may include information which is not normally required to be verified by the inspection procedure, such as circuit diagrams, curves, drawings and notes needed for clarification.

3 **Capability approval procedures**

See 3.6 of the generic specification with the following details:

3.1 *Selection of capability qualifying circuits (CQCs)*

3.1.1 The CQCs for approval testing shall be taken from the following sources:

- a) special circuits designed to qualify the design rules, processes and products;
- and/or
- b) circuits intended for shipment to customers.

Any or all of these CQCs in combination with process test vehicles shall be adequate to assess the complete design rules, material and manufacturing processes, including any subcontracted process.

Terminations of film elements and added components used for assessment shall be individually accessible for electrical measurement without influence from other circuit elements.

3.1.2 The CQCs shall be used to carry out the tests prescribed for capability approval and for periodic testing, and hence to demonstrate to the NSI that for limiting design layouts:

- a) performance limits claimed for individual film element types are achieved;
 - b) environmental limits claimed for structures intended for shipment are met;
- and
- c) the electrical function performances claimed in the capability manual and the detail specifications are met.

3.1.3 Circuits which have received qualification approval according to IEC 60748-21 may be counted as CQCs (provided the requirements of 3.1.1 have been met) for the purposes of capability approval, subject to NSI agreement on relevant structural similarity claims.

3.1.4 A manufacturer who has received capability approval is permitted to obtain a separate qualification approval for any individual circuit he makes, provided that all appropriate testing of IEC 60748-21 has been completed successfully.

3.1.5 A manufacturer using customer circuits among those selected as CQCs may vary the types tested according to his production plan. In this case the CQCs need not necessarily assess all the claimed limits of his capability all the time, but they shall be representative of those released during the current maintenance of approval period.

His CQC selection shall be made available to the NSI.

3.1.6 Lorsqu'une procédure de fabrication se partage en deux ou plusieurs procédures après un procédé commun, par exemple l'encapsulation, un échantillon unique peut fournir l'assurance du procédé commun.

3.1.7 Lorsqu'un fabricant effectue des essais de sélection sur tous les circuits, comme procédure normale de production, il peut utiliser des CQC ayant subi cette sélection pour l'agrément.

Lorsque la sélection initiale n'est pas normalement effectuée ou est en option, l'agrément s'effectuera sur des produits n'ayant pas subi la sélection.

3.2 Modèles associés

- a) Avant de commencer le programme d'agrément, les CQC doivent être choisis par le contrôleur du fabricant en accord avec l'ONS.
- b) Les règles d'association applicables aux groupements de dispositifs finis pour les essais électriques, dimensionnels, climatiques et de robustesse mécanique sont données dans l'annexe A.
- c) Ces règles doivent être utilisées comme base du choix pour l'agrément. Elles doivent être aussi utilisées pour déterminer si de nouveaux circuits peuvent être inclus dans le domaine du savoir-faire existant ou si une extension est nécessaire pour permettre leur acceptation.
- d) Si des CQC sont associables pour une séquence d'essais, ils peuvent être groupés pour former la quantité exigée dans les tableaux d'essais. Chaque séquence d'essais a ses propres règles d'association et ses propres critères (voir annexe A).

3.3 Agrément de savoir-faire

3.3.1 Les procédures pour l'agrément de savoir-faire sont données en 3.6 de la spécification générique.

Les tableaux d'essais pour l'agrément de savoir-faire par les CQC et pour le contrôle de la conformité de la qualité (essais lot par lot et essais périodiques) prescrivent ensemble un programme d'essai minimal sur les circuits finis.

Le fabricant peut choisir le niveau d'assurance K, L ou M qu'il souhaite adopter, mais avec l'agrément de savoir-faire, il ne peut livrer les produits que de la façon suivante :

Niveau d'assurance	Niveau d'assurance utilisé pour l'acceptation des produits
K	K, L ou M
L	L ou M
M	M

NOTE – Pour indiquer les composants non qualifiés, on utilisera si nécessaire le suffixe «N». Voir 3.6.2.3 de la spécification générique.

Un fabricant peut passer son agrément à un niveau supérieur en suivant les procédures données dans la spécification générique et il peut passer à un niveau inférieur sans autre essai périodique jusqu'à l'expiration de la période en cours. Dans tous les cas, l'ONS doit en être averti.

Tout essai complémentaire exigé pour des applications spécifiques doit être donné dans la spécification particulière et faire l'objet d'un accord entre le client et le fabricant.

Les limites électriques après essai pour les essais climatiques et de robustesse mécanique applicables doivent être données dans la spécification particulière.

3.1.6 When production material divides into separate processes after a common process, for example, encapsulation, the common or example process can be assessed by a single sample.

3.1.7 Where a manufacturer carries out screening tests on all circuits, as a normal production process, he may use screened CQCs for approval.

Where initial screening is not normally carried out, or is an option, approval will be carried out on unscreened products.

3.2 *Structural similarity*

- a) The CQCs shall be selected by the manufacturer's chief inspector and agreed by the NSI before commencing the approval programme.
- b) Rules for structural similarity applicable to the grouping of completed circuits for electrical, dimensional and environmental tests are given in annex A.
- c) These rules shall be used to establish the basis of selection for approval. They shall also be used to determine whether new circuits are within the existing approved capability, or require its extension to enable their release.
- d) Where CQCs are structurally similar for a test sequence, they may be grouped together to form the required numbers in the test tables. Each test sequence has its own structural similarity rules and criteria (see annex A).

3.3 *Capability approval*

3.3.1 The procedures for capability approval are given in 3.6 of the generic specification.

The test tables for capability approval by CQCs and quality conformance inspection (lot-by-lot and periodic tests) collectively prescribe the minimum test programme on completed circuits.

The manufacturer may select which assessment level K, L or M he wishes to include, but a manufacturer with approved capability may only release products as follows:

Assessment level	Release assessment levels
K	K, L or M
L	L or M
M	M

NOTE – The suffix "N" is used, if necessary, to denote non-qualified components. See 3.6.2.3 of the generic specification.

A manufacturer may upgrade the assessment level of his approval by following the procedures given in the generic specification and he may downgrade without further periodic testing until current test interval dates expire. In either case the NSI shall be notified.

Any additional test required for specific applications shall be given in the detail specification and be subject to agreement between customer and manufacturer.

The post-test electrical limits for the relevant environmental tests shall be given in the detail specification.

3.3.2 *Livraison avant achèvement des essais du groupe B*

Lorsqu'il est nécessaire de constituer des lots sur des périodes prolongées, dans le cas d'une fabrication de petite quantité, un fabricant peut, avec l'accord du client, livrer des produits avant d'effectuer les essais de groupe B, à condition que le lot précédent de circuits identiques ait donné satisfaction.

Il doit, dans ce cas, indiquer clairement dans les documents de livraison correspondants que les circuits sont livrés selon 3.3.2 de la présente spécification et achever les essais dans un délai d'un mois après la livraison.

Au cas où un échec apparaîtrait au cours des essais climatiques et mécaniques, tous les produits livrés à l'avance peuvent faire l'objet d'un retour ou être mis en attente, selon la raison de l'échec.

3.3.3 *Agrément de savoir-faire (procédures de l'échantillon d'effectif fixe)*

3.3.3.1 *Echantillonnage*

L'effectif de l'échantillon et les critères d'acceptation dépendent du niveau d'assurance déclaré et sont détaillés dans les tableaux 2 ou 6.

Quand des groupes supplémentaires sont introduits dans le programme d'essais, le nombre de circuits exigé pour le groupe «0» doit être augmenté du même nombre de pièces que celui exigé pour les groupes supplémentaires.

3.3.3.2 *Essais*

Les essais des tableaux 1 ou 5 sont destinés à valider les règles de conception, matériaux, procédés, pièces détachées et gamme de boîtiers par des essais effectués sur la totalité des CQC et des véhicules d'essais.

Pour chaque groupe d'essais, différents CQC peuvent être regroupés selon les règles d'association données dans l'annexe A, pour atteindre le nombre de spécimens exigés pour ce groupe.

La série complète d'essais spécifiés dans les tableaux 1 ou 5 est exigée pour l'agrément du savoir-faire couvert par le manuel de savoir-faire. Les essais de chaque groupe doivent être exécutés dans l'ordre donné.

La partie requise de l'échantillon doit subir les essais du groupe «0» et ensuite la totalité de l'échantillon doit être partagée entre les autres groupes.

Les circuits défectueux au cours des essais du groupe «0» ne doivent pas être utilisés dans les autres groupes.

Un «dispositif défectueux» est compté quand un CQC n'a pas satisfait à la totalité ou à une partie des essais d'un groupe.

L'agrément est accordé quand le nombre de dispositifs défectueux n'excède pas le nombre spécifié de dispositifs défectueux autorisé pour chaque groupe ou sous-groupe et le nombre total de dispositifs défectueux autorisé.

3.3.2 *Release for delivery before completion of group B tests*

Due to the need for extended periods of lot collection from small quantity production batches, a manufacturer may, with the agreement of the customer, release products in advance of group B tests provided that the previous lot of identical circuits passed satisfactorily.

In this case, he shall indicate clearly on relevant release documents that circuits are released under 3.3.2 of this standard and complete the tests within one month of despatch.

In the event of subsequent failure to meet environmental tests, all products which have been released in advance may be subject to recall or quarantine, dependent on the reason for failure.

3.3.3 *Capability approval (fixed sample size procedures)*

3.3.3.1 *Sampling*

The sample size and criteria of acceptability depend on the assessment level which is claimed and are detailed in table 2 or 6.

When additional groups are introduced into the test schedule, the number of circuits required for group "0" shall be increased by the same number as that required for the additional groups.

3.3.3.2 *Tests*

Tests in table 1 or 5 are intended to validate the design rules, materials, processes, piece parts and package range by testing all the CQCs and process test vehicles.

For each test group, different CQCs may be grouped together according to the structural similarity rules given in annex A, to reach the required number of samples for that group.

The complete series of tests specified in table 1 or 5 is required for the approval of capability covered by the capability manual. The tests in each group shall be carried out in the given order.

The required portions of the sample shall be subjected to the tests of group "0" and then the total sample divided for the other groups.

Circuits found defective during the tests of group "0" shall not be used for the other groups.

One "defective" is counted when a CQC has not satisfied the whole or part of the tests of a group.

The approval is granted when the number of defectives does not exceed the specified number of permissible defectives for each group or subgroup and the total number of permissible defectives.

Tableau 1 – Programme d’essais pour procédure d’agrément de savoir-faire pour la méthode A

L'effectif de l'échantillon et les critères d'acceptation sont détaillés pour chaque niveau d'assurance dans le tableau 2.

Les numéros des paragraphes correspondent à ceux de la section 4 de la spécification générique.

Numéros de paragraphes, essais et séquences d'essais	D ou ND	Conditions d'essais	Exigences de contrôle
<i>Groupe 0</i> <i>Sous-groupe 01</i> 4.3.1 Examen visuel interne avant encapsulation	ND	8)	
<i>Sous-groupe 02a</i> 4.3.2 Examen visuel externe et examen marquage	ND		
<i>Sous-groupe 02b</i> 4.3.3 Dimensions	ND		
<i>Sous-groupe 03</i> ^{5) 7)} 4.5.16 Inflammabilité induite (pour information uniquement)	D		
<i>Sous-groupe 04</i> ¹⁾ 4.5.9 Etanchéité	ND		
<i>Sous-groupe 05</i> 4.4.11 Caractéristiques électriques statiques et dynamiques principales à la température ambiante	ND		
<i>Sous-groupe 06</i> 4.4.11 Caractéristiques électriques statiques et dynamiques principales aux températures extrêmes de fonctionnement	ND		
<i>Groupe 1 – Séquence</i> ^{1) 2)} Mesures initiales 4.5.6 Vibrations, balayage de fréquence et accélération constante ou ³⁾ 4.5.7 Chocs et accélération constante Mesures finales	D/ND	4.4.11 Sous-groupe 05 4.5.9 Etanchéité 4.4.11 Sous-groupe 05	
<i>Groupe 2 – Séquence</i> Mesures initiales 4.5.11 Résistance à la chaleur de soudage 4.5.15.2 Résistance aux solvants ⁷⁾ 4.5.8 Variation de température 4.5.3 Essai continu de chaleur humide ⁴⁾ Mesures finales	D	4.4.11 Sous-groupe 05 4.5.9 Etanchéité ¹⁾ 4.4.11 Sous-groupe 05 4.3.2 Examen visuel externe et examen du marquage	

Les notes sont à la fin du tableau

(suite)

Table 1 – Test schedule for capability approval for method A

Sample sizes and acceptance criteria are detailed for each assessment level in table 2

Subclause numbers refer to section 4 of the generic specification.

Subclause numbers, tests and test sequences	D or ND	Test conditions	Performance requirements
<i>Group 0</i>		8)	
<i>Subgroup 01</i>	ND		
4.3.1 Precap visual examination			
<i>Subgroup 02a</i>	ND		
4.3.2 External visual and marking examination			
<i>Subgroup 02b</i>	ND		
4.3.3 Dimensions			
<i>Subgroup 03</i> ^{5) 7)}	D		
4.5.16 Induced flammability (for information only)			
<i>Subgroup 04</i> ¹⁾	ND		
4.5.9 Sealing			
<i>Subgroup 05</i>	ND		
4.4.11 Major static and dynamic electrical characteristics at room temperature			
<i>Subgroup 06</i>	ND		
4.4.11 Major static and dynamic electrical characteristics at extreme operating temperatures			
<i>Group 1 – Sequence</i> ^{1) 2)}	D/ND		
Initial measurements		4.4.11 Subgroup 05	
4.5.6 Vibrations, swept frequency and			
4.5.7 Acceleration, steady-state			
or ³⁾			
4.5.5 Shock and		4.5.9 Sealing	
4.5.7 Acceleration, steady-state		4.4.11 Subgroup 05	
Final measurements			
<i>Group 2 – Sequence</i>	D		
Initial measurements		4.4.11 Subgroup 05	
4.5.11 Resistance to soldering heat			
4.5.15.2 Resistance to solvents ⁷⁾			
4.5.8 Change of temperature			
4.5.3 Damp heat, steady-state ⁴⁾			
Final measurements		4.5.9 Sealing ¹⁾	
		4.4.11 Subgroup 05	
		4.3.2 External visual and marking examination	

For the notes, see the end of the table

(continued)

Tableau 1 (fin)

Numéros de paragraphes, essais et séquences d'essais	D ou ND	Conditions d'essais	Exigences de contrôle
<p><i>Groupe 3 – Séquence</i> ⁵⁾</p> <p>4.5.10 Soudabilité</p> <p>4.5.12.1 Traction</p> <p>4.5.12.3 Pliage (fils ou méplats)</p> <p>Mesures finales ou ³⁾</p> <p>4.5.10 Soudabilité</p> <p>4.5.12.1 Traction</p> <p>4.5.12.3 Pliage (rangée)</p> <p>4.5.12.2 Poussée</p> <p>Mesures finales</p>	D	<p>4.5.9 Etanchéité ¹⁾</p> <p>4.5.9 Etanchéité ¹⁾</p>	
<p><i>Groupe 4 – Séquence</i></p> <p>Mesures initiales</p> <p>4.5.2 Froid</p> <p>4.5.1 Stockage à haute température</p> <p>Mesures finales</p>	ND	<p>4.4.11 Sous-groupe 05 Température: ... °C</p> <p>4.4.11 Sous-groupe 05 Température: ... °C</p>	
<p><i>Groupe 5</i></p> <p>Mesures initiales</p> <p>4.5.14 Endurance: 1 000 h ----- Endurance: 2 000 h ⁶⁾ ----- -----</p> <p>Mesures finales</p>	D	<p>4.4.11 Sous-groupe 05</p> <p>4.4.11 Sous-groupe 05</p>	
<p>1) Circuits à cavité seulement.</p> <p>2) Conditions de montage prescrites par la spécification particulière.</p> <p>3) La spécification particulière doit donner l'option utilisée.</p> <p>4) La spécification particulière peut omettre l'essai de chaleur humide pour les circuits non encapsulés.</p> <p>5) L'utilisation des circuits terminés et rejetés au contrôle électrique est autorisée.</p> <p>6) Pour le niveau d'assurance K: approbation provisoire après 1 000 h; approbation définitive après 2 000 h.</p> <p>7) Applicable aux circuits utilisant un matériau organique pour l'encapsulation dans un but d'étanchéité.</p> <p>8) Voir la CEI 60748-20-1.</p>			

Table 1 (concluded)

Subclause numbers, tests and test sequences	D or ND	Test conditions	Performance requirements
<i>Group 3 – Sequence</i> ⁵⁾ 4.5.10 Solderability 4.5.12.1 Tensile 4.5.12.3 Bending (wire or strip) Final measurements or ³⁾ 4.5.10 Solderability 4.5.12.1 Tensile 4.5.12.3 Bending (row) 4.5.12.2 Thrust Final measurements	D	4.5.9 Sealing ¹⁾ 4.5.9 Sealing ¹⁾	
<i>Group 4 – Sequence</i> Initial measurements 4.5.2 Cold 4.5.1 Storage at high temperature Final measurements	ND	4.4.11 Subgroup 05 Temperature: ... °C Temperature: ... °C 4.4.11 Subgroup 05	
<i>Group 5</i> Initial measurements 4.5.14 Endurance: 1 000 h ----- Endurance: 2 000 h ⁶⁾ ----- ----- Final measurements	D	4.4.11 Subgroup 05 4.4.11 Subgroup 05	
¹⁾ Cavity circuits only. ²⁾ Mounting conditions as prescribed by the detail specification. ³⁾ The detail specification shall prescribe which option is to be used. ⁴⁾ The detail specification may omit the damp heat test for unencapsulated circuits. ⁵⁾ Use of completely processed electrical rejects is permitted. ⁶⁾ In assessment level K: provisional approval after 1 000 h; definitive approval after 2 000 h. ⁷⁾ Applicable to encapsulation having organic material used for sealing purposes. ⁸⁾ Refer to IEC 60748-20-1.			

3.3.4 *Maintien de l'agrément de savoir-faire*

3.3.4.1 *Sélection et essais d'acceptation lot par lot*

La sélection et les essais lot par lot pour tous les circuits destinés à être livrés aux clients sont prescrits dans la spécification particulière cadre, tableau 2 ou 6.

Le lot d'inspection doit être prélevé dans la production d'une semaine ou de toute période déclarée par le fabricant avec une limite maximale d'un mois.

3.3.4.2 *Essais périodiques*

Les essais périodiques pour les CQC sont prescrits dans les tableaux 3 ou 7 et dans la spécification particulière cadre.

Quand des circuits à la demande sont utilisés comme les CQC, les échantillons pour les essais périodiques doivent être prélevés dans des lots qui ont subi les essais de sélection si appropriés et le contrôle lot par lot.

L'agrément de savoir-faire provisoire peut être accordé après 1 000 h.

3.3.4.3 *Essais*

La série complète des essais spécifiés dans la spécification particulière cadre est exigée pour le maintien de l'agrément de savoir-faire.

Les essais de chaque groupe doivent être exécutés dans l'ordre donné.

Un «dispositif défectueux» est compté quand un circuit n'a pas satisfait à la totalité ou à une partie des essais d'un groupe.

L'agrément de savoir-faire est maintenu quand le nombre de dispositifs défectueux n'excède pas le nombre spécifié de dispositifs défectueux autorisé pour chaque groupe et le nombre total de dispositifs défectueux autorisé.

3.3.5 *Exigences spéciales*

Petits lots de production (à l'étude).

3.3.6 *Contrôle de la conformité de la qualité*

3.3.6.1 *Programme d'essais*

Le programme pour les essais lot par lot et périodiques pour le contrôle de la conformité de la qualité est donné dans les tableaux 2 ou 6 et 3 ou 7 de la spécification particulière cadre.

3.3.6.2 *Niveaux d'assurance*

Le ou les niveaux d'assurance pour l'agrément de savoir-faire (voir tableau 1 ou 5) et pour le maintien de l'agrément de savoir-faire (voir spécification particulière cadre applicable) doivent être choisis dans les tableaux 2 ou 6 et les tableaux 3 ou 7 ci-après.

3.3.4 *Maintenance of capability approval*

3.3.4.1 *Screening and lot-by-lot acceptance tests*

The screening and testing on a lot-by-lot basis, for all circuits intended for release to customers are prescribed in the blank detail specification, table 2 or 6.

The inspection lot shall be collected from one week's production, or such other period as declared by the manufacturer up to a maximum of one month.

3.3.4.2 *Periodic tests*

The periodic tests for CQCs are prescribed in table 3 or 7 and in the blank detail specification.

Where customer circuits are used as CQCs, samples for periodic testing shall be drawn from lots which have passed the tests of screening when appropriate and lot-by-lot inspection.

Provisional capability approval may be granted after 1 000 h.

3.3.4.3 *Tests*

The complete series of tests specified in the blank detail specification is required for the maintenance of capability approval.

The tests in each group shall be carried out in the order given.

One "defective" is counted when a circuit has not satisfied the whole or a part of the tests of a group.

The approval is maintained when the number of defectives does not exceed the specified number of permissible defectives for each group and the total number of permissible defectives.

3.3.5 *Special requirements*

Small production lots (under consideration).

3.3.6 *Quality conformance inspection*

3.3.6.1 *Test schedule*

The schedule for the lot-by-lot and periodic tests for quality conformance inspection is given in tables 2 or 6 and 3 or 7 of the blank detail specification.

3.3.6.2 *Assessment levels*

The assessment level(s) for capability approval (see table 1 or 5) and for maintenance of capability approval (see relevant blank detail specification) shall be selected from tables 2 or 6 and tables 3 or 7 hereafter.

Tableau 2 – Niveaux d’assurance et critères d’acceptation pour l’agrément de savoir-faire pour la méthode A

Dans ce tableau:

n = effectif de l'échantillon

c = critère d'acceptation (nombre de dispositifs défectueux autorisés)

Groupe ou sous-groupe de contrôle du tableau 1	Niveaux d'assurance								
	K			L			M		
	<i>n</i>	<i>c</i>		<i>n</i>	<i>c</i>		<i>n</i>	<i>c</i>	
01	100 %	-		-	-		-	-	
02a	75 ¹⁾	2		64 ¹⁾	2		43	2	
02b	8	1		8	1		8	1	
03 (pour information seulement)	2	-		2	-		2	-	
04	39	1	2	26	1	2	13	1	
05	71 ¹⁾	1		60 ¹⁾	1		39	1	2
06	26	1		13	1		8	1	
1	10	1	2	8	1	2	-	-	
2 ²⁾	13	1		10	1		8	1	
3	13	1		10	1		8	1	2
4	13	1		10	1		8	1	
5	(1 000 h)	-	-	20	1		13	1	
	(2 000 h)	20	1	-	-		-	-	
<p>¹⁾ Ce nombre peut être réduit en fonction du nombre des circuits qui ne sont pas nécessaires lorsque les essais du groupe 1 ne sont pas exigés.</p> <p>²⁾ On doit utiliser quatre circuits au moins pour chaque solvant spécifié.</p>									

Table 2 – Assessment levels and acceptance criteria for capability approval for method A

In this table:

 n = sample size c = acceptance criterion (permitted number of defectives)

Inspection group or subgroup of table 1	Assessment level								
	K			L			M		
	n	c		n	c		n	c	
01	100 %	–		–	–		–	–	
02a	75 ¹⁾	2		64 ¹⁾	2		43	2	
02b	8	1		8	1		8	1	
03 (for information only)	2	–		2	–		2	–	
04	39	1	2	26	1	2	13	1	
05	71 ¹⁾	1		60 ¹⁾	1		39	1	2
06	26	1		13	1		8	1	
1	10	1	2	8	1	2	–	–	
2 ²⁾	13	1		10	1		8	1	
3	13	1		10	1		8	1	2
4	13	1		10	1		8	1	
5	(1 000 h)	–	–	20	1		13	1	
	(2 000 h)	20	1	–	–		–	–	
<p>¹⁾ This number may be reduced by the relevant number of circuits which are not needed when the test in group 1 is not required.</p> <p>²⁾ A minimum of four circuits shall be used for each solvent specified.</p>									

Tableau 3 – Niveaux d’assurance et critères d’acceptation pour le contrôle de conformité de la qualité pour la méthode A

Tableau 3a – Essais lot par lot à effectuer par échantillonnage pour la méthode A

Dans ce tableau:

NC = niveau de contrôle ¹⁾

NQA = niveau de qualité acceptable ¹⁾

Les numéros de paragraphes correspondent à ceux de la section 4 de la spécification générique.

Groupe ou sous-groupe de contrôle	Niveau d’assurance					
	K		L		M	
	Exigé		Non exigé		Non exigé	
<i>Sélection</i> (voir tableau 4)	NC	NQA	NC	NQA	NC	NQA
<i>Sous-groupe A1</i> 4.3.2 Examen visuel externe et examen du marquage	II	1	II	2,5	I	2,5
<i>Sous-groupe A2</i> 4.4.11 Caractéristiques électriques statiques et dynamiques principales à la température ambiante	II	0,25	II	0,4	II	1
<i>Sous-groupe A3</i> 4.4.11 Caractéristiques électriques statiques et dynamiques principales aux températures extrêmes de fonctionnement	S4	1	–	–	–	–
<i>Sous-groupe B1</i> 4.5.10 Soudabilité	S3	2,5	S3	2,5	S3	2,5
<i>Sous-groupe B2</i> 4.3.3 Dimensions	S4	1	S4	1	S4	1
¹⁾ Voir la CEI 60410.						

Table 3 – Assessment levels and acceptance criteria for quality conformance inspection for method A

Table 3a – Lot-by-lot tests to be conducted on a sampling basis for method A

In this table:

IL = inspection level ¹⁾

AQL = acceptable quality level ¹⁾

Subclause numbers refer to section 4 of the generic specification.

Inspection group or subgroup	Assessment level					
	K		L		M	
<i>Selection</i> (see table 4)	Required		Not required		Not required	
	IL	AQL	IL	AQL	IL	AQL
<i>Subgroup A1</i> 4.3.2 External visual and marking examination	II	1	II	2,5	I	2,5
<i>Subgroup A2</i> 4.4.11 Major static and dynamic electrical characteristics at room temperature	II	0,25	II	0,4	II	1
<i>Subgroup A3</i> 4.4.11 Major static and dynamic electrical characteristics at extreme operating temperatures	S4	1	–	–	–	–
<i>Subgroup B1</i> 4.5.10 Solderability	S3	2,5	S3	2,5	S3	2,5
<i>Subgroup B2</i> 4.3.3 Dimensions	S4	1	S4	1	S4	1
¹⁾ Refer to IEC 60410.						

Tableau 3b – Essais périodiques à effectuer par échantillonnage pour la méthode A

Dans ce tableau:

p = périodicité (en mois)

n = effectif de l'échantillon

c = critère d'acceptation (nombre de dispositifs défectueux autorisés)

Les numéros de paragraphes correspondent à ceux de la section 4 de la spécification générique.

Groupe ou sous-groupe de contrôle	Niveaux d'assurance								
	K			L			M		
	p	n	c	p	n	c	p	n	c
<i>Sous-groupe C1</i>	–	–	–	6	13	1	6	8	1
4.4.11 Caractéristiques électriques statiques et dynamiques principales aux températures extrêmes de fonctionnement									
<i>Sous-groupe C2 – Séquences</i> ^{1) 2)}	6	10	1	12	8	1	–	–	–
4.5.6 Vibrations, balayage de fréquence									
4.5.7 Accélération constante ou ³⁾									
4.5.5 Chocs et									
4.5.7 Accélération constante									
<i>Sous-groupe C3 – Séquence</i>	6	13	1	2	12	10	1	2	12
4.5.11 Résistance à la chaleur de soudage									
4.5.15.2 Résistance aux solvants ⁷⁾									
4.5.8 Variation de température									
4.5.3 Essai continu de chaleur humide ⁴⁾									
<i>Sous-groupe C4 – Séquence</i>	6	13	1	12	10	1	12	8	1
4.5.2 Froid									
4.5.1 Stockage à haute température									
<i>Sous-groupe D1</i>									
4.5.14 Endurance 1 000 h	–	–	–	6	20	1	6	13	1
Endurance 1 000 h ⁶⁾	3	20	1	–	–	–	–	–	–
<i>Sous-groupe D2 – Séquence</i> ⁵⁾	12	13	1	12	10	1	12	8	1
4.5.10 Soudabilité									
4.5.12.1 Traction									
4.5.12.3 Pliage (fils ou méplats) ou ³⁾									
4.5.10 Soudabilité									
4.5.12.1 Traction									
4.5.12.3 Pliage (rangée)									
4.5.12.2 Poussée									
4.5.16 Inflammabilité induite ^{5) 7)} (pour information seulement)	12	2	–	12	2	–	12	2	–

1) Circuits à cavité seulement.

2) Conditions de montage prescrites par la spécification particulière.

3) La spécification particulière doit donner l'option utilisée.

4) La spécification particulière peut omettre l'essai de chaleur humide pour les circuits non encapsulés.

5) L'utilisation des circuits terminés et rejetés au contrôle électrique est autorisée.

6) Pour le niveau d'assurance K: approbation provisoire après 1 000 h; approbation définitive après 2 000 h.

7) Applicable aux circuits utilisant un matériau organique pour l'encapsulation, dans un but d'étanchéité.

Table 3b – Periodic tests to be conducted on a sampling basis for method A

In this table:

p = periodicity (in months)

n = sample size

c = acceptance criterion (permitted number of defectives)

Subclause numbers refer to section 4 of the generic specification.

Inspection group or subgroup	Assessment level								
	K			L			M		
	p	n	c	p	n	c	p	n	c
<i>Subgroup C1</i> 4.4.11 Major static and dynamic electrical characteristics at extreme operating temperatures	–	–	–	6	13	1	6	8	1
<i>Subgroup C2 – Sequence</i> ^{1) 2)} 4.5.6 Vibration, swept frequency 4.5.7 Acceleration, steady-state or ³⁾ 4.5.5 Shock and 4.5.7 Acceleration, steady state	6	10	1	12	8	1	–	–	–
<i>Subgroup C3 – Sequence</i> 4.5.11 Resistance to soldering heat 4.5.15.2 Resistance to solvents ⁷⁾ 4.5.8 Change of temperature 4.5.3 Damp heat, steady-state ⁴⁾	6	13	1	2	12	10	1	2	12
<i>Subgroup C4 – Sequence</i> 4.5.2 Cold 4.5.1 Storage at high temperature	6	13	1	12	10	1	12	8	1
<i>Subgroup D1</i> 4.5.14 Endurance 1 000 h	–	–	–	6	20	1	6	13	1
Endurance 1 000 h ⁶⁾	3	20	1	–	–	–	–	–	–
<i>Subgroup D2 – Sequence</i> ⁵⁾ 4.5.10 Solderability 4.5.12.1 Tensile 4.5.12.3 Bending (wire or strip) or ³⁾ 4.5.10 Solderability 4.5.12.1 Tensile 4.5.12.3 Bending (row) 4.5.12.2 Thrust	12	13	1	12	10	1	12	8	1
4.5.16 Induced flammability ^{5) 7)} (for information only)	12	2	–	12	2	–	12	2	–
<p>1) Cavity circuits only.</p> <p>2) Mounting conditions as prescribed by the detail specification.</p> <p>3) The detail specification shall prescribe which option is to be used.</p> <p>4) The detail specification may omit the damp heat test for unencapsulated circuits.</p> <p>5) Use of completely processed electrical rejects is permitted.</p> <p>6) In assessment level K: provisional approval after 1 000 h; definitive approval after 2 000 h.</p> <p>7) Applicable to encapsulation having organic material used for sealing purposes.</p>									

Les séquences de sélection doivent être conformes au tableau 4 ci-dessous.

Tableau 4 – Sélection

Etapas	Examen ou essai	Référence à la spécification générique	Détails et conditions	Séquences				
				A	B	C	D	E
1 ¹⁾	Examen visuel interne avant encapsulation	4.3.1	³⁾	x				
2	Stockage à haute température	4.5.1	24 h à la température de stockage maximale	x	x	x		x
3	Variation de température	4.5.8	10 cycles $T_{stg \text{ min.}} / T_{stg \text{ max.}}$	x	x	x		x
4 ¹⁾	Accélération constante	4.5.7	Dans la direction la plus critique. Niveau d'accélération spécifié dans la spécification particulière	x	x	x		
5 ¹⁾	Etanchéité	4.5.9		x	x	x		
6	Mesures électriques (avant rodage)		Paramètres choisis Rejeter les dispositifs défectueux	x ²⁾	x		x	
7	Rodage		Comme spécifié dans la spécifications particulière Heures: 168 72 48	x	x		x	
8	Mesures électriques (après sélection)		Comme spécifié en 6 Rejeter les dispositifs défectueux. Rejeter le lot si le nombre des défectueux est supérieur à 10 %	x	x	x	x	x
<p>NOTE – La sélection s'effectue normalement avant les contrôles des groupes A, B et C. Lorsque la sélection est effectuée après que les exigences des groupes A et B (lot par lot) et du groupe C (périodiques) ont été satisfaites, on doit répéter les essais de soudabilité et d'étanchéité et ceux du groupe A. Des essais supplémentaires après sélection peuvent être demandés comme spécifié par la spécification particulière cadre.</p>								
<p>¹⁾ Non applicable aux boîtiers sans cavité interne sauf spécification contraire dans la spécification particulière.</p> <p>²⁾ Enregistrer les résultats des mesures, sauf spécification contraire dans la spécification particulière.</p> <p>³⁾ Voir la CEI 60748-20-1.</p>								

Sequences for screening shall be in accordance with the following table 4.

Table 4 – Screening

Steps	Examination or test	Generic specification reference	Details and conditions	Sequences				
				A	B	C	D	E
1 ¹⁾	Precap visual examination	4.3.1	³⁾	x				
2	Storage at high temperature	4.5.1	24 h at maximum storage temperature	x	x	x		x
3	Change of temperature	4.5.8	10 cycles $T_{stg \text{ min.}}/T_{stg \text{ max.}}$	x	x	x		x
4 ¹⁾	Acceleration, steady-state	4.5.7	In the most critical direction. Acceleration level as specified in the detail specification	x	x	x		
5 ¹⁾	Sealing	4.5.9		x	x	x		
6	Electrical measurements (preburn-in)		Selected parameters Remove rejects	x ²⁾	x		x	
7	Burn-in		As specified in the detail specification Hours: 168 72 48	x	x		x	
8	Electrical measurements (post screening)		As specified in 6 Remove rejects Reject lot if defects exceed 10 %	x	x	x	x	x
<p>NOTE – Screening is normally performed before group A, B and C inspection. When screening is performed after meeting the requirements of group A and B on a lot-by-lot basis and group C on a periodic basis, the solderability, sealing and group A tests shall be repeated. Additional post-screening tests may be required as specified in the blank detail specification.</p>								
<p>¹⁾ Not normally applicable to non-cavity devices, unless specified in the detail specification. ²⁾ Record the results of the measurements unless otherwise specified in the detail specification. ³⁾ Refer to IEC 60748-20-1.</p>								

3.4 *Nouvelle présentation des lots refusés (contrôle lot par lot)*

Tout lot refusé à la suite des essais électriques doit être retourné à la fabrication pour remise en état ou nouvelle sélection concernant le dispositif défectueux identifié. Aucun nouveau circuit ne doit être introduit dans le lot.

Le lot doit ensuite être présenté à nouveau et soumis à des conditions de contrôle renforcé.

On retient le même numéro de lot et les détails de la nouvelle présentation sont notés. Le même lot ne doit pas être présenté plus de trois fois.

3.5 *Etapes de fabrication dans une usine d'un fabricant agréé, située dans un pays qui n'est pas membre de la CEI*

L'application de l'extension de l'agrément des fabricants est autorisée pour les circuits intégrés à couches et les circuits intégrés hybrides à couches couverts par la présente spécification intermédiaire, pourvu que les conditions données en 3.2 de la spécification générique soient remplies.

4 Procédures d'essais et de mesure

Cet article contient tous les essais et mesures propres à la technologie des circuits intégrés à couches et des circuits intégrés hybrides à couches qui ne sont pas décrits dans la section 4 de la spécification générique.

Chaque spécification particulière doit prescrire toutes les procédures d'essais et de mesures exigées pour les contrôles lot par lot et les essais périodiques. Elle doit comprendre au moins les essais applicables donnés dans cette spécification avec les méthodes et les sévérités spécifiées.

Les essais d'environnement, les mesures, les sévérités et les limites finales des essais périodiques des CQC doivent être indiqués dans la spécification particulière. Ils doivent être conformes aux exigences de la spécification générique et de cette spécification intermédiaire.

3.4 *Resubmission of rejected lots (lot-by-lot inspection)*

Any lot rejected following electrical tests shall be returned to production for rework or rescreening for the identified defect. No new circuit shall be included in the lot.

The lot shall then be resubmitted and inspected under conditions of tightened inspection.

It will retain the same lot number and details of the new submission will be recorded. The same lot shall not be submitted more than three times.

3.5 *Manufacturing stages in a factory of an approved manufacturer in a non-IEC member country*

The application of the extension of manufacturer's approval is permitted for the film integrated circuits and hybrid film integrated circuits covered by this specification, provided that the conditions of 3.2 of the generic specification are met.

4 Test and measurement procedures

This clause contains all tests and measurement procedures which are of typical application for film integrated circuits and hybrid film integrated circuits and which are not described in section 4 of the generic specification.

Each detail specification shall prescribe all tests and measurement procedures required for lot-by-lot inspection and periodic testing. It shall, as a minimum, include the relevant tests given in this specification with stated methods and severities.

Environmental tests, measurements, severities and end-point limits for periodic tests of the CQCs shall be included in the detail specification. They shall be in accordance with the applicable numbers of the generic specification and this sectional specification.

5 Tableaux pour la méthode B

Tableau 5 – Programme d'essai pour la procédure d'agrément de savoir-faire pour la méthode B

L'effectif de l'échantillon et les critères d'acceptation sont détaillés pour chaque niveau d'assurance dans le tableau 6.

Les numéros de paragraphes correspondent à ceux de la section 4 de la spécification générique.

Numéros de paragraphe et essais	D ou ND	Conditions d'essai	Exigences de contrôle
<i>Groupe 0</i>	ND		
<i>Sous-groupe 01a</i> 4.3.2 Examen visuel externe et examen du marquage			
<i>Sous-groupe 01b</i> 4.3.3 Dimensions			
<i>Sous-groupe 02</i> 4.4.11 Caractéristiques fonctionnelles 4.2 (si applicables) à 25 °C	ND		
<i>Sous-groupe 03</i> 4.4.11 Caractéristiques 4.2 statiques à 25 °C	ND		
<i>Sous-groupe 04a</i> 4.4.11 Caractéristiques statiques à la température maximale de fonctionnement. Les caractéristiques sont identiques à celles du sous-groupe 03	ND		
<i>Sous-groupe 04b</i> 4.4.11 Caractéristiques statiques à la température minimale de fonctionnement. Les caractéristiques sont identiques à celles du sous-groupe 03	ND		
<i>Sous-groupe 05</i> 4.4.11 Caractéristiques dynamiques à 25 °C 4.2 sauf spécification contraire	ND		
<i>Groupe 1</i>	D		
<i>Sous-groupe 1.1</i> 4.5.12 Robustesse des sorties			
<i>Sous-groupe 1.2</i> 4.5.10 Soudabilité	ND		
<i>Sous-groupe 1.3</i> 4.5.11 Résistance à la chaleur de soudage	D		Avec mesures finales (comme dans les sous-groupes 02 et 03)

5 Tables for method B

Table 5 – Test schedule for capability approval for method B

Sample sizes and acceptance criteria are detailed for each assessment level in table 6.

Subclause numbers refer to section 4 of the generic specification.

Subgroup numbers and tests	D or ND	Test conditions	Performance requirements
<i>Group 0</i>	ND		
<i>Subgroup 01a</i> 4.3.2 External visual and marking examination			
<i>Subgroup 01b</i> 4.3.3 Dimensions			
<i>Subgroup 02</i> 4.4.11 Functional characteristics 4.2 (if applicable) at 25 °C	ND		
<i>Subgroup 03</i> 4.4.11 Static characteristics at 25 °C 4.2	ND		
<i>Subgroup 04a</i> 4.4.11 Static characteristics at maximum operating temperature. Characteristics same as in subgroup 03	ND		
<i>Subgroup 04b</i> 4.4.11 Static characteristics at minimum operating temperature. Characteristics same as in sub-group 03	ND		
<i>Subgroup 05</i> 4.4.11 Dynamic characteristics at 25 °C 4.2 unless otherwise specified	ND		
<i>Group 1</i>	D		
<i>Subgroup 1.1</i> 4.5.12 Robustness of terminations			
<i>Subgroup 1.2</i> 4.5.10 Solderability		ND	
<i>Subgroup 1.3</i> 4.5.11 Resistance to soldering heat	D		With final measurements (as in subgroups 02 and 03)

Tableau 5 (fin)

Numéros de paragraphes et essais	D ou ND	Conditions d'essai	Exigences de contrôle
<p><i>Groupe 2</i></p> <p><i>Sous-groupe 2.1</i></p> <p>4.5.8 Variations rapides de température suivi de:</p> <p>4.5.4 Essai cyclique de chaleur humide (pour les boîtiers sans cavité)</p> <p>4.5.9 Etanchéité (pour les boîtiers avec cavité) avec mesures finales (comme dans les sous-groupes 02 et 03)</p>	D	1)	Conformément à la spécification particulière
<p><i>Sous-groupe 2.2</i></p> <p>4.5.5 Chocs ou</p> <p>4.5.6 Vibrations suivi de</p> <p>4.5.7 Accélération constante (boîtier à cavité)</p>	D	A spécifier	Avec mesures finales (comme dans les sous-groupes 02 et 03)
<p><i>Groupe 3</i></p> <p><i>Sous-groupe 3.1</i></p> <p>Endurance électrique</p>	D	Comme spécifié dans la spécification particulière Niveau d'assurance: K 3 000 h L 2 000 h M 1 000 h	Avec mesures finales (comme dans les sous-groupes 02 et 03)
<p><i>Sous-groupe 3.2</i></p> <p>Stockage à haute température</p>	D	$T = T_{stg} \text{ max.}$ sauf spécification contraire Durée = 1 000 h min.	Avec mesures finales (comme dans les sous-groupes 02 et 03)
<p><i>Sous-groupe 3.3</i></p> <p>4.5.3 Essai continu de chaleur humide</p>	D	Niveau d'assurance 2) K 2 000 h L 1 000 h M 500 h	Avec mesures finales (comme dans les sous-groupes 02 et 03)
<p><i>Sous-groupe 3.4</i></p> <p>4.5.15.1 Permanence du marquage</p>	D		
<p><i>Sous-groupe 3.5</i></p> <p>4.5.16 Inflammabilité induite (pour information seulement)</p>	D		Avec mesures finales (comme dans les sous-groupes 02 et 03)
<p>1) Applicable aux boîtiers sans cavité: – niveau d'assurance K: 200 cycles; – niveaux d'assurance L et M: 100 cycles.</p> <p>2) Applicables aux boîtiers sans cavité.</p>			

Table 5 (concluded)

Subgroup numbers and tests	D or ND	Test conditions	Performance requirements
<p><i>Group 2</i></p> <p><i>Subgroup 2.1</i></p> <p>4.5.8 Rapid change of temperature followed by:</p> <p>4.5.4 Damp heat, cyclic (for non-cavity packages)</p> <p>4.5.9 Sealing (for cavity packages) with final measurements (as in subgroups 02 and 03)</p>	D	1)	In accordance with the detail specification
<p><i>Subgroup 2.2</i></p> <p>4.5.5 Shock or</p> <p>4.5.6 Vibration followed by</p> <p>4.5.7 Acceleration, steady-state (cavity packages)</p>	D	To be specified	With final measurements (as in subgroups 02 and 03)
<p><i>Group 3</i></p> <p><i>Subgroup 3.1</i></p> <p>Electrical endurance</p>	D	As specified in the detail specification assessment level: K 3 000 h L 2 000 h M 1 000 h	With final measurements (as in subgroups 02 and 03)
<p><i>Subgroup 3.2</i></p> <p>Storage at high temperature</p>	D	$T = T_{stg}$ max. unless otherwise specified Duration = 1 000 h min.	With final measurements (as in subgroups 02 and 03)
<p><i>Subgroup 3.3</i></p> <p>4.5.3 Damp heat, steady-state</p>	D	Assessment level 2) K 2 000 h L 1 000 h M 500 h	With final measurements (as in subgroups 02 and 03)
<p><i>Subgroup 3.4</i></p> <p>4.5.15.1 Permanence of marking</p>	D		
<p><i>Subgroup 3.5</i></p> <p>4.5.16 Induced flammability (for information only)</p>	D		With final measurements (as in subgroups 02 and 03)
<p>1) Applicable to non-cavity packages in: – assessment level K: 200 cycles; – assessment levels L and M: 100 cycles.</p> <p>2) Applicable to non-cavity packages.</p>			

Tableau 6 – Niveaux d’assurance et critères d’acceptation pour l’agrément de savoir-faire pour la méthode B

Dans ce tableau:

n = effectif de l'échantillon

c = critère d'acceptation

Groupe ou sous-groupe de contrôle du tableau 5		Niveaux d'assurance					
		K		L		M	
		<i>n</i>	<i>c</i>	<i>n</i>	<i>c</i>	<i>n</i>	<i>c</i>
Groupe 0	Sous-groupe 01a, 01b	38	1	38	1	38	1
	Sous-groupe 02	38	1	38	1	38	1
	Sous-groupe 03	38	1	38	1	38	1
	Sous-groupe 04a, 04b	38	1	38	1	38	1
	Sous-groupe 05	38	1	38	1	38	1
Groupe 1	Sous-groupe 1.1	20	1	18	1	13	1
	Sous-groupe 1.2	20	1	18	1	13	1
	Sous-groupe 1.3	20	1	18	1	13	1
Groupe 2	Sous-groupe 2.1	20	1	18	1	13	1
	Sous-groupe 2.2	20	1	18	1	13	1
Groupe 3	Sous-groupe 3.1	20	1	18	1	13	1
	Sous-groupe 3.2	20	1	18	1	13	1
	Sous-groupe 3.3	20	1	18	1	13	1
	Sous-groupe 3.4	8	1	8	1	8	1
	Sous-groupe 3.5	2	–	2	–	2	–

Table 6 – Assessment levels and acceptance criteria for capability approval for method B

In this table:

 n = sample size c = acceptance criterion

Inspection group or subgroup in table 5		Assessment levels					
		K		L		M	
		n	c	n	c	n	c
Group 0	Subgroup 01a, 01b	38	1	38	1	38	1
	Subgroup 02	38	1	38	1	38	1
	Subgroup 03	38	1	38	1	38	1
	Subgroup 04a, 04b	38	1	38	1	38	1
	Subgroup 05	38	1	38	1	38	1
Group 1	Subgroup 1.1	20	1	18	1	13	1
	Subgroup 1.2	20	1	18	1	13	1
	Subgroup 1.3	20	1	18	1	13	1
Group 2	Subgroup 2.1	20	1	18	1	13	1
	Subgroup 2.2	20	1	18	1	13	1
Group 3	Subgroup 3.1	20	1	18	1	13	1
	Subgroup 3.2	20	1	18	1	13	1
	Subgroup 3.3	20	1	18	1	13	1
	Subgroup 3.4	8	1	8	1	8	1
	Subgroup 3.5	2	–	2	–	2	1

Tableau 7 – Niveaux d’assurance et critères d’acceptation pour le contrôle de conformité de la qualité pour la méthode B

Tableau 7a – Essais lot par lot à effectuer par échantillonnage pour la méthode B

Dans ce tableau:

NQT = niveau de qualité toléré

NC = niveau de contrôle

NQA = niveau de qualité acceptable

Les numéros de paragraphes correspondent à ceux de la section 4 de la spécification générique.

Groupe ou sous groupe de contrôle	NQT ¹⁾			NQA					
	Niveau d'assurance			K		L		M	
	K	L	M	NC	NQA	NC	NQA	NC	NQA
<i>Sous-groupe A1</i> 4.3.2 Examen visuel externe et examen du marquage	7	7	20	II	1,0	II	1,0	II	2,5
<i>Sous-groupe A2</i> 4.4.11 Vérification de la fonction à 25 °C 4.2 sauf spécification contraire	5	5	10	II	0,65	II	0,65	II	1,5
<i>Sous-groupe A2a</i> (non applicable au niveau d'assurance M) 4.4.11 Vérification de la fonction aux températures minimale et maximale de fonctionnement ²⁾	7	7	–	II	1,0	II	1,0	–	–
<i>Sous-groupe A3</i> 4.4.11 Caractéristiques statiques à 25 °C 4.2	5	5	10	II	0,65	II	0,65	II	1,5
<i>Sous-groupe A3a</i> 4.4.11 Caractéristiques statiques aux températures minimale et maximale de fonctionnement ²⁾	7	10	20	S4	1,0	S4	1,5	S4	2,5
<i>Sous-groupe A4</i> 4.4.11 Caractéristiques dynamiques 4.2 à 25 °C sauf spécification contraire	7	10	20	S4	1,0	S4	1,5	S4	2,5
<i>Sous-groupe A4a</i> (non applicable au niveau d'assurance M) 4.4.11 Caractéristiques dynamiques aux températures minimale et maximale de fonctionnement ²⁾	20	20	–	S4	2,5	S4	2,5	–	–

Les notes sont à la fin du tableau

(suite)

Table 7 – Assessment levels and acceptance criteria for quality conformance inspection for method B**Table 7a – Lot-by-lot tests to be conducted on a sampling basis for method B**

In this table:

LTPD = lot tolerance percent defective

IL = inspection levels

AQL = acceptance quality level

Subclause numbers refer to section 4 of the generic specifications.

Inspection group or subgroup	LTPD ¹⁾			AQL					
	Assessment level			K		L		M	
	K	L	M	IL	AQL	IL	AQL	IL	AQL
<i>Subgroup A1</i> 4.3.2 External visual and marking examination	7	7	20	II	1,0	II	1,0	II	2,5
<i>Subgroup A2</i> 4.4.11 Verification of the function at 25°C unless otherwise specified	5	5	10	II	0,65	II	0,65	II	1,5
<i>Subgroup A2a</i> (not applicable to assessment level M) 4.4.11 Verification of the function at minimum and maximum operating temperatures ²⁾	7	7	–	II	1,0	II	1,0	–	–
<i>Subgroup A3</i> 4.4.11 Static characteristics at 25 °C 4.2	5	5	10	II	0,65	II	0,65	II	1,5
<i>Subgroup A3a</i> 4.4.11 Static characteristics at minimum and maximum operating temperatures ²⁾	7	10	20	S4	1,0	S4	1,5	S4	2,5
<i>Subgroup A4</i> 4.4.11 Dynamic characteristics at 25 °C unless otherwise specified	7	10	20	S4	1,0	S4	1,5	S4	2,5
<i>Subgroup A4a</i> (not applicable to assessment level M) 4.4.11 Dynamic characteristics at minimum and maximum operating temperatures ²⁾	20	20	–	S4	2,5	S4	2,5	–	–

For the notes, see the end of the table

(continued)

Tableau 7a (fin)

Groupe ou sous groupe de contrôle	NQT ¹⁾					
	Niveau d'assurance K					Niveaux d'assurance L et M
	Séquence de sélection					
	A	B	C	D	E	
<i>Sous-groupe B1</i> 4.3.3 Dimensions	15	20	20	20	20	20
<i>Sous-groupe B2c</i> 4.4.11 Vérification des valeurs limites électriques	30	30	30	30	30	30
<i>Sous-groupe B4</i> 4.5.10 Soudabilité	30	30	30	30	30	30
<i>Sous-groupe B8</i> 4.5.14 Endurance électrique	20	20	20	20	20	30
<i>Sous-groupe RCLA</i> Rapports certifiés de lots acceptés	Informations par attribut pour le sous-groupe B8					
¹⁾ Niveau de qualité toléré (NQT) avec un critère d'acceptation maximal de 3. ²⁾ Le fabricant peut utiliser les résultats d'essais à 25 °C s'il peut démontrer, sur une base périodique, la corrélation avec ceux effectués aux deux extrêmes de températures.						

Table 7a (concluded)

Inspection group or subgroup	LTPD ¹⁾					
	Assessment level K					Assessment levels L and M
	Screening sequence					
	A	B	C	D	E	
<i>Subgroup B1</i> 4.3.3 Dimensions	15	20	20	20	20	20
<i>Subgroup B2c</i> 4.4.11 Electrical rating verification	30	30	30	30	30	30
<i>Subgroup B4</i> 4.5.10 Solderability	30	30	30	30	30	30
<i>Subgroup B8</i> 4.5.14 Electrical endurance	20	20	20	20	20	30
<i>Subgroup CRRL</i> Certified records of released lots	Attributes information for subgroup B8					
¹⁾ Lot tolerance percent defective (LTPD), with a maximum acceptance number of 3. ²⁾ The manufacturer may use test results at 25 °C, if he can demonstrate, on a periodic basis, the correlation with those at the two extremes of temperatures.						

Tableau 7b – Essais périodiques à effectuer par échantillonnage pour la méthode B

Dans ce tableau:

p = périodicité (en mois)

Les numéros de paragraphes correspondent à ceux de la section 4 de la spécification générique.

Groupe ou sous-groupe de contrôle	NQT ¹⁾									
	Niveau d'assurance K						Niveau d'assurance			
	p	Séquence de sélection					L		M	
		A	B	C	D	E	p		p	
<i>Sous-groupe C1</i> 4.3.3 Dimensions	3	30	30	30	30	30	6	30	12	30
<i>Sous-groupe C2a</i> 4.4.11 Caractéristiques électriques 4.2 à température ambiante	3	30	30	30	30	30	6	30	12	30
<i>Sous-groupe C2b</i> 4.4.11 Caractéristiques électriques aux températures minimale et maximale de fonctionnement	3	30	30	30	30	30	6	30	12	30
<i>Sous-groupe C2c</i> 4.4.11 Vérification des valeurs limites électriques Valeur limite d'énergie transitoire	3	30	30	30	30	30	6	30	12	30
<i>Sous-groupe C3</i> 4.5.12 Robustesse des sorties	3	30	30	30	30	30	6	30	12	30
<i>Sous-groupe C4</i> 4.5.11 Résistance à la chaleur de soudage	3	30	30	30	30	30	6	30	12	30
<i>Sous-groupe C5</i> 4.5.8 Variations rapides de température: a) Boîtiers à cavité Variations rapides de température suivi de: 4.5.9.1 • Essais électriques • Etanchéité, détection des fuites fines, et 4.5.9.2 • Etanchéité, détection des fuites franches b) Boîtiers sans cavité Variations rapides de température suivi de: 4.3.2 • Inspection visuelle externe 4.5.3 • Essai continu de chaleur humide • Essais électriques	3	30	30	30	30	30	6	30	12	30
<i>Sous-groupe C6</i> 4.5.7 Accélération constante (pour boîtiers à cavité)	3	30	30	30	30	30	6	30	12	30
<i>Sous-groupe C7</i> 4.5.3 Essai continu de chaleur humide	3	20	20	20	20	20	6	30	12	30
<i>Sous-groupe C8</i> 4.5.14 Endurance électrique	3	20	20	20	20	20	6	30	12	30

La note est à la fin du tableau

(suite)

Table 7b – Periodic tests to be conducted on a sampling basis for method B

In this table:

 p = periodicity (in months)

Subclause numbers refer to section 4 of the generic specification.

Inspection group or subgroup	LTPD ¹⁾									
	Assessment level K						Assessment level			
	p	Screening sequence					L		M	
		A	B	C	D	E	p		p	
<i>Subgroup C1</i> 4.3.3 Dimensions	3	30	30	30	30	30	6	30	12	30
<i>Subgroup C2a</i> 4.4.11 Electrical characteristics 4.2 at ambient temperature	3	30	30	30	30	30	6	30	12	30
<i>Subgroup C2b</i> 4.4.11 Electrical characteristics at minimum and maximum operating temperatures	3	30	30	30	30	30	6	30	12	30
<i>Subgroup C2c</i> 4.4.11 Electrical ratings verification Transient energy rating	3	30	30	30	30	30	6	30	12	30
<i>Subgroup C3</i> 4.5.12 Robustness of terminations	3	30	30	30	30	30	6	30	12	30
<i>Subgroup C4</i> 4.5.11 Resistance to soldering heat	3	30	30	30	30	30	6	30	12	30
<i>Subgroup C5</i> 4.5.8 Rapid change of temperature: a) Cavity packages Rapid change of temperature followed by: 4.5.9.1 • Electrical tests • Sealing, fine leak detection and 4.5.9.2 • Sealing, gross leak detection b) Non-cavity packages Rapid change of temperature followed by: 4.3.2 • External visual examination 4.5.3 • Damp heat, steady-state • Electrical tests	3	30	30	30	30	30	6	30	12	30
<i>Subgroup C6</i> 4.5.7 Acceleration, steady-state (for cavity packages)	3	30	30	30	30	30	6	30	12	30
<i>Subgroup C7</i> 4.5.3 Damp heat, steady-state	3	20	20	20	20	20	6	30	12	30
<i>Subgroup C8</i> 4.5.14 Electrical endurance	3	20	20	20	20	20	6	30	12	30

For note, see the end of the table

(continued)

Tableau 7b (fin)

Groupe ou sous-groupe de contrôle	NQT ¹⁾									
	Niveau d'assurance K					Niveau d'assurance				
	p	Séquence de sélection					L		M	
A		B	C	D	E	p		p		
<i>Sous-groupe C9</i> 4.5.1 Stockage à haute température	3	20	30	30	30	30	6	30	12	30
<i>Sous-groupe C11</i> 4.5.15.1 Permanence du marquage	3	30	30	30	30	30	6	30	12	30
<i>Sous-groupe RCLA</i> Rapports certifiés de lots acceptés	Informations par attribut pour les sous-groupes C3, C4, C5, C6, C7, C8, C9 et C11.									
<i>Sous-groupe D</i> 4.5.14 Endurance électrique (non applicable au niveau d'assurance M) Niveau d'assurance K 3 000 h L 2 000 h	12	20	20	20	20	20	12	30	–	–
¹⁾ Niveau de qualité toléré (NQT) avec un critère d'acceptation maximal de 3.										

Table 7b (concluded)

Inspection group or subgroup	LTPD ¹⁾									
	Assessment level K					Assessment level				
	<i>p</i>	Screening sequence					L		M	
		A	B	C	D	E	<i>p</i>		<i>p</i>	
<i>Subgroup C9</i> 4.5.1 Storage at high temperature	3	20	30	30	30	30	6	30	12	30
<i>Subgroup C11</i> 4.5.15.1 Permanence of marking	3	30	30	30	30	30	6	30	12	30
<i>Subgroup CRRL</i> Certified records of released lots	Attributes information for subgroups C3, C4, C5, C6, C7, C8, C9 and C11.									
<i>Subgroup D</i> 4.5.14 Electrical endurance level M) Assessment level K 3 000 h L 2 000 h	12	20	20	20	20	20	12	30	-	-
1) Lot tolerance percent defective (LTPD), with a maximum acceptance number of 3.										

Annexe A (normative)

Règles d'association pour l'agrément de savoir-faire

Généralités

Cette annexe définit les critères d'association pour savoir si un nouveau circuit est couvert par le savoir-faire déclaré du fabricant et connaître les essais effectués sur les CQC. Elle peut aussi servir de guide pour le fabricant dans la sélection des CQC destinés à couvrir son savoir-faire. Lorsque les règles ne couvrent pas certains cas spécifiques, le contrôleur du fabricant et l'ONS doivent se mettre d'accord sur les critères supplémentaires et doivent soumettre une proposition de modification à cette spécification par l'intermédiaire de leur comité national.

Règles d'association

Lorsque l'on doit décider de l'association, la procédure suivante doit être considérée.

A.1 Définition du (ou des) CQC compte tenu des règles d'association

a) Le tableau A.10 s'aligne avec les programmes d'essais donnés dans les tableaux 1 et 5 de la présente spécification et les tableaux 3 et 7 de la spécification particulière cadre.

Les circuits destinés à subir les programmes d'essais périodiques doivent aussi être représentatifs des circuits en production courante.

Ayant tout d'abord classé le circuit suivant le tableau 1 de la spécification générique, il convient que le fabricant utilise le tableau A.1 de la présente spécification pour classer les matériaux, les procédés et la technologie de base qui représentent son savoir-faire.

b) Il convient que le fabricant passe alors en revue la gamme de ses produits en cours de fabrication ou en projet, en tenant compte des règles d'association données dans les tableaux A.2 à A.7 et A.10. Ceci permet de décider du nombre des différents types de CQC nécessaires pour l'agrément de savoir-faire, à partir de données technologiques.

c) Le procédé de sélection s'étend ensuite aux tableaux A.8 et A.9 qui définissent les limites d'association en fonction de la masse et des dimensions.

En plus de ceux déterminés en b) ci-dessus, des CQC supplémentaires peuvent être nécessaires pour couvrir ces aspects.

d) Après avoir choisi les sévérités appropriées pour les essais climatiques et de robustesse mécanique, dans la section 4 de la spécification générique, il est possible de construire un tableau montrant les essais et les sévérités applicables à chaque CQC.

e) Les règles d'association d'un circuit avec un ou plusieurs CQC demandent que les règles de conception utilisées et les valeurs limites, les caractéristiques électriques, climatiques et de robustesse mécanique ne soient pas plus sévères que celles appliquées aux CQC.

Le choix des CQC se situe entre deux extrêmes:

- circuits spéciaux conçus de telle sorte que chaque type puisse couvrir autant de limites du savoir-faire que possible, cela conduit à un nombre de types de CQC minimal;
- une gamme plus large de circuits, sur catalogue ou à la demande, utilisés comme CQC pour couvrir le savoir-faire.

Annex A (normative)

Structural similarity rules for capability approval

General

This annex defines the rules for deciding if a new circuit is covered by the manufacturer's declared capability and the testing performed on CQCs. It may also be used as a guide to the manufacturer in selecting CQCs to cover a capability. Where the rules do not cover specific circumstances, the manufacturer's chief inspector and the NSI shall agree upon the additional criteria and shall submit a subsequent proposal for amendment of this document through their national committee.

Structural similarity rules

When structural similarity is to be decided upon, the following procedures shall be considered.

A.1 Defining CQC(s) within the structural similarity rules

a) Table A.10 is structured to align with test sequences given in tables 1 and 5 of this specification and tables 3 and 7 of the blank detail specification.

Circuits selected for the periodic inspection schedules shall also be representative of the circuits currently in production.

Having first classified the circuit according to table 1 in the generic specification, the manufacturer should use table A.1 in this specification to classify the materials, processes and basic technology which represent his capability.

b) The manufacturer should then review his current and/or intended range of products against the similarity combination rules given in tables A.2 to A.7, and A.10. This enables a decision to be made on the number of different CQC types needed for capability approval from the technological standpoint.

c) The selection process then extends to tables A.8 and A.9 which define the limits of combination for mass and dimensions.

Additional CQCs to those stated in b) above may be required to cover these aspects.

d) After choosing suitable environmental test severities from section 4 of the generic specification, a chart can be constructed which shows the tests and severities applicable to each CQC.

e) The structural similarity of a circuit with a CQC (or CQCs) requires that the layout design rules used, and electrical and environmental ratings and characteristics shall not be more severe than those for the CQCs.

Generally the choice of CQCs lies between:

– special circuits designed to cover as many capability boundaries as is practicable with each type. This will result in the minimum number of CQC types;

or

– the use of a wider range of normal custom/catalogue circuits as CQCs to cover the capability.

A.2 Nouveaux circuits

Pour chaque nouveau circuit devant être fabriqué et livré dans le cadre du système, on doit s'assurer que sa construction est possible à partir des règles de conception en vigueur, que les matériaux utilisés sont acceptés et que sa réalisation fait appel à des procédés et à des types de boîtiers approuvés.

Ensuite, il convient de comparer ses caractéristiques à celles des CQC pour le domaine qu'ils concernent en termes de matériaux et de technologie (tableaux A.2 à A.7), de masse et de dimensions (tableaux A.8 et A.9), d'essais et de sévérités (tableau A.10 et section 4 de la spécification générique).

Ses caractéristiques doivent être couvertes par un ou plusieurs CQC. Si ce nouveau circuit ne peut pas être couvert par les CQC existants, le fabricant désirant le livrer doit d'abord étendre son savoir-faire conformément aux exigences de 3.6.3.5 de la spécification générique. Dans ce cas, les essais complémentaires peuvent être effectués soit sur un CQC soit sur le nouveau circuit lui-même.

A.3 Guide pour la procédure à suivre

Les schémas suivants donnent un guide pour l'application des principes décrits aux articles A.1 et A.2 ci-dessus.

A.2 New circuits

Each new circuit to be manufactured for sale and release within the system shall first be checked to ensure that it can be constructed using validated design rules, contains validated materials and can be made using approved processes and package styles.

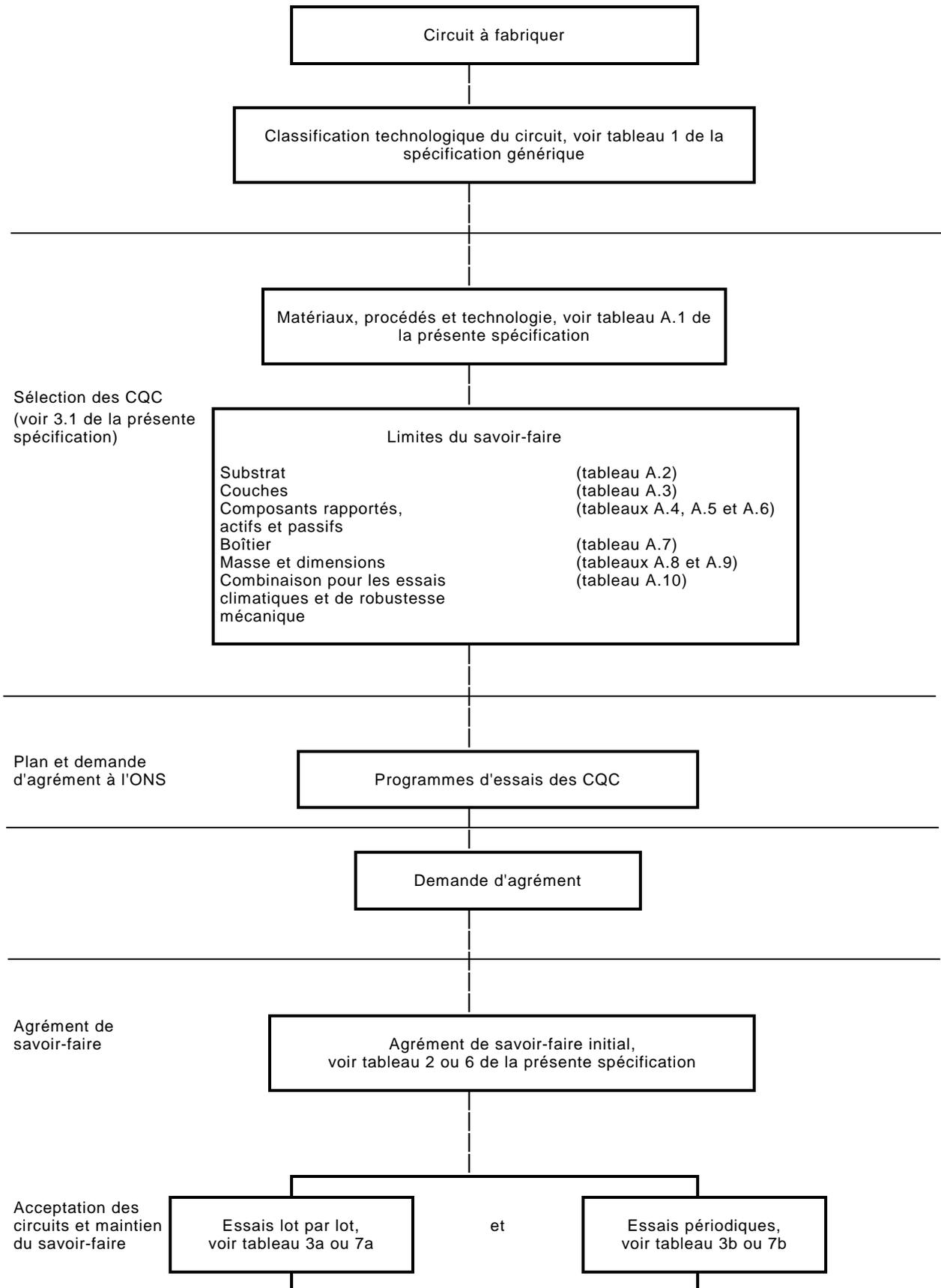
Next, its features should be considered in relation to existing CQCs, i.e. for the cover they give in terms of materials and technology (tables A.2 to A.7), mass and dimensions (tables A.8 and A.9), appropriate tests and severities (table A.10 and section 4 of the generic specification). Its features shall be covered by one or more CQC.

Where existing CQCs do not cover the new circuit, the manufacturer wishing to release it shall first extend his capability in accordance with the specific needs and the requirements of 3.6.3.5 of the generic specification. In this case the extra tests may be performed either on a CQC or on the new circuit itself.

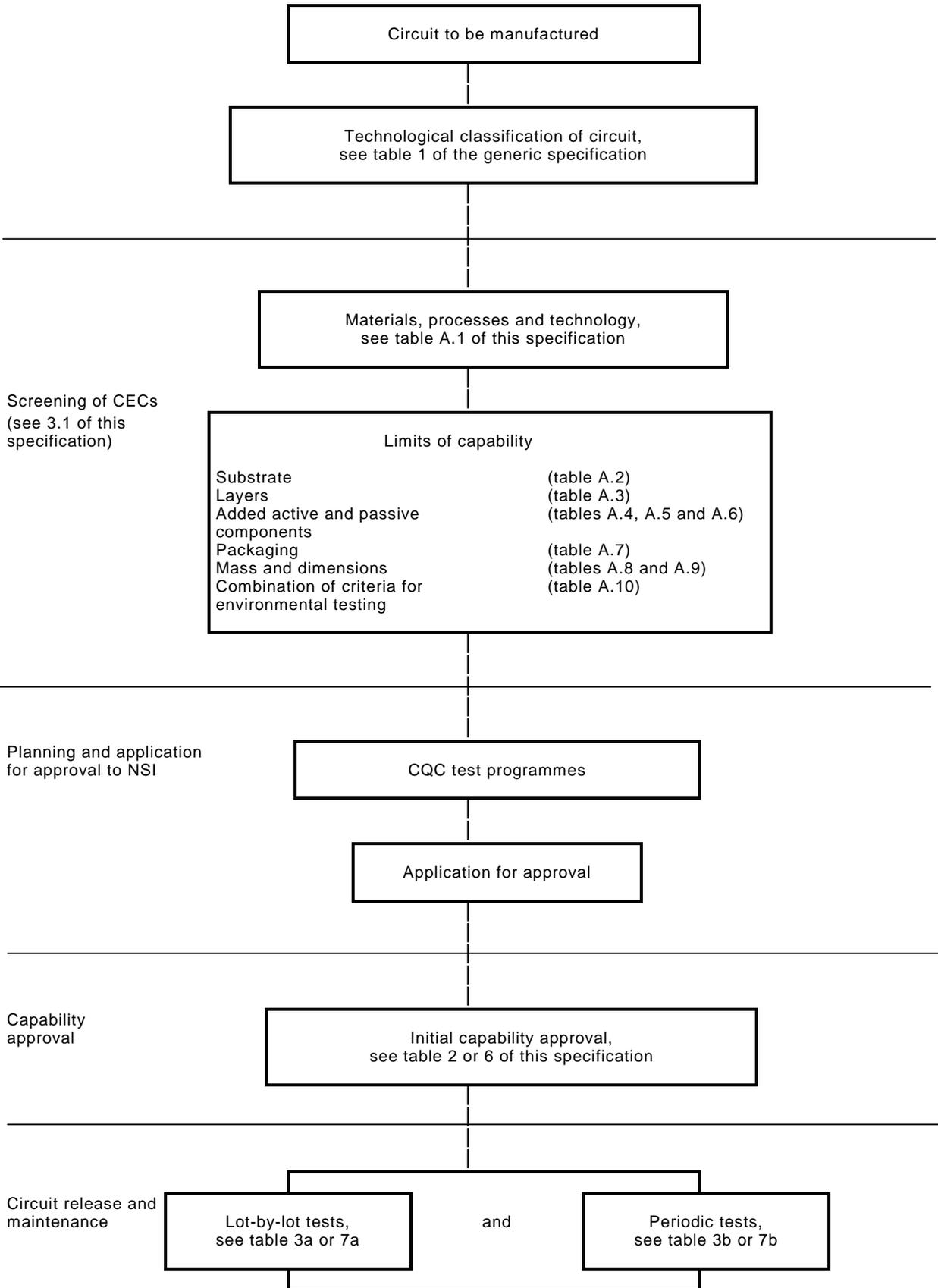
A.3 Guidance on procedures

The diagrams below give guidance on the implementation of the principles described in clauses A.1 and A.2 above.

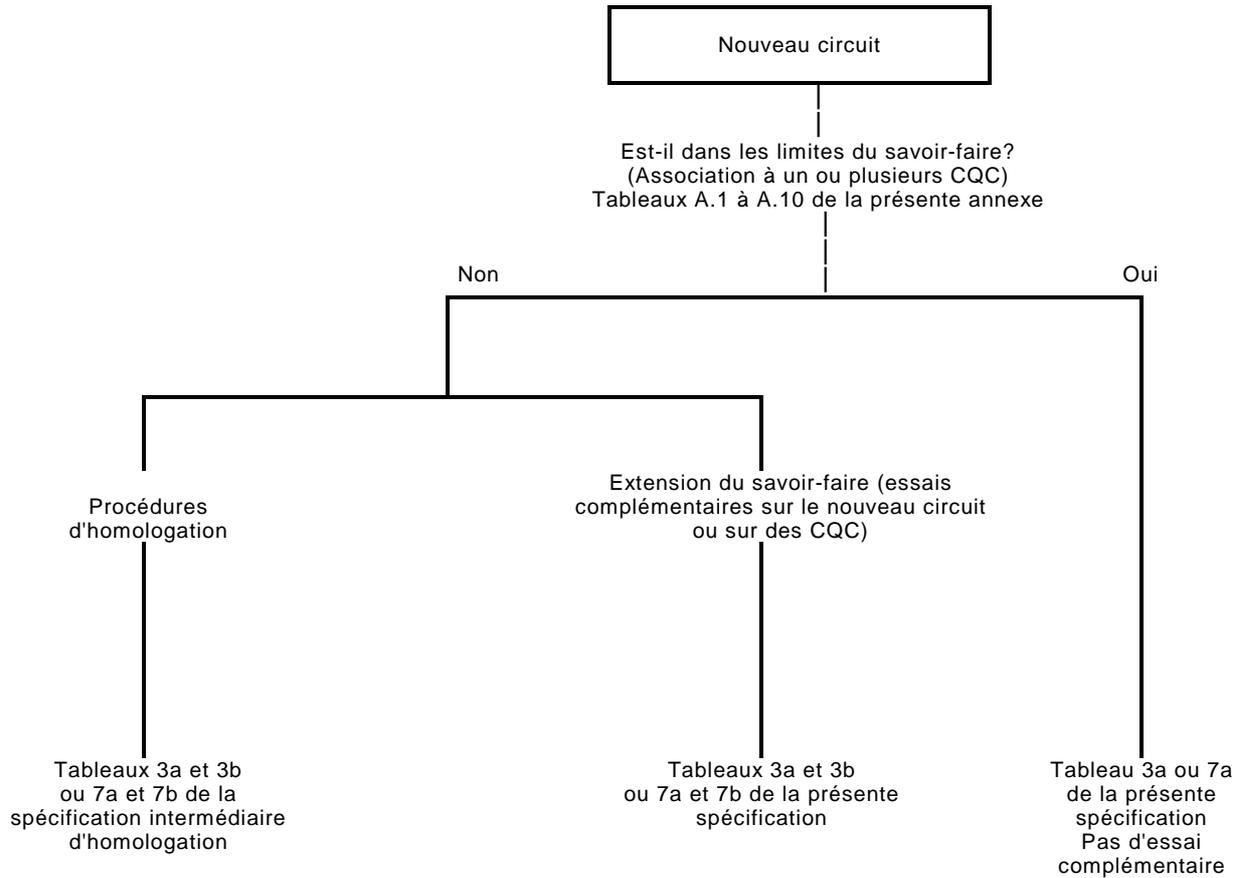
A.3.1 *Sélection et essais des CQC pour l'agrément de savoir-faire*



A.3.1 Screening and testing of CQCs for capability approval



A.3.2 Procédure pour les nouveaux circuits



A.3.2 Procedure for new circuits

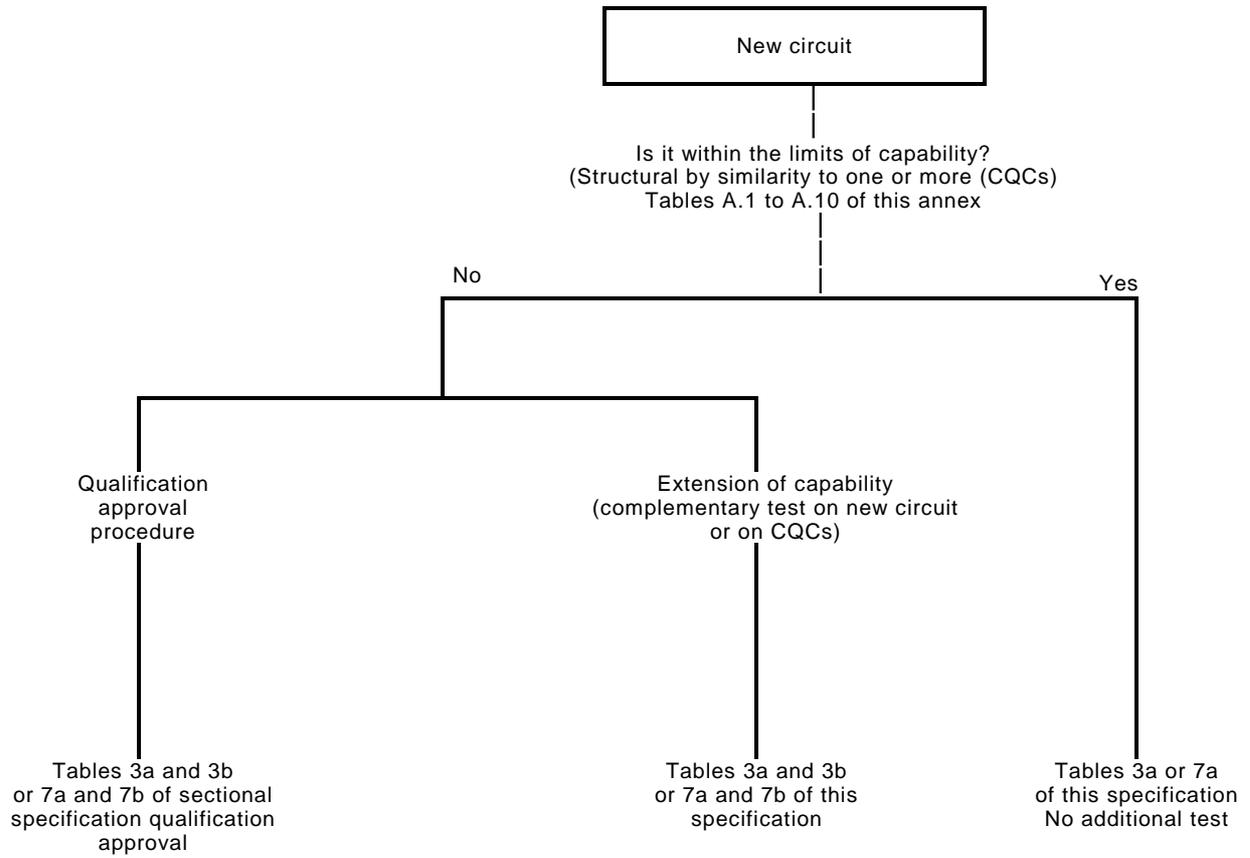


Tableau A.1 – Classement des technologies, matériaux et procédés

- Les critères individuels de chaque colonne donnent des exemples de matériaux, de procédés et de technologies auxquels les tableaux A.2 à A.7 peuvent s'appliquer.
- La liste des critères n'est pas nécessairement exhaustive.
- Il n'existe pas nécessairement de liens horizontaux entre les données figurant dans les différentes colonnes.

Eléments	Technologie de base	Matériaux de base	Procédés/méthodes de base
Substrats (tableau A.2)		Alumine Verre Métal revêtu Oxyde de béryllium Saphir Quartz Silicium Matériaux organiques	Pressé/coulé Poli à la flamme Rodé et poli
Eléments de couche (tableau A.3) a) Fonction, par exemple: Résistances Capacités Inductances Thermistances Dispositifs optoélectroniques Conducteurs Eléments de croisement Trous de traversée Eléments actifs		Couche épaisse : Encre polymères Cuivre Ruthénium Or Palladium-argent Palladium-or Platine-argent Platine-or Verre-céramique	Couche épaisse : Sérigraphie et cuisson à haute température
		Couche mince : Cuivre Nitrure de tantale/oxyde Nickel, chrome Nickel-chrome Or Tungstène Titane Palladium Platine Molybdène Molybdanèse Magnésium Aluminium Oxyde de silicium/nitrure Matériaux organiques	Couche mince : Evaporation Pulvérisation Revêtement Centrifugation Laquage au trempé Anodisation
b) Génération des tracés (principalement pour les couches minces)			Masque métallique Photolithographie Méthode additive Méthode soustractive Laser Faisceau d'ions Faisceau d'électrons
c) Multicouches (tableau A.3)	Diélectrique organique Diélectrique non organique	Conducteurs et isolants	Couche épaisse: Impression séquentielle et cuisson (haute température) Lamination, pressage et cuisson
			Couche mince: Dépôt séquentiel sous vide Centrifugation Laquage au trempé Anodisation Pulvérisation

Table A.1 – Classification of technology, materials and processes

- Individual statements in each of the columns below give, examples of materials, processes and technologies to which tables A.2 to A.7 may be applied.
- The list of items is not necessarily complete.
- Items listed in the various columns are not necessarily linked horizontally.

Elements	Basic technology	Basic materials	Basic processes/methods
Substrates (table A.2)		Alumina Glass Coated metal Beryllia Sapphire Quartz Silicon Organic material	Pressed/slip-cast Flame polished Lapped and polished
Film elements (table A.3) a) Function such as: Resistors Capacitors Inductors Thermistors Opto-electronic devices Conductors Crossovers Via holes Active devices		Thick film: Loaded organic Copper Ruthenium Gold Palladium-silver Palladium-gold Platinum-silver Platinum-gold Glass-ceramic	Thick film: Deposited and fired
		Thin film: Copper Tantalum nitride/oxide Nickel, chromium, Nickel-chromium Gold Tungsten Titanium Palladium Platinum Molybdenum Molybdenum Magnesium Aluminium Silicon oxide/nitride Organic materials	Thin film: Evaporation Sputtering Plating Spinning (centrifugal) Dip lacquering Anodization
b) Pattern generation (mainly thin film)			Metal mask Photolithography Additive method Subtractive method Laser machine Ion beam Electron beam
c) Multilayer (table A.3)	Organic dielectric Inorganic dielectric	Conductors and insulators	Thick film: Sequential print and fire Laminated, press and cure/fire
			Thin film: Sequential vacuum deposition Spinning (centrifugal) Dip lacquering Anodization Sputtering

Tableau A.1 (fin)

Eléments	Technologie de base	Matériaux de base	Procédés/méthodes de base
Composants rapportés (tableaux A.4, A.5, A.6) Diodes Transistors Circuits intégrés	Encapsulé Hermétique Plastique Boîtier pavé Sorties rubans Sorties fils	Germanium Silicium Ga As P	Eutectique Colle Préforme de soudure Crème à braser
	Optoélectronique Résistances Capacités Inductances	Non encapsulé Passivité Non-passivité Face au-dessus Chip à surépaisseur A poutre Araignée	Couche épaisse Nickel-chrome Tantale Silicium diffusé
		Céramique Tantale Feuille Silicium	Colle Fil soudé
Boîtier (tableau A.7)	Type de base et présentation: Sans fil de sortie Double en ligne Simple en ligne Boîtier plat Boîtier pavé Non encapsulé Hermétique Plastique moulé Surmoulé	Type de matériaux d'encapsulation: Métal Céramique Céramique-métal Verre-métal Organique Silicone	Méthode de fermeture/encapsulation: Scellement verre/métal Scellement organique Soudure par résistance Soudure par laser Scellement par soudure Soudure par faisceau d'électrons Moulage par coulée Moulage par injection Boîtier plastique rempli Enrobage au trempé Enrobage par goutte Enrobage par pulvérisation Lit fluidifié

Tableau A.2 – Substrats

Caractéristiques	Règles d'association
Constituant	Pour être associable, la proportion du constituant principal représentant au moins 90 % du volume du substrat, doit être égale à 2 % près
Epaisseur	Même épaisseur nominale du substrat
Taille (L = longueur du CQC) (I = largeur du CQC)	Association possible pour: $0,2 L \leq \text{longueur} \leq 2 L$ $0,2 I \leq \text{largeur} \leq 2 I$
Paramètres mécaniques: - flèche - rugosité - porosité - aspect visuel	Mêmes spécifications d'achat et de contrôle

Table A.1 (concluded)

Elements	Basic technology	Basic materials	Basic processes/methods
Added components (tables A.4, A.5, A.6) Diodes Transistors Integrated circuits	Encapsulated Hermetic Plastic Chip carrier Tape leads Wire leads	Germanium Silicon Ga As P	Eutectic Adhesive Solder preform Solder paste
	Non-encapsulated Passivated Non-passivated Face-up Flip chip Beam lead Spider	Thick film Nickel-chromium Tantalum Diffused silicon Ceramic Tantalum Foil Silicon	Wire-bond A1, Au Thermo-compression Ultrasonic Thermo-pulse Solder reflow Resistance weld Thermosonic Adhesive Wire, soldered
Opto-electronic Resistors Capacitors Inductors			
Packaging (table A.7)	Basic style and form: Leadless Dual-in-line Single-in-line Flat-pack Chip carrier Non-encapsulated Hermetic Moulded plastic Conformal coating	Basic encapsulation materials: Metal Ceramic Metal-ceramic Metal-glass Organic Silicon	Method of closure/encapsulation: Glass/metal seal Organic seal Resistance weld Laser weld Solder seal Electron beam weld Cast mould Injection mould Plastic box fill Dip coat Drop coat Spray coat Fluidized bed

Table A.2 – Substrates

Characteristics	Similarity rules
Material	For combination, the proportion of main material representing at least 90 % of the substrate volume shall be equal to within 2 %
Thickness	Same nominal substrate thickness
Size (L = length of CQC) (W = width of CQC)	Combinations allowable for: $0,2 L \leq \text{length} \leq 2 L$ $0,2 W \leq \text{width} \leq 2 W$
Mechanical parameters: – camber – roughness – porosity – appearance	Same purchase and inspection specifications

Tableau A.3 – Couches

Caractéristiques	Règles d'association
Matériaux conducteurs (nature, composition)	Identiques
Procédés de base	Identiques
Multicouches (nature, diélectrique, composition)	Toute association limitée par le nombre maximal de couches sur le CQC
Matériaux résistifs: – composition – résistivité par carré	Même série de matériaux
Puissance maximale par unité de surface pour les éléments résistifs	Toutes association dans la gamme des valeurs extrêmes couvertes par les CQC
Procédé d'ajustage	Toute association limitée à la puissance nominale maximale couverte par les CQC
Valeurs de résistance et tolérance	Même procédé d'ajustage, par exemple laser, sablage, étincelage
Coefficient de température	Pour une tolérance donnée, association permise dans la gamme des valeurs de résistances minimales et maximales couvertes par les CQC
Coefficient de température différentielle et tolérance différentielle sur la valeur ohmique	Association autorisée à l'intérieur des valeurs absolues garanties du CQC
Nombre d'éléments résistifs	Association autorisée dans la gamme des valeurs ohmiques extrêmes des CQC
Mode d'interconnexion	Pas de limitation
Revêtements de protection	Identiques
	Identiques

Table A.3 – Film materials

Characteristics	Similarity rules
Conductive materials (type, composition)	Same
Basic process	Same
Multilayers (type, dielectric, composition)	Any combination within the maximum number of layers on the CQC
Resistive materials:	Same material series
– Composition	Any combination within the range of extreme values covered by CQC
– resistivity per square	Any combination limited to the maximum power rating covered by CQCs
Maximum power per unit area of resistor elements	Any combination limited to the maximum power rating covered by CQCs
Trimming process	Same trimming process, for example laser, air abrasion, spark erosion
Resistance values and tolerance	For a given tolerance, combination allowed within the range of minimum and maximum resistance values covered by the CQCs
Temperature coefficient	Combination allowed within guaranteed absolute values of the CQC
Differential temperature coefficient and differential ohmic value tolerance	Combination allowed in the range of extreme ohmic values of the CQCs
Number of resistive elements	No limitation
Interconnection mode	Same
Protective coatings	Same

Tableau A.4 – Composants rapportés, en pastilles, actifs, non encapsulés 1)

Caractéristiques	Règles d'association
Type de composants 2) 3)	
a) Transistor et diode	Association possible entre a) ou b) mais non entre elles
b) Circuit intégré	
Présentation des composants	
a) Diffusion face dessus	Association possible dans chacune de ces deux présentations a) ou b) mais non entre elles
b) Diffusion face dessous	
Méthodes de report du composant	
Collage, eutectique, soudage, autres	Association possible dans chacune de ces méthodes mais non entre elles
Interconnexion	
a) Matériaux (fil or, fil aluminium, autres)	Pas d'association possible entre fils de matériau différent
b) Méthodes (thermocpression, thermosonique, autres)	Pas d'association possible entre les différentes méthodes
c) Diamètre du fil	Association possible dans la limite de ± 50 % des fils utilisés dans les CQC
d) Sections de bandes	Association possible dans la limite de ± 50 % des sections utilisées dans les CQC
Dimensions	
a) Surface de la pastille de la diode ou du transistor	Association possible dans la limite de ± 50 % de la plus petite taille et 200 % de la plus grande taille utilisée sur le CQC
b) Surface de la pastille du circuit intégré	Association possible dans la limite de ± 50 % de la plus petite taille et 200 % de la plus grande taille utilisée sur le CQC
c) Nombre de sorties	Toute association possible
Revêtements de protection	Association possible pour un même matériau de protection et une même technologie et passivation de la pastille
<p>1) Pour les composants rapportés non agréés qui sont qualifiés selon la procédure de 3.6.2.2 de la spécification générique, les règles d'association pour les circuits hybrides exigent la même source de fabrication pour chaque composant rapporté.</p> <p>2) Si le CQC ne comporte pas de circuit intégré, le nombre de transistors ou de diodes doit être de trois au minimum.</p> <p>3) Si le CQC hybride comprend un ou plusieurs circuits monolithiques sous forme de pastilles, le rapport entre le nombre total de fils connectés aux pastilles et le nombre total de fils connectés électriquement aux fils de sorties du boîtier du CQC doit être égal ou supérieur à 0,5.</p>	

Table A.4 – Added non-encapsulated active chip components ¹⁾

Characteristics	Similarity rules
Component type ^{2) 3)} a) Transistor and diode b) Integrated circuit	Combination allowed within a) or b) but not between these two generic families
Presentation of components a) Diffusion face-up b) Diffusion face-down	Combination allowed within a) or b) but not between these two presentations
Methods of mounting Adhesive, eutectic, soldering, other	Combination allowed within but not between these mounting methods
Wiring a) Materials (gold wire, aluminium wire, other) b) Methods (thermocompression, thermosonic, other) c) Wire diameter d) Tape cross-sectional area	No combination allowed between different basic metal wires No combination allowed between different bonding methods Combination allowed within ± 50 % of wires used in CQCs Combination allowed within ± 50 % of sectional area used in CQCs
Dimensions a) Semiconductor chip area b) Integrated circuit chip area c) Number of outputs	Combination allowed within ± 50 % of the smallest and 200 % of the largest chip on the CQC Combination allowed within ± 50 % of the smallest and 200 % of the longest chip on the CQC Any combination allowed
Protective coatings	Same coating material, chip technology and passivation combination
<p>¹⁾ When non-qualified added components are given qualified status by the procedures in 3.6.2.2 of the generic specification, structural similarity rules for hybrid circuits require the same manufacturing source for each added component.</p> <p>²⁾ If the CQC has no integrated circuit, the number of transistors or diodes shall be a minimum of three.</p> <p>³⁾ If the hybrid CQC contains one or more monolithic circuit chips, the ratio of the total number of wires bonded to the chip(s) to the total number of electrically connected CQC package leads shall be equal to, or greater than 0,5.</p>	

Tableau A.5 – Composants rapportés, actifs, non encapsulés, autres que pastilles 1)

Caractéristiques	Règles d'association
Type de composants 2) 3) a) Transistor et diode b) Circuit intégré Présentation des composants a) Composants encapsulés avec fils de sortie b) Composants encapsulés sans fils de sortie Méthodes de report du composant et interconnexions Brasage, collage, soudage Encapsulation du composant	Association possible entre a) ou b) mais non entre elles Pour une encapsulation donnée, association possible dans chacune des catégories a) et b) mais non entre elles. De plus, le nombre des sorties du composant encapsulé est limité à 200 % par rapport à celui du CQC Association possible dans chacune de ces méthodes mais non entre elles Pas d'association possible sauf si: a) la classification climatique et mécanique du composant est la même ou est plus sévère que la classification du CQC; b) le circuit est hermétique
<p>1 Pour les composants rapportés non agréés qui sont qualifiés selon la procédure de 3.6.2.2 de la spécification générique, les règles d'association pour les circuits hybrides exigent la même source de fabrication pour chaque composant rapporté.</p> <p>2 Si le spécimen ne comporte pas de circuit intégré, le nombre de transistors ou de diodes doit être de trois au minimum.</p> <p>3 Si le CQC hybride comprend un ou plusieurs circuits monolithiques sous forme de circuits intégrés, le rapport entre le nombre total de fils connectés aux circuits intégrés et le nombre total de fils connectés électriquement aux fils de sorties du boîtier du CQC doit être égal ou supérieur à 0,5.</p>	

Tableau A.6 – Composants passifs rapportés 1)

Caractéristiques	Règles d'association
Type de composants a) Composants avec fils de sorties b) Composants sans fils de sorties Méthodes de report et interconnexions Brasage, collage, interconnexion par fil, soudage Dimensions Niveaux d'assurance K et L Niveau d'assurance M	Pas d'association possible entre a) et b) mais toute combinaison possible dans chaque famille de composants couverte par le CQC, par exemple condensateurs céramique classe I, résistances pavés, etc. Association possible dans chacune de ces méthodes mais non entre elles Association possible dans la limite de dimensions latérales doubles ou moitiés de chaque composant utilisé dans les CQC Toute association possible
<p>1) Pour les composants rapportés non agréés qui sont qualifiés selon la procédure de 3.6.2.2 de la spécification générique, les règles d'association pour les circuits hybrides exigent la même source de fabrication pour chaque composant rapporté.</p>	

Table A.5 – Added encapsulated active component other than chips ¹⁾

Characteristics	Similarity rules
Component type ^{2) 3)} a) Transistor and diode b) Integrated circuit Presentation of components a) Encapsulated components with leads b) Encapsulated components without leads Mounting methods and interconnections Soldering, adhesive, welding Component encapsulation	Combination allowed within a) and b) but not between these two generic families For a given encapsulation style, combination allowed within but not between the presentation categories a) and b), and also within 200 % of the number of leads on the encapsulated component of the CQC Combination allowed within but not between these mounting methods No combination allowed unless: a) the environment classification of the component is the same or higher than the environmental classification of the CQC; b) the CQC is hermetically sealed.
¹⁾ When non-qualified added components are given qualified status by the procedures in 3.6.2.2 of the generic specification, structural similarity rules for hybrid circuits require the same manufacturing source for each added component. ²⁾ If the specimen has no integrated circuit, the number of transistors or diodes shall be a minimum of three. ³⁾ If the hybrid CQC contains one or more monolithic integrated circuits, the ratio to the total number of connected integrated circuit leads to the total number of electrically connected CQC package leads shall be equal to or greater than 0,5.	

Table A.6 – Added passive components ¹⁾

Characteristics	Similarity rules
Component type a) Components with leads b) Components without leads Mounting methods and interconnections Soldering adhesive, wire-bonding, welding Dimensions Assessment levels K and L Assessment level M	No combination allowed between a) and b) but any combination allowed within each component family covered by CQCs, for example, ceramic capacitors class 1, resistor chips, etc. Combination allowed within but not between these methods Combination allowed within the limits of double or half the lateral dimensions of each component used in the CQCs Any combination allowed
¹⁾ When non-qualified added components are given qualified status by the procedures in 3.6.2.2 of the generic specification, structural similarity rules for hybrid circuits require the same manufacturing source for each added component.	

Tableau A.7- Boîtiers

Caractéristiques	Règles d'association
Procédé d'encapsulation	
Non encapsulé	Association dans les limites de la taille du substrat (voir tableau A.2) et mêmes méthodes et matériaux de fixation des sorties
Enrobé	Pas d'association possible entre des systèmes différents de matériaux et de couches de protection
Cavité (scellement organique)	
Matériau d'emballage	Identiques
Matériau d'étanchéité	Identiques
Remplissage	Identiques ou taux d'humidité plus réduit (point de rosée)
Cavité (scellement minéral)	
Matériau d'emballage	Identiques
Matériau d'étanchéité	Identiques
Remplissage	Identiques ou taux d'humidité plus réduit (point de rosée)
Sorties	
Matériau, procédé et protection	Constituant identique pour les sorties et pour l'isolement
Longueur scellée	Identiques ou supérieures
Matériau et méthode de connexion au substrat	Identiques
Caractéristiques mécaniques	Identiques ou supérieures
Espacement	Identique ou supérieure
Dimensions	Sections identiques ou supérieures
Système de marquage et méthode d'application	Tout système et méthode d'application possibles
Fixation du substrat	Matériau et procédé identiques

Table A.7 – Packaging

Characteristics	Similarity rules
Encapsulation process	
Non-encapsulated	Combination within the limits of the substrate size (see table A.2) and same lead attachment methods and materials
Embedded	No combination allowed between different material and protective coating systems
Cavity (inorganic seal)	
Package material	Same
Sealing material	Same
Filling	Same or lesser humidity content (dew-point)
Cavity (organic seal)	
Package material	Same
Sealing material	Same
Filling	Same or lesser humidity content (dew-point)
Lead	
Material, process and coating	Same material for leads and insulating material
Seal lead length	Same or greater
Material and methods of connection to substrate	Same
Mechanical material characteristics	Same or greater
Spacing	Same or greater
Dimensions	Same or greater cross-sectional area
Marking system and method of application	Any possible system and method of application
Substrate attachment	Same material and process

Tableau A.8 – Masse et dimensions du boîtier

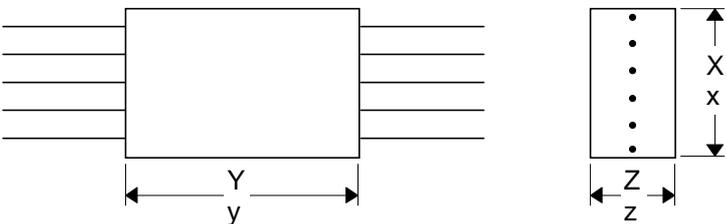
Paramètre	CQC ou circuit principal	Dispositifs associés	Limites ^{1) 2)}
Longueur	X	x	$aX \leq x \leq bX$
Largeur	Y	y	$aY \leq y \leq bY$
Surface	$S = XY$	$s = xy$	$eS \leq s \leq fS$
Epaisseur	Z	z	$gZ \leq z \leq hZ$
Nombre de sorties	N	n	$uN \leq n \leq vN$
Masse	M	m	$jM \leq m \leq kM$
Masse par sortie	M/N	m/n	$wM/N \geq m/n$ ³⁾

1) Quand il y a deux limites, la plus sévère doit être prise en compte.
 2) Pour des boîtiers cylindriques, appliquer la même règle avec $X = Y = \text{diamètre}$.
 3) Ce critère n'est applicable que quand les essais mécaniques sont exécutés sur le circuit fixé par ses sorties. Il ne s'applique pas aux boîtiers cylindriques d'un diamètre inférieur à 15,41 mm ni aux boîtiers rectangulaires de dimensions inférieures à 17 mm x 17 mm.

Tableau A.9 – Limites d'association relative à la masse et aux dimensions

Niveau d'assurance ^{1) 2)}	a	b	e	f	g	h	j	k	u	v	w
K	0,2	1,5	0,1	1,5	0,8	1,2	0,2	1,8	0,5	2	1,2
L	0,2	2	0,1	2	0,5	1,5	n.a.	n.a.	0,3	2	n.a.
M	0,2	2	n.a.	n.a.	0,5	1,5	n.a.	n.a.	n.a.	n.a.	n.a.

1) «n.a.» signifie non applicable.
 2) Les lettres indiquées en tête de chaque colonne sont celles de la quatrième colonne du tableau A.8.

Table A.8 – Mass and dimensions of package


Parameter	CQC or master circuit	Associated devices	Limits ^{1) 2)}
Length	X	x	$aX \leq x \leq bX$
Width	Y	y	$aY \leq y \leq bY$
Surface	$S = XY$	$s = xy$	$eS \leq s \leq fS$
Thickness	Z	z	$gZ \leq z \leq hZ$
Number of terminations	N	n	$uN \leq n \leq vN$
Mass	M	m	$jM \leq m \leq kM$
Mass per termination	M/N	m/n	$wM/N \geq m/n$ ³⁾

1) Where there are two limits, the more severe shall be considered.

2) For cylindrical packages, the same rule with $X = Y = \text{diameter}$ is applied.

3) This criterion is only applicable where the mechanical tests are carried out with the circuit fixed by its terminals. It is not applicable to cylindrical packages with diameter less than 15,41 mm nor to rectangular packages with dimensions less than 17 mm x 17 mm.

Table A.9 – Limits of association in relation with mass and dimensions

Assessment level ^{1) 2)}	a	b	e	f	g	h	j	k	u	v	w
K	0,2	1,5	0,1	1,5	0,8	1,2	0,2	1,8	0,5	2	1,2
L	0,2	2	0,1	2	0,5	1,5	n.a.	n.a.	0,3	2	n.a.
M	0,2	2	n.a.	n.a.	0,5	1,5	n.a.	n.a.	n.a.	n.a.	n.a.

1) "n.a." means "not applicable."

2) The letters used in the headings correspond to those of column 4 of table A.8.

Tableau A.10 – Critères d'association pour les essais climatiques et de robustesse mécanique

Ce tableau est une base permettant d'établir un ou plusieurs programmes d'essais pour l'obtention ou l'extension du savoir-faire. Ce tableau s'aligne avec le tableau 1 ou 5 de la présente spécification et les tableaux 2 et 3 ou 6 et 7 de la spécification particulière cadre.

Il spécifie par groupe d'essais les aspects technologiques et les critères permettant de décider de la possibilité entre un circuit donné, non encapsulé ou enrobé et/ou des CQC.

Si une ou plusieurs conditions dans un groupe d'essais ne sont pas remplies, les principes d'association ne peuvent être appliqués et le savoir-faire du fabricant doit être étendu pour couvrir les exigences particulières à ce groupe d'essais.

NOTE – Les exigences sont soit obligatoires (x) soit non applicables (-).

N°	Non encapsulé	Enrobé	Cavité (scellement organique)	Cavité (scellement minéral)	Critère	Notes
Tableau d'essais applicables : – étanchéité (circuits à cavité seulement) <i>Sous-groupe 04</i>						
1	-	-	x	x	Programmes d'essais et/ou conditions identiques ou moins sévères.	
2	-	-	x	x	Même méthode de fabrication et même type/matériau de boîtier (tableau A.7).	
3	-	-	x	x	Associativité dans le cadre du tableau A.8.	
4	-	-	x	x	Mêmes matériaux aux faces périphériques et finales de scellement, et même méthode d'exécution des scellements (tableau A.7).	
5	-	-	x	x	Même matériau de base du substrat (tableau A.2).	1)
6	-	-	x	x	Même matériau externe des sorties, mêmes procédés, matériaux, et épaisseur des revêtements/protections (tableau A.7)	2)
1) Applicable seulement quand le substrat est une partie intégrante de l'enveloppe de scellement («integral substrate package»).						
2) Applicable uniquement si les sorties font partie du scellement.						
Tableau d'essais applicables : – vibrations par balayage de fréquence <i>Groupe 1</i> <i>Sous-groupe C2</i> – chocs, suivi par – accélération constante						
1	x	x	x	x	Programme(s) d'essais et/ou conditions identiques ou moins sévères	
2	-	x	x	x	Même méthode de fabrication et même type/matériau de boîtier (tableau A.7)	
3	x	x	x	x	Associativité dans le cadre du tableau A.8	
4	-	x	x	x	Mêmes matériaux, méthodes et procédés utilisés pour l'encapsulation du circuit (tableau A.7)	
5	x	x	x	x	Mêmes spécifications de matériaux et mêmes méthodes de fixation et de connexion des composants rapportés sur le substrat, et du substrat au boîtier (tableaux A.3, A.4, A.5, A.6)	
6	-	-	x	x	Mêmes matériaux aux faces périphériques et finales de scellement et même méthode de fabrication des scellements (tableau A.7)	
7	-	x	x	x	Même longueur ou longueur supérieure de connexion passant dans le scellement au niveau le plus étroit (tableau A.7)	

(suite)

Table A.10 – Combination of criteria for environmental, including mechanical, testing

This table serves as the basis for establishing test programmes for the assessment or the extension of a claimed capability. This table aligns with tables 1 or 5 of this specification and tables 2 and 3 or 6 and 7 of the blank detail specification.

It specifies per test group the technological aspects and criteria to be met for deciding on structural similarity between a given non-encapsulated or embedded circuit and/or CQCs.

When one or more of the criteria of a test group are not met, structural similarity principles cannot be applied and the manufacturer's capability has to be extended to cover the particular requirements for that test group.

NOTE – Requirements are either mandatory (x) or not applicable (–).

No.	Unencapsulated	Embedded	Cavity (organic seal)	Cavity (inorganic seal)	Criteria	Notes
Applicable test table: – sealing (cavity circuits only) <i>Subgroup 04</i>						
1	–	–	x	x	Same or less severe test schedule(s) and/or conditions	
2	–	–	x	x	Same package style/material and construction method (table A.7)	
3	–	–	x	x	Similarity within table A.8	
4	–	–	x	x	Same materials at peripheral and final seal faces, and same method of making seals (table A.7)	
5	–	–	x	x	Same basic substrate material (table A.2)	1)
6	–	–	x	x	Same external lead material, plating/coating process and material(s), and thickness of plating/coating (table A.7)	2)
1) Applicable only when the substrate is an integral part of the sealing envelope (integral substrate package).						
2) Only applicable where leads form part of the seal.						
Applicable test table: – vibrations, swept frequency or <i>Group 1</i> – shock, followed by <i>Subgroup C2</i> – acceleration, steady-state						
1	x	x	x	x	Same or less severe test schedules and/or conditions	
2	–	x	x	x	Same package style/material and construction method (table A.7)	
3	x	x	x	x	Similarity within table A.8	
4	–	x	x	x	Same material(s), methods and process conditions used for encapsulation of the circuit (table A.7)	
5	x	x	x	x	Same material specifications and process methods for attachment and connection of added components to substrate and substrate to package (tables A.3, A.4, A.5, A.6)	
6	–	–	x	x	Same materials at peripheral and final seal faces and same method of making seals (table A.7)	
7	–	x	x	x	Same or greater lead length along minimum seal path (table A.7)	

(continued)

Tableau A.10 (suite)

N°	Non encapsulé	Enrobé	Cavité (scellement organique)	Cavité (scellement minéral)	Critère	Notes
8	x	-	-	-	Mêmes dimensions des sections des connexions de sortie au point de montage	
9	-	x	x	x	Même longueur ou longueur supérieure de connexion passant dans le scellement au niveau le plus étroit (tableau A.7)	1)
10	-	x	x	x	Même méthode d'ancrage externe direct des connexions de sortie au substrat, si applicable (tableau A.7)	
11	-	x	-	-	Mêmes matériaux de base et mêmes méthodes de connexion entre les fils de sortie à l'intérieur du boîtier et la circuiterie interne (tableau A.4)	
12	x	x	x	x	Même matériau extérieur des connexions de sortie, procédés de revêtement/ protection et épaisseur de substrat dans la limite de 10 % de ceux du CQC (tableau A.2)	
13	x	x	-	-	Même matériau de base du substrat (tableau A.2)	
14	x	x	-	-	Épaisseur nominale du substrat identique à 10 % près de celle du CQC (tableau A.2)	
15	-	x	x	x	Même gamme de matériaux ou gamme plus étroite, mêmes méthodes utilisées pour les connexions sur le substrat ou entre substrats (tableau A.3)	
16	-	-	x	x	Même déflexion ou plus sévère de l'embase du boîtier ou de son couvercle sous l'accélération maximale spécifiée (modèle mathématique acceptable) (tableau A.7).	
17	x	-	x	x	$P1$ est le même ou inférieur, où $P1 = \frac{\text{poids du substrat équipé ou du composant}}{\text{section minimale spécifiée du ou des joints de fixation}}$	2)
18	x	-	x	x	Mêmes règles de conception concernant les connexions internes (fil ou ruban), longueurs entre points de fixation et distances.	
19	x	x	x	x	Masse et dimensions dans les limites du tableau A.9	1)
20	x	x	x	x	Même méthode de fixation du boîtier pour l'essai	
21	x	x	x	x	Même spécification de dureté de la connexion de sortie (tableau A.7)	1)
22	-	-	x	x	Même remplissage s'il n'est pas gazeux (tableau A.6)	
23	x	x	x	x	Même gamme ou gamme plus réduite de composants passifs rapportés, types génériques (tableau A.6)	
24	x	x	x	x	Même gamme ou gamme plus réduite de composants semiconducteurs rapportés types génériques (tableau A.5)	
25	x	x	x	x	Même gamme ou gamme plus réduite de matériaux de base des couches (tableau A.3)	
<p>1) Applicable seulement aux circuits destinés à être montés par leurs connexions de sorties.</p> <p>2) Applicable au substrat monté, incluant tout composant rapporté fixé à l'embase du boîtier à cavité, et aussi au composant individuel rapporté sur le substrat.</p>						

(suite)

Table A.10 (continued)

No.	Unencapsulated	Embedded	Cavity (organic seal)	Cavity (inorganic seal)	Criteria	Notes
8	x	–	–	–	Same lead cross-sectional dimensions at point of mounting	
9	–	x	x	x	Same or greater lead length along minimum seal path (table A.7)	1)
10	–	x	x	x	Same method of external lead anchorage direct to substrate – if applicable (table A.7)	
11	–	x	–	–	Same basic materials and methods for connection from lead-throughs inside package to internal circuitry (table A.4)	
12	x	x	x	x	Same external lead material, plating/coating process and substrate thickness within 10 % of nominal CQC (table A.2)	
13	x	x	–	–	Same basic substrate material (table A.2)	
14	x	x	–	–	Nominal substrate thickness within 10 % of nominal CQC (table A.2)	
15	–	x	x	x	Same or lesser range of material(s) and same methods used for intra-connection links on or between substrates (table A.3)	
16	–	–	x	x	Same or less severe deflection of package base and lid under maximum specified acceleration (mathematical model acceptable) (table A.7)	
17	x	–	x	x	$P1$ is the same or less, where $P1 = \frac{\text{weight of substrate assembly or component}}{\text{minimum specified cross-section of attachment joint(s)}}$	2)
18	x	–	x	x	Same design rules relating to intra-connection (wire or tape), unsupported lengths and clearances	
19	x	x	x	x	Mass and dimensions within the limits of table A.9	1)
20	x	x	x	x	Same package mounting method used for tests	
21	x	x	x	x	Same lead hardness specifications (table A.7)	1)
22	–	–	x	x	Same filling, if non-gaseous (table A.6)	
23	x	x	x	x	Same or lesser range of added passive component, generic type (table A.6)	
24	x	x	x	x	Same or lesser range of added semiconductor component, generic type (table A.5)	
25	x	x	x	x	Same or lesser range of basic film materials (table A.3)	
1) Applicable only to circuits intended to be mounted by the leads.						
2) Applicable to assembled substrate including any added components attached to cavity package base and also to individual added components attached to substrate.						

(continued)

Tableau A.10 (suite)

N°	Non encapsulé	Enrobé	Cavité (scellement organique)	Cavité (scellement minéral)	Critère	Notes
Tableau d'essais applicables : <i>Groupe 1</i> <i>Sous-groupe C3</i>						
			– résistance à la chaleur de brasage – résistance aux solvants – variation de température – essai continu de chaleur humide			
1	x	x	x	x	Programme(s) d'essais et/ou conditions identiques ou moins sévères	
2	–	x	x	x	Même méthode de fabrication et même type/matériau de boîtier (tableau A.7)	
3	–	x	x	x	Associativité suivant le tableau A.8	
4	–	x	x	x	Même(s) matériau(x), méthodes et procédés utilisés pour l'encapsulation du circuit (tableau A.7)	
5	x	x	x	x	Même(s) spécification(s) de matériaux et mêmes méthodes de fixation et de connexion des composants rapportés sur le substrat, et du substrat au boîtier (tableau A.7)	
6	–	–	x	x	Mêmes matériaux aux faces périphériques et finales de scellement et même méthode de fabrication des scellements (tableau A.7)	
7	–	x	x	x	Mêmes dimensions des sections des connexions de sortie à la sortie du boîtier ou du scellement (tableau A.7)	
8	x	x	x	x	Même espacement nominal, ou supérieur, des connexions de sortie dans chaque rangée (tableau A.7)	
9	x	x	x	x	Même méthode d'ancrage externe direct des connexions de sortie du substrat, si applicable (tableau A.7)	
10	–	x	–	–	Mêmes matériaux de base et mêmes méthodes de connexion entre les fils de sortie à l'intérieur du boîtier, et la circuiterie interne (tableau A.7)	
11	x	x	x	x	Même matériau de base des connexions de sortie, mêmes matériaux, procédés et épaisseur de revêtement /protection (tableau A.7)	
12	x	x	x	x	Même matériau de base du substrat (tableau A.2)	
13	–	x	–	–	Épaisseur nominale du substrat identique à 10 % près de celle du CQC (tableau A.2)	1)
14	–	x	x	x	Même ou plus grande distance d'isolement à la sortie des connexions de sortie du scellement (tableau A.7)	
15	–	x	x	x	Même ou plus petit gradient moyen de tension dans la partie isolante du scellement de la sortie des connexions calculé à partir des conditions électriques nominales (tableau A.7)	
16	–	x	–	–	Même ou plus grande épaisseur de matière(s) plastique(s) d'enrobage sur les interfaces critiques (tableau A.7)	
17	x	x	x	x	Mêmes matériaux et même méthode d'application du marquage (tableau A.7)	
18	–	x	x	x	Même ou plus grande longueur de la connexion de sortie dans le scellement pris à sa partie la plus étroite (tableau A.7)	
19	x	x	x	x	Même gamme ou gamme plus réduite de matériaux de base des couches (tableau A.3)	
1) Une dérogation collective à ces prescriptions peut être accordée après démonstration que la structure du circuit est telle que l'élévation de température est identique ou inférieure à celle du CQC aux mêmes endroits pendant l'essai à la chaleur de soudage.						

(suite)

Table A.10 (continued)

No.	Unencapsulated	Embedded	Cavity (organic seal)	Cavity (inorganic seal)	Criteria	Notes
Applicable test table: <i>Group 2</i> <i>Subgroup C3</i>						
			– resistance to soldering heat – resistance to solvents – change of temperature – damp heat, steady-state			
1	x	x	x	x	Same or less severe test schedule and/or conditions	
2	–	x	x	x	Same package style/material and construction method (table A.7)	
3	–	x	x	x	Similarity within table A.8	
4	–	x	x	x	Same material(s), methods and process conditions used for encapsulation of the circuit (table A.7)	
5	x	x	x	x	Same material specification(s) and process methods for attachment and connection of added components to substrate and substrate to package (table A.7)	
6	–	–	x	x	Same materials at peripheral and final seal faces and same method of making seals (table A.7)	
7	–	x	x	x	Same lead cross-sectional dimensions at exit from package or seal (table A.7)	
8	x	x	x	x	Same or greater basic lead spacing within any row of leads (table A.7)	
9	x	x	x	x	Same method of external lead anchorage direct to substrate – if applicable (table A.7)	
10	–	x	–	–	Same basic materials and methods for connection from lead-throughs inside package to internal circuitry (table A.7)	
11	x	x	x	x	Same external lead material, plating/coating process and material(s) and thickness of plating/coating (table A.7)	
12	x	x	x	x	Same basic substrate material (table A.2)	
13	–	x	–	–	Nominal substrate thickness within $\pm 10\%$ of nominal CQC (table A.2)	1)
14	–	x	x	x	Same or greater insulation surface distance at exit of lead(s) from seal (table A.7)	
15	–	x	x	x	Same or lower mean voltage gradient across the insulation surface at exit of lead(s) from seal, as identified from rated electrical conditions (table A.7)	
16	–	x	–	–	Same or greater thickness of embedding plastic(s) over critical interfaces (table A.7)	
17	x	x	x	x	Same marking material system and method of application (table A.7)	
18	–	x	x	x	Same or greater lead length along minimum seal path (table A.7)	
19	x	x	x	x	Same or lesser range of basic film materials (table A.3)	
1) These requirements can be collectively waived by demonstrating that the circuit structure is such that, compared to the CQC, the same or lower temperature rise at comparable material interfaces occurs during the solder heat test.						

(continued)

Tableau A.10 (suite)

N°	Non encapsulé	Enrobé	Cavité (scellement organique)	Cavité (scellement minéral)	Critère	Notes
20	x	x	x	x	Même procédé de base pour les couches (tableau A.3)	
21	-	x	-	-	Mêmes règles de conception concernant les connexions internes (fil ou ruban), les longueurs entre points de fixation et distances (tableaux A.4, A.6)	
22	x	x	x	x	Gamme identique ou plus réduite de composants passifs rapportés, types génériques (tableau A.6)	
23	x	x	x	x	Gamme identique ou plus réduite de composants semiconducteurs rapportés, types génériques (tableau A.4)	
Tableau d'essais applicables : <i>Groupe 3</i> <i>Sous-groupe D2</i>			- soudabilité - traction - flexion - poussée			
1	-	x	x	x	Même type/matériau et méthode de fabrication du boîtier (tableau A.7)	
2	-	x	x	x	Associativité suivant le tableau A.8	1)
3	-	x	x	x	Mêmes matériaux, méthodes et conditions de fabrication utilisées pour l'encapsulation du circuit (tableau A.7)	
4	-	x	x	x	Mêmes dimensions des sections de connexions de sortie à la sortie du boîtier ou du scellement (tableau A.7)	
5	-	x	x	x	Même spécification de dureté des connexions de sortie (tableau A.7)	
6	-	x	x	x	Même espacement nominal, ou supérieur, des connexions de sortie dans chaque rangée (tableau A.7)	1)
7	x	x	x	x	Même matériau de base externe des connexions de sortie, mêmes matériaux, procédés de revêtement/protection (tableau A.7)	
8	-	x	x	x	Même méthode d'ancrage externe direct des connexions de sorties ou substrat, si applicable (tableau A.7)	
9	-	x	x	x	Même ou plus grande longueur de la connexion de sortie dans le scellement pris à sa partie la plus étroite (tableau A.7)	2)
10	-	-	x	x	Même matériau d'isolement (de base) utilisé pour les scellement des connexions de sortie (tableau A.7)	
11	-	x	x	x	Même ou plus grande surface externe minimale de la section des connexions de sortie individuelle (tableau A.7)	3)
12	-	x	x	x	Même ou plus petite hauteur du ménisque permise sur les connexions de sortie à la sortie au niveau du plan de scellement	
13	x	x	x	x	Même méthode et équipement d'évaluation de la soudabilité utilisée	
1) Applicable au pliage (rangée) uniquement. 2) Applicable seulement aux boîtiers à cavité avec corps métallique. 3) Applicable à la traction et au pliage (fil/ruban) seulement.						

(suite)

Table A.10 (continued)

No.	Unencapsulated	Embedded	Cavity (organic seal)	Cavity (inorganic seal)	Criteria	Notes
20	x	x	x	x	Same basic film process (table A.3)	
21	–	x	–	–	Same design rules relating intra-connections (wire or tape), free lengths and clearances (tables A.4, A.6)	
22	x	x	x	x	Same or lesser range of added passive components, generic types (table A.6)	
23	x	x	x	x	Same or lesser range of added semiconductor component, generic types (table A.4)	
Applicable test tables: Group 3 Subgroup D2			– solderability – tensile – bending – thrust			
1	–	x	x	x	Same package style/material and construction method (table A.7)	
2	–	x	x	x	Similarity within table A.8	1)
3	–	x	x	x	Same material(s), methods and process conditions used for encapsulation of the circuit (table A.7)	
4	–	x	x	x	Same lead cross-sectional dimensions at exit from package or seal (table A.7)	
5	–	x	x	x	Same lead hardness specification (table A.7)	
6	–	x	x	x	Same or greater basic lead spacing within any row of leads (table A.7)	1)
7	x	x	x	x	Same basic external lead material, plating/coating process and material(s) (table A.7)	
8	–	x	x	x	Same method of external lead anchorage direct to substrate, if applicable (table A.7)	
9	–	x	x	x	Same or greater lead length along minimum seal path (table A.7)	2)
10	–	–	x	x	Same insulation (basic) material used for lead seals (table A.7)	
11	–	x	x	x	Same or greater minimum external cross-sectional area of individual leads (table A.7)	3)
12	–	x	x	x	Same or less meniscus height permitted on leads at exit from seal surface plane	
13	x	x	x	x	Same solderability assessment method and requirement	
1) Applicable to bending (row) only.						
2) Applicable only to cavity packages with metal bodies.						
3) Applicable to tensile and bending (wire/strip) only.						

(continued)

Tableau A.10 (suite)

N°	Non encapsulé	Enrobé	Cavité (scellement organique)	Cavité (scellement minéral)	Critère	Notes
Tableau d'essais applicables : - stockage à froid Groupe 4 - stockage en chaleur sèche Sous-groupe C4						
1	x	x	x	x	Programme(s) d'essais et/ou conditions identiques ou moins sévères	
2	-	x	x	x	Même méthode de fabrication et même type/matériau de boîtier (tableau A.7)	
3	x	x	x	x	Associativité suivant le tableau A.8	
4	-	x	-	-	Mêmes matériau(x), méthodes et procédés utilisés pour l'encapsulation du circuit (tableau A.7)	
5	x	x	x	x	Même(s) spécification(s) de matériaux et mêmes méthodes de fixation et de connexion des composants rapportés sur le substrat, et du substrat au boîtier (tableaux A.4 à A.7)	
6	-	-	x	x	Mêmes matériaux aux faces périphériques et finales de scellement et même méthode de fabrication des scellements (tableau A.7)	
7	-	-	x	x	Mêmes spécifications de gaz intérieur ou autre remplissage, y compris impuretés et teneur en eau (tableau A.7)	
8	x	x	x	x	Mêmes matériaux de base du substrat (tableau A.2)	
9	x	x	x	x	Même gamme ou gamme plus réduite de composants passifs rapportés, types génériques (tableau A.6)	
10	x	x	x	x	Même gamme ou gamme plus réduite de composants semiconducteurs rapportés, types génériques (tableaux A.4 et A.5)	
11	x	x	x	x	Exigences comparables dans la stabilité des couches et des éléments de circuit rapportés (chaleur sèche seulement) (tableaux A.2 à A.6)	
12	x	x	x	x	Même gamme ou gamme plus réduite des matériaux de base des couches (tableau A.3)	
13	x	x	x	x	Même procédé de base pour les couches (tableau A.3)	

(suite)

Table A.10 (continued)

No.	Unencapsulated	Embedded	Cavity (organic seal)	Cavity (inorganic seal)	Criteria	Notes
Applicable test table: – cold storage Group 4 – dry heat storage Subgroup C4						
1	x	x	x	x	Same or less severe test schedules and/or conditions	
2	–	x	x	x	Same package style/material and construction method (table A.7)	
3	x	x	x	x	Similarity within table A.8	
4	–	x	–	–	Same material(s), methods and process conditions used for encapsulation of the circuit (table A.7)	
5	x	x	x	x	Same material specification(s) and process methods for attachment and connection of added components to substrate and substrate to package (table A.4 to A.7)	
6	–	–	x	x	Same materials at peripheral and final seal faces and same method of making seals (table A.7)	
7	–	–	x	x	Same internal gas or other filling, including any impurity and water content specifications (table A.7)	
8	x	x	x	x	Same basic substrate material (table A.2)	
9	x	x	x	x	Same or lesser range of added passive component, generic types (table A.6)	
10	x	x	x	x	Same or lesser range of added semiconductor component, generic types (tables A.4 and A.5)	
11	x	x	x	x	Comparable requirements in the stability of film and added circuit elements (dry heat only) (tables A.2 to A.6)	
12	x	x	x	x	Same or lesser range of basic film materials (table A.3)	
13	x	x	x	x	Same basic film process (table A.3)	

(continued)

Tableau A.10 (fin)

N°	Non encapsulé	Enrobé	Cavité (scellement organique)	Cavité (scellement minéral)	Critère	Notes
Tableau d'essais applicables : – endurance 1 000 h Groupe 5 – endurance 2 000 h Sous-groupe D1						
1	x	x	x	x	Programmes d'essais et/ou conditions identiques ou moins sévères	
2	–	x	x	x	Même méthode de fabrication et même type/matériau de boîtier (tableau A.6)	
3	–	x	x	x	Associativité suivant le tableau A.8	
4	–	x	x	–	Mêmes matériaux, méthodes et procédés utilisés pour l'encapsulation du circuit (tableau A.7)	
5	x	x	x	x	Mêmes spécifications de matériaux et mêmes méthodes de fixation et de connexion des composants rapportés sur le substrat, et du substrat au boîtier (tableaux A.4 à A.7)	
6	–	–	x	x	Mêmes matériaux aux faces périphériques et finales de scellement et même méthode de fabrication des scellements (tableau A.7)	
7	–	–	x	x	Mêmes spécifications de gaz intérieur ou autre remplissage, y compris impuretés et teneur en eau (tableau A.2)	
8	x	x	x	x	Mêmes matériaux de base du substrat (tableau A.2)	
9	x	x	x	x	Même gamme ou gamme plus réduite de composants passifs rapportés, types génériques (tableau A.6)	
10	x	x	x	x	Même gamme ou gamme plus réduite de composants semiconducteurs rapportés, types génériques (tableaux A.4 et A.5)	
11	x	x	x	x	Température maximale égale ou inférieure à des interfaces comparables et dans les conditions électriques spécifiées de fonctionnement	
12	x	x	x	x	Exigences comparables ou inférieures pour la stabilité des couches et des éléments de circuit rapporté (tableaux A.3 à A.5)	
13	x	x	x	x	Même gamme ou gamme plus réduite des matériaux de base pour les couches (tableau A.3)	
14	x	x	x	x	Même procédé de base pour les couches (tableau A.3)	
15	x	x	x	x	Mêmes règles de conception géométrique, électrique et thermique des couches (tableau A.3)	
16	x	x	x	x	Même procédé d'ajustage des couches (tableau A.3)	

Table A.10 (concluded)

No.	Unencapsulated	Embedded	Cavity (organic seal)	Cavity (inorganic seal)	Criteria	Notes
Applicable test table: – endurance 1 000 h Group 5 – endurance 2 000 h Subgroup D1						
1	x	x	x	x	Same or less severe test schedule(s) and/or conditions	
2	–	x	x	x	Same package style/material and construction method (table A.6)	
3	–	x	x	x	Similarity within table A.8	
4	–	x	x	–	Same material(s), methods and process conditions used for encapsulation of the circuit (table A.7)	
5	x	x	x	x	Same attachment specification(s) and process methods for attachment and connection of added components to substrate, and substrate to package (tables A.4 to A.7)	
6	–	–	x	x	Same materials at peripheral and final seal faces and same method of making seals (table A.7)	
7	–	–	x	x	Same internal gas or other filling, including any impurity and water content specifications (table A.2)	
8	x	x	x	x	Same basic substrate material (table A.2)	
9	x	x	x	x	Same or lesser range of added passive component, generic types (table A.6)	
10	x	x	x	x	Same or lesser range of added semiconductor component, generic types (tables A.4 and A.5)	
11	x	x	x	x	Same or lower maximum temperature at comparable material interfaces under rated electrical conditions of use	
12	x	x	x	x	Comparable or lesser requirements in the stability of the film and added circuit elements (tables A.3 to A.5)	
13	x	x	x	x	Same or lesser range of basic film materials (table A.3)	
14	x	x	x	x	Same basic film process (table A.3)	
15	x	x	x	x	Same geometrical, electrical and thermal design rules applied to film layout (table A.3)	
16	x	x	x	x	Same trimming process applied to film elements (table A.3)	

Annexe B (normative)

Contenu minimal du manuel de savoir-faire du fabricant pour les circuits à couches épaisses

B.1 Domaine d'application

Cette annexe fixe les exigences du manuel de savoir-faire pour les circuits intégrés hybrides à couches épaisses et les circuits à couches épaisses. Il ne s'applique pas aux couches minces ou aux circuits intégrés à semiconducteurs.

Le terme hybride est défini en 2.4.13 de la spécification générique et le domaine d'application de cette norme comprend l'utilisation de tous les composants rapportés associés à la technologie de base des couches épaisses.

NOTE – En complément des exigences de cette annexe, le fabricant peut introduire des informations complémentaires, par exemple sur le contrôle des procédés et les programmes de contrôle, qu'il considère nécessaires pour la totalité du contrôle de son savoir-faire.

Pour plus de commodité, le manuel de savoir-faire doit donner l'information appropriée sous chaque rubrique donnée ci-dessous. A l'article 1 du manuel de savoir-faire, le fabricant doit déclarer la totalité du domaine d'application de son savoir-faire et le niveau d'assurance qu'il applique. Si la procédure 3.2 de la spécification générique est prise en compte, le manuel de savoir-faire fait référence au contrôle de ces étapes qui n'ont pas été exécutées sous le contrôle direct d'un contrôleur agréé.

B.2 Participation du client dans le dessin du circuit

Le fabricant doit déclarer s'il permet la participation du client à la conception technologique et au dessin des circuits. Dans le cas d'un dispositif fabriqué selon cette spécification où le client assure la conception et le dessin du circuit, le fabricant prend la responsabilité d'assurer que ses données de conception qualifiées et ses règles de dessins ont été respectées.

B.3 Résumé du savoir-faire

En complément des particularités exigées au tableau 1 de la spécification générique pour les circuits intégrés hybrides à couches et les circuits intégrés à couches, les données suivantes de la technologie de base doivent être spécifiées. Ces informations doivent être données dans la QPL:

- a) type de substrat, par exemple alumine, oxyde de béryllium;
- b) types d'encre, nombre de couches et méthodes de formation du dessin, par exemple sérigraphie, encre de marquage;
- c) gamme des éléments des couches, par exemple conducteurs, résistances, condensateurs, etc.;
- d) méthodes d'ajustage des éléments des couches, par exemple laser, étincelage, usure par l'air;
- e) méthodes de fixation des connexions aux substrat, par exemple brasage ;
- f) méthode d'encapsulation de base, par exemple boîtier hermétique, boîtier plastique ;
- g) types de composants rapportés, par exemple condensateurs pour montage en surface, dispositifs à semiconducteurs discrets, pastilles de semiconducteurs et méthodes correspondantes de montage;

Annex B (normative)

Minimum contents of a manufacturer's capability manual for thick film circuits

B.1 Scope

This annex establishes the requirements for the capability manual for thick film and hybrid thick film integrated circuits. It does not apply to thin film or semiconductor integrated circuits.

The term hybrid is defined in 2.4.13 of the generic specification and the scope of this annex includes the use of any of the added components in association with the basic thick film technology.

NOTE – In addition to the requirements stated herein the manufacturer may include additional information, for example, on process control and inspection schedules, which he considers necessary for the full control of his capability.

For ease of reference the capability manual shall give information under the headings given below as appropriate. In clause 1 of the capability manual, the manufacturer shall declare the entire scope of his capability and state which assessment level applies. Where the procedure under 3.2 of the generic specification is invoked, the capability manual shall make reference to the surveillance of those stages which are not carried out under the direct surveillance of an approval chief inspector.

B.2 Customer participation in the layout

The manufacturer shall declare whether he permits customer participation in the technological design and layout of circuits. In the case of a device manufactured to this standard where the customer has provided the design and layout, it shall be the responsibility of the manufacturer to ensure that his approved design and layout rules have been followed.

B.3 Capability abstract

The statement of basic technology in addition to the details required in table 1 of the generic specification for film and hybrid film integrated circuits shall include the following which shall be used in the QPL:

- a) type of substrate, for example, alumina, beryllium oxide;
- b) types of inks, numbers of layers and methods of pattern formation, for example, screen printing, ink writing;
- c) range of film elements, for example, conductors, resistors, capacitors, etc.;
- d) methods of trimming of film elements, for example, laser, spark erosion, air abrasion;
- e) methods of lead attachment to the substrate, for example, soldering;
- f) basic encapsulation method, for example, hermetic, plastic;
- g) types of added components, for example, chip capacitors, discrete semiconductor devices, semiconductor dice and related methods of attachment;

- h) méthodes d'interconnexion entre les circuits, selon leur types, par exemple soudure par fil, soudage;
- i) (non applicable aux substrats-porteurs) méthodes de fixation du substrat au boîtier, par exemple soudage par eutectique, adhésif organique, etc.;
- j) limites du savoir-faire – gamme des valeurs/tolérances, appariement si approprié, conducteurs, résistances, condensateurs, etc.

NOTE – Toutes les limites du savoir-faire peuvent ne pas être atteintes simultanément.

B.4 Matériaux et composants rapportés

Cet article du manuel de savoir-faire doit:

- a) identifier et fournir la preuve de l'existence de spécifications d'approvisionnement des matériaux qui sont critiques pour la qualité des circuits;
- b) décrire les méthodes utilisées pour vérifier l'aptitude des matériaux utilisés en production et identifier la documentation nécessaire pour garantir la qualité des matériaux spécifiés;
- c) indiquer les méthodes de contrôle pour les composants rapportés (voir 3.6.2 de la spécification générique).

B.4.1 Spécifications d'approvisionnement des matériaux

Le manuel doit identifier les spécifications d'approvisionnement correspondantes sous les rubriques appropriées énumérées ci-dessous. La colonne «Contenu des spécifications» énumère les données qui doivent être comprises dans les spécifications d'approvisionnement, mais de telles données ne sont pas exigées dans le manuel du savoir-faire. L'énumération des points compris dans chaque paragraphe est donnée à titre de guide et n'est pas exhaustive. Les points sont applicables lorsque des procédés de technologie particulière sont concernés.

B.4.1.1 Matériaux utilisés dans le circuit et le boîtier

Contenu des spécifications

- | | | |
|-----------|--|--|
| B.4.1.1.1 | <i>Substrat</i> | Types de matériaux, composition et caractéristiques, caractéristiques thermiques et mécaniques |
| B.4.1.1.2 | <i>Encres de marquage, pâtes et vernis</i> | Types, composition et caractéristiques |
| B.4.1.1.3 | <i>Matériaux d'assemblage</i> | Types de matériaux, par exemple barrettes de connexion, colles, soudures, fils et connexions, vernis |
| B.4.1.1.4 | <i>Composants rapportés</i> | Types, numéros des spécifications ou autre donnée de référence des composants rapportés qualifiés. Information sur les types préférentiels des composants. En complément, le manuel de savoir-faire doit donner les particularités d'un système d'approvisionnement approprié, et les exigences de contrôle et d'essais pour les composants rapportés. |

- h) methods of interconnecting within the circuits according to type, for example, bonding, soldering;
- i) (not for integral substrate packages) methods of attaching substrate to package, for example, eutectic bond, organic bond, etc.;
- j) boundaries of capability – range of values/tolerance, matching where appropriate, conductors, resistors, capacitors, etc.

NOTE – It may not be possible to achieve all the limits of the capability in combination.

B.4 Materials and added components

This clause of the capability manual shall:

- a) identify and provide evidence of the existence of purchasing specifications for the materials which are critical for the quality of the circuits;
- b) describe the methods used to verify the suitability of materials for production and identify the documentation necessary to ensure consistent quality of the specified materials;
- c) indicate the inspection methods for added components (see 3.6.2 of the generic specification).

B.4.1 *Material purchasing specifications*

The manual shall identify the relevant purchasing specifications under the appropriate headings as listed below. The "Specification contents" column lists the data which shall be included in the purchasing specifications but such data is not required in the capability manual. The list of items included in each subclause is intended for guidance and is not exhaustive. Items are applicable where relevant to the particular process technology.

B.4.1.1 *Materials in circuit and package*

Specification contents

- | | | |
|-----------|---|---|
| B.4.1.1.1 | <i>Substrates</i> | Types of materials, composition and characteristics, thermal and mechanical characteristics |
| B.4.1.1.2 | <i>Printing inks, pastes and glazes</i> | Types, composition and characteristics |
| B.4.1.1.3 | <i>Assembly materials</i> | Types of materials, for example, lead frames, adhesives, solders, leads and terminations, varnishes |
| B.4.1.1.4 | <i>Added components</i> | Types, specification numbers or other reference data of the added components approved for use. Information on preferred types of components. In addition, the capability manual shall provide details of an appropriate purchasing system, and inspection and testing requirements for added components |

- B.4.1.1.5 *Matériaux pour boîtiers et encapsulation* Types de matériaux, par exemple boîtiers, capots, couvercles, produits de finition, électro-dépositions (plaquage), moulages, résines thermodurcissables, vernis, revêtements, identification et marquage
- Combinaison de matériaux, par exemple Kovar-verre, verre-céramique
- Type de plastique utilisé pour les encapsulations plastiques ou partiellement en plastique
- Liste des boîtiers normalisés utilisés ou référence au contrôle des dessins des boîtiers non normalisés
- B.4.1.2 *Matériaux utilisés pour les procédés*
- B.4.1.2.1 *Dessins des circuits* Types et caractéristiques de matériaux utilisés dans la conception et les dessins d'un circuit, par exemple stabilité dimensionnelle, longévité
- B.4.1.2.2 *Ecran de sérigraphie* Types et caractéristiques des mailles
- B.4.1.2.3 *Matériaux utilisés pour les procédés* Types de matériaux, composés chimiques utilisés dans la préparation du circuit, ajustage, réglage
- B.4.1.2.4 *Matériaux d'assemblage* Types et caractéristiques de matériaux utilisés pour le montage, par exemple agents de nettoyage

B.4.2 *Vérification des matériaux*

Le manuel doit décrire toutes les méthodes pour vérifier l'aptitude des matériaux décrits ci-dessus pour la production et toute autre documentation nécessaire pour garantir la qualité des matériaux qui sont critiques pour la qualité des circuits.

- | | | |
|---|--|---|
| B.4.1.1.5 | <i>Package and encapsulation materials</i> | <p>Types of materials, for example cases, caps, lids, finishes, platings, mouldings, thermo-setting resins, varnishes, coatings, identification and marking</p> <p>Material combinations, for example, Kovar-glass, glass-ceramic</p> <p>Type of plastic used for plastic or part plastic encapsulations</p> <p>List of standard packages used, or reference to control of drawings for non-standard packages</p> |
| B.4.1.2 <i>Materials used in processing</i> | | |
| B.4.1.2.1 | <i>Artwork</i> | Types and characteristics of materials used in circuit design and artwork, for example dimensional stability, durability |
| B.4.1.2.2 | <i>Printing screens</i> | Types, mesh characteristics |
| B.4.1.2.3 | <i>Processing materials</i> | Types of materials, chemicals used in circuit preparation, adjustment, trimming |
| B.4.1.2.4 | <i>Assembly materials</i> | Types and characteristics of materials used as aids to assembly, for example, cleaning agents |

B.4.2 *Material verification*

The manual shall describe any method for the verification of the suitability of the above materials for production and any other documentation necessary to ensure the consistent quality of those materials which are critical to the quality of the circuits.

B.5 Règles de conception et d'implantation du circuit

On doit faire référence aux règles détaillées utilisées pour la conception et l'implantation des circuits. Le manuel doit contenir les données suivantes si approprié.

<i>Caractéristiques</i>	<i>Limite(s) de conception à donner</i>	
a) Pistes des conducteurs		
Largeur de piste	Min.	
Épaisseur de piste	Min.	Max.
Espace entre pistes parallèles	Min.	
Espace entre piste, plage de soudure, plots pour les connexions externes ou toute combinaison	Min.	
Espace entre toute métallisation et le bord du substrat	Min.	
Dimensions des plages pour les connexions	Min.	
Dimensions des plages pour les essais	Min.	
Résistivité des pistes conductrices		Max.
Densité de courant pour chaque matériau conducteur		Max.
Dissipation d'une piste		Max.
Toute exigence pour les recharges en métal de brasure sur les pistes		
Caractéristiques de soudabilité par brasage		
Caractéristiques de soudabilité par thermocompression		
Contrainte de tension qui peut être appliquée entre des pistes parallèles d'espace minimal		Max.
Résistance d'isolement dans les mêmes conditions	Min.	
Dimensions des trous de passage des connexions et leur espacement par rapport au bord du substrat	Min.	
Adhérence des pistes après les procédés de fabrication/vieillessement	Min.	
Géométrie des plages de montage, dimensions, tolérances de positionnement pour chaque type de composants rapportés, espacement par rapport aux autres pistes		
Dimensions des plages pour les thermocompressions ou autres interconnexions	Min.	
Espace entre pistes sous les condensateurs pavés	Min.	
Règles relatives au passage sous les conducteurs		

B.5 Design data and layout rules

Reference shall be made to the detailed rules in the design and layout of circuits. The manual shall contain the following data as appropriate.

<i>Characteristics</i>	<i>Design limit(s) to be stated</i>	
a) Conductor tracks		
Track width	Min.	
Track thickness	Min.	Max.
Spacing between parallel tracks	Min.	
Spacing between track, bonding pad, terminal pad or any combination thereof	Min.	
Spacing between any metallization and edge of substrate	Min.	
Terminal pad dimensions	Min.	
Probe pad dimensions	Min.	
Conductor track resistivity		Max.
Current density for each conductor material		Max.
Track dissipation		Max.
Any requirements for solder build up of tracks		
Solderability characteristics by brazing		
Bondability characteristics		
Voltage stress which can be applied between parallel tracks at minimum design spacing		Max.
Insulation resistance under same conditions	Min.	
Dimensions of lead-through holes and spacing of lead-through holes from edge of substrate	Min.	
Track adhesion after processing/ageing	Min.	
Mounting pad geometry, dimensions, positional tolerances for each type of added component, spacing from other tracks		
Wire-bonding or other interconnecting pad dimensions	Min.	
Spacing between tracks under chip capacitors	Min.	
Rules relating to underpassing conductors		

Caractéristiques

Limite(s) de conception à donner

b) Isolement diélectrique et croisement, capacité

Recouvrement du diélectrique sur une piste conductrice	Min.	
Épaisseur du diélectrique	Min.	
Capacité du croisement (par unité de surface)		Max.
Distance du diélectrique par rapport au bord du substrat	Min.	
Résistance d'isolement du diélectrique (par unité de surface)	Min.	
Gamme des valeurs de capacité	Min.	Max.
Tensions de claquage	Min.	

c) Résistances

Gamme des valeurs des résistances	Min.	Max.
Coefficient de température de la résistance		Max.
Dissipation par unité de surface à température ambiante		Max.
Pourcentage de stabilité pour 1 000 h à la dissipation maximale		Max.
Pourcentage de stabilité pour 1 000 h à la contrainte maximale de tension		Max.
Caractéristique de bruit – lorsqu'un fonctionnement peu bruyant est demandé		Max.
Non-linéarité (CEI 60440)		Max.

Pour les résistances rectangulaires

Dimensions linéaires	Min.	Max.
Rapport d'aspect (longueur/largeur)	Min.	Max.

Pour les autres formes de résistances

Equations de conception avec limites si nécessaire

Pour toutes les résistances

Recouvrement des résistances sur les pistes conductrices	Min.	
Largeur de base de la piste d'un conducteur (résistance simple)	Min.	
Distance de la plage d'essai à l'extrémité de la résistance		Max.
Espace entre résistance et piste conductrice	Min.	
Espace entre matériaux résistifs	Min.	
Verre ou recouvrement de la protection	Min.	

Pour chaque type d'ajustage

Règles pour l'ajustage y compris les conditions limites		
Tolérances absolues en fonction de la taille et de la valeur ohmique après ajustage si approprié	Min.	
Tolérances d'appariement après ajustage	Min.	
Tolérance sur le rapport des résistances après ajustage	Min.	

<i>Characteristics</i>	<i>Design limit(s) to be stated</i>	
b) Dielectric and crossover insulation, capacitance		
Overlap of dielectric over conductor track	Min.	
Thickness of dielectric	Min.	
Capacitance of crossover (per unit area)		Max.
Spacing of dielectric to edge of substrate	Min.	
Insulation resistance of dielectric (per unit area)	Min.	
Range of capacitance values	Min.	Max.
Voltage breakdown	Min.	
c) Resistors		
Range of resistor values	Min.	Max.
Temperature coefficient of resistance		Max.
Dissipation per unit area of stated surface at ambient temperature		Max.
Percentage of stability per 1 000 h at maximum dissipation		Max.
Percentage of stability per 1 000 h at maximum voltage stress		Max.
Noise data – where low noise performance is claimed		Max.
Non-linearity (IEC 60440)		Max.
For rectangular resistors		
Linear dimensions	Min.	Max.
Aspect ratio (length/width)	Min.	Max.
For other resistor profiles		
Design rules with limits as necessary		
For all resistors		
Overlap of resistor on conductor track	Min.	
Undisturbed conductor track width (for single resistor)	Min.	
Distance of probe pad from end of resistor		Max.
Spacing from resistor to conductor track	Min.	
Spacing between resistor material	Min.	
Glaze or protection overlap	Min.	
For each type of trimming		
Rules for trimming including limiting conditions		
Tolerance relating to size and ohmic value after trimming as appropriate	Min.	
Matching tolerance after trimming	Min.	
Tracking tolerance after trimming	Min.	

c) Résistances *(suite)*

Caractéristiques

Limite(s) de conception à donner

Si approprié, des données supplémentaires doivent être données sur :

- l'effet de la résistivité des matériaux de connexions, particulièrement pour des résistances de petites dimensions;
- la stabilité à haute tension;
- le bruit et les exigences de conception pour les résistances faible bruit.

Si la réalisation du tracé du circuit utilise un autre moyen que la sérigraphie, de nombreuses exigences énumérées ci-dessus doivent être appliquées et doivent être données si approprié.

d) Verre et protection

Si approprié, on doit donner les exigences pour le verre et autre protection pour les éléments du circuit.

e) Soudure et brasage

Si approprié, on doit donner les exigences pour la composition des matériaux utilisés pour la soudure et le brasage soit par surimpression soit par dépôt à la seringue.

f) Enregistrement des masques

Données des tolérances dimensionnelles pour l'enregistrement des masques.

g) Composants rapportés

Tolérances de positionnement des bornes du composant, fil ou autre connexion à la surface des plots de montage	Min.
Distance entre composants rapportés adjacents	Min.
Distance entre le bord des composants rapportés et la surface des couches adjacentes	Min.
Distance entre le bord du composant et le bord du substrat	Min.
Espace entre le circuit assemblé, y compris les composants rapportés et l'intérieur du boîtier	Min.

h) (Non applicable aux substrats-porteurs)

Les méthodes de base utilisées pour la fixation des substrats aux boîtiers doivent être établies (par exemple soudage par eutectique, adhésif organique, etc.).

Les valeurs maximales pour les dimensions et la masse du substrat monté, porté par ses fixations, doivent faire référence aux conditions limite des chocs thermiques, des chocs mécaniques, vibrations, accélération, résistance thermique et (uniquement pour les boîtiers sans cavité) humidité.

i) Caractéristiques thermiques

Résistance thermique ou puissance dissipée de la combinaison substrat/boîtier Max.

Température et gradients de température Max.

Règles ou données relatives à la densité et à l'espacement des éléments dissipant de la puissance tels que résistances et redresseurs.

Règles ou données relatives à la densité et à l'espacement des éléments de circuit dissipant de la puissance tels que dispositifs à semiconducteurs, par rapport aux caractéristiques thermiques de la combinaison substrat et boîtier.

Les moyens pour établir que les valeurs limites d'un composant, par exemple la température, ne sont pas dépassées dans l'environnement substrat/boîtier

c) Resistances (*continued*)*Characteristics**Design limit(s) to be stated*

Where appropriate, additional data shall be given on:

- the effect of resistivity of terminal materials particularly for short profile resistors;
- high voltage stability;
- noise and design requirements for low-noise resistors.

Where the realization of the circuit pattern is by means other than screen printing many of the above requirements shall apply and shall be given as appropriate.

d) Glass and protection

Where appropriate, the requirements for glaze and other protection for circuit elements shall be stated.

e) Solder and braze

Where appropriate, the requirements for solder and braze compositions used either by overprinting or by syringe application shall be declared.

f) Pattern registration

Data on the dimensional tolerances for pattern registration.

g) Added components

Positional tolerances relating component tab, wire or other termination to the area of mounting pad	Min.
Distance between adjacent added components	Min.
Distance between edges of added components and adjacent film areas	Min.
Distance between edge of component and edge of substrate	Min.
Clearance between assembled circuit, including added components and inside of package	Min.

h) (Not for integral substrate packages)

The basic methods used for attachment of substrates to packages shall be stated (for example eutectic bond, organic bond, etc.).

Maximum values for the dimensions and mass of the substrate assembly carried by the attachment shall be related to limiting conditions for thermal shock, mechanical shock, vibration, acceleration, thermal resistance and (for non-cavity packages only) humidity.

i) Thermal characteristics

Thermal resistance or power dissipation of substrate/package combinations	Max.
Temperature and temperature gradients	Max.
Rules of data relating density and spacing of power dissipating elements such as resistors and rectifiers	
Rules or data relating density and spacing of power dissipating circuit elements such as semiconductor devices with respect to the thermal characteristics of substrate and package combinations	
Means of establishing that the maximum ratings of a component, for example, temperature, are not being exceeded	

B.6 Diagrammes

Le manuel doit comprendre au moins un diagramme détaillé montrant toutes les étapes de fabrication et identifiant les spécifications d'approvisionnement, les spécifications des procédés, les examens et les contrôles de la qualité, en référence à la documentation interne.

Le diagramme doit montrer la séquence complète des événements et doit comprendre les activités suivantes:

a) Vérification de la conception

Méthode permettant de vérifier si la conception et le tracé du circuit sont conformes aux données de conception, aux règles de dessin et aux exigences du circuit. Il doit être fait également référence aux essais de validation préalable des règles de conception.

b) Masques

Procédures pour l'identification, le contrôle et le remplacement des masques.

c) Mélange des encres

Procédures pour obtenir, mélanger et contrôler les encres.

d) Impression et cuisson à haute température

Obtention, préparation et contrôle des substrats avant impression.

Méthode pour assurer l'inscription exacte des masques et des substrats.

Impression de chaque modèle d'encre.

Exigences pour le séchage et le contrôle de précuisson.

Exigences pour le contrôle des programmes de cuisson.

Exigences pour le verre et autre protection.

Contrôle après cuisson.

e) Ajustage

Procédures d'ajustage et méthode pour assurer la conformité avec les règles de conception, par exemple les limitations dimensionnelles dans la région ajustée, ajustage fonctionnel, ajustage par isolement.

f) Fixation des connexions

Obtention, préparation et contrôle des nappes de fils de connexion, connexions et autres pièces détachées si approprié.

Exigences pour la fixation des connexions au substrat.

Exigences pour le contrôle du préassemblage.

g) Assemblage

Exigences pour la protection initiale du substrat, par exemple le vernis.

Obtention, contrôle, préparation, préformage et assemblage des composants rapportés avant, pendant ou après l'assemblage sur le substrat cuit.

1) Pour les circuits intégrés à couches ou les éléments

Contrôle visuel externe

Contrôle électrique conformément à la spécification particulière correspondante

Exigences pour la fixation et l'interconnexion

B.6 Flow charts

The manual shall include one or more detailed flow charts showing all stages of manufacture and identifying the procurement specifications, process specifications, inspection and quality control checks by reference to in-house documentation.

The flow charts shall show full sequence of events and shall include the following activities:

a) Design verification

Method checking that the circuit design and layout are in conformity with the design data, layout rules and circuit requirements. The requirements for preproduction design verification trials shall also be referenced.

b) Masks

Procedures for the identification, control and replacement of masks.

c) Ink blending

Procedures for issuing, blending and checking of inks.

d) Printing and firing

Issue, preparation and inspection of substrates prior to printing.

Method of ensuring accurate registration of masks and substrates.

Printing of each ink pattern.

Requirements for drying and prefiring inspection.

Requirements for control of firing schedules.

Requirements for glass or other protection.

Post-firing inspection.

e) Resistor trimming

Trimming procedures and method of ensuring conformance with design rules for example dimensional limitations in trimmed region, trimming to function, trimming by isolation.

f) Lead attachment

Issue, preparation and inspection of lead frames, terminations and other piece-parts, as appropriate.

Requirements for the attachment of leads to substrates.

Requirements for pre-assembly inspection.

g) Assembly

Requirements for initial substrate protection, for example, varnish.

Issue, inspection, preparation, preforming and subassembly of added component prior to, during, or after assembly on the fired substrate.

1) For film integrated circuits or elements

External visual inspection

Electrical inspection in accordance with relevant detail specification

Requirements for attachment and interconnection

- 2) Pour les résistances et condensateurs discrets
Contrôle visuel externe et électrique conformément aux mesures spécifiées si approprié
Exigences pour le formage des connexions
Exigences pour la fixation et l'interconnexion
- 3) Pour les condensateurs et les résistances pavés
Contrôle visuel externe et électrique conformément à la spécification particulière
Exigences pour la fixation et l'interconnexion
- 4) Pour les dispositifs discrets à semiconducteurs
Contrôle visuel externe si approprié
Contrôle électrique conformément à la spécification particulière correspondante
Exigences pour le formage des connexions
Exigences pour la fixation et l'interconnexion
- 5) Pour les pastilles de semiconducteurs non encapsulés
Contrôle du pré-assemblage conformément aux exigences spécifiées
Exigences pour le support ou le montage du sous-ensemble si approprié
Contrôle électrique conformément à la spécification particulière correspondante
Fixation au substrat
Matériau des fils et procédé de fixation
- 6) Pour tous les types de composants rapportés
Exigences de contrôle après assemblage du substrat assemblé avant l'encapsulation
Si approprié, exigences d'ajustage du circuit après assemblage
Instructions pour la réparation concernant les conditions de récupération, de contrôle, de réutilisation des composants rapportés et/ou les conditions de récupération, de contrôle, de réutilisation de substrats après le dépose des composants rapportés suspects ou défectueux et le nombre maximal de cycles de réparation dans chaque cas

h) Encapsulation finale

Exigences pour le contrôle avant encapsulation.

Obtention, préparation et contrôle des matériaux d'encapsulation, des pré-formes, des embases, des capots, des couvercles, des époxy, avant utilisation.

Procédé de scellement.

Contrôle après encapsulation.

Marquage et identification des connexions.

i) Essai final

Exigences pour les essais d'acceptation des circuits finis.

Contrôle final et emballage pour l'expédition.

j) Réparation

En complément, les organigrammes doivent indiquer où la réparation a lieu et doivent identifier les spécifications de contrôle. Ces spécifications doivent être conformes aux exigences applicables et doivent indiquer le nombre maximal de cycles de réparation dans chaque cas.

- 2) For discrete capacitors and resistors
 - External visual and electrical inspection in accordance with specified measurements as appropriate
 - Requirements for lead forming
 - Requirements for attachment and interconnection
 - 3) For chip capacitors and resistors
 - External visual and electrical inspection in accordance with relevant detail specification
 - Requirements for attachment and interconnection
 - 4) For discrete semiconductor devices
 - External visual inspection as appropriate
 - Electrical inspection in accordance with relevant detail specification
 - Requirements for lead forming
 - Requirements for attachment and interconnection
 - 5) For unencapsulated semiconductor dice
 - Pre-assembly inspection in accordance with specified requirements
 - Requirements for carrier or subassembly mounting, as appropriate
 - Electrical inspection in accordance with relevant detail specification
 - Attachment to substrate
 - Wire material and attachment process
 - 6) For all types of added components
 - Requirements for post-assembly inspection of the assembled substrate prior to encapsulation
 - When appropriate, requirements for post-assembly circuit trimming
 - Rework instructions regarding the conditions under which added components may be reclaimed, inspected and re-used, and/or the conditions under which substrates may be reclaimed, inspected and re-used after the removal of suspect or faulty added components and the maximum number of rework cycles in each case
- h) Final sealing
- Requirements for pre-encapsulation inspection
 - Issue, preparation and inspection of encapsulation materials, preforms, bases, caps, lids, epoxies, prior to use.
 - Sealing process.
 - Post-encapsulation inspection.
 - Marking and lead identification.
- i) Final test
- Requirements for the acceptance testing of completed circuits.
 - Final inspection and packing for dispatch.
- j) Rework
- Additionally, the charts shall show where rework may take place and identify the controlling specifications. These specifications shall conform to the applicable requirements and shall state the maximum number of rework cycles in each case.

B.7 Circuits pour l'agrément de savoir-faire

Pour remplir les exigences, le manuel doit détailler les CQC à utiliser pour l'agrément et doit indiquer pour chaque circuit l'aspect ou les aspects du savoir-faire déclaré qui doit être agréé.

Chaque CQC doit répondre à une spécification particulière incluant la description mécanique. Les spécifications relatives aux CQC encapsulés doivent être conformes à la spécification particulière cadre.

NOTE – Plusieurs CQC peuvent faire l'objet d'une seule spécification particulière.

La gamme de CQC utilisée doit, au moins, garantir les caractéristiques suivantes du savoir-faire, si approprié.

B.7.1 *Limites et règles de conception du circuit et du procédé*

a) Caractéristiques des conducteurs (couche)

- 1) Résistivité des conducteurs pour tous les matériaux conducteurs de base
- 2) Résistance d'isolement entre les pistes pour l'espacement minimal de la conception de chaque type de matériau de base
- 3) Tension de claquage entre les pistes pour l'espacement minimal de la conception pour chaque type de matériau de base
- 4) Densité de courant maximale pour chaque type de matériau de base
- 5) Capacité des croisements
- 6) Tension de claquage de croisements
- 7) Nombre maximal de couches conductrices pour chaque type de matériau de base
- 8) Résistance d'isolement entre conducteurs pour l'espacement minimal de la conception pour chaque type de matériau de base et pour chaque couche de conducteur
- 9) Résistance d'isolement entre couches conductrices adjacentes
- 10) Résistance d'isolement entre un conducteur inférieur et la connexion du composant rapporté pour l'espacement minimal de la conception
- 11) Taille minimale des passages
- 12) Résistance d'isolement entre la connexion d'une résistance ajustée et le conducteur inférieur

b) Caractéristiques des résistances (couche)

- 1) Valeurs minimale, maximale et intermédiaire de résistance pour chaque série d'encre résistive pour chaque type de matériau conducteur de base au niveau des connexions
- 2) Tolérance sur la résistance ajustée pour chaque série d'encre pour les méthodes laser et/ou abrasives
- 3) Appariement des résistances pour chaque série d'encre résistive
- 4) Coefficient de température de la résistance (valeur absolue et rapport des valeurs) pour chaque série d'encre
- 5) Rapport d'aspect minimal et maximal pour chaque série d'encre résistive
- 6) La plus petite taille physique pour chaque série d'encre résistive
- 7) Toutes les caractéristiques de résistance précédentes relatives à chaque série d'encre résistive sérigraphiée sur des couches diélectriques imprimées

c) Caractéristiques des condensateurs (couche)

- 1) Valeurs minimale, maximale et intermédiaire de la capacité
- 2) Tolérance sur la capacité

B.7 Capability qualifying circuits

To satisfy the requirements, the manual shall detail the CQCs to be used for assessment and shall indicate for each circuit the aspect or aspects of the declared capability which are being assessed.

Every CQC shall have a detail specification which includes a dimensioned layout drawing. Specifications for packaged CQCs shall be in the style and content of the relevant blank detail specification.

NOTE – A group of CQCs may be included in a single specification.

The range of CQCs used shall, as a minimum, assess the following characteristics of the capability, as appropriate.

B.7.1 *Limits and rules for circuit design and processing*

- a) Conductor characteristics (film)
 - 1) Conductor resistivity for all basic conductor materials
 - 2) Insulation resistance between tracks at minimum design spacing for each basic material type
 - 3) Breakdown voltage between tracks at minimum design spacing for each basic material type
 - 4) maximum current carrying capacity for each basic material type
 - 5) Capacitance of crossovers
 - 6) Breakdown voltage of crossovers
 - 7) Maximum number of conductor layers for each basic material type
 - 8) Insulation resistance between conductors at minimum design spacing for each basic material type for each conductor layer
 - 9) Insulation resistance between adjacent conductor layers
 - 10) Insulation resistance between underpassing conductor and added component termination at minimum design spacing
 - 11) Minimum size of the vias
 - 12) Insulation resistance between trimmed resistor termination and underpassing conductor
- b) Resistor characteristics (film)
 - 1) Minimum, maximum and intermediate resistance values for each resistor ink series terminated by each basic conductor material type
 - 2) Trimmed resistor tolerance for each ink series for laser and/or abrasive methods
 - 3) Resistor matching for each ink series
 - 4) Temperature coefficient of resistance (absolute and tracking) for each ink series
 - 5) Minimum and maximum aspect ratios for each resistor ink series
 - 6) Smallest physical size for each resistor ink series
 - 7) All preceding resistance characteristics with respect to each resistance ink series screened on printed dielectric layers
- c) Capacitor characteristics (film)
 - 1) Minimum, maximum and intermediate capacitance values
 - 2) Capacitance tolerance

- 3) Facteur de dissipation
 - 4) Coefficient de température de la capacité
 - 5) Rapport des valeurs de capacité en fonction de la température
- d) Composants rapportés
- 1) Toutes méthodes de fixation
 - 2) Masse maximale par unité de surface de contact pour tous les composants rapportés
 - 3) Toutes méthodes d'interconnexion
 - 4) Contrainte de dilatation différentielle maximale

B.7.2 *Mise en boîtier*

- a) Circuit encapsulé plein et circuit non encapsulé

Boîtiers ayant un nombre maximal de sorties pour chaque type de boîtier de base.

- b) Boîtiers à cavité

Boîtiers ayant un nombre maximal de sorties et/ou la plus grande longueur de scellement avec la même méthode de fermeture pour chaque type de boîtier.

B.7.3 *Caractéristiques d'endurance*

Les performances des circuits conçus selon les combinaisons des règles de conception maximales pour la puissance dissipée et la température de fonctionnement doivent être évaluées séparément en fonction de chaque type de boîtier de base utilisé.

B.7.4 *Mesures de reprise après essais*

Tous les paramètres essentiels, statistiques et dynamiques, avec des limites plus larges si nécessaire, doivent figurer dans les mesures de reprise à l'exception de l'appariement des résistances.

- 3) Dissipation factor
 - 4) Temperature coefficient of capacitance
 - 5) Capacitance tracking with temperature
- d) Added components
- 1) All attachment methods
 - 2) Maximum mass to contact area ratio for each added component type
 - 3) All interconnection methods
 - 4) Maximum differential expansion strain

B.7.2 *Packaging*

- a) Solid encapsulated and unencapsulated circuits

Packages having the maximum number of lead-out positions for each basic package type.

- b) Cavity packages

Packages having the maximum number of lead-out positions and/or greatest seal length with the same sealing method for each basic package type.

B.7.3 *Endurance characteristics*

Circuits designed to the maximum declared design rule combinations of power dissipation and operating temperature shall be assessed for each basic package type.

B.7.4 *Post-test end points*

All major static and dynamic tests, with extended limits where necessary, shall be included in the post-test end points except resistor matching.

Annexe C (normative)

Contenu minimal du manuel de savoir-faire du fabricant pour les circuits à couches minces

C.1 Domaine d'application

Cette annexe fixe les exigences du manuel de savoir-faire pour les circuits intégrés hybrides à couches minces et les circuits à couches minces. Il ne s'applique pas aux circuits à couches épaisses ou aux circuits intégrés à semiconducteurs.

Le terme hybride est défini en 2.4.13 de la spécification générique et le domaine d'application de cette annexe comprend l'utilisation de tous les composants rapportés associés à la technologie de base des couches minces.

NOTE – En complément aux exigences de cette annexe, le fabricant peut introduire des informations complémentaires, par exemple sur le contrôle des procédés et les programmes de contrôle, qu'il considère nécessaires pour la totalité du contrôle de son savoir-faire.

Pour plus de commodité, le manuel de savoir-faire donne l'information appropriée sous chaque rubrique donnée ci-dessous. A l'article 1 du manuel de savoir-faire, le fabricant déclare la totalité du domaine d'application de son savoir-faire et le niveau d'assurance qu'il applique. Si la procédure 3.2 de la spécification générique est prise en compte, le manuel de savoir-faire fait référence au contrôle de ces étapes qui n'ont pas été exécutées sous le contrôle direct d'un contrôleur agréé.

C.2 Participation du client dans le dessin du circuit

Le fabricant doit déclarer s'il permet la participation du client à la conception technologique et au dessin des circuits. Dans le cas d'un dispositif fabriqué selon cette spécification où le client assure la conception et le dessin du circuit, le fabricant prend la responsabilité d'assurer que ses données de conception qualifiées et ses règles de dessins ont été respectées.

C.3 Résumé du savoir-faire

En complément aux particularités exigées au tableau 1 de la spécification générique pour les circuits intégrés hybrides à couches et les circuits intégrés à couches, les données suivantes de la technologie de base doivent être spécifiées. Ces informations doivent être données dans la QPL:

- a) type de substrat, par exemple verre, verre-céramique, céramique frittée;
- b) méthode du dépôt des couches, par exemple évaporation sous vide, pulvérisation;
- c) méthode de la formation du motif, par exemple photolithographie, étincelage, gravure ionique;
- d) gamme des éléments des couches, par exemple conducteurs, résistances, condensateurs, etc;
- e) méthodes d'ajustage des éléments des couches, par exemple laser, étincelage, usure par l'air;
- f) méthode de fixation des fils au substrat, par exemple soudage;
- g) méthode d'encapsulation de base, par exemple boîtier hermétique, boîtier plastique;

Annex C (normative)

Minimum contents of a manufacturer's capability manual for thin film circuits

C.1 Scope

This annex establishes the requirements for the capability manual for thin film and hybrid thin film integrated circuits. It does not apply to thick film or semiconductor integrated circuits.

The term hybrid is defined in 2.4.13 of the generic specification and the scope of this annex includes the use of any of the added components in association with the basic thin film technology.

NOTE – In addition to the requirements stated herein the manufacturer may include additional information, for example, on process control and inspection schedules, which he considers necessary for the full control of this capability.

For ease of reference, the capability manual gives information under the headings given below, as appropriate. In clause 1 of the capability manual, the manufacturer declares the entire scope of his capability and state which assessment level applies. Where the procedure under 3.2 of the generic specification is invoked, the capability manual makes reference to the surveillance of those stages which are not carried out under the direct surveillance of an approved chief inspector.

C.2 Customer participation in the layout

The manufacturer shall declare whether he permits customer participation in the technological design and layout of circuits. In the case of a device manufactured to this standard where the customer has provided the design and layout, it shall be the responsibility of the manufacturer to ensure that his approved design and layout rules have been followed.

C.3 Capability abstract

The statement of basic technology in addition to the details required in table 1 of the generic specification for film and hybrid film integrated circuits shall include the following which shall be used in the QPL:

- a) type of substrate, for example, glass, glazed ceramic, as-fired ceramic;
- b) method of film deposition, for example, vacuum evaporation, sputtering;
- c) method of pattern formation, for example, photolithography, spark erosion, microengraving;
- d) range of film elements, for example, conductors, resistors, capacitors, etc.;
- e) methods of trimming of film elements, for example, laser, spark erosion, air abrasion;
- f) methods of lead attachment to the substrate, for example, soldering;
- g) basic encapsulation method, for example, hermetic, plastic;

- h) types de composants rapportés, par exemple condensateurs pour montage en surface, dispositifs à semiconducteurs discrets, pastilles de semiconducteurs et méthodes correspondantes de montage;
- i) méthodes d'interconnexion entre les circuits, selon leur type, par exemple soudure par fil, soudage;
- j) (non applicable aux substrats-porteurs) méthodes de fixation du substrat au boîtier, par exemple soudage par eutectique, adhésif organique, etc.;
- k) limites du savoir-faire – gamme des valeurs/tolérances, appariement si approprié, conducteurs, résistances, condensateurs, etc.

NOTE – Toutes les limites du savoir-faire peuvent ne pas être atteintes simultanément.

C.4 Matériaux et composants rapportés

Cet article du manuel de savoir-faire doit:

- a) identifier et fournir la preuve de l'existence de spécifications d'approvisionnement des matériaux qui sont critiques pour la qualité des circuits;
- b) décrire les méthodes utilisées pour vérifier l'aptitude des matériaux utilisés en production et identifier la documentation nécessaire pour garantir la qualité des matériaux spécifiés;
- c) indiquer les méthodes de contrôle pour les composants rapportés (voir 3.6.2 de la spécification générique)

C.4.1 Spécifications d'approvisionnement des matériaux

Le manuel doit identifier les spécifications d'approvisionnement correspondantes sous les rubriques appropriées énumérées ci-dessous. La colonne «Contenu des spécifications» énumère les données qui doivent être comprises dans les spécifications d'approvisionnement, mais de telles données ne sont pas exigées dans le manuel du savoir-faire. L'énumération des points compris dans chaque paragraphe est donnée à titre de guide et n'est pas exhaustive. Les points sont applicables lorsque des procédés de technologie particulière sont concernés.

C.4.1.1 Matériaux utilisés dans le circuit et le boîtier

	<i>Contenu des spécifications</i>
C.4.1.1.1 <i>Substrat</i>	Types de matériaux, composition et caractéristiques, caractéristiques thermiques et mécaniques
C.4.1.1.2 <i>Matériaux déposés</i>	Types, composition et caractéristiques
C.4.1.1.3 <i>Matériaux d'assemblage</i>	Types de matériaux, par exemple barrettes de connexion, colles, soudures, fils et connexions, vernis
C.4.1.1.4 <i>Composants rapportés</i>	Types, numéros des spécifications ou autre donnée de référence des composants rapportés qualifiés. Information sur les types préférentiels des composants. En complément, le manuel de savoir-faire doit donner les particularités d'un système d'approvisionnement approprié, et les exigences de contrôle et d'essais pour les composants rapportés

- h) types of added components, for example, chip capacitors, discrete semiconductor devices, semiconductor dice and related methods of attachment;
- i) methods of interconnecting within the circuits according to type, for example, bonding, soldering;
- j) (not for integral substrate packages) methods of attaching substrate to package, for example, eutectic bond, organic bond, etc.;
- k) boundaries of capability – range of values/tolerance, matching where appropriate, conductors, resistors, capacitors, etc.

NOTE – It may not be possible to achieve all the limits of the capability in combination.

C.4 Materials and added components

This clause of the capability manual shall:

- a) identify and provide evidence of the existence of purchasing specifications for the materials which are critical for the quality of the circuits;
- b) describe the methods used to verify the suitability of materials for production and identify the documentation necessary to ensure consistent quality of the specified materials;
- c) indicate the inspection methods for added components (see 3.6.2 of the generic specification).

C.4.1 Material purchasing specification

The manual shall identify the relevant purchasing specifications under the appropriate headings as listed below. The "Specification contents" column lists the data which shall be included in the purchasing specifications but such data is not required in the capability manual. The list of items included in each subclause is intended for guidance and is not exhaustive. Items are applicable where relevant to the particular process technology.

C.4.1.1 Materials in circuit and package

Specification contents

- | | | |
|-----------|----------------------------|---|
| C.4.1.1.1 | <i>Substrates</i> | Types of materials, composition and characteristics, thermal and mechanical characteristics |
| C.4.1.1.2 | <i>Deposited materials</i> | Types, composition and characteristics |
| C.4.1.1.3 | <i>Assembly materials</i> | Types of materials, for example, lead frames, adhesives, solders, leads and terminations, varnishes |
| C.4.1.1.4 | <i>Added components</i> | Types, specification numbers or other reference data of the added components approved for use. Information on preferred types of components. In addition, the capability manual shall provide details of an appropriate purchasing system, and inspection and testing requirements for added components |

C.4.1.1.5	<i>Matériaux pour boîtiers et encapsulation</i>	Types de matériaux, par exemple boîtiers, capots, couvercles, produits de finition, électro-dépôts (plaquage), moulages, résines thermodurcissables, vernis, revêtements, identification et marquage Combinaison des matériaux, par exemple Kovar-verre, verre-céramique Type de plastique utilisé pour les encapsulations plastique ou partiellement en plastique Liste des boîtiers standard utilisés ou référence au contrôle des dessins des boîtiers non normalisés
C.4.1.2 <i>Matériaux utilisés pour les procédés</i>		
C.4.1.2.1	<i>Dessins des circuits</i>	Types et caractéristiques de matériaux utilisés dans la conception et les dessins d'un circuit, par exemple stabilité dimensionnelle, longévité
C.4.1.2.2	<i>Ecran de sérigraphie</i>	Types et caractéristiques des mailles, émulsions, masques, électrodes, agents de gravure
C.4.1.2.3	<i>Matériaux utilisés pour les procédés</i>	Types de matériaux, composés chimiques utilisés dans la préparation du circuit, ajustage, réglage
C.4.1.2.4	<i>Matériaux d'assemblage</i>	Types et caractéristiques de matériaux utilisés pour le montage, par exemple agents de nettoyage

C.4.2 *Vérification des matériaux*

Le manuel doit décrire toutes les méthodes pour vérifier l'aptitude des matériaux décrits ci-dessus pour la production et toute autre documentation nécessaire pour garantir la qualité des matériaux qui sont critiques pour la qualité des circuits.

C.5 Règles de conception et d'implantation du circuit

On doit faire référence aux règles détaillées utilisées pour la conception et l'implantation des circuits. Le manuel doit contenir les données suivantes, si approprié.

<i>Caractéristiques</i>	<i>Limite(s) de conception à donner</i>	
a) Pistes des conducteurs		
Largeur de piste	Min.	
Épaisseur de piste	Min.	Max.
Espace entre pistes parallèles	Min.	
Espace entre piste, plage de soudure, plots pour les connexions externes ou toute combinaison	Min.	
Espace entre toute métallisation et le bord du substrat	Min.	
Dimensions des plages pour les connexions	Min.	
Dimensions des plages pour les essais	Min.	

C.4.1.1.5	<i>Package and encapsulation materials</i>	Types of materials, for example, cases, caps, lids, finishes, platings, mouldings, thermo-setting resins, varnishes, coatings, identification and marking
		Material combinations, for example, Kovar-glass, glass-ceramic
		Type of plastic used for plastic or part plastic encapsulations
		List of standard packages used, or reference to control of drawings for non-standard packages
C.4.1.2	<i>Materials used in processing</i>	
C.4.1.2.1	<i>Artwork</i>	Types and characteristics of materials used in circuit design and artwork, for example dimensional stability, durability
C.4.1.2.2	<i>Printing screens</i>	Types and characteristics of photographic plates, emulsions, masks, electrodes, etchants
C.4.1.2.3	<i>Processing materials</i>	Types of materials, chemicals used in circuit preparation, trimming, adjustment
C.4.1.2.4	<i>Assembly materials</i>	Types and characteristics of materials used as aids to assembly, for example, cleaning agents
C.4.2	<i>Material verification</i>	

The manual shall describe any method for the verification of the suitability of the above materials for production and any other documentation necessary to ensure the consistent quality of those materials which are critical to the quality of the circuits.

C.5 Design data and layout rules

Reference shall be made to the detailed rules in the design and layout of circuits. The manual shall contain the following data, as appropriate.

<i>Characteristics</i>	<i>Design limit(s) to be stated</i>	
a) Conductor tracks		
Track width	Min.	
Track thickness	Min.	Max.
Spacing between parallel tracks	Min.	
Spacing between track, bonding pad, terminal pad or any combination thereof	Min.	
Spacing between any metallization and edge of substrate	Min.	
Terminal pad dimensions	Min.	
Probe pad dimensions	Min.	

<i>Caractéristiques</i>	<i>Limite(s) de conception à donner</i>	
Résistivité des pistes conductrices		Max.
Densité de courant pour chaque matériau conducteur		Max.
Dissipation d'une piste		Max.
Toute exigence pour les recharges en métal de brasure sur les pistes		
Caractéristiques de soudabilité par brasage		
Caractéristiques de soudabilité par thermocompression		
Contrainte de tension qui peut être appliquée entre des pistes parallèles d'espace minimal		Max.
Résistance d'isolement dans les mêmes conditions	Min.	
Dimensions des trous de passage des connexions et leur espacement par rapport au bord du substrat	Min.	
Adhérence des pistes après les procédés de fabrication/vieillessement	Min.	
Géométrie des plages de montage, dimensions, tolérances de positionnement pour chaque type de composants rapportés, espacement par rapport aux autres pistes		
Dimensions des plages pour les thermocompressions ou autres interconnexions	Min.	
Espace entre pistes sous les condensateurs pavés	Min.	
Règles relatives au passage sous les conducteurs		
b) Isolement diélectrique et croisement, capacité		
Recouvrement du diélectrique sur une piste conductrice	Min.	
Épaisseur du diélectrique	Min.	
Capacité du croisement (par unité de surface)		Max.
Distance du diélectrique par rapport au bord du substrat	Min.	
Résistance d'isolement du diélectrique (par unité de surface)	Min.	
Gamme des valeurs de capacité	Min.	Max.
Tensions de claquage	Min.	
c) Condensateurs		
Gamme des valeurs de capacités	Min.	Max.
Capacité par unité de surface	Min.	Max.
Résistance d'isolement, par exemple par unité de surface	Min.	
Tension de claquage, tension de fonctionnement, $\tan \delta$, Q	Min.	Max. (si applicable)
Stabilité de la capacité dans des conditions données	Min.	
Coefficient de température dans une gamme donnée		
Tolérance d'appariement après ajustage	Min.	

<i>Characteristics</i>	<i>Design limit(s) to be stated</i>	
Conductor track resistivity		Max.
Current density for each conductor material		Max.
Track dissipation		Max.
Any requirements for solder build up of tracks		
Solderability characteristics by brazing		
Bondability characteristics		
Voltage stress which can be applied between parallel tracks at minimum design spacing		Max.
Insulation resistance under same conditions	Min.	
Dimensions of lead-through holes and spacing of lead-through holes from edge of substrate	Min.	
Track adhesion after processing/ageing	Min.	
Mounting pad geometry, dimensions, positional tolerance for each type of added component, spacing from other tracks		
Wire-bonding or other interconnecting pad dimensions	Min.	
Spacing between tracks under chip capacitors	Min.	
Rules relating to underpassing conductors		
b) Dielectric and crossover insulation, capacitance		
Overlap of dielectric over conductor track	Min.	
Thickness of dielectric	Min.	
Capacitance of crossover (per unit area)		Max.
Spacing of dielectric to edge of substrate	Min.	
Insulation resistance of dielectric (per unit area)	Min.	
Range of capacitance values	Min.	Max.
Voltage breakdown	Min.	
c) Capacitors		
Range of capacitance values	Min.	Max.
Capacitance per unit area	Min.	Max.
Insulation resistance, for example per unit area	Min.	
Voltage breakdown, operating voltage, $\tan \delta$, Q	Min.	Max. (as appropriate)
Capacitance stability under conditions	Min.	
Temperature coefficient (TCC) over stated range		
Matching tolerance after trimming	Min.	

<i>Caractéristiques</i>	<i>Limite(s) de conception à donner</i>	
d) Résistances		
Pour les résistances non ajustées		
Gamme des valeurs des résistances	Min.	Max.
Coefficient de température de la résistance		Max.
Dissipation par unité de surface à température ambiante		Max.
Pourcentage de stabilité pour 1 000 h à la dissipation maximale		Max.
Pourcentage de stabilité pour 1 000 h à la contrainte maximale de tension		Max.
Pour les résistances rectangulaires		
Dimensions linéaires	Min.	Max.
Rapport d'aspect (longueur/largeur)	Min.	Max.
Pour les autres formes de résistances		
Equations de conception avec limites si nécessaire		
Pour toutes les résistances		
Recouvrement des résistances sur les pistes conductrices	Min.	
Largeur de base de la piste d'un conducteur (résistance simple)	Min.	
Distance de la plage d'essai à l'extrémité de la résistance		Max.
Espace entre résistance et piste conductrice	Min.	
Espace entre matériaux résistifs	Min.	
Verre ou recouvrement de la protection	Min.	
Pour les résistances ajustées		
Règles pour l'ajustage y compris les conditions limites		
Tolérances absolues en fonction de la taille et de la valeur ohmique après ajustage si approprié	Min.	
Tolérances d'appariement après ajustage	Min.	
Tolérance sur le rapport des résistances après ajustage	Min.	
Si approprié, des données supplémentaires doivent être données sur :		
– l'effet de la résistivité des matériaux de connexions, particulièrement pour des résistances de petites dimensions;		
– la stabilité à haute tension;		
– le bruit et les exigences de conception pour les résistances faible bruit		
– la non-linéarité (CEI 60440)		Max.

<i>Characteristics</i>	<i>Design limit(s) to be stated</i>	
d) Resistors		
For untrimmed resistors		
Range of resistor values	Min.	Max.
Temperature coefficient of resistance		Max.
Dissipation per unit area of stated surface at ambient temperature		Max.
Percentage of stability per 1 000 h at maximum dissipation		Max.
Percentage of stability per 1 000 h at maximum voltage stress		Max.
For rectangular resistors		
Linear dimensions	Min.	Max.
Aspect ratio (length/width)	Min.	Max.
For other resistor profiles		
Design rules with limits as necessary		
For all resistors		
Overlap of resistor on conductor track	Min.	
Undisturbed conductor track width (for single resistor)	Min.	
Distance of probe pad from end of resistor		Max.
Spacing from resistor to conductor track	Min.	
Spacing between resistor material	Min.	
Glaze or protection overlap	Min.	
For trimming resistors		
Rules for trimming including limiting conditions		
Tolerance relating to size and ohmic value after trimming as appropriate	Min.	
Matching tolerance after trimming	Min.	
Tracking tolerance after trimming	Min.	
Where appropriate, additional data shall be given on:		
– the effect resistivity of terminal materials particularly for short profile resistors;		
– high voltage stability;		
– noise and design requirements for low-noise resistors;		
– non-linearity (IEC 60440)		Max.

Caractéristiques

Limite(s) de conception à donner

e) Verre et protection

Si approprié, on doit donner les exigences pour le verre et autre protection pour les éléments du circuit.

f) Soudure et matériau organique conducteur

Si approprié, on doit donner les exigences pour la soudure et autres composés conducteurs utilisés soit par immersion, sérigraphie, soit par dépôt à la seringue.

g) Enregistrement des masques

Données des tolérances dimensionnelles pour l'enregistrement des masques.

h) Composants rapportés

Tolérances de positionnement des bornes du composant, fil ou autre connexion à la surface des plots de montage Min.

Distance entre composants rapportés adjacents Min.

Distance entre le bord des composants rapportés et la surface des couches adjacentes Min.

Distance entre le bord du composant et le bord du substrat Min.

Espace entre le circuit assemblé, y compris les composants rapportés et l'intérieur du boîtier Min.

Exigences pour le montage des pastilles de semi-conducteurs sur les supports ou les sous-ensembles

i) (Non applicable aux substrats-porteurs)

Les méthodes de base utilisées pour la fixation des substrats aux boîtiers doivent être établies (par exemple soudage par eutectique, adhésif organique, etc.).

Les valeurs maximales pour les dimensions et la masse du substrat monté, porté par ses fixations doivent faire référence aux conditions limites des chocs thermiques, des chocs mécaniques, vibration, accélération, résistance thermique et (uniquement pour les boîtiers sans cavité) humidité.

j) Caractéristiques thermiques

Résistance thermique ou puissance dissipée de la combinaison substrat/boîtier Max.

Température et gradients de température Max.

Règles ou données relatives à la densité et à l'espacement des éléments dissipant de la puissance tels que résistances et redresseurs

Règles ou données relatives à la densité et à l'espacement des éléments de circuit dissipant de la puissance tels que dispositifs à semiconducteurs, par rapport aux caractéristiques thermiques de la combinaison substrat et boîtier

Moyens pour établir que les valeurs limites d'un composant, par exemple la température, ne sont pas dépassées dans l'environnement substrat/boîtier

*Characteristics**Design limit(s) to be stated*

e) Glass and protection

Where appropriate, the requirements for glass and other protection for circuit elements shall be stated.

f) Solder and conducting organic materials

Where appropriate, the requirements for solder and other conducting compositions used either by solder dipping, printing or by dispenser (for example syringe) application shall be declared.

g) Pattern registration

Data on the dimensional tolerances for pattern registration.

h) Added components

Positional tolerances relating component tab, wire or other termination to the area of mounting pad Min.

Distance between adjacent added components Min.

Distance between edges of added components and adjacent film areas Min.

Distance between edges of component and edge of substrate Min.

Clearance between assembled circuit, including added components and inside of package Min.

Requirements for mounting semiconductor dice on carriers or subassemblies

i) (Not for integral substrate packages)

The basic methods used for attachment of substrates to packages shall be stated (for example eutectic bond, organic bond, etc.).

Maximum values for the dimensions and mass of the substrate assembly carried by the attachment shall be related to limiting conditions for thermal shock, mechanical shock, vibration, acceleration, thermal resistance and (for non-cavity packages only) humidity.

j) Thermal characteristics

Thermal resistance or power dissipation of substrate/package combinations Max.

Temperature and temperature gradients Max.

Rules or data relating density and spacing of power dissipating elements such as resistors and rectifiers

Rules or data relating density and spacing of power dissipating circuit elements such as semiconductor devices with respect to the thermal characteristics of substrate and package combinations

Means of establishing that the maximum ratings of a component, for example temperature, are not being exceeded in the substrate/package environment

C.6 Diagrammes

Le manuel doit comprendre au moins un diagramme détaillé montrant toutes les étapes de fabrication et identifiant les spécifications d'approvisionnement, les spécifications des procédés, les examens et les contrôles de la qualité, en référence à la documentation interne.

Le diagramme doit montrer la séquence complète des événements et doit comprendre les activités suivantes:

a) Vérification de la conception

Méthode permettant de vérifier si la conception et le tracé du circuit sont conformes aux données de conception, aux règles de dessin et aux exigences du circuit. Il doit être fait également référence aux essais de validation préalable des règles de conception.

b) Masques

Procédures pour l'identification, le contrôle et le remplacement des masques photographiques, des masques métalliques.

c) Matériaux déposés

Procédures pour contrôler la provenance des matériaux et confirmer la composition avant et pendant l'utilisation.

d) Dépôt

Stockage, obtention, préparation (comprenant le nettoyage) et contrôle des substrats avant dépôt

Méthode pour assurer l'inscription exacte des masques et des substrats

Dépôt de chaque couche et matériau successif

Exigences pour le contrôle des procédés de dépôt

Exigences pour la stabilisation par traitement thermique

Exigences pour le verre et autre protection

Contrôle après dépôt.

e) Ajustage

Procédures d'ajustage et méthode pour assurer la conformité avec les règles de conception, par exemple les limitations dimensionnelles dans la région ajustée, l'ajustage fonctionnel, l'ajustage par isolement.

f) Fixation des connexions

Stockage et obtention, préparation et contrôle des nappes de fils de connexion, connexions et autres pièces détachées si approprié.

Exigences pour le contrôle de préassemblage.

Exigences pour la fixation des connexions au substrat.

g) Assemblage

Exigences pour la protection initiale du substrat, par exemple le vernis.

Obtention, contrôle, préparation, préformage et sous-assemblage des composants rapportés avant, pendant ou après l'assemblage sur le substrat cuit.

1) Pour les circuits intégrés à couches ou les éléments

Contrôle visuel externe

Contrôle électrique conformément à la spécification particulière correspondante

Exigences pour la fixation et l'interconnexion

C.6 Flow charts

The manual shall include one or more detailed flow charts showing all stages of manufacture and identifying the procurement specifications, process specifications, inspection and quality control checks by reference to in-house documentation.

The flow charts shall show the full sequence of events and shall include the following activities:

a) Design verification

Method of checking that the circuit design and layout are in conformity with the design data, layout rules and circuit requirements. The requirements for preproduction design verification trials shall also be referenced.

b) Masks

Procedures for the identification, control and renewal of photographic masks, metal masks.

c) Deposited materials

Procedures for control of material issue and validation of composition prior to and during use.

d) Deposition

Storing and release, preparation (including cleaning) and inspection of substrates prior to film deposition

Method of ensuring accurate registration of screens and substrates

Deposition of each successive material/layer

Requirements for control of deposition processes

Requirements for stabilization by heat treatment

Requirements for glaze or other protection

Post-deposition inspection.

e) Trimming

Trimming procedures and method of ensuring conformance with design rules, for example, dimensional limitations in trimmed region, trimming to function, trimming by isolation.

f) Lead attachment

Storing and release, preparation and inspection of lead frames, terminations and other piece parts, as appropriate

Requirements for pre-assembly inspection

Attachment of leads to substrates.

g) Assembly

Requirements for initial substrate protection, for example, varnish

Issue, inspection, preparation, preforming and subassembly of added components prior to, during, or after assembly on the fired substrate

1) For film integrated circuits or elements

External visual inspection

Electrical inspection in accordance with relevant detail specification

Requirements for attachment and interconnection

- 2) Pour les résistances et condensateurs discrets encapsulés
 - Contrôle visuel externe et électrique conformément aux mesures spécifiées si approprié
 - Exigences pour le formage des connexions
 - Exigences pour la fixation et l'interconnexion
- 3) Pour les condensateurs et les résistances pavés
 - Contrôle visuel externe et électrique conformément à la spécification particulière correspondante
 - Exigences pour la fixation et l'interconnexion
- 4) Pour les dispositifs discrets à semiconducteurs encapsulés
 - Contrôle visuel externe si approprié
 - Contrôle électrique conformément à la spécification particulière correspondante
 - Exigences pour le formage des connexions
 - Exigences pour la fixation et l'interconnexion
- 5) Pour les pastilles de semiconducteurs non encapsulés
 - Contrôle du préassemblage conformément aux exigences spécifiées
 - Exigences pour le support ou le montage du sous-ensemble si approprié
 - Contrôle électrique conformément à la spécification particulière correspondante
 - Fixation au substrat
 - Matériau des fils et procédé de fixation
- 6) Pour tous les types de composants rapportés
 - Exigences de contrôle après assemblage du substrat assemblé avant l'encapsulation
 - Si approprié, exigences d'ajustage du circuit après assemblage
 - Instructions pour la réparation concernant les conditions de récupération, de contrôle, de réutilisation des composants rapportés et/ou les conditions de récupération, de contrôle, de réutilisation de substrats après la dépose des composants rapportés suspects ou défectueux et le nombre maximal de cycles de réparation dans chaque cas.

h) Encapsulation finale

Les exigences pour le contrôle avant encapsulation

L'obtention, la préparation et le contrôle des matériaux d'encapsulation, des préformes, des embases, des capots, des couvercles, des époxy, avant utilisation

Procédé de scellement

Contrôle après encapsulation

Marquage et identification des connexions.

i) Essai final

Exigences pour les essais d'acceptation des circuits finis

Contrôle final et emballage pour l'expédition.

j) Réparation

En complément, les organigrammes doivent indiquer où la réparation a lieu et doivent identifier les spécifications de contrôle. Ces spécifications doivent être conformes aux exigences applicables et doivent indiquer le nombre maximal de cycles de réparation dans chaque cas.

- 2) For discrete encapsulated capacitors and resistors
 - External visual and electrical inspection in accordance with specified measurements, as appropriate
 - Requirements for lead forming
 - Requirements for attachment and interconnection
 - 3) For chip capacitors and resistors
 - External visual and electrical inspection in accordance with relevant detail specification
 - Requirements for attachment and interconnection
 - 4) For discrete encapsulated semiconductor devices
 - External visual inspection as appropriate
 - Electrical inspection in accordance with relevant detail specification
 - Requirements for lead forming
 - Requirements for attachment and interconnection
 - 5) For unencapsulated semiconductor dice
 - Pre-assembly inspection in accordance with specified requirements
 - Requirements for carrier or subassembly mounting as appropriate
 - Electrical inspection in accordance with relevant detail specification
 - Attachment to substrate
 - Wire material and attachment process
 - 6) For all types of added components
 - Requirements for postassembly inspection of the assembled substrate prior to encapsulation
 - When appropriate, requirements for postassembly circuit trimming
 - Rework instructions regarding the conditions under which added components may be reclaimed, inspected and reused, and/or the conditions under which substrates may be reclaimed, inspected and reused after the removal of suspect or faulty added components and the maximum number of rework cycles in each case.
- h) Final sealing
- Requirements for pre-encapsulation inspection
 - Issue, preparation and inspection of encapsulation materials, preforms, bases, caps, lids, epoxies, prior to use
 - Sealing process
 - Postencapsulation inspection
 - Marking and lead identification.
- i) Final test
- Requirements for the acceptance testing of completed circuits
 - Final inspection and packing for dispatch.
- j) Rework
- Additionally, the charts shall show where rework may take place and identify the controlling specifications. These specifications shall conform to the applicable requirements and shall state the maximum number of rework cycles in each case.

C.7 Circuits pour l'agrément de savoir-faire

Pour remplir les exigences, le manuel doit détailler les CQC à utiliser pour l'agrément et doit indiquer pour chaque circuit l'aspect ou les aspects du savoir-faire déclaré qui doit être agréé.

Chaque CQC doit avoir une spécification particulière qui comprend un dessin d'implantation coté. Les spécifications pour les CQC en boîtier doivent être d'un modèle correspondant à la spécification particulière cadre concernée.

NOTE – Une spécification unique peut comprendre un groupe de CQC.

La gamme de CQC utilisée doit, au moins, garantir les caractéristiques suivantes du savoir-faire, si approprié.

C.7.1 Limites et règles de conception du circuit et du procédé

a) Caractéristiques des conducteurs (couche)

- 1) Résistivité des conducteurs pour les matériaux conducteurs de base.
- 2) Résistance d'isolement entre les pistes pour l'espacement minimal de la conception de chaque type de matériau de base.
- 3) Tension de claquage entre les pistes pour l'espacement minimal de la conception pour chaque type de matériau de base.
- 4) Densité de courant maximal pour chaque type de matériau de base.
- 5) Capacité des croisements.
- 6) Tension de claquage de croisements.
- 7) Nombre maximal de couches conductrices pour chaque type de matériau de base.
- 8) Résistance d'isolement entre conducteurs pour l'espacement minimal de la conception pour chaque type de matériau de base et pour chaque couche de conducteur.
- 9) Résistance d'isolement entre couches conductrices adjacentes.
- 10) Résistance d'isolement entre un conducteur inférieur et la connexion du composant rapporté pour l'espacement minimal de la conception.
- 11) Taille minimale des passages.
- 12) Résistance d'isolement entre la connexion d'une résistance ajustée et le conducteur inférieur.

b) Caractéristiques des résistances (couche)

- 1) Valeurs minimale, maximale et intermédiaire de résistance pour chaque type de matériau conducteur au niveau des connexions.
- 2) Tolérance sur la résistance ajustée pour les méthodes laser et/ou abrasive.
- 3) Appariement des résistances pour chaque série d'encre.
- 4) Coefficient de température de la résistance (valeur absolue et rapport des valeurs).
- 5) Rapport d'aspect minimal et maximal.
- 6) La plus petite taille physique.
- 7) Formes de résistances non rectangulaires.

c) Caractéristiques des condensateurs (couche)

- 1) Valeurs minimale, maximale et intermédiaire de la capacité.
- 2) Tolérance sur la capacité.
- 3) Facteur de dissipation.
- 4) Coefficient de température de la capacité.
- 5) Valeurs du rapport de capacité en fonction de la température.

C.7 Capability qualifying circuits

To satisfy the requirements, the manual shall detail the CQCs to be used for assessment and shall indicate for each circuit the aspect or aspects of the declared capability which are being assessed.

Every CQC shall have a detail specification which includes a dimensioned layout drawing. Specifications for packaged CQCs shall be in the style and content of the relevant blank detail specification.

NOTE – A group of CQCs may be included in a single specification.

The range of CQCs used shall, as a minimum, assess the following characteristics of the capability, as appropriate.

C.7.1 *Limits and rules for circuit design and processing*

a) Conductor characteristics (film)

- 1) Conductor resistivity for all basic conductor materials.
- 2) Insulation resistance between tracks at minimum design spacing for each basic material type.
- 3) Breakdown voltage between tracks at minimum design spacing for each basic material type.
- 4) Current carrying capacity for each basic material type.
- 5) Capacitance of crossovers.
- 6) Breakdown voltage of crossovers.
- 7) Maximum number of conductor layers for each basic material type.
- 8) Insulation resistance between conductors at minimum design spacing for each basic material type for each conductor layer.
- 9) Insulation resistance between adjacent conductor layers.
- 10) Insulation resistance between underpassing conductor and added component termination at minimum design spacing.
- 11) Minimum size of the vias.
- 12) Insulation resistance between trimmed resistor termination and underpassing conductor.

b) Resistor characteristics (film)

- 1) Minimum, maximum and intermediate resistance values for resistors terminated by each conductor material type.
- 2) Trimmed resistor tolerance for laser and/or abrasive methods.
- 3) Resistor matching for each ink series.
- 4) Temperature coefficient of resistance (absolute and tracking).
- 5) Minimum and maximum aspect ratios.
- 6) Smallest physical size.
- 7) Non-rectangular resistor profiles.

c) Capacitor characteristics (film)

- 1) Minimum, maximum and intermediate capacitance values.
- 2) Capacitance tolerance.
- 3) Dissipation factor.
- 4) Temperature coefficient of capacitance.
- 5) Capacitance tracking with temperature.

d) Composants rapportés

- 1) Toutes les méthodes de fixation.
- 2) Masse maximale par unité de surface de contact pour tous les types de composants rapportés.
- 3) Toutes les méthodes d'interconnexion.
- 4) Contrainte de dilatation différentielle maximale.

C.7.2 *Mise en boîtier*

a) Circuit encapsulé plein et circuit non encapsulé

Boîtiers ayant un nombre maximal de sorties pour chaque type de boîtier de base.

b) Boîtiers à cavité

Boîtiers ayant un nombre maximal de sorties et/ou la plus grande longueur de scellement avec la même méthode de fermeture pour chaque type de boîtier de base.

C.7.3 *Caractéristiques d'endurance*

Les performances des circuits conçus selon les combinaisons des règles de conception maximales pour la puissance dissipée et la température de fonctionnement doivent être évaluées en fonction de chaque type de boîtier de base utilisé.

C.7.4 *Mesures de reprise après essais*

Tous les paramètres essentiels, statiques et dynamiques, avec des limites plus larges si nécessaire, doivent figurer dans les mesures de reprise après essai, à l'exception de l'appariement des résistances.

d) Added components

- 1) All attachment methods.
- 2) Maximum mass to contact area ratio for each added component type.
- 3) All interconnection methods.
- 4) Maximum differential expansion strain.

C.7.2 Packaging

a) Solid encapsulated and unencapsulated circuits

Packages having the maximum number of lead-out positions for each basic package type.

b) Cavity packages

Packages having the maximum number of lead-out positions and/or greatest seal length with the same sealing method for each basic package type.

C.7.3 Endurance characteristics

Circuits designed to the maximum declared design rule combinations of power dissipation and operating temperature shall be assessed for each basic package type.

C.7.4 Post-test end points

All major static and dynamic tests, with extended limits where necessary, shall be included in the post-test end points, except resistor matching.

LICENSED TO MECON Limited. - RANCHI/BANGALORE
FOR INTERNAL USE AT THIS LOCATION ONLY, SUPPLIED BY BOOK SUPPLY BUREAU.



Standards Survey

We at the IEC want to know how our standards are used once they are published.

The answers to this survey will help us to improve IEC standards and standard related information to meet your future needs

Would you please take a minute to answer the survey on the other side and mail or fax to:

Customer Service Centre (CSC)

International Electrotechnical Commission

3, rue de Varembé

Case postale 131

1211 Geneva 20

Switzerland

or

Fax to: CSC at +41 22 919 03 00

Thank you for your contribution to the standards making process.

A Prioritaire

Nicht frankieren
Ne pas affranchir



Non affrancare
No stamp required

RÉPONSE PAYÉE

SUISSE

Customer Service Centre (CSC)

International Electrotechnical Commission

3, rue de Varembé

Case postale 131

1211 GENEVA 20

Switzerland

1.
No. of IEC standard:
.....

2.
Tell us why you have the standard.
(check many as apply). I am:
 the buyer
 the user
 a librarian
 a researcher
 an engineer
 a safety expert
 involved in testing
 with a government agency
 in industry
 other.....

3.
This standard was purchased from?
.....

4.
This standard will be used
(check as many as apply):
 for reference
 in a standards library
 to develop a new product
 to write specifications
 to use in a tender
 for educational purposes
 for a lawsuit
 for quality assessment
 for certification
 for general information
 for design purposes
 for testing
 other.....

5.
This standard will be used in conjunction
with (check as many as apply):
 IEC
 ISO
 corporate
 other (published by.....)
 other (published by.....)
 other (published by.....)

6.
This standard meets my needs
(check one)
 not at all
 almost
 fairly well
 exactly

7.
Please rate the standard in the following
areas as (1) bad, (2) below average,
(3) average, (4) above average,
(5) exceptional, (0) not applicable:

- clearly written
- logically arranged
- information given by tables
- illustrations
- technical information

8.
I would like to know how I can legally
reproduce this standard for:
 internal use
 sales information
 product demonstration
 other.....

9.
In what medium of standard does your
organization maintain most of its
standards (check one):
 paper
 microfilm/microfiche
 mag tapes
 CD-ROM
 floppy disk
 on line

9A.
If your organization currently maintains
part or all of its standards collection in
electronic media please indicate the
format(s):
 raster image
 full text

10.
In what medium does your organization
intend to maintain its standards collection
in the future (check all that apply):
 paper
 microfilm/microfiche
 mag tape
 CD-ROM
 floppy disk
 on line

10A.
For electronic media which format will be
chosen (check one)
 raster image
 full text

11.
My organization is in the following sector
(e.g. engineering, manufacturing)
.....

12.
Does your organization have a standards
library:
 yes
 no

13.
If you said yes to 12 then how many
volumes:
.....

14.
Which standards organizations
published the standards in your
library (e.g. ISO, DIN, ANSI, BSI,
etc.):
.....

15.
My organization supports the
standards-making process (check as
many as apply):
 buying standards
 using standards
 membership in standards
organization
 serving on standards
development committee
 other.....

16.
My organization uses (check one)
 French text only
 English text only
 Both English/French text

17.
Other comments:
.....
.....
.....
.....
.....
.....

18.
Please give us information about you
and your company
name:
job title:.....
company:
address:.....
.....
.....
No. employees at your location:.....
turnover/sales:.....



Enquête sur les normes

La CEI se préoccupe de savoir comment ses normes sont accueillies et utilisées.

Les réponses que nous procurera cette enquête nous aideront tout à la fois à améliorer nos normes et les informations qui les concernent afin de toujours mieux répondre à votre attente.

Nous aimerions que vous nous consacriez une petite minute pour remplir le questionnaire joint que nous vous invitons à retourner au:

Centre du Service Clientèle (CSC)

Commission Electrotechnique Internationale

3, rue de Varembe

Case postale 131

1211 Genève 20

Suisse

Télécopie: IEC/CSC +41 22 919 03 00

Nous vous remercions de la contribution que vous voudrez bien apporter ainsi à la Normalisation Internationale

A Prioritaire

Nicht frankieren
Ne pas affranchir



Non affrancare
No stamp required

RÉPONSE PAYÉE

SUISSE

Centre du Service Clientèle (CSC)

Commission Electrotechnique Internationale

3, rue de Varembe

Case postale 131

1211 GENÈVE 20

Suisse

1. Numéro de la Norme CEI:
.....

2. Pourquoi possédez-vous cette norme?
(plusieurs réponses possibles). Je suis:

- l'acheteur
- l'utilisateur
- bibliothécaire
- chercheur
- ingénieur
- expert en sécurité
- chargé d'effectuer des essais
- fonctionnaire d'Etat
- dans l'industrie
- autres

3. Où avez-vous acheté cette norme?
.....

4. Comment cette norme sera-t-elle utilisée?
(plusieurs réponses possibles)

- comme référence
- dans une bibliothèque de normes
- pour développer un produit nouveau
- pour rédiger des spécifications
- pour utilisation dans une soumission
- à des fins éducatives
- pour un procès
- pour une évaluation de la qualité
- pour la certification
- à titre d'information générale
- pour une étude de conception
- pour effectuer des essais
- autres

5. Cette norme est-elle appelée à être utilisée conjointement avec d'autres normes?
Lesquelles? (plusieurs réponses possibles):

- CEI
- ISO
- internes à votre société
- autre (publiée par)
- autre (publiée par)
- autre (publiée par)

6. Cette norme répond-elle à vos besoins?

- pas du tout
- à peu près
- assez bien
- parfaitement

7. Nous vous demandons maintenant de donner une note à chacun des critères ci-dessous (1, mauvais; 2, en-dessous de la moyenne; 3, moyen; 4, au-dessus de la moyenne; 5, exceptionnel; 0, sans objet)

- clarté de la rédaction
- logique de la disposition
- tableaux informatifs
- illustrations
- informations techniques

8. J'aimerais savoir comment je peux reproduire légalement cette norme pour:

- usage interne
- des renseignements commerciaux
- des démonstrations de produit
- autres

9. Quel support votre société utilise-t-elle pour garder la plupart de ses normes?

- papier
- microfilm/microfiche
- bandes magnétiques
- CD-ROM
- disquettes
- abonnement à un serveur électronique

9A. Si votre société conserve en totalité ou en partie sa collection de normes sous forme électronique, indiquer le ou les formats:

- format tramé (ou image balayée ligne par ligne)
- texte intégral

10. Sur quels supports votre société prévoit-elle de conserver sa collection de normes à l'avenir (plusieurs réponses possibles):

- papier
- microfilm/microfiche
- bandes magnétiques
- CD-ROM
- disquettes
- abonnement à un serveur électronique

10A. Quel format serait retenu pour un moyen électronique? (une seule réponse)

- format tramé
- texte intégral

11. A quel secteur d'activité appartient votre société? (par ex. ingénierie, fabrication)
.....

12. Votre société possède-t-elle une bibliothèque de normes?

- Oui
- Non

13. En combien de volumes dans le cas affirmatif?
.....

14. Quelles organisations de normalisation ont publiées les normes de cette bibliothèque (ISO, DIN, ANSI, BSI, etc.):
.....

15. Ma société apporte sa contribution à l'élaboration des normes par les moyens suivants (plusieurs réponses possible):

- en achetant des normes
- en utilisant des normes
- en qualité de membre d'organisations de normalisation
- en qualité de membre de comités de normalisation
- autres

16. Ma société utilise (une seule réponse)

- des normes en français seulement
- des normes en anglais seulement
- des normes bilingues anglais/français

17. Autres observations
.....
.....
.....
.....
.....
.....

18. Pourriez-vous nous donner quelques informations sur vous-mêmes et votre société?

nom

fonction

nom de la société

adresse

.....

.....

.....

nombre d'employés

chiffre d'affaires:

Publications de la CEI préparées par le Comité d'Études n° 47

- 60191:—Normalisation mécanique des dispositifs à semi-conducteurs.
- 60191-1 (1966) Première partie: Préparation des dessins des dispositifs à semiconducteurs.
- 60191-1A (1969) Premier complément.
- 60191-1B (1970) Deuxième complément.
- 60191-1C (1974) Troisième complément.
- 60191-2 (1966) Partie 2: Dimensions – Réimpression consolidée comprenant la CEI 191-2A (1967), 191-2B (1969), 191-2C (1970), 191-2D (1971), 191-2E (1974), 191-2F (1976), 191-2G (1978), 191-2H (1978), 191-2J (1980), 191-2K (1981), 191-2L (1982), 191-2M (1983), 191-2N (1987), 191-2P (1988), 191-2Q (1990), 191-2R (1995), 191-2S (1995), 191-2T (1996), 191-2U (1997).
- 60191-3 (1974) Troisième partie: Règles générales pour la préparation des dessins d'encombrement des circuits intégrés.
Modification n° 1 (1983).
Amendement 2 (1995).
- 60191-3A (1976) Premier complément.
- 60191-3B (1978) Deuxième complément.
- 60191-3C (1987) Troisième complément.
- 60191-3D (1988) Quatrième complément.
- 60191-3E (1990) Cinquième complément.
- 60191-3F (1994) Sixième complément.
- 60191-4 (1987) Quatrième partie: Système de codification et classification en formes des boîtiers pour dispositifs à semiconducteurs.
- 60191-5 (1997) Partie 5: Recommandations applicables aux boîtiers à transfert automatisé sur bande (TAB) des circuits intégrés.
- 60191-6 (1990) Sixième partie: Règles générales pour la préparation des dessins d'encombrement des dispositifs à semiconducteurs à montage en surface.
- 60747:— Dispositifs à semiconducteurs. Dispositifs discrets.
- 60747-1 (1983) Première partie: Généralités.
Amendement 1 (1991).
Amendement 2 (1993).
Amendement 3 (1996).
- 60747-2 (1983) Deuxième partie: Diodes de redressement.
Amendement 1 (1992).
Amendement 2 (1993).
- 60747-2-1 (1989) Section un: Spécification particulière-cadre pour les diodes de redressement (y compris les diodes à avalanche) à température ambiante et de boîtier spécifiées, pour courants jusqu'à 100 A.
- 60747-2-2 (1993) Section 2: Spécification particulière cadre pour les diodes de redressement (y compris les diodes à avalanche), à températures ambiante et de boîtier spécifiées, pour courants supérieurs à 100 A.
- 60747-3 (1985) Troisième partie: Diodes de signal (y compris les diodes de commutation) et diodes régulatrices.
Amendement 1 (1991).
Amendement 2 (1993).
- 60747-3-1 (1986) Section un: Spécification particulière cadre pour les diodes de signal, les diodes de commutation et les diodes à avalanche contrôlée.
- 60747-3-2 (1986) Section deux: Spécification particulière cadre pour les diodes régulatrices de tension et les diodes de tension de référence, à l'exclusion des diodes de référence de précision compensées en température.
- 60747-4 (1991) Quatrième partie: Diodes et transistors hyperfréquences.
Amendement 1 (1993).

(suite)

IEC publications prepared by Technical Committee No. 47

- 60191:— Mechanical standardization of semiconductor devices.
- 60191-1 (1966) Part 1: Preparation of drawings of semiconductor devices.
- 60191-1A (1969) First supplement.
- 60191-1B (1970) Second supplement.
- 60191-1C (1974) Third supplement.
- 60191-2 (1966) Part 2: Dimensions – Consolidated reprint consisting of IEC 191-2A (1967), 191-2B (1969), 191-2C (1970), 191-2D (1971), 191-2E (1974), 191-2F (1976), 191-2G (1978), 191-2H (1978), 191-2J (1980), 191-2K (1981), 191-2L (1982), 191-2M (1983), 191-2N (1987), 191-2P (1988), 191-2Q (1990), 191-2R (1995), 191-2S (1995), 191-2T (1996), 191-2U (1997).
- 60191-3 (1974) Part 3: General rules for the preparation of outline drawings of integrated circuits.
Amendment No. 1 (1983).
Amendment 2 (1995).
- 60191-3A (1976) First supplement.
- 60191-3B (1978) Second supplement.
- 60191-3C (1987) Third supplement.
- 60191-3D (1988) Fourth supplement.
- 60191-3E (1990) Fifth supplement.
- 60191-3F (1994) Sixth supplement.
- 60191-4 (1987) Part 4: Coding system and classification into forms of package outlines for semiconductor devices.
- 60191-5 (1997) Part 5: Recommendations applying to integrated circuit packages using tape automated bonding (TAB).
- 60191-6 (1990) General rules for the preparation of outline drawings of surface mounted semiconductor device packages.
- 60747:— Semiconductor devices. Discrete devices.
- 60747-1 (1983) Part 1: General.
Amendment 1 (1991).
Amendment 2 (1993).
Amendment 3 (1996).
- 60747-2 (1983) Part 2: Rectifier diodes.
Amendment 1 (1992).
Amendment 2 (1993).
- 60747-2-1 (1989) Section One: Blank detail specification for rectifier diodes (including avalanche rectifier diodes), ambient and case-rated up to 100 A.
- 60747-2-2 (1993) Section 2: Blank detail specification for rectifier diodes (including avalanche rectifier diodes), ambient and case-rated, for currents greater than 100 A.
- 60747-3 (1985) Part 3: Signal (including switching) and regulator diodes.
Amendment 1 (1991).
Amendment 2 (1993).
- 60747-3-1 (1986) Section One: Blank detail specification for signal diodes, switching diodes and controlled-avalanche diodes.
- 60747-3-2 (1986) Section Two: Blank detail specification for voltage-regulator diodes and voltage-reference diodes, excluding temperature-compensated precision reference diodes.
- 60747-4 (1991) Part 4: Microwave diodes and transistors.
Amendment 1 (1993).

(continued)

**Publications de la CEI préparées
par le Comité d'Études n° 47 (suite)**

- 60747-12-4 (1997) Partie 12: Dispositifs optoélectroniques – Section 4: Spécification particulière cadre pour modules pin-FET avec ou sans fibre amorce pour systèmes ou sous-systèmes à fibres optiques.
- 60747-12-5 (1997) Partie 12: Dispositifs optoélectroniques – Section 5: Spécification particulière cadre pour photodiodes pin avec ou sans fibre amorce pour systèmes ou sous-systèmes à fibres optiques.
- 60747-12-6 (1997) Partie 12: Dispositifs optoélectroniques – Section 6: Spécification particulière cadre pour photodiodes à avalanche avec ou sans fibre amorce pour systèmes ou sous-systèmes à fibres optiques.
- 60748: — Dispositifs à semiconducteurs. Circuits intégrés.
- 60748-1 (1984) Première partie: Généralités.
Amendement 1 (1991).
Amendement 2 (1993).
Amendement 3 (1995).
- 60748-2 (1985) Deuxième partie: Circuits intégrés digitaux.
Amendement 1 (1991).
Amendement 2 (1993).
- 60748-2-1 (1991) Section deux – Spécification particulière cadre pour les portes bipolaires à circuits intégrés digitaux monolithiques (non valable pour les réseaux logiques prédiffusés).
- 60748-2-2 (1992) Section deux – Spécification de famille pour les circuits intégrés numériques HCMOS, séries 54/74 HC, 54/74 HCT, 54/74 HCU.
Amendement 1 (1994).
- 60748-2-3 (1992) Section trois – Spécification particulière cadre pour les circuits intégrés numériques HCMOS, séries 54/74 HC, 54/74 HCT, 54/74 HCU.
- 60748-2-4 (1992) Section quatre – Spécification de famille pour les circuits intégrés numériques MOS complémentaires, séries 4 000 B et 4 000 UB.
- 60748-2-5 (1992) Section cinq – Spécification particulière cadre pour les circuits intégrés numériques MOS complémentaires (séries 4 000 B et 4 000 UB).
- 60748-2-6 (1991) Section six – Spécification particulière cadre pour les microprocesseurs à circuits intégrés.
- 60748-2-7 (1992) Section sept – Spécification particulière cadre pour les mémoires bipolaires à lecture seule programmables par fusion à circuits intégrés.
- 60748-2-8 (1993) Section huit – Spécification particulière cadre pour les mémoires à circuits intégrés, à lecture-écriture, à fonctionnement statique.
- 60748-2-9 (1994) Section 9: Spécification particulière cadre pour les mémoires mortes MOS effaçables aux UV et programmables électriquement.
- 60748-2-10 (1994) Section 10: Spécification particulière cadre pour les mémoires à circuits intégrés à lecture-écriture, à fonctionnement dynamique
- 60748-3 (1986) Troisième partie: Circuits intégrés analogiques.
Amendement 1 (1991).
Amendement 2 (1994).
- 60748-3-1 (1991) Section un: Spécification particulière cadre pour les amplificateurs opérationnels intégrés monolithiques.
- 60748-4 (1997) Partie 4: Circuits intégrés d'interface.
- 60748-4-1 (1993) Partie 4: Circuits intégrés d'interface – Section 1: Spécification particulière cadre pour les convertisseurs linéaires numériques-analogiques.
- 60748-4-2 (1993) Partie 4: Circuits intégrés d'interface – Section 2: Spécification particulière cadre pour les convertisseurs linéaires analogiques-numériques.

(suite)

**IEC publications prepared
by Technical Committee No. 47 (continued)**

- 60747-12-4 (1997) Part 12: Optoelectronic devices – Section 4: Blank detail specification for pin-FET modules with/without pigtail for fibre optic systems or sub-systems.
- 60747-12-5 (1997) Part 12: Optoelectronic devices – Section 5: Blank detail specification for pin-photodiodes with/without pigtail for fibre optic systems or sub-systems.
- 60747-12-6 (1997) Part 12: Optoelectronic devices – Section 6: Blank detail specification for avalanche photodiodes (APDs) with/without pigtail for fibre optic systems or subsystems.
- 60748: — Semiconductor devices. Integrated circuits.
- 60748-1 (1984) Part 1: General.
Amendment 1 (1991).
Amendment 2 (1993).
Amendment 3 (1995).
- 60748-2 (1985) Part 2: Digital integrated circuits.
Amendment 1 (1991).
Amendment 2 (1993).
- 60748-2-1 (1991) Section two – Blank detail specification for bipolar monolithic digital integrated circuit gates (excluding uncommitted logic arrays).
- 60748-2-2 (1992) Section two – Family specification for HCMOS digital integrated circuits, series 54/74 HC, 54/74 HCT, 54/74 HCU.
Amendment 1 (1994).
- 60748-2-3 (1992) Section three – Blank detail specification for HCMOS digital integrated circuits, series 54/74 HC, 54/74 HCT, 54/74 HCU.
- 60748-2-4 (1992) Section four – Family specification for complementary MOS digital integrated circuits, series 4 000 B and 4 000 UB.
- 60748-2-5 (1992) Section five – Blank detail specification for complementary MOS digital integrated circuits (series 4 000 B and 4 000 UB).
- 60748-2-6 (1991) Section six – Blank detail specification for micro-processor integrated circuits.
- 60748-2-7 (1992) Section seven – Blank detail specification for integrated circuit fusible-link programmable bipolar read-only memories.
- 60748-2-8 (1993) Section eight – Blank detail specification for integrated circuit static read/write memories.
- 60748-2-9 (1994) Section 9: Blank detail specification for MOS ultra-violet light erasable electrically programmable read-only memories.
- 60748-2-10 (1994) Section 10: Blank detail specification for integrated circuit dynamic read/write memories.
- 60748-3 (1986) Part 3: Analogue integrated circuits.
Amendment 1 (1991).
Amendment 2 (1994).
- 60748-3-1 (1991) Section One: Blank detail specification for monolithic integrated operational amplifiers.
- 60748-4 (1997) Part 4: Interface integrated circuits.
- 60748-4-1 (1993) Part 4: Interface integrated circuits – Section 1: Blank detail specification for linear digital-to-analogue converters (DAC).
- 60748-4-2 (1993) Part 4: Interface integrated circuits – Section 2: Blank detail specification for linear analogue-to-digital converters (ADC).

(continued)

**Publications de la CEI préparées
par le Comité d'Études n° 47 (suite)**

60748-11 (1990)	Onzième partie: Spécification intermédiaire pour les circuits intégrés à semi-conducteurs à l'exclusion des circuits hybrides. Amendement 1 (1995).
60748-11-1 (1992)	Onzième partie: Section un: Examen visuel interne pour les circuits intégrés à semi-conducteurs à l'exclusion des circuits hybrides.
60748-20 (1988)	Vingtième partie: Spécification générique pour les circuits intégrés à couches et les circuits intégrés hybrides à couches. Amendement 1 (1995).
60748-20-1 (1994)	Section 1: Exigences pour l'examen visuel interne.
60748-21 (1997)	Partie 21: Spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'homologation.
60748-21-1 (1997)	Partie 21-1: Spécification particulière cadre pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'homologation.
60748-22 (1997)	Partie 22: Spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire.
60748-22-1 (1997)	Partie 22-1: Spécification particulière cadre pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire.
60749 (1996)	Dispositifs à semi-conducteurs. Essais mécaniques et climatiques.
61739 (1996)	Circuits intégrés – Procédures pour l'agrément d'une ligne de fabrication et la gestion de la qualité.

**IEC publications prepared
by Technical Committee No. 47 (continued)**

60748-11 (1990)	Part 11: Sectional specification for semiconductor integrated circuits excluding hybrid circuits. Amendment 1 (1995).
60748-11-1 (1992)	Part 11: Section one: Internal visual examination for semiconductor integrated circuits excluding hybrid circuits.
60748-20 (1988)	Part 20: Generic specification for film integrated circuits and hybrid film integrated circuits. Amendment 1 (1995).
60748-20-1 (1994)	Section 1: Requirements for internal visual examination.
60748-21 (1997)	Part 21: Sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of qualification approval procedures.
60748-21-1 (1997)	Part 21-1: Blank detail specification for film integrated circuits and hybrid film integrated circuits on the basis of qualification approval procedures.
60748-22 (1997)	Part 22: Sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedure.
60748-22-1 (1997)	Part 22-1: Blank detail specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedures.
60749 (1996)	Semiconductor devices. Mechanical and climatic test methods.
61739 (1996)	Integrated circuits – Procedures for manufacturing line approval and quality management.

ISBN 2-8318-3700-2



9 782831 838007

ICS 31.200
