

INTERNATIONAL STANDARD

NORME INTERNATIONALE

**Semiconductor devices – Discrete devices –
Part 9: Insulated-gate bipolar transistors (IGBTs)**

**Dispositifs à semiconducteurs – Dispositifs discrets –
Partie 9: Transistors bipolaires à grille isolée (IGBT)**



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2007 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester.

If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de la CEI ou du Comité national de la CEI du pays du demandeur.

Si vous avez des questions sur le copyright de la CEI ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de la CEI de votre pays de résidence.

IEC Central Office
3, rue de Varembe
CH-1211 Geneva 20
Switzerland
Email: inmail@iec.ch
Web: www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigenda or an amendment might have been published.

- Catalogue of IEC publications: www.iec.ch/searchpub

The IEC on-line Catalogue enables you to search by a variety of criteria (reference number, text, technical committee,...). It also gives information on projects, withdrawn and replaced publications.

- IEC Just Published: www.iec.ch/online_news/justpub

Stay up to date on all new IEC publications. Just Published details twice a month all new publications released. Available on-line and also by email.

- Electropedia: www.electropedia.org

The world's leading online dictionary of electronic and electrical terms containing more than 20 000 terms and definitions in English and French, with equivalent terms in additional languages. Also known as the International Electrotechnical Vocabulary online.

- Customer Service Centre: www.iec.ch/webstore/custserv

If you wish to give us your feedback on this publication or need further assistance, please visit the Customer Service Centre FAQ or contact us:

Email: csc@iec.ch

Tel.: +41 22 919 02 11

Fax: +41 22 919 03 00

A propos de la CEI

La Commission Electrotechnique Internationale (CEI) est la première organisation mondiale qui élabore et publie des normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications CEI

Le contenu technique des publications de la CEI est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

- Catalogue des publications de la CEI: www.iec.ch/searchpub/cur_fut-f.htm

Le Catalogue en-ligne de la CEI vous permet d'effectuer des recherches en utilisant différents critères (numéro de référence, texte, comité d'études,...). Il donne aussi des informations sur les projets et les publications retirées ou remplacées.

- Just Published CEI: www.iec.ch/online_news/justpub

Restez informé sur les nouvelles publications de la CEI. Just Published détaille deux fois par mois les nouvelles publications parues. Disponible en-ligne et aussi par email.

- Electropedia: www.electropedia.org

Le premier dictionnaire en ligne au monde de termes électroniques et électriques. Il contient plus de 20 000 termes et définitions en anglais et en français, ainsi que les termes équivalents dans les langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International en ligne.

- Service Clients: www.iec.ch/webstore/custserv/custserv_entry-f.htm

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions, visitez le FAQ du Service clients ou contactez-nous:

Email: csc@iec.ch

Tél.: +41 22 919 02 11

Fax: +41 22 919 03 00



IEC 60747-9

Edition 2.0 2007-09

INTERNATIONAL STANDARD

NORME INTERNATIONALE

**Semiconductor devices – Discrete devices –
Part 9: Insulated-gate bipolar transistors (IGBTs)**

**Dispositifs à semiconducteurs – Dispositifs discrets –
Partie 9: Transistors bipolaires à grille isolée (IGBT)**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

PRICE CODE
CODE PRIX

XA

ICS 31.080.01; 31.080.30

ISBN 2-8318-9321-6

CONTENTS

FOREWORD.....	5
1 Scope.....	7
2 Normative references	7
3 Terms and definitions	7
3.1 Graphical symbol of IGBT.....	7
3.2 General terms	8
3.3 Terms related to ratings and characteristics; voltages and currents.....	8
3.4 Terms related to ratings and characteristics; other characteristics.....	10
4 Letter symbols.....	12
4.1 General.....	12
4.2 Additional general subscripts.....	12
4.3 List of letter symbols	13
5 Essential ratings and characteristics.....	14
5.1 Ratings (limiting values)	14
5.2 Characteristics	15
6 Measuring methods	17
6.1 General.....	17
6.2 Verification of ratings (limiting values).....	17
6.3 Methods of measurement	26
7 Acceptance and reliability.....	45
7.1 General requirements.....	45
7.2 Specific requirements.....	45
7.3 Type tests and routine tests	48
Annex A (normative) Measuring method for collector-emitter breakdown voltage	50
Annex B (normative) Measuring method for inductive load turn-off current under specified conditions	52
Annex C (normative) Forward biased safe operating area (FBSOA).....	54
Annex D (normative) Case non-rupture	58
Bibliography.....	59
Figure 1 – Circuit for measuring the collector-emitter voltages V_{CES} , V_{CER} , V_{CEX}	18
Figure 2 – Circuit for testing the gate-emitter voltage $\pm V_{GES}$	19
Figure 3 – Circuit for measuring collector current.....	20
Figure 4 – Circuit for measuring peak collector current	21
Figure 5 – Test circuit of reverse safe operating area (RBSOA)	22
Figure 6 – Waveforms of gate-emitter voltage V_{GE} and collector current I_C during turn-off.....	22
Figure 7 – Circuit for testing safe operating pulse width at load short circuit (SCSOA1)	23
Figure 8 – Waveforms of gate-emitter voltage V_{GE} , collector current I_C and voltage V_{CE} during load short-circuit condition SCSOA1	24
Figure 9 – Short-circuit safe operating area 2 (SCSOA2)	25

Figure 10 – Waveforms during SCSOA2	25
Figure 11 – Circuit for measuring the collector-emitter sustaining voltage V_{CE*sus}	26
Figure 12 – Operating locus of the collector current	27
Figure 13 – Circuit for measuring the collector-emitter saturation voltage V_{CEsat}	28
Figure 14 – Basic circuit for measuring the gate-emitter threshold voltage	29
Figure 15 – Circuit for measuring the collector cut-off current	30
Figure 16 – Circuit for measuring the gate leakage current	31
Figure 17 – Circuit for measuring the input capacitance	32
Figure 18 – Circuit for measuring the output capacitance	33
Figure 19 – Circuit for measuring the reverse transfer capacitance	34
Figure 20 – Circuit for measuring the gate charge	35
Figure 21 – Basic gate charge waveform	35
Figure 22 – Circuit for measuring the short-circuit internal gate resistance	36
Figure 23 – Circuit for measuring turn-on times and energy	37
Figure 24 – Waveforms during turn-on times	38
Figure 25 – Circuit for measuring turn-off times and energy	39
Figure 26 – Waveforms during turn-off times	39
Figure 27 – Circuit for measuring the variation with temperature of the collector-emitter voltage V_{CE} at a low measuring current I_{C1} and for heating up the IGBT by a high current I_{C2}	41
Figure 28 – Typical variation of the collector-emitter voltage V_{CE} at a low measuring current I_{C1} with the case temperature T_C (when heated from outside, i.e. $T_C = T_{vj}$)	42
Figure 29 – Circuit for measuring thermal resistance and transient thermal impedance: method 2	43
Figure 30 – Typical variation of the gate-emitter threshold voltage $V_{GE(th)}$ at a low measuring current I_{C2} with the case temperature T_C (when heated from the outside, i.e. $T_C = T_{vj}$)	44
Figure 31 – I_C , V_{GE} and T_C with time	45
Figure 32 – Circuit for high-temperature blockings	46
Figure 33 – Circuit for high-temperature gate bias	47
Figure 34 – Circuit for intermittent operating life	47
Figure 35 – Expected number of cycles versus temperature rise ΔT_{vj}	48
Figure A.1 – Circuit for testing the collector-emitter breakdown voltage	50
Figure B.1 – Measuring circuit for inductive load turn-off current	52
Figure B.2 – Waveforms of collector current I_C and collector voltage V_{CE} during turn-off	52
Figure C.1 – Test circuit of forward biased safe operating area (method 1)	54
Figure C.2 – Typical ΔV_{CE} versus collector-emitter voltage V_{CE} characteristics	55
Figure C.3 – Typical forward biased safe operating area	55
Figure C.4 – Circuit testing forward biased safe operating area (method 2)	56
Figure C.5 – Latching mode operation waveforms	57
Figure C.6 – Latching mode I-V characteristic	57

Table 1 – Acceptance-defining characteristics	17
Table 2 – Acceptance-defining characteristics for endurance and reliability tests	46
Table 3 – Minimum type and routine tests for IGBTs when applicable	49

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**SEMICONDUCTOR DEVICES –
DISCRETE DEVICES –**
Part 9: Insulated-gate bipolar transistors (IGBTs)**FOREWORD**

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with an IEC Publication.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60747-9 has been prepared by subcommittee 47E: Discrete semiconductor devices, of IEC technical committee 47: Semiconductor devices.

This second edition of IEC 60747-9 cancels and replaces the first edition (1998) and its amendment 1 (2001).

The main changes with respect to the previous edition are listed below.

- a) Clause 3 was amended by adding terms that should be included.
- b) Clauses 4 and 5 were amended by suitable additions and deletions that should be included.
- c) Clauses 6 and 7 in Amendment 1 were combined into Clause 6 with suitable additions and corrections that should be included.
- d) Clause 8 in Amendment 1 was renumbered as Clause 7.

This standard is to be read in conjunction with IEC 60747-1.

The text of this standard is based on the following documents:

FDIS	Report on voting
47E/333/FDIS	47E/341/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all parts of the IEC 600747 series, under the general title: *Semiconductor devices – Discrete devices*, can be found on the IEC website.

The committee has decided that the contents of this publication will remain unchanged until the maintenance result date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

SEMICONDUCTOR DEVICES – DISCRETE DEVICES –

Part 9: Insulated-gate bipolar transistors (IGBTs)

1 Scope

This part of IEC 60747 gives product specific standards for terminology, letter symbols, essential ratings and characteristics, verification of ratings and methods of measurement for insulated-gate bipolar transistors (IGBTs).

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60747-1:2006, *Semiconductor devices – Part 1: General*

IEC 60747-2, *Semiconductor devices – Discrete devices and integrated circuits – Part 2: Rectifier diodes*

IEC 60747-6, *Semiconductor devices – Part 6: Thyristors*

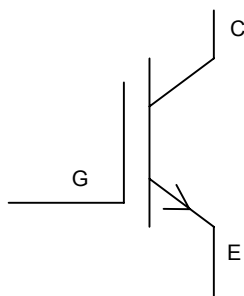
IEC 61340 (all parts), *Electrostatics*

3 Terms and definitions

For the purposes of this document, the following terms and definitions apply.

3.1 Graphical symbol of IGBT

The graphical symbol as shown below is used in this edition of IEC 60747-9.



Graphical symbol

NOTE Only the graphical symbol for N-channel IGBT is used in this standard. It equally applies for the measurement of P-channel devices. In the case of P-channel devices polarity must be adapted.

3.2 General terms

3.2.1

insulated-gate bipolar transistor

IGBT

transistor having a conduction channel and a PN junction. The current flowing through the channel and the junction is controlled by an electric field resulting from a voltage applied between the gate and emitter terminals

See IEC 521-04-05.

NOTE With collector-emitter voltage applied, the PN junction is forward biased.

3.2.2

N-channel IGBT

IGBT that has one or more N-type conduction channels

See IEC 521-05-06.

3.2.3

P-channel IGBT

IGBT that has one or more P-type conduction channels

See IEC 521-04-05.

3.2.4

collector current (of an IGBT)

I_c

direct current that is switched (controlled) by the IGBT

3.2.5

collector terminal, collector (of an IGBT)

C

for an N-channel (a P-channel) IGBT, the terminal to (from) which the collector current flows from (to) the external circuit

See IEC 521-07-05 and IEC 521-05-02.

3.2.6

emitter terminal, emitter (of an IGBT)

E

for an N-channel (a P-channel) IGBT, the terminal from (to) which the collector current flows to (from) the external circuit

See IEC 521-07-04.

3.2.7

gate terminal, gate (of an IGBT)

G

terminal to which a voltage is applied against the emitter terminal in order to control the collector current

See IEC 521-07-09.

3.3 Terms related to ratings and characteristics; voltages and currents

3.3.1

collector-emitter (d.c.) voltage

voltage between collector and emitter

3.3.2

collector-emitter voltage with gate-emitter short-circuited

V_{CES}

collector-emitter voltage at which the collector current has a specified low (absolute) value with gate-emitter short-circuited

3.3.3**collector-emitter sustaining voltage** V_{CE^*sus}

collector-emitter breakdown voltage at relatively high values of collector current where the breakdown voltage is relatively insensitive to changes in collector current, for a specified termination between gate and emitter terminals

NOTE 1 The specified termination between gate and emitter terminals is indicated in the letter symbol by the third subscript '*'; see 4.1.2 of IEC 60747-7.

NOTE 2 When necessary, a suitable qualifier is added to the basic term to indicate a specific termination between gate and emitter terminals.

Example: Collector-emitter sustaining voltage with gate and emitter terminals short-circuited V_{CESsus} .

NOTE 3 The basic term may be shortened if the meaning is clear from the letter symbol used.

Example: Collector-emitter sustaining voltage V_{CERsus} .

NOTE 4 This term is important for high-voltage devices, for example more than 4 kV.

3.3.4**collector-emitter breakdown voltage** $V_{(BR)CES}$

voltage between collector and emitter above which the collector current rises steeply, with gate to emitter short-circuited

See IEC 521-05-06.

3.3.5**collector-emitter saturation voltage** V_{CEsat}

collector-emitter voltage under conditions of gate-emitter voltage at which the collector current is essentially independent of the gate-emitter voltage

3.3.6**gate-emitter (d.c.) voltage**

voltage between gate and emitter

3.3.7**gate-collector (d.c.) voltage**

voltage between gate and collector

3.3.8**gate-emitter threshold voltage** $V_{GE(th)}$

gate-emitter voltage at which the collector current has a specified low (absolute) value

3.3.9**electrostatic discharge voltage**

voltage that can be applied to the gate terminal without destruction of the isolation layer
See IEC 521-05-27

3.3.10**collector cut-off current**

collector current at a specific collector-emitter voltage below the breakdown region and gate off-state

3.3.11**collector current**

current through collector

3.3.12

tail current

I_{CZ}

collector current during the tail time

3.3.13

gate leakage current

I_{GES}

leakage current into the gate terminal at a specified gate-emitter voltage with the collector terminal short-circuited to the emitter terminal

3.3.14

safe operating area

SOA

collector current versus collector emitter voltage where the IGBT is able to turn-on and turn-off without failure

3.3.14.1

forward bias safe operating area

FBSOA

collector current versus collector emitter voltage where the IGBT is able to turn-on and is able to be on-state without failure

3.3.14.2

reverse bias safe operating area

RBSOA

collector current versus collector emitter voltage where the IGBT is able to turn-off without failure

3.3.14.3

short circuit safe operating area

SCSOA

short circuit duration and collector emitter voltage where the IGBT is able to turn-on and turn-off without failure

3.4 Terms related to ratings and characteristics; other characteristics

3.4.1

input capacitance

C_{ies}

capacitance between the gate and emitter terminals with the collector terminal short-circuited to the emitter terminal for a.c.

3.4.2

output capacitance

C_{oes}

capacitance between the collector and emitter terminals with the gate terminal short-circuited to the emitter terminal for a.c.

3.4.3

reverse transfer capacitance

C_{res}

capacitance between the collector and gate terminals

3.4.4

gate charge

Q_G

charge required to raise the gate-emitter voltage from a specified low to a specified high level

3.4.5**internal gate resistance** r_g

internal series resistance

3.4.6**turn-on energy (per pulse)** E_{on}

energy dissipated inside the IGBT during the turn-on of a single collector current pulse

NOTE The corresponding turn-on power dissipation under periodic pulse conditions is obtained by multiplying E_{on} by the pulse frequency.

3.4.7**turn-off energy (per pulse)** E_{off}

energy dissipated inside the IGBT during the turn-off time plus the tail time of a single collector current pulse

NOTE The corresponding turn-off power dissipation under periodic pulse conditions is obtained by multiplying E_{off} by the pulse frequency.

3.4.8**turn-on delay time** $t_{d(on)}$, t_d

time interval between the beginning of a voltage pulse across the input terminals which switches the IGBT from the off-state to the on-state and the beginning of the rise of the collector current

NOTE Usually, the time is measured between points corresponding to 10 % of the input and output pulse amplitudes.

3.4.9**rise time** t_r

time interval between the instants at which the rise of the collector current reaches specified lower and upper limits, respectively, when the IGBT is being switched from the off-state to the on-state

NOTE Usually the lower and upper limits are 10 % and 90 % of the pulse amplitude.

3.4.10**turn-on time** t_{on}

sum of the turn-on delay time and the rise time

3.4.11**turn-off delay time** $t_{d(off)}$, t_s

time interval between the end of the voltage pulse across the input terminals which has held the IGBT in its on-state and the beginning of the fall of the collector current when the IGBT is switched from the on-state to the off-state

NOTE Usually, the time is measured between points corresponding to 90 % of the input and output pulse amplitudes.

3.4.12**fall time** t_f

time interval between the instants at which the fall of the collector current reaches specified upper and lower limits, respectively, when the IGBT is switched from the on-state to the off-state

NOTE Usually, the upper and lower limits are 90 % and 10 % of the pulse amplitude.

3.4.13

turn-off time

t_{off}

sum of the turn-off delay time and the fall time

3.4.14

tail time

t_z

time interval from the end of the turn-off time to the instant at which the collector current has fallen to 2 % or lower specified value

4 Letter symbols

4.1 General

General letter symbols for IGBTs are defined in Clause 4 of IEC 60747-1.

4.2 Additional general subscripts

C,c	collector
E,e	emitter
G,g	gate
sat	saturation
th	threshold
Z,z	tail
S	termination with a short circuit
R	termination with a resistor
X	termination with specified gate emitter voltage
sus	sustaining

4.3 List of letter symbols

Name and designation	Letter symbol
4.3.1 Voltages	
Collector-emitter voltage	V_{CE}
Collector-emitter voltage, gate-emitter short-circuited	V_{CES}
Collector-emitter sustaining voltage	$V_{CE^{*}sus}$
Collector-emitter breakdown voltage, gate-emitter short-circuited	$V_{(BR)CES}$
Collector-emitter saturation voltage	V_{CEsat}
Gate-emitter voltage	V_{GE}
Gate-emitter voltage, collector-emitter short-circuited	V_{GES}
Gate-emitter threshold voltage	$V_{GE(th)}$
Collector-gate voltage, gate-emitter resistance specified	V_{CGR}
4.3.2 Currents	
Collector current	I_C
Peak collector current	I_{CM}
Repetitive peak collector current	I_{CRM}
Collector-emitter cut-off current, gate-emitter short-circuited	I_{CES}
Tail current	I_{CZ}
Gate current	I_G
Gate leakage current, collector-emitter short-circuited	I_{GES}
4.3.3 Other electrical magnitudes	
Input capacitance	C_{ies}
Output capacitance	C_{oes}
Reverse transfer capacitance	C_{res}
Gate charge	Q_G
Internal gate resistance	r_g
Turn-on power dissipation	P_{on}
Turn-on energy	E_{on}
Turn-off power dissipation	P_{off}
Turn-off energy	E_{off}
Conducting state power dissipation	P_{cond}
Conducting state energy	E_{cond}
Total power dissipation	P_{tot}
4.3.4 Time	
Tail time	t_z
4.3.5 Thermal magnitudes	
Thermal resistance junction to heatsink	$R_{th(j-c)}$
Transient thermal impedance junction to heatsink	$Z_{th(j-c)}$

5 Essential ratings and characteristics

5.1 Ratings (limiting values)

Ratings shall be valid for the whole range of operating conditions as stated for the particular device, with reference to a curve where appropriate.

5.1.1 Ambient or case or virtual junction operating temperature (T_a or T_c or T_{vj})

Maximum and minimum values.

5.1.2 Storage temperature (T_{stg})

Maximum and minimum values.

5.1.3 Collector-emitter voltage with gate-emitter short-circuited (V_{CES})

Maximum value.

NOTE This rating should not be less than $V_{(BR)CES}$. (See 5.2.1.)

5.1.4 Gate-emitter voltages with collector emitter short circuit (V_{GES})

Maximum positive and negative values.

5.1.5 Continuous collector current (I_C)

Maximum value.

5.1.6 Repetitive peak collector current (I_{CRM})

Maximum value for rectangular pulses with specified pulse duration and duty cycle.

5.1.7 Non-repetitive peak collector current (I_{CSM})

Maximum value for a rectangular pulse with specified pulse duration.

5.1.8 Total power dissipation (P_{tot})

Maximum value with a derating curve where appropriate.

5.1.9 Maximum safe operating area

Diagram showing the maximum rated collector current I_C after turn-on, which may not be exceeded, even under best cooling conditions, as a function of the collector-emitter voltage V_{CE} before and during turn-on for direct current and various pulse durations at 25 °C case temperature.

5.1.10 Maximum reverse biased safe operating area (RBSOA)

Diagram showing the area of collector current I_C and collector-emitter voltage V_{CE} which the IGBTs will sustain simultaneously for a short period of time during turn-off without failure under the specified conditions.

5.1.11 Maximum short circuit safe operating area (SCSOA)

SCSOA is given by a pair of values of short-circuit duration t_{psc} and collector-emitter voltage V_{CE} which may not be exceeded under the load short-circuit conditions. The device may be turned on and turned off again for shorting a voltage source without failure.

5.1.12 Maximum terminal current (I_{tRMS}) (where appropriate)

Maximum r.m.s. value of the current through the main terminal.

5.1.13 Mounting force (F)

Maximum and minimum values, where appropriate.

5.1.14 Mounting torque (M)

Maximum and minimum values, where appropriate.

5.2 Characteristics

Characteristics shall be given at $T_{vj} = 25\text{ °C}$ except where otherwise stated; and at one other specified temperature.

5.2.1 Collector-emitter breakdown voltage ($V_{(BR)CES}$)

Minimum value with gate-emitter short-circuited and at specified collector current.

5.2.2 Collector-emitter sustaining voltage (V_{CE*sus})

Where appropriate, minimum value at specified collector current and gate conditions.

5.2.3 Collector-emitter saturation voltage (V_{CEsat})

Maximum value at specified gate voltage and collector current.

5.2.4 Gate-emitter threshold voltage ($V_{GE(th)}$)

Minimum and maximum values at specified collector-emitter voltage and collector current.

5.2.5 Collector-emitter cut-off current (I_{CE*})

Maximum value at specified high collector-emitter voltage and for a specified termination between gate and emitter terminals.

5.2.6 Gate leakage current (I_{GES})

Maximum value at the maximum rated gate-emitter voltage.

5.2.7 Capacitances

Typical values of the following, at specified collector-emitter voltage and test frequency.

5.2.7.1 Input capacitance (C_{ies})

Typical input capacitance as small-signal value, in common-emitter configuration, under specified bias conditions and at a specified frequency, with the output short-circuited to a.c.

5.2.7.2 Output capacitance (C_{oes})

Typical output capacitance as small-signal value, in common-emitter configuration, under specified bias conditions and at a specified frequency, with the input short-circuited to a.c.

5.2.7.3 Reverse transfer capacitance (C_{res})

Typical reverse transfer capacitance as small-signal value, in common-emitter configuration, under specified bias conditions and at a specified frequency.

5.2.8 Gate charge (Q_G)

Typical value at specified values of gate-emitter voltage, collector-emitter voltage before turn-on and collector current after turn-on.

5.2.9 Internal gate resistance (r_g)

Maximum and/or typical value with collector short circuited to emitter in a.c. at the specified values of gate -emitter voltage, collector -emitter voltage and frequency

5.2.10 Turn-on energy (E_{on})

Maximum value per pulse under the following specified conditions:

- collector-emitter voltage before turn-on;
- collector current after turn-on;
- load conditions;
- gate-emitter voltage;
- resistance in the gate-emitter circuit;
- case or ambient temperature or virtual junction temperature.

5.2.11 Turn-off energy (E_{off})

Maximum value per pulse under the following specified conditions:

- collector current before turn-off;
- collector-emitter voltage after turn-off;
- load conditions;
- gate-emitter voltage;
- resistance in the gate-emitter circuit;
- case or ambient temperature or virtual junction temperature.

5.2.12 Switching times

5.2.12.1 Turn-on delay time ($t_{d(on)}$) and rise time (t_r)

Maximum values under the following specified conditions:

- collector-emitter voltage before turn-on;
- collector current after turn-on,
- load conditions;
- gate-emitter voltage;
- resistance in the gate-emitter circuit.

5.2.12.2 Turn-off delay time ($t_{d(off)}$), fall time (t_f) and tail time (t_z)

Maximum values with a free-wheeling diode connected under the following specified conditions:

- collector-emitter voltage after turn-off;
- collector current before turn-off;
- load conditions;
- gate-emitter voltage;
- resistance in the gate-emitter circuit.

5.2.13 Thermal resistance junction to case ($R_{th(j-c)}$)

Maximum value for case-rated IGBTs.

5.2.14 Thermal resistance junction to ambient ($R_{th(j-a)}$)

Maximum value for ambient-rated IGBTs.

5.2.15 Transient thermal impedance junction to case ($Z_{th(j-c)}$)

For case-rated IGBTs, diagram showing the maximum values against the time elapsed after a step change in power dissipation, or analytical elements.

5.2.16 Transient thermal impedance junction to ambient ($Z_{th(j-a)}$)

For ambient-rated IGBTs, diagram showing the maximum values against the time elapsed after a step change in power dissipation.

6 Measuring methods

6.1 General

The polarities shown in these circuits are applicable to N channel devices. The circuits can be adapted for P channel devices by inverting the polarities of the meters, generators and power supplies. The handling precautions given in IEC 61340 and the measuring method procedures given in 60747-1 apply.

6.2 Verification of ratings (limiting values)

After the following test, confirm the IGBT characteristics specified in Table 1.

Table 1 – Acceptance-defining characteristics

Characteristics	Acceptance criteria
I_{CES}	$I_{CES} < USL$
I_{GES}	$I_{GES} < USL$
$V_{CE(sat)}$	$V_{CE(sat)} < USL$
$V_{GE(th)}$	$V_{GE(th)} < USL$ or $> LSL$
NOTE USL: upper specification limit LSL: lower specification limit	

6.2.1 Collector-emitter voltages (V_{CES} , V_{CER} , V_{CEX})

6.2.1.1 Purpose

To verify that an IGBT withstands the rated collector-emitter voltages V_{CES} , V_{CER} or V_{CEX} under specified conditions.

6.2.1.2 Circuit diagram (see Figure 1)

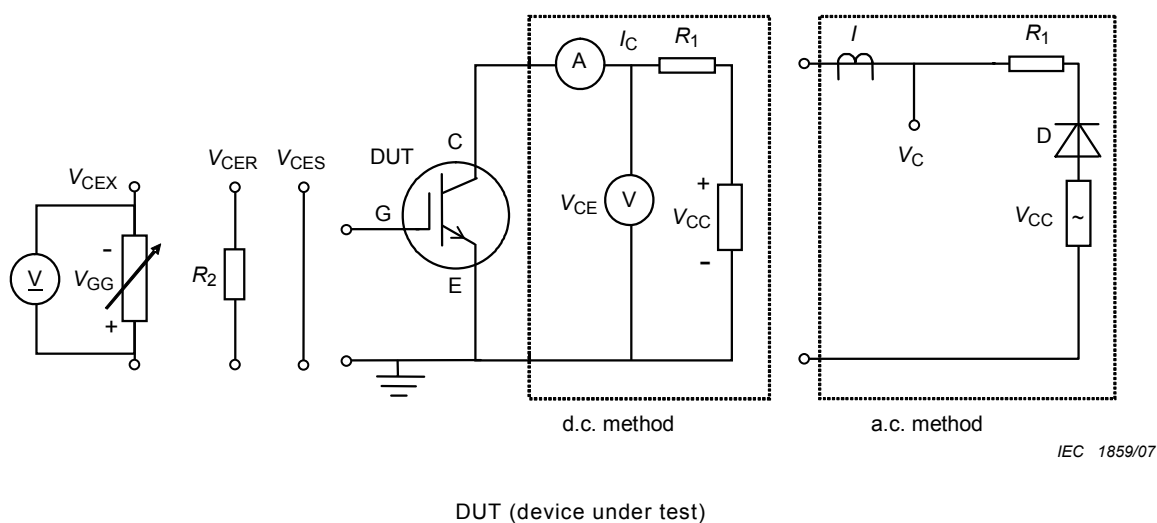


Figure 1 – Circuit for measuring the collector-emitter voltages V_{CES} , V_{CER} , V_{CEX}

6.2.1.3 Circuit description

V_{CC} and V_{GG} are the voltage supply. R_1 is a circuit protection resistor.

6.2.1.4 Test procedure

There are two methods, i.e. the d.c. method and the a.c. method, with circuits according to Figure 1.

The specified conditions between gate and emitter shall be applied. The collector-emitter voltage is set to the specified value.

6.2.1.5 Specified conditions

- Collector-emitter voltage V_{CE}
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- V_{CEX} : gate-emitter voltage $-V_{GG}$
- V_{CER} : resistor connected between gate and emitter
- V_{CES} : short circuit between gate and emitter

6.2.2 Gate-emitter voltage with collector emitter short circuit ($\pm V_{GES}$)

6.2.2.1 Purpose

To verify that an IGBT withstands the rated gate emitter voltage $\pm V_{GE}$ under specified conditions.

6.2.2.2 Circuit diagram (see Figure 2)

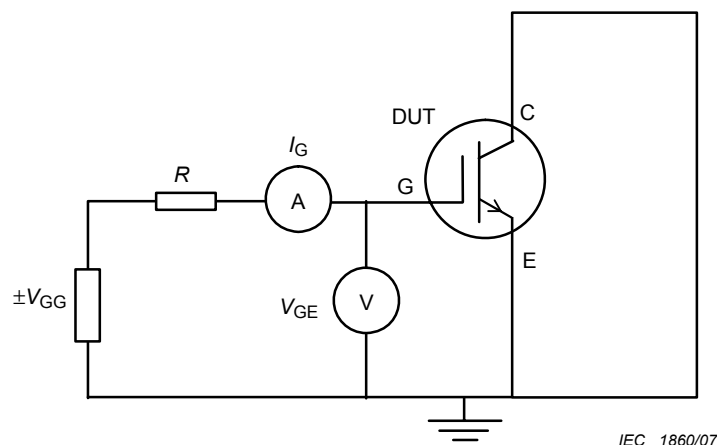


Figure 2 – Circuit for testing the gate-emitter voltage $\pm V_{GEs}$

6.2.2.3 Circuit description

V_{GG} is the voltage supply. R is a circuit protection resistor.

6.2.2.4 Test procedure

The gate-emitter voltage V_{GE} is set to the specified value. A small protective resistor R is to be provided.

6.2.2.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Gate-emitter leakage current I_{GES}
- Short circuit between collector and emitter

6.2.3 Maximum collector current (I_C)

6.2.3.1 Purpose

To verify that the collector current capability of an IGBT is not less than the maximum rated value I_C under specified conditions.

6.2.3.2 Circuit diagram (see Figure 3)

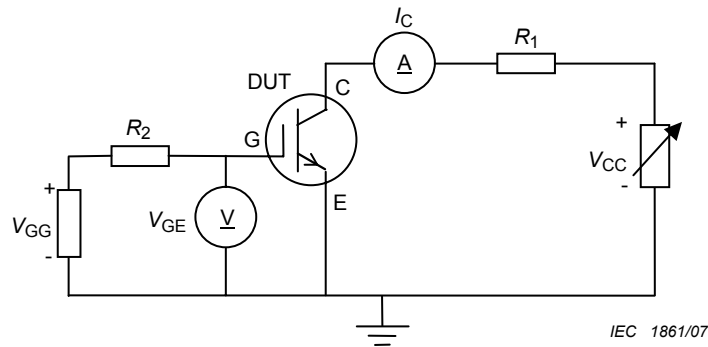


Figure 3 – Circuit for measuring collector current

6.2.3.3 Circuit description

V_{CC} and V_{GG} are the voltage supply. R_1 is a circuit protection resistor.

6.2.3.4 Test procedure

The temperature (T_a or T_c) and the gate-emitter voltage are set and kept to the specified values. The supply voltage (V_{CC}) is increased until I_C reaches the specified value. The thermal equilibrium might be reached.

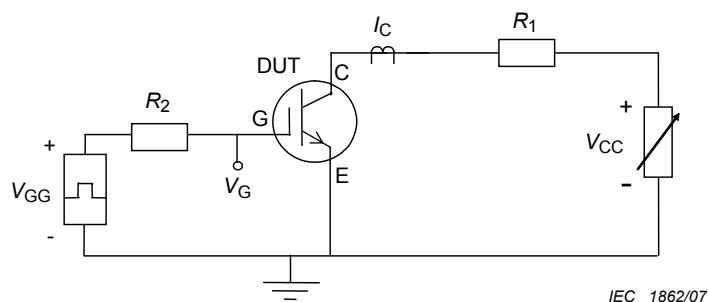
6.2.3.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c
- Collector current I_C
- Gate-emitter voltage V_{GE}

6.2.4 Maximum peak collector current (I_{CM})

6.2.4.1 Purpose

To verify that the peak collector current capability of an IGBT is not less than the maximum rated value I_{CM} under specified conditions.

6.2.4.2 Circuit diagram (see Figure 4)**Figure 4 – Circuit for measuring peak collector current****6.2.4.3 Circuit description**

V_{CC} is the voltage supply and V_{GG} is the gate pulse generator. R_1 is a circuit protection resistor.

6.2.4.4 Test procedure

The temperature (T_a or T_c or T_{vj}) and the gate-emitter voltage are set and kept at the specified values. The supply voltage (V_{CC}) is increased until I_C reaches the specified value.

6.2.4.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector current I_{CM}
- Gate emitter voltage, pulse width and duty cycle

6.2.5 Maximum reverse biased safe operating area (RBSOA)**6.2.5.1 Purpose**

To verify that the IGBT operates reliably without failure in RBSOA.

6.2.5.2 Circuit diagram and waveforms (see Figure 5 and Figure 6)

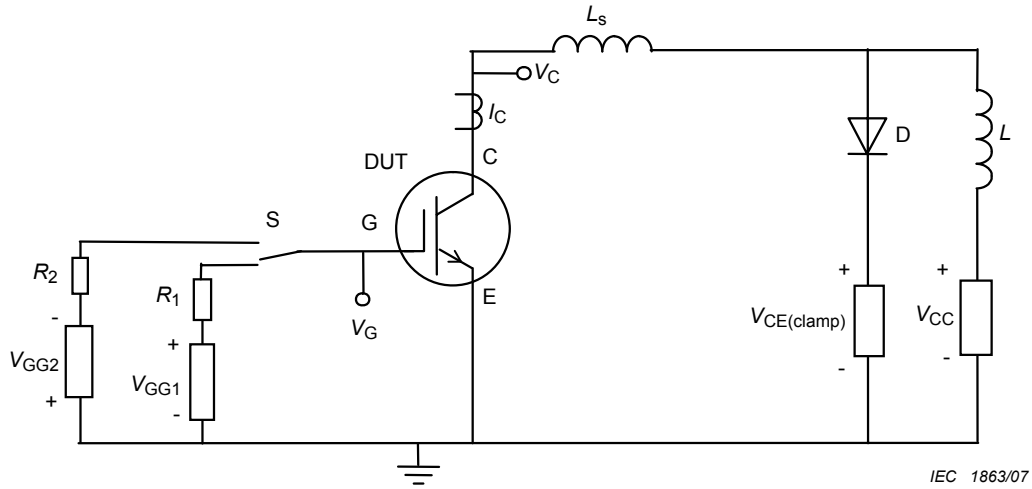


Figure 5 – Test circuit of reverse safe operating area (RBSOA)

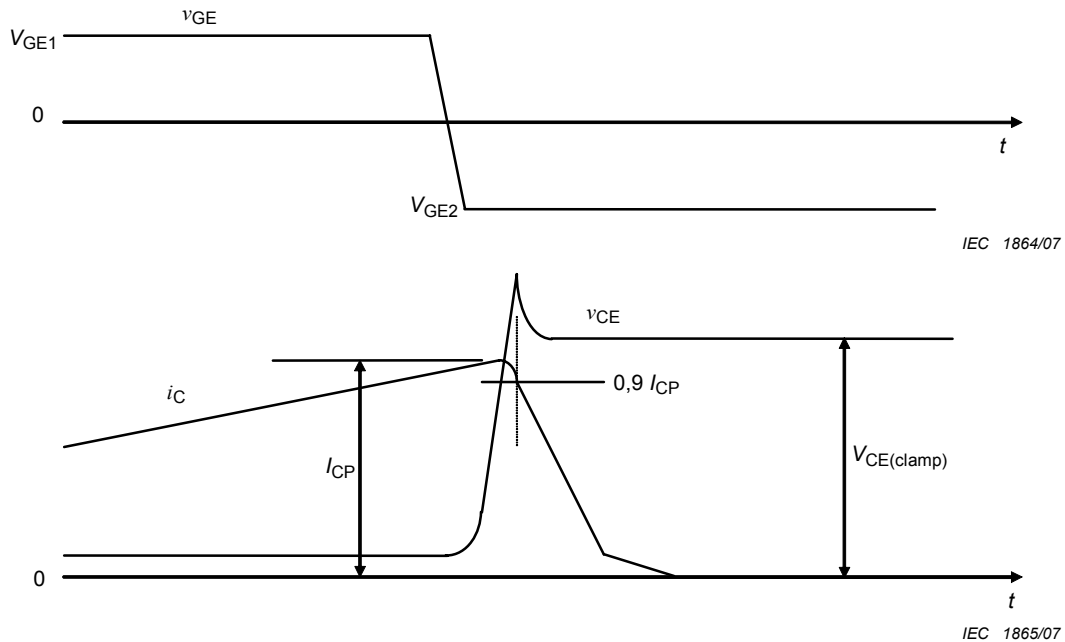


Figure 6 – Waveforms of gate-emitter voltage V_{GE} and collector current I_C during turn-off

6.2.5.3 Circuit description and requirements

The value of load inductance L shall be high enough to maintain the specified I_C and $V_{CE(clamp)}$ to the DUT for least the whole duration of the fall and tail time. V_{CC} is a low voltage to supply the on-state collector current I_C . $V_{CE(clamp)}$ must be capable of carrying a reverse current equal to I_C , while maintaining the specified voltage. Alternatively, a single voltage source capable of supplying the special I_C at the specified V_{CE} and with diode D in parallel with inductor L may be used. R_1 and R_2 are circuit protection resistors. L_s is an inductor representing the maximum permitted unclamped stray inductance.

6.2.5.4 Test procedure

DUT is turned off at specified I_C .

V_{CE} and I_C are monitored. The DUT has to turn off I_C and withstand $V_{CE} = V_{CE(clamp)}$.

NOTE Collector-emitter peak voltage $V_{CEM} < V_{(BR)CE^*}$.

6.2.5.5 Specified conditions

- Collector current I_C
- Gate emitter voltage V_{GE1} and V_{GE2}
- Collector-emitter voltage $V_{CE(clamp)}$
- Single-pulse or repetition rate
- Inductance L
- Value of unclamped stray inductance L_s
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Gate resistor R_1 , R_2

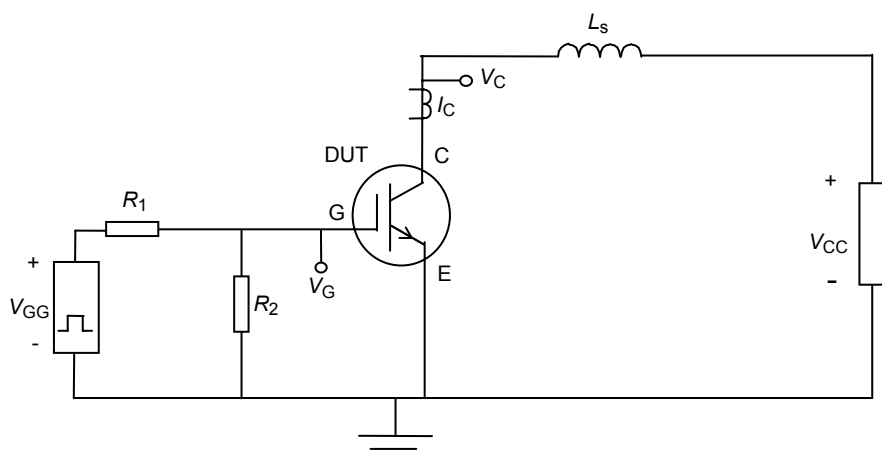
6.2.6 Maximum short-circuit safe operating area (SCSOA)

6.2.6.1 Purpose

To verify that the IGBT operates reliably without failure during a load short-circuit condition. Two types of load short circuit can occur. The first one is to switch the IGBT on to an existing load short circuit. Another one is when the IGBT is already in the on-state $V_{CE} = V_{CEsat}$, and then the load short circuit occurs. Both methods must be applied.

6.2.6.2 Maximum short-circuit safe operating area 1 (SCSOA1)

6.2.6.2.1 Circuit diagram and waveforms (see Figure 7 and Figure 8)



IEC 1866/07

Figure 7 – Circuit for testing safe operating pulse width at load short circuit (SCSOA1)

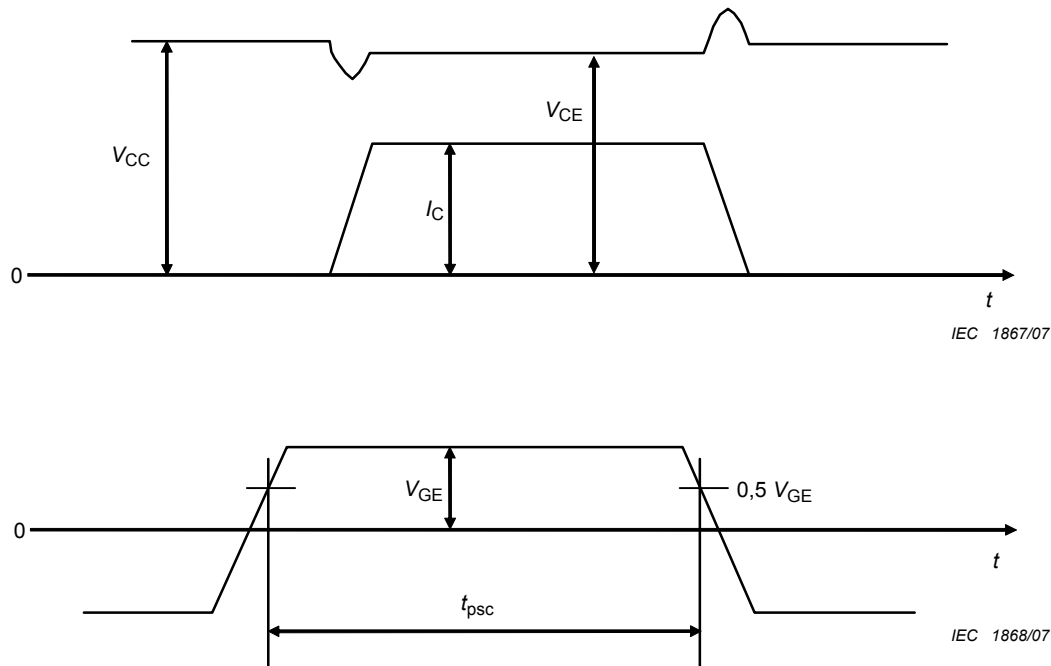


Figure 8 – Waveforms of gate-emitter voltage V_{GE} , collector current I_C and voltage V_{CE} during load short-circuit condition SCSOA1

6.2.6.2.2 Circuit description

L_s represents the maximum permitted stray inductance, it must be low enough to ensure that maximum short-circuit current is reached within the first 25 % of the gate pulse width t_{psc} .

6.2.6.2.3 Test procedure

Set the temperature to the specified value. Apply the specified off-state gate-emitter voltage. Set the collector-emitter voltage to the specified value. Apply the specified gate-emitter on-state pulse. I_C , V_{CE} and V_{GE} are monitored in order to see whether the IGBT turns on and off correctly.

6.2.6.2.4 Specified conditions

- Collector-emitter voltage $V_{CE} = V_{CC}$
- On and off-state gate-emitter voltage V_{GE}
- Gate pulse width t_{psc}
- Gate resistors R_1, R_2
- Value of stray inductance L_s
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}

6.2.6.3 Maximum short-circuit safe operating area 2 (SCSOA2)

6.2.6.3.1 Features of the operation

The gate voltage increases from the gate-emitter voltage V_{GE} by the dv_{CE}/dt of the collector-emitter voltage V_{CE} . It induces the fast increase of the collector current and high peak energy, as shown in Figure 10.

6.2.6.3.2 Circuit diagram and operating waveforms (see Figure 9 and Figure 10)

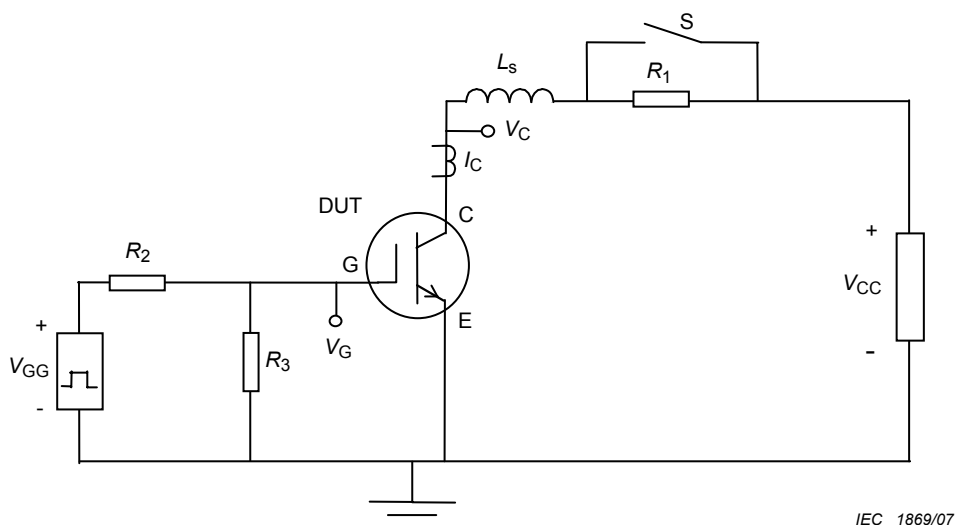


Figure 9 – Short-circuit safe operating area 2 (SCSOA2)

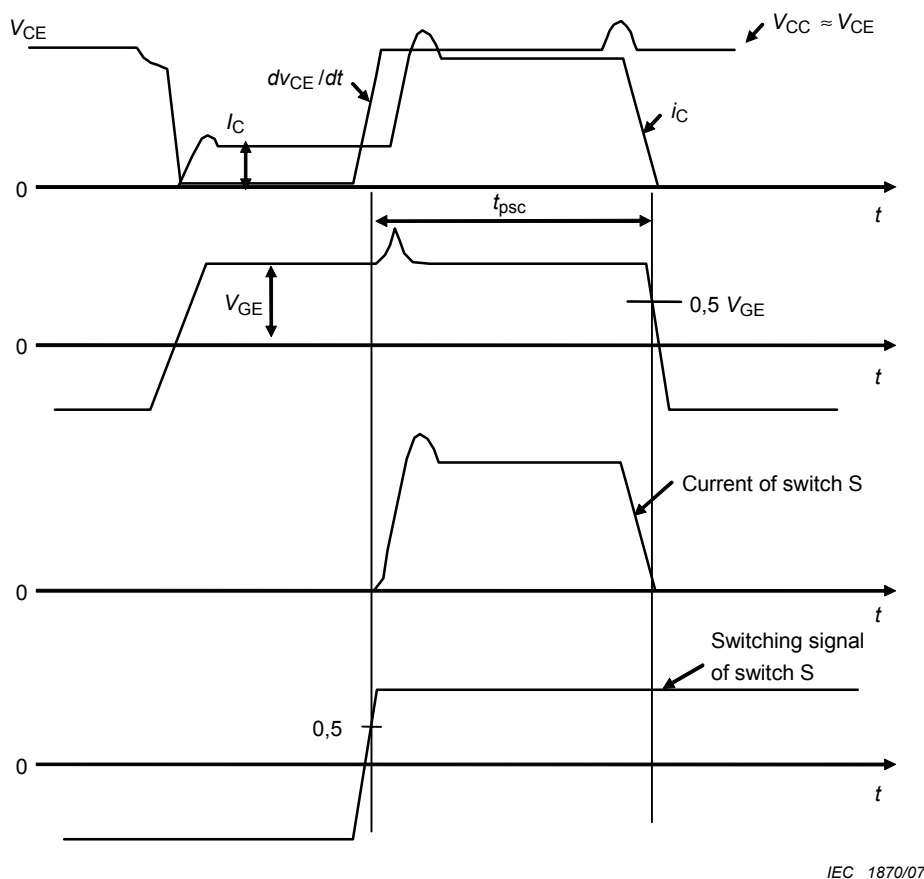


Figure 10 – Waveforms during SCSOA2

6.2.6.3.3 Circuit description

L_s is an inductor representing the maximum permitted unclamped stray inductance. Switch S in the circuit should have much lower impedance compared to the device under test (DUT). The type name or characteristics of switch S should be specified.

A voltage clamping unit, indicated in Figure 11 as a variable voltage source V_{CC2} in series with a diode, limits the voltage V_{CE} . V_{CC2} is set to the expected value of V_{CE}^{*sus} .

The minimum value of load inductance L may be given in the detail specification; otherwise, it may be calculated from

$$L_{min} = (V_{CC2} - V_{CC1}) * t_{off} / 0,1 I_C$$

This ensures that I_C does not drop by more than 10 % during t_{off} .

6.3.1.4 Test procedure

The clamping unit is adjusted to operate at the specified minimum value V_{CE}^{*sus} . With voltage V_{CC1} set at zero, V_{GE} is adjusted so that the specified current I_C can be reached with a V_{CE} value in the saturated condition (point A in Figure 12).

The value V_{CC1} is progressively increased until the specified current I_C is reached for the expected V_{CE}^{*sus} (point B in Figure 12). As a result, the current at which the cycle starts may reach a value I_0 slightly higher than the specified current I_C (point A' of Figure 12).

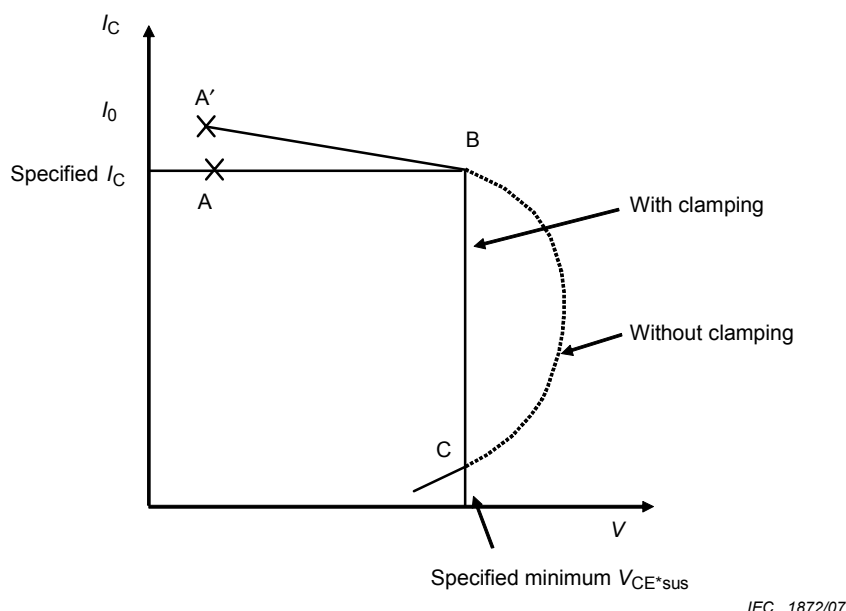


Figure 12 – Operating locus of the collector current

6.3.1.5 Precautions to be observed

In a preliminary test, the action of the clamping unit should be verified by decreasing its adjustable voltage V_2 ; then the clamping unit should be adjusted to the desired value of V_{CE} that corresponds to the specified current I_C (point B of Figure 12).

6.3.1.6 Requirements

- The IGBT is satisfactory when the trace moving from point B to point C does not pass to the left of the line BC.
- When the clamping unit is not used, the IGBT is satisfactory if the trace effectively turns around point B, as shown in Figure 12.

6.3.1.7 Specified conditions

- Case or ambient or virtual junction temperature T_c or T_a or T_{vj}
- Collector current I_C

- Minimum sustaining voltage V_{CERsus} , V_{CESsus}
- Value of load inductance L , where appropriate
- Value of unclamped stray inductance L_s
- Frequency of the gate voltage pulse generator V_G , if different from 50 Hz
- Gate resistor R_1 , R_2 , if available
- Gate voltage V_{GG1} and V_{GG2} (shall be specified)

6.3.2 Collector-emitter saturation voltage (V_{CEsat})

6.3.2.1 Purpose

To measure the collector-emitter saturation voltage of an IGBT under specified conditions.

6.3.2.2 Circuit diagram (see Figure 13)

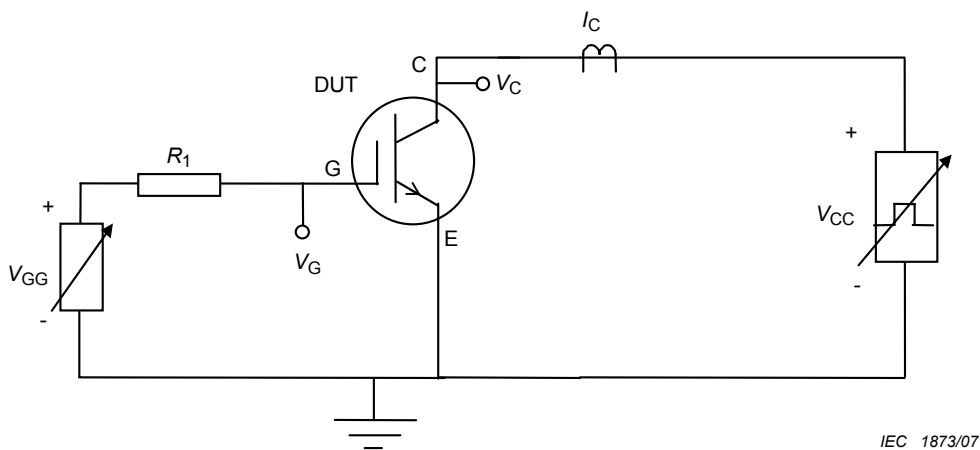


Figure 13 – Circuit for measuring the collector-emitter saturation voltage V_{CEsat}

6.3.2.3 Circuit description

V_{GG} is the voltage supply. The source V_{CC} provides short collector current pulses, without any significant heat specified.

6.3.2.4 Precautions

No significant heat dissipation shall occur in the IGBT during the measurement.

6.3.2.5 Measurement procedure

The temperature is set to the specified value, adapted to the specified values in the gate-emitter voltage and the collector current. The collector-emitter saturation voltage $V_{CE} = V_{CEsat}$ is measured.

6.3.2.6 Specified conditions

- Ambient or case or virtual junction temperature T_{vj}
- Gate-emitter voltage V_{GE}
- Collector current I_C

6.3.3 Gate-emitter threshold voltage ($V_{GE(th)}$)

6.3.3.1 Purpose

To measure the gate-emitter threshold voltage of an IGBT under specified conditions.

6.3.3.2 Circuit diagram (see Figure 14)

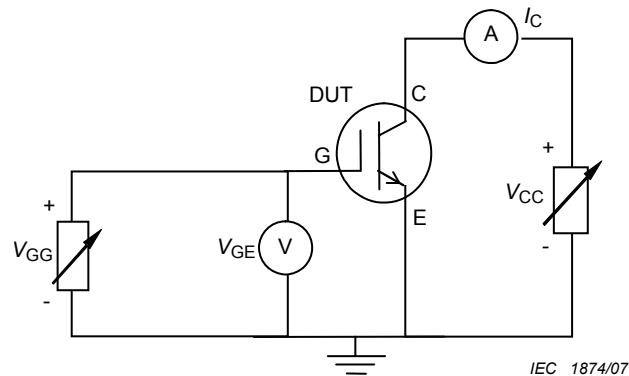


Figure 14 – Basic circuit for measuring the gate-emitter threshold voltage

6.3.3.3 Circuit description

V_{CC} and V_{GG} are the voltage supply.

6.3.3.4 Measurement procedure

The device temperature and the collector-emitter voltage are set to the specified value. The gate-emitter voltage V_{GE} is increased until the specified collector current I_C is reached. The gate-emitter voltage at this current is measured.

6.3.3.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector-emitter voltage V_{CE}
- Collector current I_C

6.3.4 Collector cut-off current (I_{CES} , I_{CER} , I_{CEX})

6.3.4.1 Purpose

To measure the collector cut-off current of an IGBT under specified conditions.

6.3.4.2 Circuit diagram (see Figure 15)

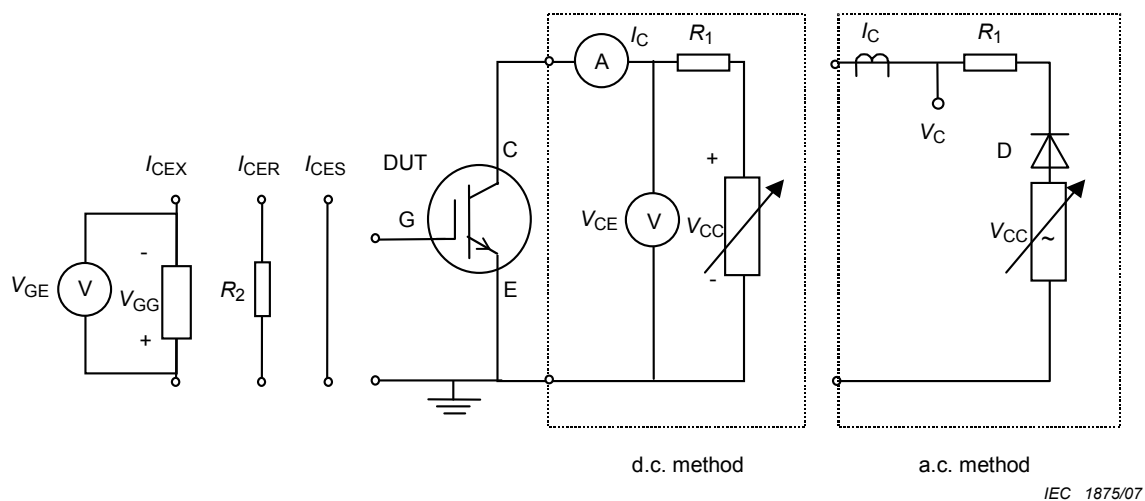


Figure 15 – Circuit for measuring the collector cut-off current

6.3.4.3 Circuit description

V_{CC} and V_{GG} are the voltage supply. R_1 is a circuit protection resistor.

6.3.4.4 Measurement procedure

There are two methods, i.e. the d.c. method and the a.c. method, as shown in Figure 15. The temperature is set to the specified value. The voltage V_{CE} is increased until it reaches the specified value. The cut-off currents I_{CEX} , I_{CER} , I_{CES} are read on the ampere meter or the current probe.

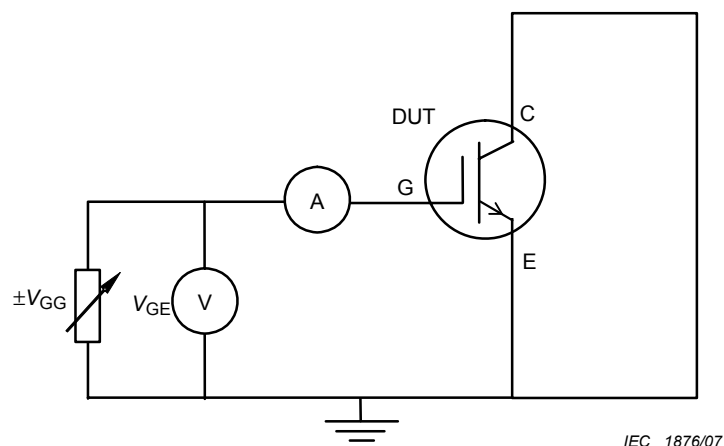
6.3.4.5 Specified conditions

- V_{CC} in a.c. method with a frequency of 50 Hz or 60 Hz unless otherwise specified
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector-emitter voltage V_{CE}
- I_{CER} : resistor R_2 connected between gate and emitter
- I_{CES} : short circuit between gate and emitter
- I_{CEX} : gate emitter voltage

6.3.5 Gate leakage current (I_{GES})

6.3.5.1 Purpose

To measure the gate-emitter leakage current of an IGBT with the collector emitter short circuited.

6.3.5.2 Circuit diagram (see Figure 16)**Figure 16 – Circuit for measuring the gate leakage current****6.3.5.3 Circuit description**

V_{GG} is the voltage supply.

6.3.5.4 Measurement procedure

Collector and emitter terminals are shorted. The gate-emitter voltage is set to the specified value. The gate-emitter leakage current is measured.

6.3.5.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Gate-emitter voltage V_{GE}

6.3.6 Input capacitance (C_{ies})**6.3.6.1 Purpose**

To measure the input capacitance of an IGBT under specified conditions.

6.3.6.2 Circuit diagram (see Figure 17)

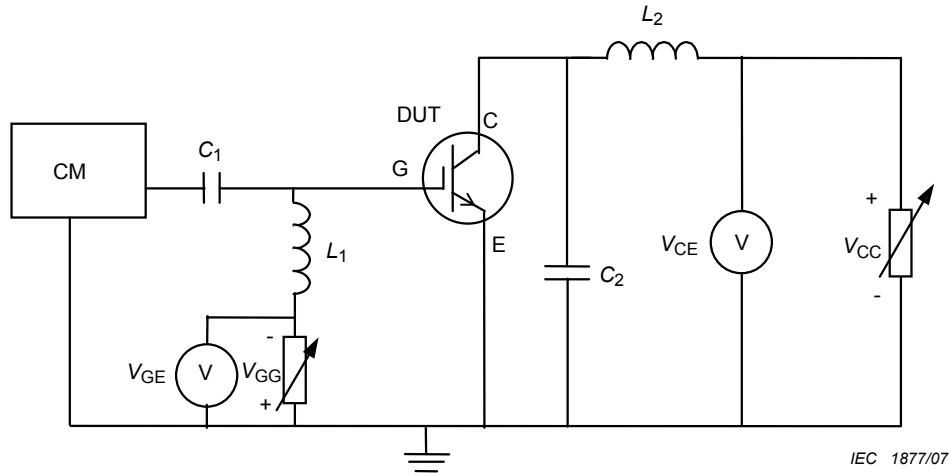


Figure 17 – Circuit for measuring the input capacitance

6.3.6.3 Circuit description and requirements

CM is a capacitance meter. V_{CC} and V_{GG} are adjustable d.c. supplies. Capacitances C_1 and C_2 should present short circuit at the measurement frequency, inductance L_1 and L_2 are to decouple the measurement signal from the d.c. supplies, satisfying the following conditions:

$$\begin{aligned} 1/\omega L_1 &\ll |y_{ie}| \text{ and } \omega C_1 \gg |y_{ie}| \\ 1/\omega L_2 &\ll |y_{oe}| \text{ and } \omega C_2 \gg |y_{oe}| \end{aligned}$$

6.3.6.4 Measurement procedure

CM is set to the specified frequency without the IGBT. The IGBT is inserted into the test socket. The temperature is set to the specified value. The gate-emitter voltage V_{GE} and the collector-emitter voltage V_{CE} are set to their specified values. Capacitance C_{ies} can be read on CM.

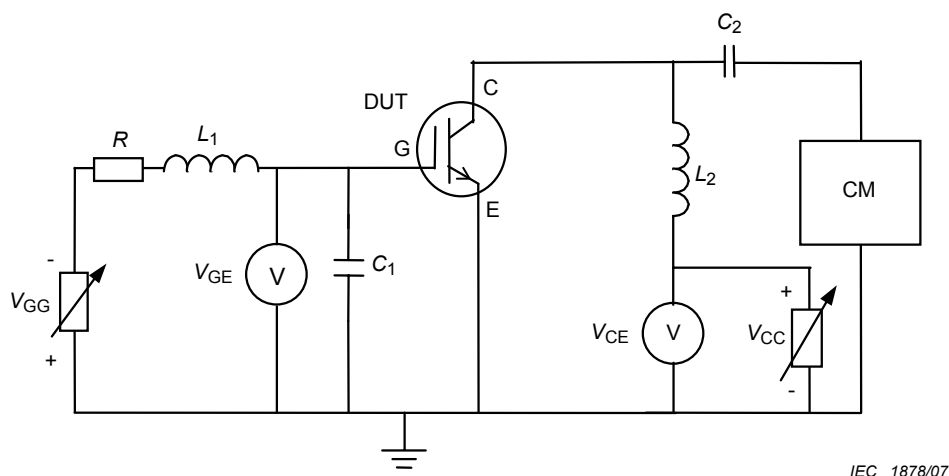
6.3.6.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector-emitter voltage V_{CE}
- Gate-emitter voltage V_{GE}
- Measurement frequency

6.3.7 Output capacitance (C_{oes})

6.3.7.1 Purpose

To measure the output capacitance of an IGBT under specified conditions.

6.3.7.2 Circuit diagram (see Figure 18)**Figure 18 – Circuit for measuring the output capacitance****6.3.7.3 Circuit description and requirement**

CM is a capacitance meter. V_{CC} and V_{GG} are adjustable d.c. supplies. Capacitances C_1 and C_2 should present short circuit at the measurement frequency, inductance L_1 and L_2 are to decouple the measurement signal from the d.c. supplies, satisfying the following conditions:

$$\begin{aligned} 1/\omega L_1 &\ll |y_{ie}| \text{ and } \omega C_1 \gg |y_{ie}| \\ 1/\omega L_2 &\ll |y_{oe}| \text{ and } \omega C_2 \gg |y_{oe}| \end{aligned}$$

6.3.7.4 Measurement procedure

CM is set to the specified frequency without the IGBT. The IGBT is inserted into the test socket. The temperature is set to the specified value. The gate-emitter voltage V_{GE} and the collector-emitter voltage V_{CE} are set to their specified values respectively. Capacitance C_{oes} can be read on CM.

6.3.7.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector-emitter voltage V_{CE}
- Gate-emitter voltage V_{GE}
- Measurement frequency

6.3.8 Reverse transfer capacitance (C_{res})**6.3.8.1 Purpose**

To measure the reverse transfer capacitance of an IGBT under specified conditions.

6.3.8.2 Circuit diagram (see Figure 19)

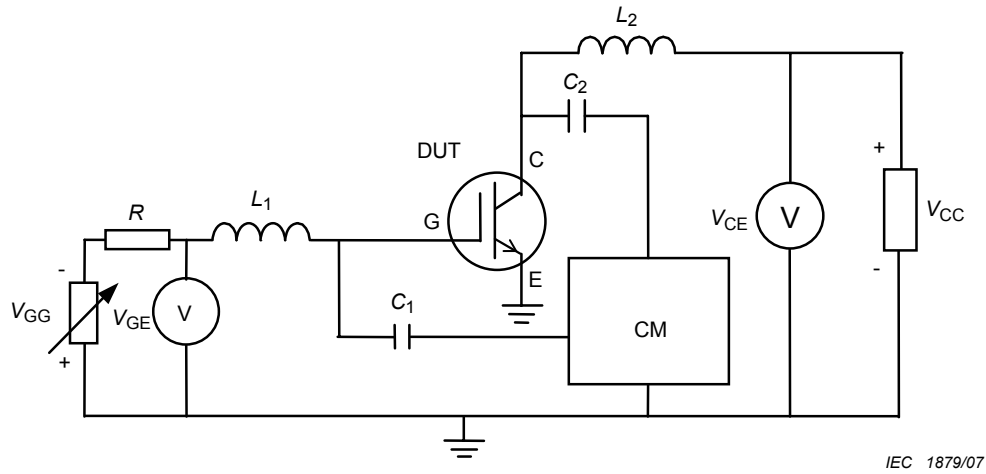


Figure 19 – Circuit for measuring the reverse transfer capacitance

6.3.8.3 Circuit description and requirement

CM is a capacitance meter. Capacitances C_1 and C_2 must form an adequate short circuit for the test frequency. R shall not be too high. Inductance L_1 and L_2 are to decouple the measurement signal from the d.c. supplies. V_{GE} and V_{CC} are adjustable d.c. supplies.

6.3.8.4 Measurement procedure

CM is set to the specified frequency without the IGBT. The IGBT is inserted into the test socket. The temperature is set to the specified value. The gate-emitter voltage V_{GE} and the collector-emitter voltage V_{CE} are set to their specified value. Capacitance C_{res} can be read on CM.

6.3.8.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector-emitter voltage V_{CE}
- Gate-emitter voltage V_{GE}
- Measurement frequency

6.3.9 Gate charge (Q_G)

6.3.9.1 Purpose

To measure gate charge of an IGBT under specified conditions.

6.3.9.2 Circuit diagram and waveforms (see Figure 20 and Figure 21)

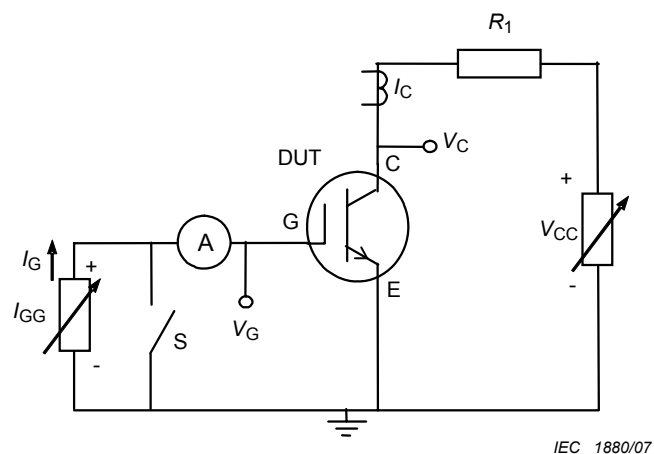


Figure 20 – Circuit for measuring the gate charge

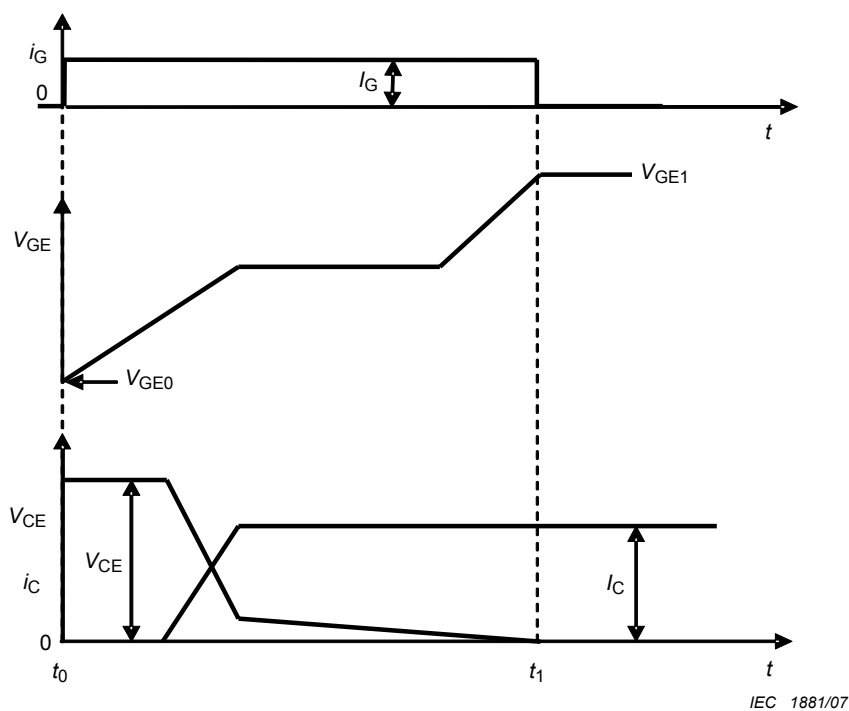


Figure 21 – Basic gate charge waveform

6.3.9.3 Circuit description

V_{CC} is the voltage supply. R_1 is a circuit protection resistor.

6.3.9.4 Test procedure

The gate is fed with a constant current I_{GG} until the specified gate emitter voltage is reached. V_{CE} and V_{GE} are monitored from zero t_0 to t_1 . Then, the total gate charge can be calculated as follows:

$$Q_G = \int_{t_0}^{t_1} i_G(t) dt = I_G * (t_1 - t_0)$$

6.3.9.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector current I_C
- Collector emitter voltage V_{CE}
- V_{GE0} at t_0 and V_{GE1} at t_1

6.3.10 Internal gate resistance (r_g)

6.3.10.1 Purpose

To measure the internal gate resistance of an IGBT, under specified conditions.

6.3.10.2 Circuit diagram (see Figure 22)

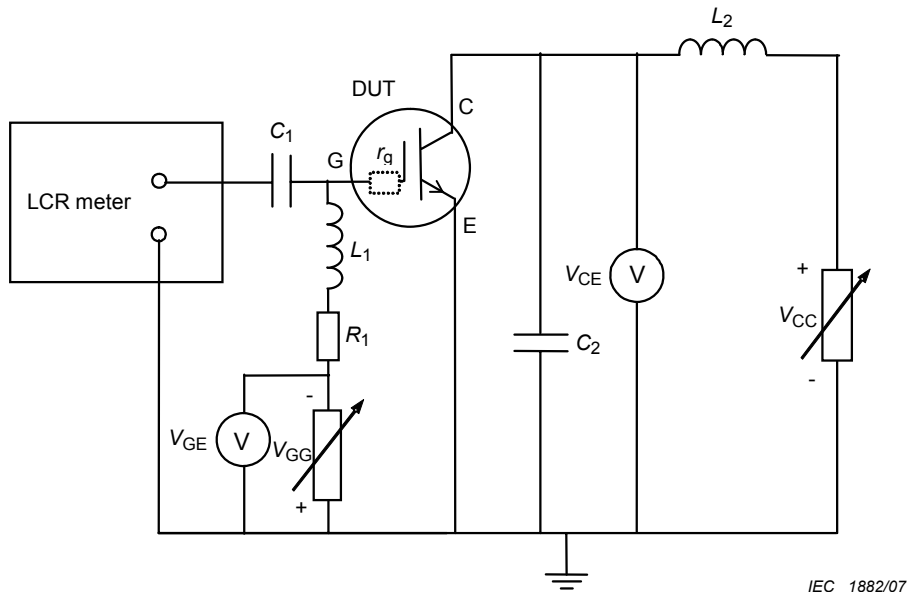


Figure 22 – Circuit for measuring the short-circuit internal gate resistance

6.3.10.3 Circuit description and requirements

A LCR meter is used, thus making it possible to apply a null method. C_2 should be much larger than C_{oes} and ωC_1 , much larger than $|y_{ie}|$ at the measurement frequency. The impedance of L_1 , L_2 should be sufficiently high, so that it is possible to compensate it by the bridge adjustments.

$$1/\omega L_1 \ll |y_{ie}| \text{ and } |y_{ie}| \gg \omega C_1$$

$$1/\omega L_2 \ll |y_{os}| \text{ and } |y_{os}| \gg \omega C_2$$

6.3.10.4 Measurement procedure

Collector-emitter voltage V_{CE} and gate-emitter voltage V_{GE} of DUT are set to specified values and then internal gate resistance r_g is measured by the LCR meter in series capacitance / resistance mode.

6.3.10.5 Specified conditions

- Collector-emitter voltage V_{CE}
- Gate-emitter voltage V_{GE}
- Measuring frequency f
- Ambient or case or virtual junction temperature T_a or T_c or T_{Vj}

6.3.11 Turn-on times ($t_{d(on)}$, t_r , t_{on}) and turn-on energy (E_{on})

6.3.11.1 Purpose

To measure the turn-on times $t_{d(on)}$, t_r , t_{on} and turn-on energy E_{on} of an IGBT under specified conditions with inductive load.

6.3.11.2 Circuit diagram and waveforms (see Figure 23 and Figure 24)

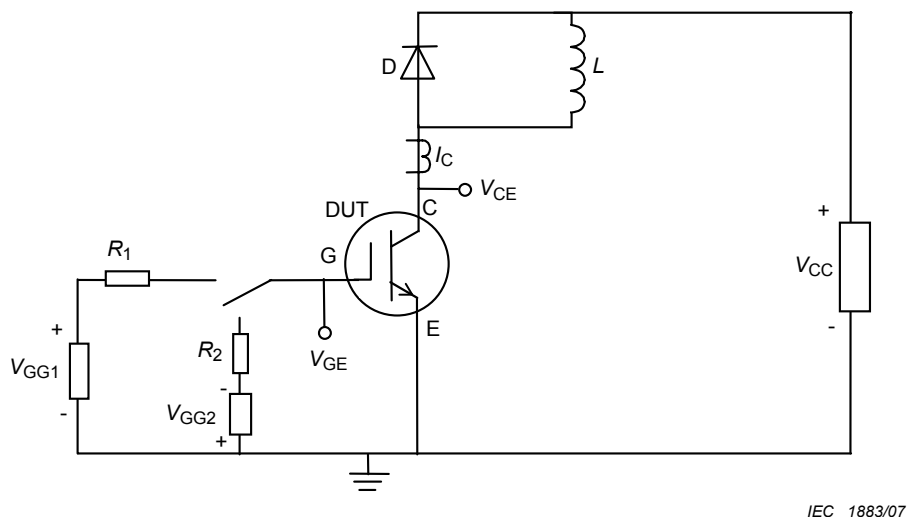


Figure 23 – Circuit for measuring turn-on times and energy

6.3.11.3 Circuit description and requirement

D is a freewheeling diode for the current in the inductance L .

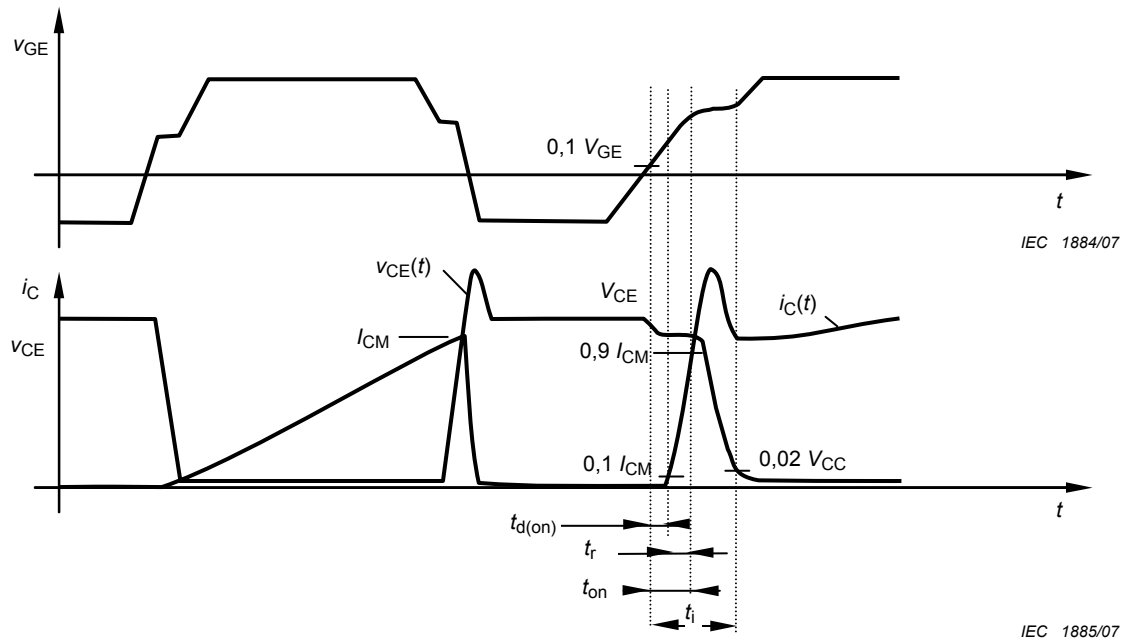


Figure 24 – Waveforms during turn-on times

6.3.11.4 Measurement procedure

The gate voltage level V_{GG1} and V_{GG2} and the supply voltage V_{CC} are set to the specified values. The IGBT is turned on and turned off twice and then the second turn-on is observed. During the first pulse the current is increased to the specified level. The inductance L has to be large enough to keep the current constant during the free wheeling interval. The collector current I_C , the gate voltage V_{GE} and collector-emitter voltage V_{CE} are monitored simultaneously.

E_{on} is the integral of $V_{CE} \times I_C \times dt$. Integral time t_i starts from the 10 % rise point of V_{GE} and ends at the specified low V_{CE} point, the 2 % point of V_{CC} . The turn-on power dissipation is the product of the switching frequency and the turn-on energy per pulse as determined by the integration.

6.3.11.5 Specified conditions

- Case or ambient or virtual junction temperature of the IGBT and the diode
- Voltage of intermediate circuit V_{CC}
- Collector current I_C just before 1st turn-off (I_{CM})
- Gate voltage $-V_{GE}$ before and $+V_{GE}$ after turn-on
- Gate resistor R_1 ($R_{G(on)}$)
- Characteristics of freewheeling diode

NOTE If there is a free wheeling diode in the same package with the IGBT, this type of diode should be used for the measurement.

6.3.12 Turn-off times ($t_{d(off)}$, t_f , t_{off} , t_z) and turn-off energy (E_{off})

6.3.12.1 Purpose

To measure the turn-off times $t_{d(off)}$, t_f , t_{off} , t_z and turn-off energy E_{off} of an IGBT under specified conditions with inductive load.

6.3.12.2 Circuit diagram and waveforms (see Figure 25 and Figure 26)

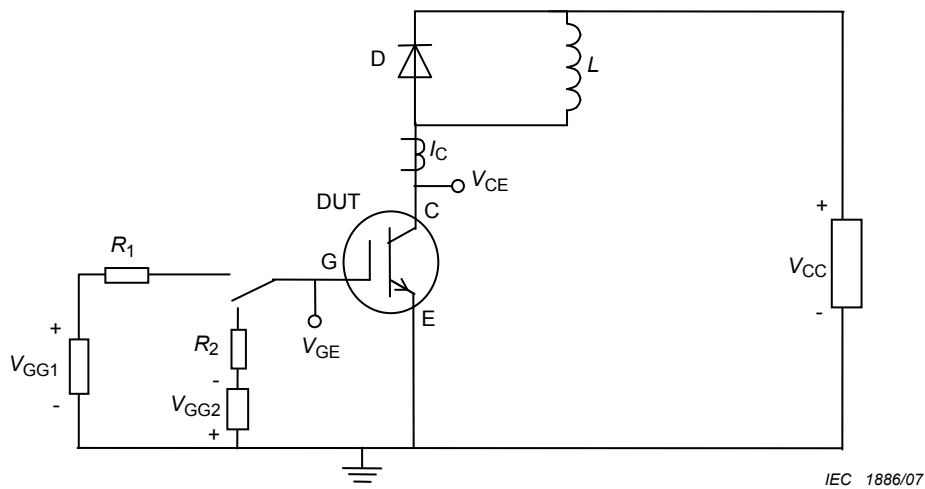


Figure 25 – Circuit for measuring turn-off times and energy

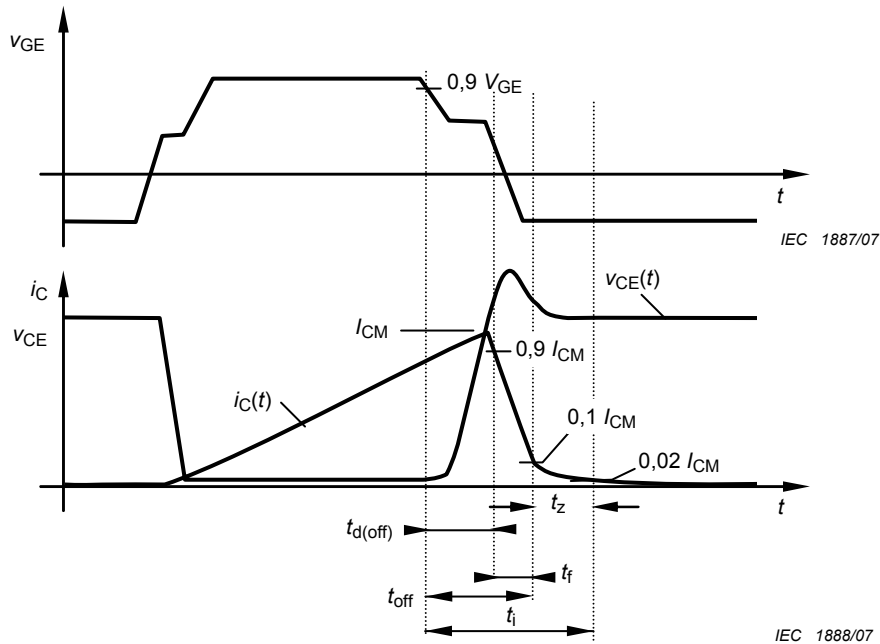


Figure 26 – Waveforms during turn-off times

6.3.12.3 Circuit description and requirement

D is a freewheeling diode for the current in the inductance L .

6.3.12.4 Measurement procedure

The gate voltage level V_{GG1} and V_{GG2} and the supply voltage V_{CC} are set to the specified values. The minimum turn-on pulse duration must ensure a complete saturation of the IGBT. The collector current I_C , the gate emitter voltage V_{GE} and the collector emitter voltage V_{CE} are monitored simultaneously.

E_{off} is the integral of $V_{CE} \times I_C \times dt$. Integral time t_i starts from the 90 % fall point of V_{GE} and ends at the specified low I_C point, the 2 % point of I_C before turn-off. The turn-off power dissipation is the product of the switching frequency and the turn-off energy per pulse as determined by the integration.

6.3.12.5 Specified conditions

- Case or ambient or virtual junction temperature of the IGBT and the diode
- Voltage of intermediate circuit V_{CC}
- Collector current before turn-off (I_{CM})
- Gate voltage $+V_{GE}$ before and $-V_{GE}$ after turn-off
- Gate resistor R_2 ($R_{G(off)}$)

6.3.13 Thermal resistance junction to case ($R_{th(j-c)}$) and transient thermal impedance junction to case ($Z_{th(j-c)}$)

6.3.13.1 Method 1 (using collector emitter voltage at low current as a temperature sensitive parameter)

6.3.13.1.1 Purpose

To measure the thermal resistance junction to case and/or the transient thermal impedance junction to case of an IGBT.

The measurement is made in two steps:

- a) determination of the temperature coefficient of the collector-emitter voltage at the low measuring current;
- b) measurement of the response of the IGBT to a step change in the internal power dissipation.

6.3.13.1.2 Circuit diagram (see Figure 27)

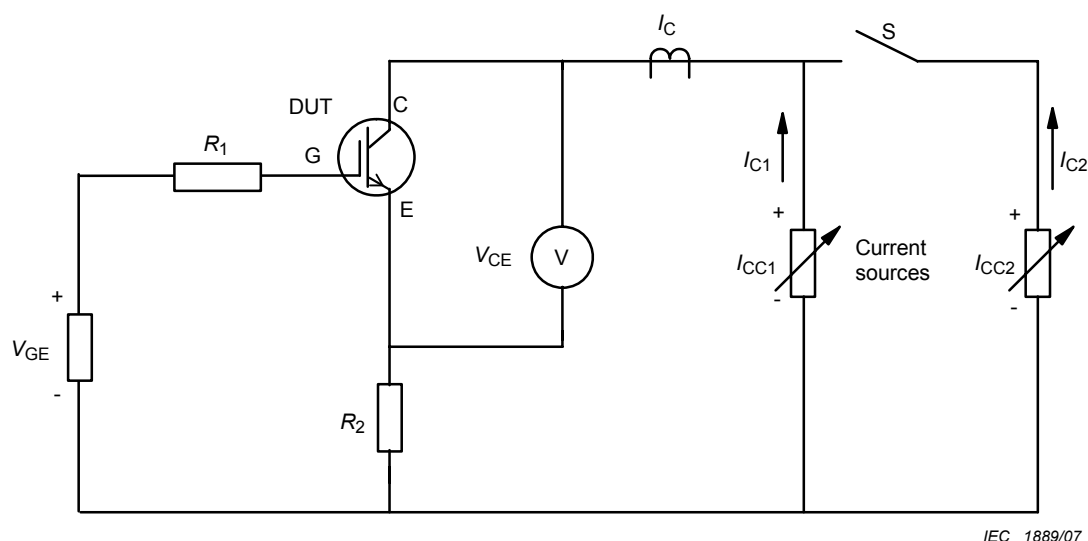


Figure 27 – Circuit for measuring the variation with temperature of the collector-emitter voltage V_{CE} at a low measuring current I_{C1} and for heating up the IGBT by a high current I_{C2}

6.3.13.1.3 Circuit description and requirements

A current source supplies a low continuous direct collector current I_{C1} which is just sufficient to raise the collector-emitter voltage V_{CE} above the saturation value. An electronic power switch S supplies on top of I_{C1} a high collector current I_{C2} . After switching I_{C2} off, the IGBT returns to the I_{C1} conduction. R_2 is a current measuring resistor. In its place, any other appropriate current probe may be used.

6.3.13.1.4 Measurement procedure

- Determination of the temperature coefficient $\alpha_{V_{CE}}$ of the collector-emitter voltage V_{CE} at the low measuring current I_{C1} (see Figure 28).

The IGBT to be measured is heated subsequently to the temperatures T_1 and T_2 by immersing it in a heated chamber or inert fluid. Thermal equilibrium must be achieved before measurements are taken. At temperature T_1 the collector-emitter voltage at the measuring current I_{C1} is V_{CE1} . At a higher temperature T_2 it is V_{CE2} . Then the temperature coefficient $\alpha_{V_{CE}}$ is:

$$\alpha_{V_{CE}} = \frac{V_{CE1} - V_{CE2}}{T_2 - T_1}$$

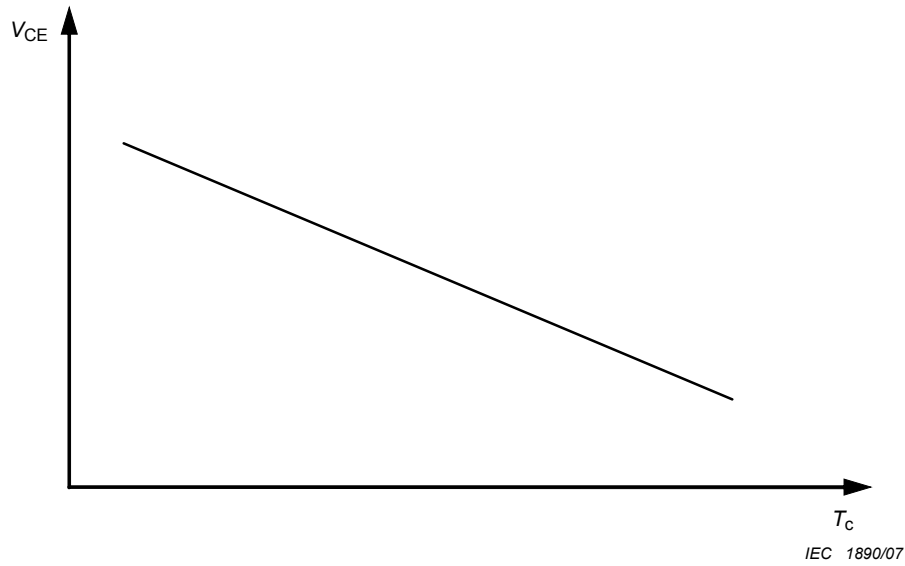


Figure 28 – Typical variation of the collector-emitter voltage V_{CE} at a low measuring current I_{C1} with the case temperature T_c (when heated from outside, i.e. $T_c = T_{vj}$)

b) Measurement of the response to a step change in the internal power dissipation

The IGBT to be measured is fixed on a suitable heatsink. The case temperature T_{c1} is measured. At that temperature, the measuring current produces the collector-emitter voltage V_{CE3} . The power switch S is switched on. The high collector current I_{C2} flows. When thermal equilibrium is established, $T_c = \text{const.} = T_{c2}$ and $V_{CE} = V_{CE4}$ are measured. Now I_{C2} is switched off. Immediately after switch-off, the collector-emitter voltage at I_{C1} is measured to be V_{CE5} . Then at that instant

$$T_{vj} = T_{c1} + \frac{V_{CE3} - V_{CE5}}{\alpha_{VCE}}$$

and

$$R_{th(j-c)} = \frac{T_{vj} - T_{c2}}{V_{CE4} * I_{C2}}$$

If the transient thermal impedance $Z_{th(j-c)}$ is to be determined, the variations with time of V_{CE} at I_{C1} and of T_c during the cooling period after switching off I_{C2} are plotted, and the $Z_{th(j-c)}$ values are calculated point by point using the above equations.

6.3.13.1.4.1 Specified conditions

- Reference point for measuring the case temperature

6.3.13.2 Method 2 (using the gate-emitter threshold voltage as a temperature-sensitive parameter)

6.3.13.2.1 Purpose

To measure the thermal resistance junction to case and/or the transient thermal impedance junction to case of an IGBT (method 2)

The measurement is made in two steps:

- determination of the temperature coefficient of the gate-emitter voltage at the low measuring current ;
- measurement of the response of the IGBT to a step change in the internal power dissipation.

6.3.13.2.2 Circuit diagram (see Figure 29)

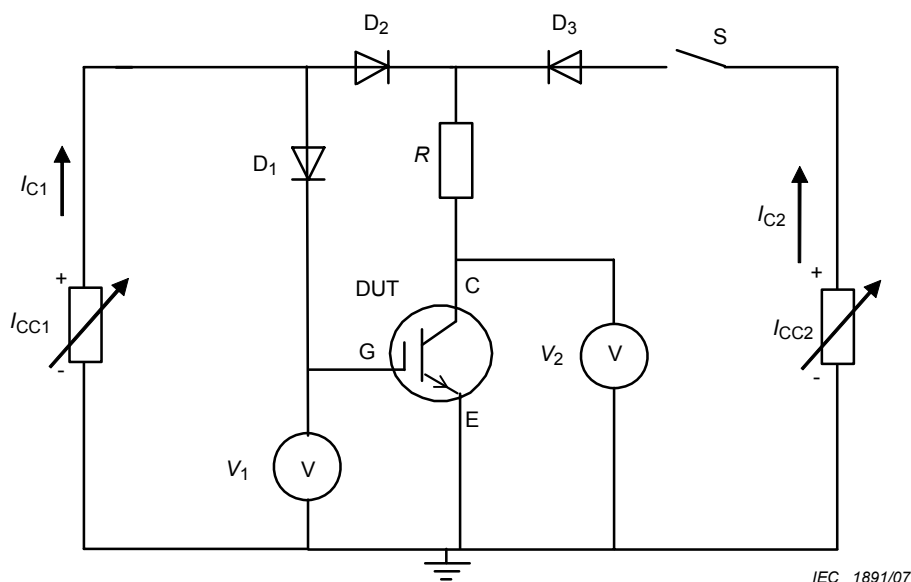


Figure 29 – Circuit for measuring thermal resistance and transient thermal impedance: method 2

6.3.13.2.3 Circuit description and requirements

S is an electronic power switch. I_{CC1} is an adjustable current source which provides a low continuous direct collector current I_{C1} which can make the gate-emitter voltage reach the threshold voltage $V_{GE(th)}$ when switch S is opened. I_{CC2} is an adjustable current source which provides a high collector current I_{C2} when switch S is closed. The I_{C2} current shall be high enough to make $I_C (I_{C1} + I_{C2})$ reach its rating. D_1 , D_2 and D_3 are insulation diodes; V_1 and V_2 are d.c. voltage meters. R is the current-measuring resistor. Any other appropriate current probe may be used.

6.3.13.2.4 Measurement procedure

- Determination of the temperature coefficient c_T of the gate-emitter voltage $V_{GE(th)}$ at the low measuring current I_{C1} (see Figure 30). The IGBT to be measured is heated subsequently to the temperatures T_1 and T_2 ($T_2 > T_1$) by immersing it in a heated chamber or inert fluid. Thermal equilibrium must be achieved before measurements are taken. At temperature T_1 , the gate-emitter threshold voltage at the measuring current I_{C1} is $V_{GE(th)1}$. At temperature T_2 , it is $V_{GE(th)2}$. Then the temperature coefficient c_T is

$$c_T = \left| (V_{GE(th)1} - V_{GE(th)2}) / (T_2 - T_1) \right| \text{ (V/K)}$$

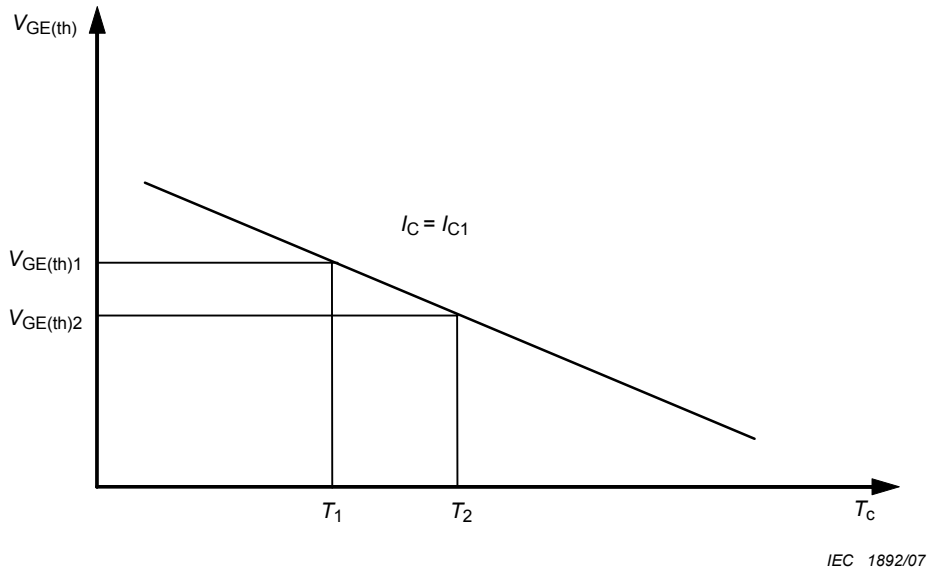


Figure 30 – Typical variation of the gate-emitter threshold voltage $V_{GE(th)}$ at a low measuring current I_{C2} with the case temperature T_c (when heated from the outside, i.e. $T_c = T_{vj}$)

- b) Measurement of the response to a step change in the internal power dissipation (see Figure 31)

The IGBT to be measured is fixed on a suitable heat sink. The case temperature T_{c1} is measured. At that temperature, the measuring current I_{C1} produces the gate-emitter threshold voltage $V_{GE(th)3}$. Switch S is switched on, the high collector current I_{C2} flows. When thermal equilibrium is established, $T_c = \text{const.} = T_{c2}$ and V_{CE} are measured. I_{C2} is then switched off. Immediately after switch-off, the gate-emitter threshold voltage at I_{C1} is measured to be $V_{GE(th)4}$.

Then,

$$T_{vj} = T_{c1} + (V_{GE(th)3} - V_{GE(th)4}) / cT$$

and

$$R_{th(j-c)} = (T_{vj} - T_{c2}) / (V_{CE} * I_{C2})$$

If the transient thermal impedance $Z_{th(j-c)}$ is to be determined, the variations with time of $V_{GE(th)}$ at I_{C1} and of T_c during the cooling period after switching off I_{C2} are plotted, and the $Z_{th(j-c)}$ values are calculated point by point using the above equations.

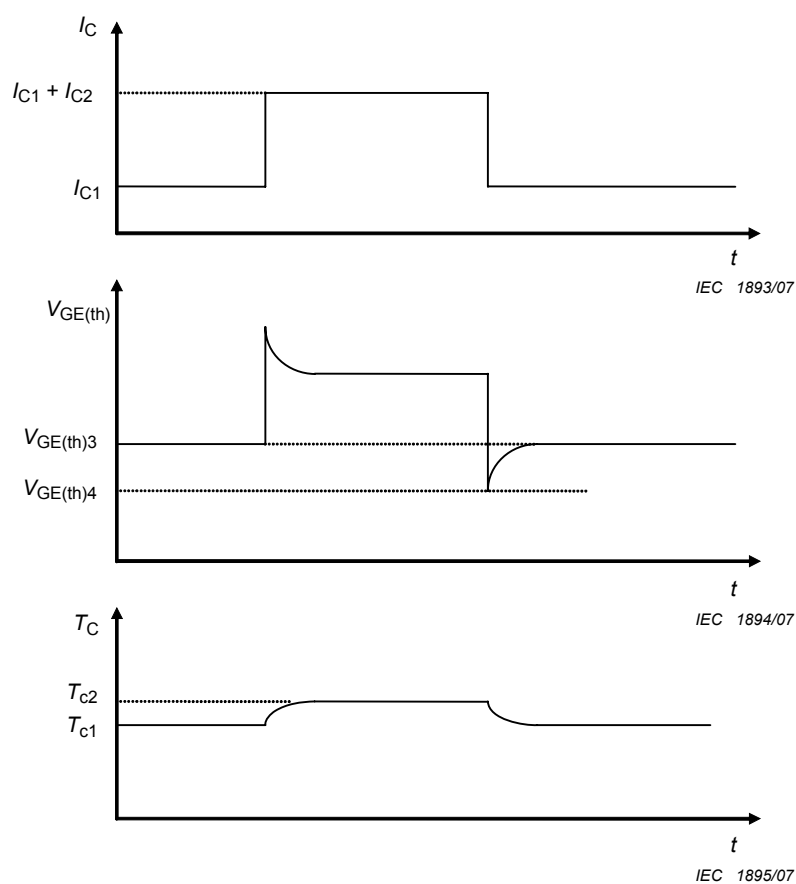


Figure 31 – I_C , V_{GE} and T_C with time

6.3.13.2.5 Specified conditions

- Reference point for measuring the case temperature

7 Acceptance and reliability

7.1 General requirements

Subclause 7.2 of IEC 60747-1 is valid.

The testing times of the endurance tests should be introduced in the data sheet.

7.2 Specific requirements

7.2.1 List of endurance and reliability tests

A choice of endurance tests is given in Figures 32, 33 and 34.

7.2.2 Conditions for endurance and reliability tests

Test conditions and test circuits are described in Figures 32, 33 and 34. The data sheet will state which tests will apply.

7.2.3 Acceptance-defining characteristics and criteria for endurance and reliability tests

Acceptance-defining characteristics, their criteria and measurement conditions are listed in Table 2.

NOTE Characteristics should be measured in the sequence in which they are listed in Table 1, because the changes in characteristics caused by some failure mechanisms may be wholly or partially masked by the influence of other measurements. These characteristics are those given in published data sheets. They may be outside the initial production test limits.

Table 2 – Acceptance-defining characteristics for endurance and reliability tests

Characteristics	Criteria (see note)	Measurement conditions
I_{CES}	< USL	Specified V_{CE}
I_{GES}	< USL	Specified V_{GE}
$V_{GE(th)}$	> LSL < USL	Specified V_{CE} and I_C
V_{CEsat}	< USL	Specified I_C
R_{th}	< USL	Specified I_C
NOTE USL: upper specification limit LSL: lower specification limit		

7.2.4 Procedure in case of a testing error

The results of tests carried out using inaccurate or faulty test equipment shall not be included for the purpose of device assessment.

7.2.5 Endurance and reliability tests and test methods

7.2.5.1 High-temperature blocking (HTRB)

7.2.5.1.1 Operating conditions

- Voltage: preferably 80 % of V_{CESmax} or V_{CEXmax}
- Temperature: preferably maximum virtual junction temperature $T_{vj(max)}$ or $T_c = T_{stg(max)} - 5\text{ °C}$ as specified

7.2.5.1.2 Test circuit (see Figure 32)

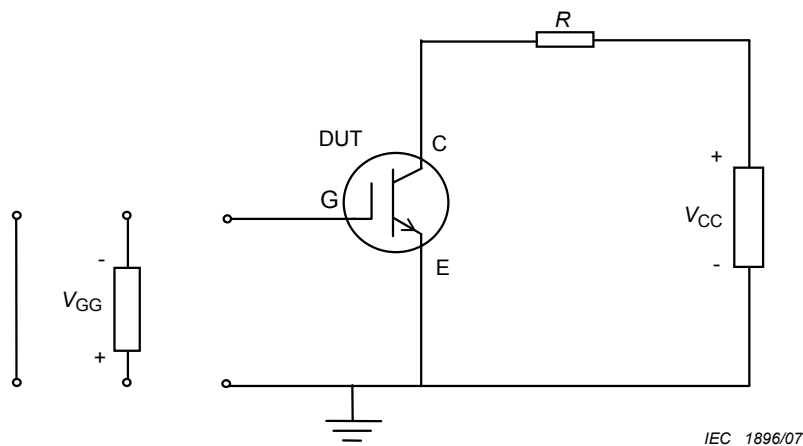


Figure 32 – Circuit for high-temperature blockings

7.2.5.2 High-temperature gate bias

7.2.5.2.1 Operating conditions

- Voltage: preferably 80 % of specified continuous V_{GESmax}
- Temperature: preferably $T_{vj} (max)$ or $T_c = T_{stg} (max) - 5\text{ }^{\circ}\text{C}$

7.2.5.2.2 Test circuit (see Figure 33)

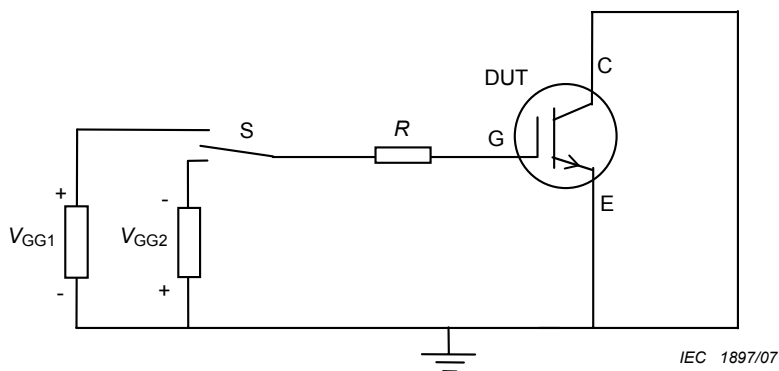


Figure 33 – Circuit for high-temperature gate bias

7.2.5.3 Intermittent operating life (load cycles)

7.2.5.3.1 Operating conditions

- Current: specified value
- Temperature: ΔT_{vj} as specified
- Gate voltage V_{GE} : specified value
- Case temperature
 - Method 1: $T_c = \text{constant}$
 - Method 2: $T_c = \text{variable with } T_{vj}$
- On-time t_p and off-time $(t_c - t_p)$ specified

NOTE Mechanical stress in the device under test by method 1 concentrates on the wire-bonded emitter portions of dies of the module type devices. Mechanical stress in the device under test by method 2 concentrates mainly on the soldering material portion or the pressure contact portion of dies of the devices.

7.2.5.3.2 Test circuits (see Figure 34 and Figure 35)

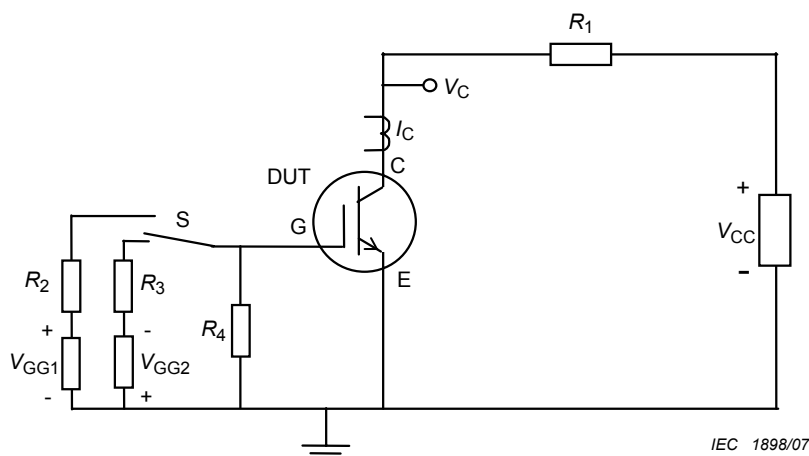


Figure 34 – Circuit for intermittent operating life

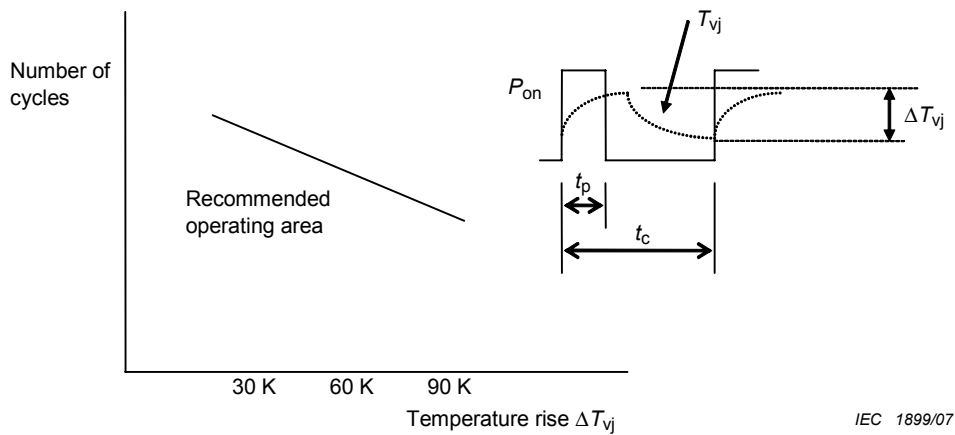


Figure 35 – Expected number of cycles versus temperature rise ΔT_{vj}

7.3 Type tests and routine tests

7.3.1 Type tests

Type tests are carried out on new products on a sample basis, in order to confirm the electrical and thermal ratings (limiting values) and characteristics to be given in the data sheet and to be referenced to the test limits for future routine tests.

Some or all of the type tests may be repeated from time to time on samples drawn from current production or deliveries, so as to confirm that the quality of the product continuously meets the specified requirements.

The minimum items of type tests to be carried out on IGBTs are listed in Table 3. Some of the type tests are destructive.

7.3.2 Routine tests

The routine tests are carried out on the current production or deliveries normally on a 100 % basis, in order to verify that the ratings (limiting values) and characteristics specified in the data sheet are met by each specimen.

Routine tests may comprise distribution of the devices into groups.

The minimum items of routine tests to be carried out on IGBTs are listed in Table 3, unless otherwise agreed between supplier and purchaser.

Table 3 – Minimum type and routine tests for IGBTs when applicable

Subclause	Testing of ratings	Type test	Routine test
6.2.1	Collector-emitter voltages (V_{CES} , V_{CER} , V_{CEX})	X	X
6.2.2	Gate-emitter voltage ($\pm V_{GES}$)	X	
6.2.3	Collector current (I_C)	X	
6.2.4	Peak collector current (I_{CM})	X	
6.2.5	Reverse biased safe operating area (RBSOA)	X	
6.2.6	Short-circuit safe operating area (SCSOA)	X	
Measurement of characteristics			
6.3.1	Collector-emitter sustaining voltage ($V_{CE^{*}sus}$)	X	
6.3.2	Collector-emitter saturation voltage (V_{CEsat})	X	X
6.3.3	Gate-emitter threshold voltage ($V_{GE(th)}$)	X	X
6.3.4	Collector-emitter cut-off current (I_{CES} , I_{CER} , I_{CEX})	X	X
6.3.5	Gate leakage current (I_{GES})	X	X
6.3.6	Input capacitance (C_{ies})	X	
6.3.7	Output capacitance (C_{oes})	X	
6.3.8	Reverse transfer capacitance (C_{res})	X	
6.3.11	Turn-on intervals ($t_{d(on)}$, t_r , t_{on}) and turn-on energy (E_{on})	X	
6.3.12	Turn-off intervals ($t_{d(off)}$, t_f , t_{off} , t_z) and turn-off energy (E_{off})	X	
6.3.13	Thermal resistance junction to case ($R_{th(j-c)}$) and transient thermal impedance junction to case ($Z_{th(j-c)}$)	X	
Endurance and reliability tests			
7.2.5.1	High-temperature blocking (HTRB)	X	
7.2.5.2	High-temperature gate bias	X	
7.2.5.3	Intermittent operating life (load cycles)	X	

Annex A (normative)

Measuring method for collector-emitter breakdown voltage

A.0 Introduction

The following test or measurement may exceed the specified ratings. IGBTs under test may be changed in characteristics or destroyed. However, to permit evaluation of limiting values, the test or measurement is presented in this annex. When the information is given in the form of data on characteristics, measurements should be made under the specified limit conditions.

A.1 Purpose

To measure the collector-emitter breakdown voltage which is useful to evaluate change or degradation of IGBTs during endurance tests.

A.2 Circuit diagram (see Figure A.1)

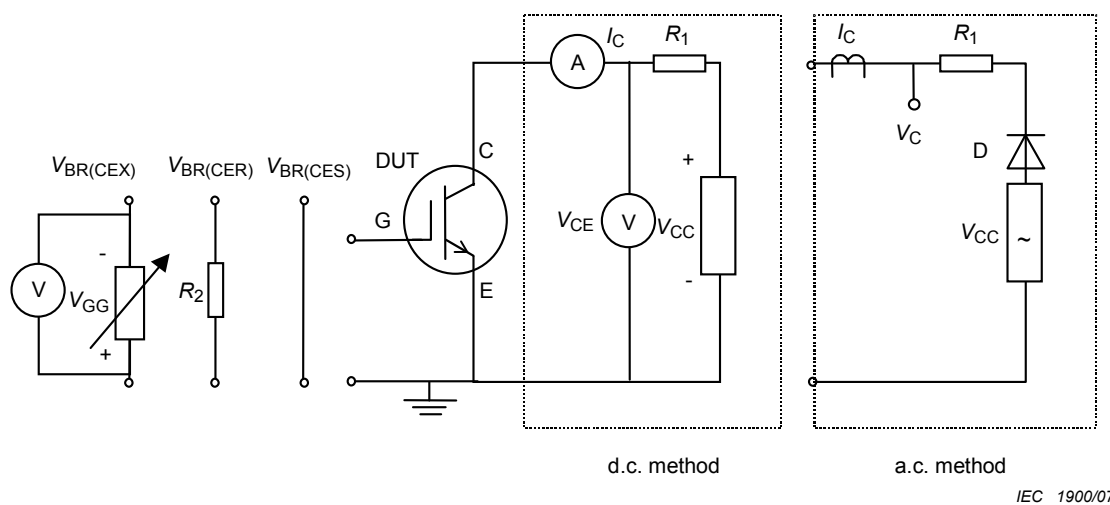


Figure A.1 – Circuit for testing the collector-emitter breakdown voltage

A.3 Measuring procedure

There are two methods, i.e. the d.c. method and the a.c. method, according to the circuit diagrams in Figure A.1. The temperature is set to the specified value. The voltage V_{CE} is increased until the collector current rises steeply with the specified gate-emitter condition and T_a or T_c or T_{vj} . After the above test, confirm the acceptance criteria of the DUT defined in Table 1.

A.4 Specified conditions

- Ambient or case or junction temperature T_a or T_c or T_{vj}
- Gate-emitter bias
- $V_{(BR)CEX}$: gate-emitter voltage V_{GE}
- $V_{(BR)CER}$: resistor R_2 connected between gate and emitter
- $V_{(BR)CES}$: short circuit between gate and emitter

Annex B (normative)

Measuring method for inductive load turn-off current under specified conditions

B.0 Introduction

The following test or measurement may exceed the specified ratings. IGBTs under test may be changed in characteristics or destroyed. However, to permit evaluation of limiting values, the test or measurement is presented in this annex. When the information is given in the form of data on characteristics, measurements should be made under the specified limit conditions.

B.1 Purpose

To measure the IGBT turn-off current for inductive load under specified conditions.

B.2 Circuit diagram and waveforms (see Figure B.1 and Figure B.2)

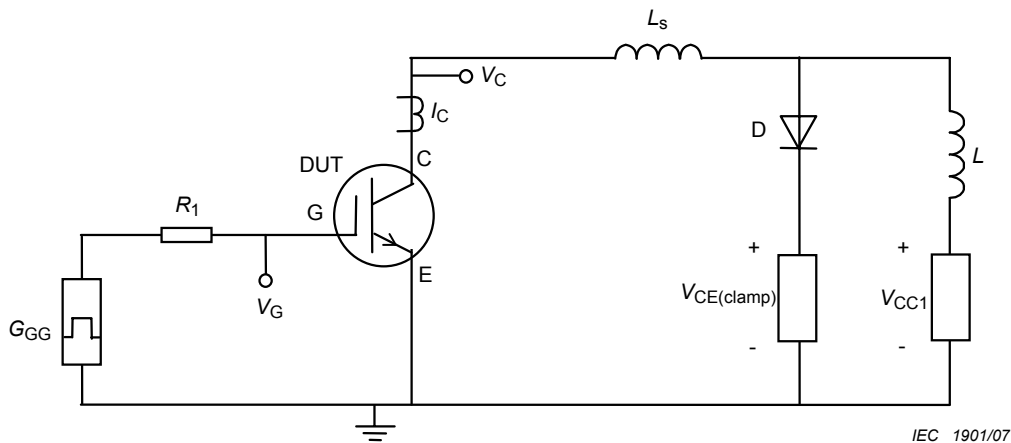


Figure B.1 – Measuring circuit for inductive load turn-off current

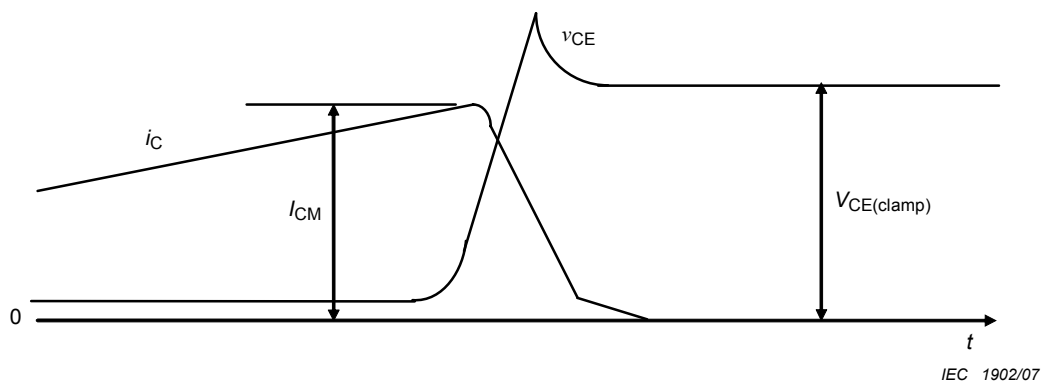


Figure B.2 – Waveforms of collector current I_C and collector voltage V_{CE} during turn-off

B.3 Circuit description and requirements

The value of load inductance L shall be high enough to apply $V_{CE(\text{clamp})}$ to the DUT at least before the beginning of the fall time t_f plus tail time t_z .

B.4 Test procedure

I_C is increased until turn-off failure occurs with the specified V_{CE} value. V_{CE} and I_C are monitored.

B.5 Specified conditions

- Gate reverse voltage $-V_{GE}$
- Collector-emitter voltage $V_{CE(\text{clamp})}$
- Single pulse or repetition rate
- Inductance L
- Ambient or case or junction temperature T_a or T_c or T_{vj}
- Gate resistor R_1
- Value of unclamped stray inductance L_s

NOTE A stray inductance value of the package for big size devices should be taken into consideration.

Annex C (normative)

Forward biased safe operating area (FBSOA)

C.0 Introduction

The following test or measurement may exceed the specified ratings. IGBTs under test may be changed in characteristics or destroyed. However, to permit evaluation of limiting values, the test or measurement is presented in this annex. When the information is given in the form of data on characteristics, measurements should be made under the specified limit conditions.

C.1 Purpose

FBSOA should only be specified if the device can be used in linear mode. Measure that the IGBT operates reliably without failure in FBSOA for linear applications. There is no requirement of FBSOA for IGBTs in switching applications.

C.2 Method 1

Method 1 is the same as that with bipolar transistors. The FBSOA (for short-pulse operation to d.c. operation) is determined by using the thermal resistance measurement.

C.2.1 Circuit diagram (see Figure C.1)

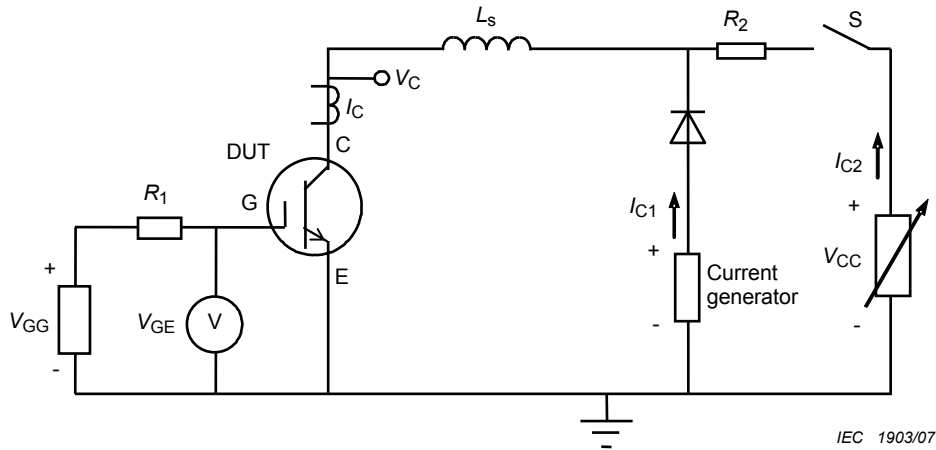


Figure C.1 – Test circuit of forward biased safe operating area (method 1)

C.2.2 Test procedure

The value of the variation of the collector-emitter voltage ΔV_{CE} increases when increasing the collector-emitter voltage V_{CE} for a given I_{C2} and t_p condition. It increases rapidly at a certain value of V_{CE} ; this is an indication of the onset of the second breakdown. Further increase may run the IGBT into the second breakdown and may destroy it. These phenomena are shown in Figure C.2. FBSOA is specified at values less than the conditions for the rising point of ΔV_{CE} . After the above test, confirm the acceptance criteria of the DUT defined in Table 1.

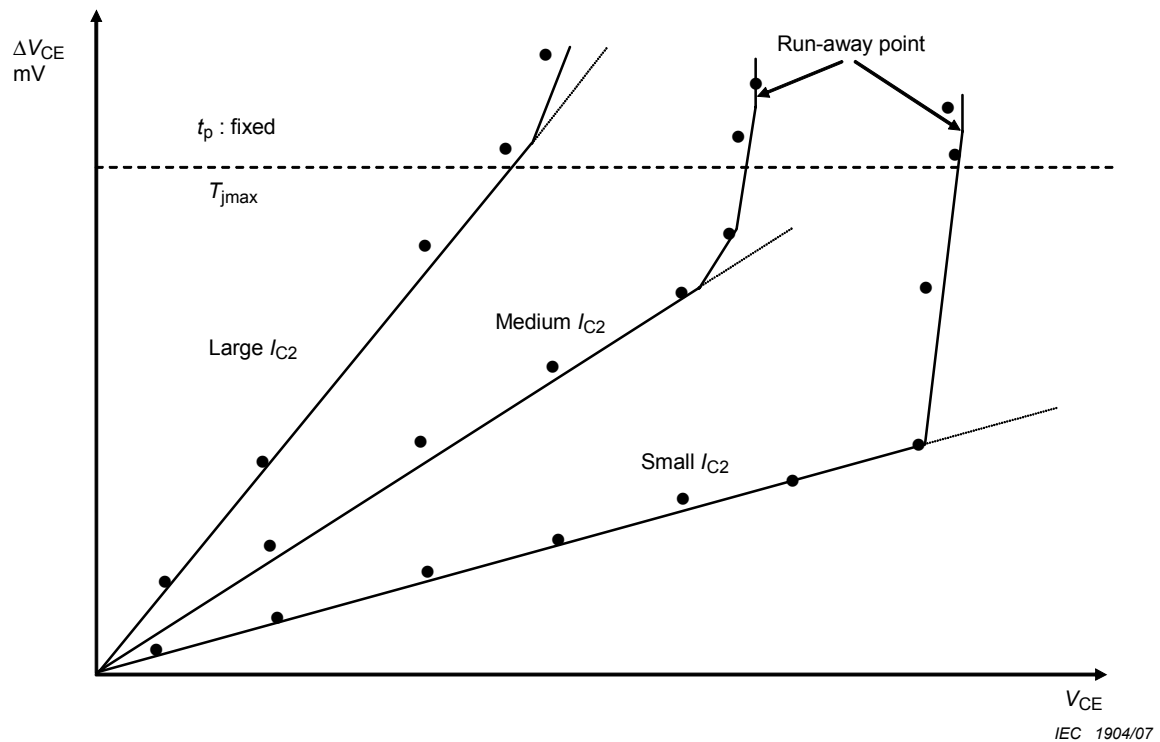


Figure C.2 – Typical ΔV_{CE} versus collector-emitter voltage V_{CE} characteristics

The same result will also be obtained by changing the magnitude of the high current I_{C2} for a fixed V_{CE} .

Figure C.3 shows a typical FBSOA at various t_p within specified maximum values of I_C and V_{CE} .

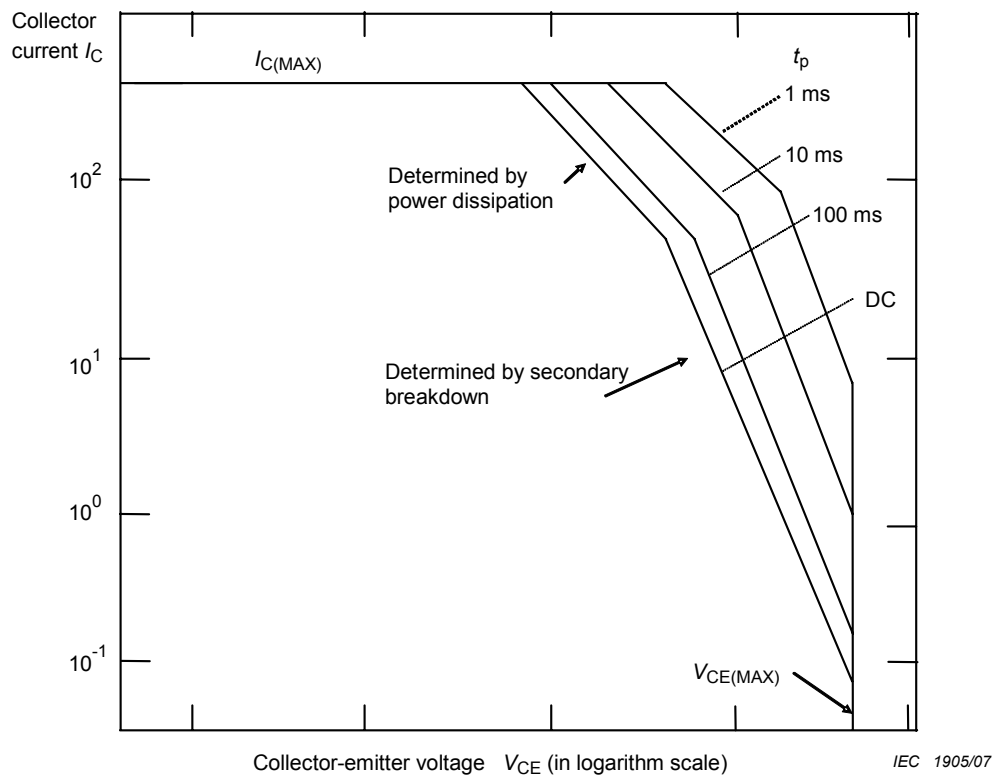


Figure C.3 – Typical forward biased safe operating area

C.2.3 Specified conditions

- Collector current I_C
- Collector-emitter voltage V_{CE}
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Pulse width t_p
- Single pulse or repetition rate
- Stray inductance L_s

C.3 Method 2

Method 2 is to test the operating point just below the latching mode operation.

C.3.1 Circuit diagram

Figure C.4 shows the circuit description of method 2 of IGBTs.

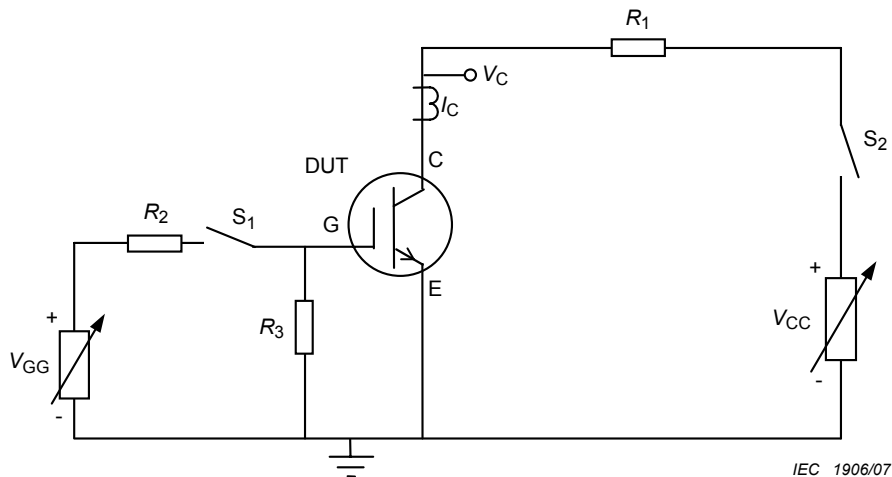


Figure C.4 – Circuit testing forward biased safe operating area (method 2)

C.3.2 Test procedure and precautions to be taken

The value of V_{GG} is increased until the specified collector current is reached. The value of V_{GG} shall be kept within the area where the latching mode does not occur (see Figure C.5). The latching mode is shown in Figure C.6. By increasing the value of V_{CC} , the operating point moves from P_1 to P_m . After P_m , P_s exists and P_s is the starting point of latching. The FBSOA is tested under the specified I_C , V_{CE} and pulse width t_p . IGBTs may be destroyed in the latching mode operation. After the above test, confirm the acceptance criteria of the DUT defined in Table 1.

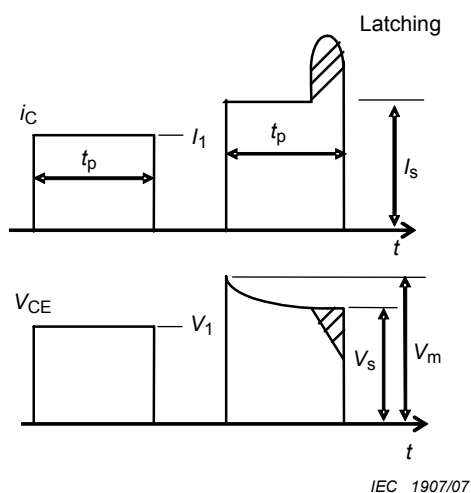


Figure C.5 – Latching mode operation waveforms

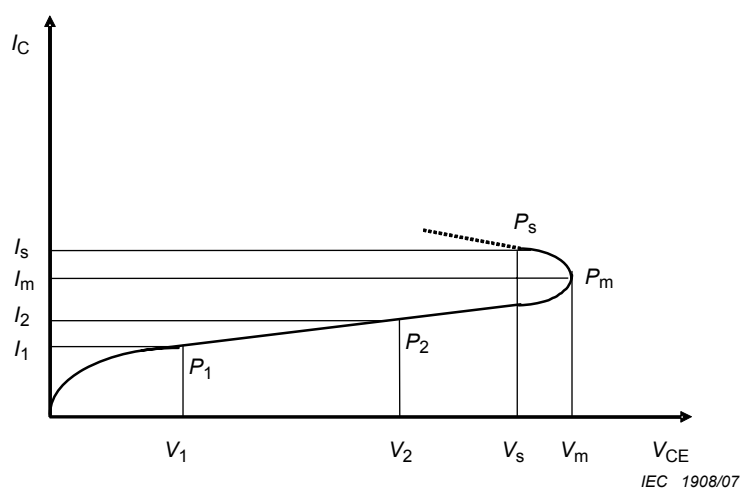


Figure C.6 – Latching mode I-V characteristic

C.3.3 Specified conditions

- Collector current I_C
- Collector-emitter voltage V_{CE}
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Pulse width t_p
- Single-pulse or repetition rate

Annex D (normative)

Case non-rupture

D.1 Introduction

The following test or measurement may exceed the specified ratings. IGBTs under test may be changed in characteristics or destroyed. However, to permit evaluation of limiting values, the test or measurement is presented in this annex. When the information is given in the form of data on characteristics, measurements should be made under the specified limit conditions.

IEC 60747-2 and IEC 60747-6 define the case non-rupture current I_{RSMC} for diodes and thyristors.

High currents which are applied to devices having maintained blocking capability or applied to wire-bonded devices lead to the failure mechanisms under consideration.

Bibliography

IEC 60050-521:2002, *International Electrotechnical Vocabulary – Part 521: Semiconductor devices and integrated circuits*

IEC 60747-7: 2000, *Semiconductor discrete devices and integrated circuits – Part 7: Bipolar transistors*

SOMMAIRE

AVANT-PROPOS	63
1 Domaine d'application	65
2 Références normatives	65
3 Termes et définitions	65
3.1 Symbole graphique des transistors bipolaires à grille isolée	65
3.2 Termes généraux	66
3.3 Termes relatifs aux valeurs limites et aux caractéristiques; tensions et courants	66
3.4 Termes relatifs aux valeurs limites et caractéristiques; autres caractéristiques	68
4 Symboles littéraux	70
4.1 Généralités	70
4.2 Autres indices généraux	70
4.3 Liste des symboles littéraux	71
5 Valeurs limites et caractéristiques essentielles	72
5.1 Valeurs limites	72
5.2 Caractéristiques	73
6 Méthodes de mesure	75
6.1 Généralités	75
6.2 Vérification des valeurs limites	75
6.3 Méthodes de mesure	84
7 Réception et fiabilité	103
7.1 Exigences générales	103
7.2 Exigences spécifiques	103
7.3 Essais de type et essais individuels de série	106
Annex A (normative) Méthode de mesure de la tension de claquage collecteur-émetteur	108
Annex B (normative) Méthode de mesure du courant de fermeture sur charge inductive dans des conditions spécifiées	110
Annex C (normative) Aire de sécurité en polarisation directe (FBSOA)	112
Annex D (normative) Non-rupture du boîtier	116
Bibliographie	117
Figure 1 – Circuit de mesure des tensions collecteur-émetteur V_{CES} , V_{CER} , V_{CEX}	76
Figure 2 – Circuit de mesure de la tension grille-émetteur $\pm V_{GES}$	77
Figure 3 – Circuit de mesure du courant collecteur	78
Figure 4 – Circuit de mesure du courant collecteur de pointe	79
Figure 5 – Circuit de mesure de l'aire de sécurité en inverse (RBSOA)	80
Figure 6 – Formes d'ondes de la tension grille-émetteur V_{GE} et du courant collecteur I_C à la fermeture	80
Figure 7 – Circuit de mesure de la largeur d'impulsion de l'aire de sécurité en régime de court-circuit sur la charge (SCSOA1)	81

Figure 8 – Formes d'ondes de la tension grille-émetteur V_{GE} , du courant collecteur I_C et de la tension V_{CE} pendant la mesure de l'aire de sécurité en régime de court-circuit sur la charge SCOA1	82
Figure 9 – Aire de sécurité en court-circuit 2 (SCOA2).....	83
Figure 10 – Formes d'ondes pendant la mesure de SCOA2	83
Figure 11 – Circuit de mesure de la tension de maintien collecteur-émetteur V_{CE}^{*sus}	85
Figure 12 – Aire de fonctionnement du courant collecteur	86
Figure 13 – Circuit de mesure de la tension de saturation collecteur-émetteur V_{CEsat}	87
Figure 14 – Schéma de base pour la mesure de la tension de seuil grille-émetteur.....	88
Figure 15 – Circuit de mesure du courant collecteur de coupure	89
Figure 16 – Circuit pour la mesure du courant de fuite de grille.....	90
Figure 17 – Circuit de mesure de la capacité d'entrée	91
Figure 18 – Circuit de mesure de la capacité de sortie.....	92
Figure 19 – Circuit de mesure de la capacité de transfert inverse	93
Figure 20 – Schéma de mesure de la charge de grille.....	94
Figure 21 – Forme d'onde de base de la charge de grille	94
Figure 22 – Circuit de mesure de la résistance de grille interne en court-circuit	95
Figure 23 – Circuit de mesure des temps d'ouverture et de l'énergie à l'ouverture	96
Figure 24 – Formes d'ondes à l'ouverture	97
Figure 25 – Circuit de mesure des temps de fermeture et de l'énergie à la fermeture.....	98
Figure 26 – Formes d'ondes à la fermeture	98
Figure 27 – Circuit pour la mesure de la variation en fonction de la température de la tension collecteur-émetteur V_{CE} à un faible courant de mesure I_{C1} et pour un échauffement du transistor bipolaire à grille isolée par un fort courant I_{C2}	99
Figure 28 – Variation typique de la tension collecteur-émetteur V_{CE} à un courant de mesure faible I_{C1} en fonction de la température du boîtier T_C (avec un chauffage extérieur, c'est-à-dire $T_C = T_{vj}$)	100
Figure 29 – Circuit de mesure de la résistance thermique et de l'impédance thermique transitoire: méthode 2	101
Figure 30 – Variation typique de la tension de seuil grille-émetteur $V_{GE(th)}$ à un faible courant de mesure I_{C2} en fonction de la température du boîtier T_C (chauffage externe, c'est-à-dire $T_C = T_{vj}$).....	102
Figure 31 – I_C , V_{GE} et T_C en fonction du temps	103
Figure 32 – Circuit pour le blocage à haute température	104
Figure 33 – Circuit pour grille polarisée à haute température	105
Figure 34 – Circuit pour la durée de vie en fonctionnement intermittent	106
Figure 35 – Nombre de cycles attendus en fonction de l'augmentation de la température ΔT_{vj}	106
Figure A.1 – Circuit de mesure de la tension de claquage collecteur-émetteur	108
Figure B.1 – Circuit de mesure du courant de fermeture sur charge inductive	110
Figure B.2 – Formes d'ondes du courant collecteur I_C et de la tension collecteur V_{CE} pendant la fermeture.....	110
Figure C.1 – Circuit de mesure de l'aire de sécurité en polarisation directe (méthode 1).....	112
Figure C.2 – Caractéristiques typiques ΔV_{CE} en fonction de la tension collecteur-émetteur V_{CE}	113
Figure C.3 – Aire de sécurité en polarisation directe typique.....	114
Figure C.4 – Circuit de mesure de l'aire de sécurité en polarisation directe (méthode 2).....	115

Figure C.5 – Formes d'ondes de fonctionnement en blocage	115
Figure C.6 – Caractéristique I-V en blocage.....	115
Tableau 1 – Caractéristiques définissant la réception	76
Tableau 2 – Caractéristiques définissant la réception pour les essais d'endurance et de fiabilité.....	104
Tableau 3 – Essais de type et essais individuels de série minimaux pour les transistors bipolaires à grille isolée si applicables	107

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**DISPOSITIFS À SEMICONDUCTEURS –
DISPOSITIFS DISCRETS –****Partie 9: Transistors bipolaires à grille isolée (IGBT)**

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de la CEI intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de la CEI se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications; la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de la CEI s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de la CEI dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de la CEI et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) La CEI n'a prévu aucune procédure de marquage valant indication d'approbation et n'engage pas sa responsabilité pour les équipements déclarés conformes à une de ses Publications.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à la CEI, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de la CEI, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de la CEI ou de toute autre Publication de la CEI, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

Cette deuxième édition de la CEI 60747-9 annule et remplace la première édition (1998) et son amendement 1 (2001).

Les modifications principales par rapport à l'édition précédente sont les suivantes:

- a) L'Article 3 a été modifié par l'ajout de termes qu'il convient d'inclure.
- b) Les Articles 4 et 5 ont été modifiés par les ajouts et les suppressions appropriés qu'il convient d'inclure.
- c) Les Articles 6 et 7 de l'Amendement 1 ont été regroupés dans l'Article 6 avec les ajouts et les corrections appropriés qu'il convient d'inclure.
- d) L'article 8 de l'amendement 1 a été renuméroté Article 7.

La présente norme doit être lue conjointement avec la CEI 60747-1.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47E/333/FDIS	47E/341/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 2.

Une liste de toutes les parties de la CEI 600747, sous le titre général: *Dispositifs à semiconducteurs – Dispositifs discrets*, est disponible sur le site web de la CEI.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de maintenance indiquée sur le site web de la CEI sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

DISPOSITIFS À SEMICONDUCTEURS – DISPOSITIFS DISCRETS –

Partie 9: Transistors bipolaires à grille isolée (IGBT)

1 Domaine d'application

La présente partie de la CEI 60747 spécifie la terminologie, les symboles littéraux, les valeurs limites et caractéristiques essentielles, la vérification des valeurs limites ainsi que les méthodes de mesure pour les transistors bipolaires à grille isolée (IGBT, *insulated-gate bipolar transistors*).

2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 60747-1:2006, *Semiconductor devices – Part 1: General*

CEI 60747-2, *Dispositifs à semiconducteurs – Dispositifs discrets et circuits intégrés – Partie 2: Diodes de redressement*

CEI 60747-6, *Dispositifs à semiconducteurs – Partie 6: Thyristors*

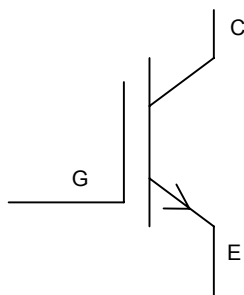
CEI 61340 (toutes les parties), *Electrostatique*

3 Termes et définitions

Pour les besoins du présent document, les termes et définitions donnés ci-dessous s'appliquent.

3.1 Symbole graphique des transistors bipolaires à grille isolée

Le symbole graphique représenté ci-dessous est utilisé dans la présente édition de la CEI 60747-9.



Symbole graphique

NOTE Seul le symbole graphique pour les IGBT à canal N est utilisé dans la présente norme. Il s'applique également pour la mesure des dispositifs à canal P. Dans le cas des dispositifs à canal P, il faut adapter la polarité.

3.2 Termes généraux

3.2.1

transistor bipolaire à grille isolée

IGBT

transistor possédant un canal de conduction et une jonction PN. Le courant traversant le canal et la jonction est déclenché par un champ électrique généré par une tension appliquée entre les bornes de la grille et de l'émetteur

Voir le VEI 521-04-05.

NOTE La tension collecteur-émetteur étant appliquée, la jonction PN est polarisée dans le sens direct.

3.2.2

transistor bipolaire à grille isolée à canal N

transistor bipolaire à grille isolée possédant un ou plusieurs canaux de conduction de type N
Voir le VEI 521-05-06.

3.2.3

transistor bipolaire à grille isolée à canal P

transistor bipolaire à grille isolée possédant un ou plusieurs canaux de conduction de type P
Voir le VEI 521-04-05.

3.2.4

courant collecteur (d'un transistor bipolaire à grille isolée)

I_c

courant direct commuté (commandé) par le transistor bipolaire à grille isolée

3.2.5

borne du collecteur, collecteur (d'un transistor bipolaire à grille isolée)

C

pour un transistor bipolaire à grille isolée à canal N (à canal P), borne en direction de laquelle (à partir de laquelle) le courant collecteur circule en provenance (en direction) du circuit extérieur

Voir le VEI 521-07-05 et le VEI 521-05-02.

3.2.6

borne de l'émetteur, émetteur (d'un transistor bipolaire à grille isolée)

E

pour un transistor bipolaire à grille isolée à canal N (à canal P), borne à partir de laquelle (en direction de laquelle) le courant collecteur circule en direction (en provenance) du circuit extérieur

Voir le VEI 521-07-04.

3.2.7

borne de la grille, grille (d'un transistor bipolaire à grille isolée)

G

borne à laquelle une tension est appliquée contre la borne de l'émetteur afin de contrôler le courant collecteur

Voir le VEI 521-07-09.

3.3 Termes relatifs aux valeurs limites et aux caractéristiques; tensions et courants

3.3.1

tension (continue) collecteur-émetteur

tension entre le collecteur et l'émetteur

3.3.2**tension collecteur-émetteur avec tension grille-émetteur en court-circuit** **V_{CES}**

tension collecteur-émetteur pour laquelle le courant collecteur a une faible valeur (absolue) spécifiée, la grille et l'émetteur étant en court-circuit

3.3.3**tension de maintien collecteur-émetteur** **$V_{CE^{*}sus}$**

tension de claquage collecteur-émetteur à courant collecteur relativement élevé pour laquelle la tension de claquage est relativement insensible aux variations du courant collecteur, dans les conditions spécifiées de charge entre la grille et l'émetteur

NOTE 1 Les conditions spécifiées de charge entre la grille et l'émetteur sont indiquées, dans le symbole littéral, par le troisième indice '*'; voir 4.1.2 de la CEI 60747-7.

NOTE 2 Quand cela est nécessaire, un qualificatif approprié est ajouté au terme de base pour indiquer une terminaison spécifique entre grille et émetteur.

Exemple: Tension de maintien collecteur-émetteur avec grille et émetteur court-circuités V_{CESsus} .

NOTE 3 Le terme de base peut être raccourci si le symbole littéral utilisé est suffisamment explicite.

Exemple: Tension de maintien collecteur-émetteur V_{CESsus} .

NOTE 4 Ce terme est important pour les dispositifs haute tension, par exemple à plus de 4 kV.

3.3.4**tension de claquage collecteur-émetteur** **$V_{(BR)CES}$**

tension entre le collecteur et l'émetteur au-dessus de laquelle le courant collecteur augmente très fortement, la grille et l'émetteur étant en court-circuit

Voir le VEI 521-05-06.

3.3.5**tension de saturation collecteur-émetteur** **V_{CEsat}**

tension collecteur-émetteur dans des conditions de tension grille-émetteur auxquelles le courant collecteur est essentiellement indépendant de la tension grille-émetteur

3.3.6**tension (continue) grille-émetteur**

tension entre la grille et l'émetteur

3.3.7**tension (continue) grille-collecteur**

tension entre la grille et le collecteur

3.3.8**tension de seuil grille-émetteur** **$V_{GE(th)}$**

tension grille-émetteur pour laquelle le courant collecteur a une faible valeur (absolue) spécifiée

3.3.9**tension de décharge électrostatique**

tension qui peut être appliquée à la borne de la grille, sans destruction de la couche d'isolation

Voir le VEI 521-05-27.

3.3.10

courant collecteur de coupure

courant collecteur pour une tension collecteur-émetteur spécifique, en dessous de la zone de claquage, la grille étant à l'état bloqué

3.3.11

courant collecteur

courant traversant le collecteur

3.3.12

courant de queue

I_{CZ}

courant collecteur pendant le temps de queue

3.3.13

courant de fuite de grille

I_{GES}

courant de fuite dans la borne de grille pour une tension grille-émetteur spécifiée, la borne de collecteur et la borne d'émetteur étant en court-circuit

3.3.14

aire de sécurité

SOA, safe operating area

courant collecteur par rapport à la tension collecteur-émetteur où le transistor bipolaire à grille isolée est capable de passer à l'état ouvert et à l'état fermé sans défaillance

3.3.14.1

aire de sécurité en polarisation directe

FBSOA, forward bias safe operating area

courant collecteur par rapport à la tension collecteur-émetteur où le transistor bipolaire à grille isolée est capable de commuter et d'être à l'état passant sans défaillance

3.3.14.2

aire de sécurité en polarisation inverse

RBSOA, reverse bias safe operating area

courant collecteur par rapport à la tension collecteur-émetteur où le transistor bipolaire à grille isolée est capable de passer à l'état fermé sans défaillance

3.3.14.3

aire de sécurité en court-circuit

SCSOA, short circuit safe operating area

durée du court-circuit et tension collecteur-émetteur où le transistor bipolaire à grille isolée est capable de passer à l'état ouvert et à l'état fermé sans défaillance

3.4 Termes relatifs aux valeurs limites et caractéristiques; autres caractéristiques

3.4.1

capacité d'entrée

C_{ies}

capacité entre les bornes de grille et d'émetteur, la borne de collecteur et la borne d'émetteur étant en court-circuit pour un courant alternatif

3.4.2

capacité de sortie

C_{oes}

capacité entre les bornes de collecteur et d'émetteur, la borne de grille et la borne d'émetteur étant en court-circuit pour un courant alternatif

3.4.3**capacité de transfert inverse** **C_{res}**

capacité entre les bornes de collecteur et de grille

3.4.4**charge de grille** **Q_G**

charge requise pour augmenter la tension grille-émetteur d'un niveau faible spécifié à un niveau élevé spécifié

3.4.5**résistance de grille interne** **r_g**

résistance série interne

3.4.6**énergie à l'ouverture (par impulsion)** **E_{on}**

dissipation d'énergie produite à l'intérieur du transistor bipolaire à grille isolée pendant l'ouverture d'une impulsion de courant collecteur unique

NOTE On obtient la dissipation de puissance à l'ouverture correspondante, dans des conditions d'impulsion récurrente, en multipliant E_{on} par la fréquence d'impulsion.

3.4.7**énergie à la fermeture (par impulsion)** **E_{off}**

dissipation d'énergie produite à l'intérieur du transistor bipolaire à grille isolée pendant le temps de fermeture ajouté au temps de queue d'une impulsion de courant collecteur unique

NOTE On obtient la dissipation de puissance à la fermeture correspondante, dans des conditions d'impulsion récurrente, en multipliant E_{off} par la fréquence d'impulsion.

3.4.8**temps de retard à l'ouverture** **$t_{d(on)}$, t_d**

intervalle de temps entre le début d'une impulsion de tension aux bornes d'entrée permettant la commutation du transistor bipolaire à grille isolée de l'état bloqué à l'état passant, et le début de la croissance du courant collecteur

NOTE En général, le temps est mesuré entre des points correspondant à 10 % des amplitudes d'impulsion d'entrée et de sortie.

3.4.9**temps de montée** **t_r**

intervalle de temps entre les instants où la croissance du courant collecteur atteint les limites inférieures et supérieures spécifiées, respectivement, lorsque le transistor bipolaire à grille isolée est commuté de l'état bloqué à l'état passant

NOTE Les limites inférieures et supérieures représentent généralement 10 % et 90 % de l'amplitude d'impulsion.

3.4.10**temps d'ouverture** **t_{on}**

somme du temps de retard à l'ouverture et du temps de montée

3.4.11

temps de retard à la fermeture

$t_{d(off)}$, t_s

intervalle de temps entre la fin d'une impulsion de tension aux bornes d'entrée ayant maintenu le transistor bipolaire à grille isolée à l'état passant, et le début de la décroissance du courant collecteur lorsque le transistor bipolaire à grille isolée est commuté de l'état passant à l'état bloqué

NOTE En général, le temps est mesuré entre des points correspondant à 90 % des amplitudes d'impulsion d'entrée et de sortie.

3.4.12

temps de descente

t_f

intervalle de temps entre les instants où la décroissance du courant collecteur atteint les limites supérieures et inférieures spécifiées, respectivement, lorsque le transistor bipolaire à grille isolée est commuté de l'état passant à l'état bloqué

NOTE Les limites supérieures et inférieures correspondent généralement à 90 % et 10 % de l'amplitude d'impulsion.

3.4.13

temps de fermeture

t_{off}

somme du temps de retard à la fermeture et du temps de descente

3.4.14

temps de queue

t_z

intervalle entre la fin du temps de fermeture et le moment où le courant collecteur est tombé à 2 % ou à une valeur spécifiée plus faible

4 Symboles littéraux

4.1 Généralités

Les symboles littéraux généraux pour les transistors bipolaires à grille isolée sont définis à l'Article 4 de la CEI 60747-1.

4.2 Autres indices généraux

C,c	collecteur
E,e	émetteur
G,g	grille
sat	saturation
th	seuil (<i>threshold</i>)
Z,z	queue
S	charge en court-circuit
R	charge résistive
X	charge avec une tension grille-émetteur spécifiée
sus	maintien (<i>sustaining</i>)

4.3 Liste des symboles littéraux

Nom et désignation	Symbole littéral
4.3.1 Tensions	
Tension collecteur-émetteur	V_{CE}
Tension collecteur-émetteur, grille-émetteur en court-circuit	V_{CES}
Tension de maintien collecteur-émetteur	$V_{CE^{*sus}}$
Tension de claquage collecteur-émetteur, grille-émetteur en court-circuit	$V_{(BR)CES}$
Tension de saturation collecteur-émetteur	V_{CEsat}
Tension grille-émetteur	V_{GE}
Tension grille-émetteur, collecteur-émetteur en court-circuit	V_{GES}
Tension de seuil grille-émetteur	$V_{GE(th)}$
Tension collecteur-grille, résistance grille-émetteur spécifiée	V_{CGR}
4.3.2 Courants	
Courant collecteur	I_C
Courant collecteur de pointe	I_{CM}
Courant collecteur de pointe répétitif	I_{CRM}
Courant de coupure collecteur-émetteur, grille-émetteur en court-circuit	I_{CES}
Courant de queue	I_{CZ}
Courant de grille	I_G
Courant de fuite de grille, collecteur-émetteur en court-circuit	I_{GES}
4.3.3 Autres grandeurs électriques	
Capacité d'entrée	C_{ies}
Capacité de sortie	C_{oes}
Capacité de transfert inverse	C_{res}
Charge de grille	Q_G
Résistance de grille interne	r_g
Dissipation de puissance à l'ouverture	P_{on}
Energie à l'ouverture	E_{on}
Dissipation de puissance à la fermeture	P_{off}
Energie à la fermeture	E_{off}
Dissipation de puissance à l'état conducteur	P_{cond}
Energie à l'état conducteur	E_{cond}
Dissipation totale de puissance	P_{tot}
4.3.4 Temps	
Temps de queue	t_z
4.3.5 Amplitudes thermiques	
Résistance thermique jonction-dissipateur thermique	$R_{th(j-c)}$
Impédance thermique transitoire jonction-dissipateur thermique	$Z_{th(j-c)}$

5 Valeurs limites et caractéristiques essentielles

5.1 Valeurs limites

Les valeurs limites doivent être valables dans toute la plage des conditions de fonctionnement, comme cela est indiqué pour le dispositif individuel, en faisant référence à une courbe, le cas échéant.

5.1.1 Température de fonctionnement ambiante ou du boîtier ou virtuelle de jonction (T_a ou T_c ou T_{vj})

Valeurs maximale et minimale.

5.1.2 Température de stockage (T_{stg})

Valeurs maximale et minimale.

5.1.3 Tension collecteur-émetteur avec tension grille-émetteur en court-circuit (V_{CES})

Valeur maximale.

NOTE Il convient que cette valeur limite ne soit pas inférieure à $V_{(BR)CES}$. (Voir 5.2.1.)

5.1.4 Tensions grille-émetteur avec tension collecteur-émetteur en court-circuit (V_{GES})

Valeurs positives et négatives maximales.

5.1.5 Courant collecteur continu (I_C)

Valeur maximale.

5.1.6 Courant collecteur de pointe répétitif (I_{CRM})

Valeur maximale pour des impulsions rectangulaires avec durée d'impulsion et facteur d'utilisation spécifiés.

5.1.7 Courant collecteur de pointe non répétitif (I_{CSM})

Valeur maximale pour une impulsion rectangulaire avec durée d'impulsion spécifiée.

5.1.8 Dissipation totale de puissance (P_{tot})

Valeur maximale avec une courbe de réduction s'il y a lieu.

5.1.9 Aire de sécurité maximale

Schéma indiquant le courant collecteur assigné maximal I_C après l'ouverture, qu'il n'est pas permis de dépasser, même dans les meilleures conditions de refroidissement, en fonction de la tension collecteur-émetteur V_{CE} avant et pendant l'ouverture en courant direct et pour différentes durées d'impulsion, la température du boîtier étant égale à 25 °C.

5.1.10 Aire de sécurité maximale en polarisation inverse (RBSOA)

Schéma représentant les conditions du couple courant collecteur I_C et tension collecteur-émetteur V_{CE} que peut supporter simultanément sans défaillance le transistor bipolaire à grille isolée pendant une courte période à la fermeture dans les conditions définies.

5.1.11 Aire de sécurité maximale en court-circuit (SCSOA)

L'aire de sécurité en court-circuit est définie par un couple de valeurs de la durée du court-circuit t_{psc} et la tension collecteur-émetteur V_{CE} , qui peut ne pas être dépassé à la mise en court-circuit sur la charge. Le dispositif peut être mis à l'état passant, puis de nouveau à l'état bloqué, pour court-circuiter la source de tension sans défaillance.

5.1.12 Courant maximal aux bornes (I_{tRMS}) (s'il y a lieu)

Valeur efficace maximale du courant à travers la borne principale.

5.1.13 Force de fixation (F)

Valeurs maximale et minimale, s'il y a lieu.

5.1.14 Couple de fixation (M)

Valeurs maximale et minimale, s'il y a lieu.

5.2 Caractéristiques

Les caractéristiques doivent être données à T_{vj} (température virtuelle de jonction) = 25 °C, sauf indication contraire, et à une autre température spécifiée.

5.2.1 Tension de claquage collecteur-émetteur ($V_{(BR)CES}$)

Valeur minimale avec la grille et l'émetteur en court-circuit et à un courant collecteur spécifié.

5.2.2 Tension de maintien collecteur-émetteur (V_{CE*sus})

Valeur minimale aux conditions de courant collecteur et de grille spécifiées, s'il y a lieu.

5.2.3 Tension de saturation collecteur-émetteur (V_{CEsat})

Valeur maximale à la tension de grille et au courant collecteur spécifiés.

5.2.4 Tension de seuil grille-émetteur ($V_{GE(th)}$)

Valeurs minimale et maximale à la tension collecteur-émetteur et au courant collecteur spécifiés.

5.2.5 Courant de coupure collecteur-émetteur (I_{CE*})

Valeur maximale à une tension collecteur-émetteur élevée spécifiée et dans les conditions spécifiées de terminaison de la grille et de l'émetteur.

5.2.6 Courant de fuite de grille (I_{GES})

Valeur maximale à la valeur limite maximale de la tension grille-émetteur.

5.2.7 Capacités

Valeurs typiques des éléments suivants, à la tension collecteur-émetteur et à la fréquence d'essai spécifiées.

5.2.7.1 Capacité d'entrée (C_{ies})

Capacité d'entrée typique pour les petits signaux, en configuration émetteur commun, dans des conditions de polarisation spécifiées et à une fréquence spécifiée, avec la sortie mise en court-circuit pour un courant alternatif.

5.2.7.2 Capacité de sortie (C_{oes})

Capacité de sortie typique pour les petits signaux, en configuration émetteur commun, dans des conditions de polarisation spécifiées et à une fréquence spécifiée, avec l'entrée mise en court-circuit pour un courant alternatif.

5.2.7.3 Capacité de transfert inverse (C_{res})

Capacité de transfert inverse typique pour les petits signaux, en configuration émetteur commun, dans des conditions de polarisation spécifiées et à une fréquence spécifiée.

5.2.8 Charge de grille (Q_G)

Valeur typique aux valeurs spécifiées de la tension grille-émetteur, de la tension collecteur-émetteur avant l'ouverture et du courant collecteur après l'ouverture.

5.2.9 Résistance de grille interne (r_g)

Valeur maximale et/ou type, le collecteur et l'émetteur étant en court-circuit en courant alternatif aux valeurs spécifiées de la tension grille-émetteur, de la tension collecteur-émetteur et de la fréquence.

5.2.10 Energie à l'ouverture (E_{on})

Valeur maximale par impulsion dans les conditions spécifiées suivantes:

- tension collecteur-émetteur avant ouverture;
- courant collecteur après ouverture;
- conditions de charge;
- tension grille-émetteur;
- résistance dans le circuit grille-émetteur;
- température du boîtier ou température ambiante ou température virtuelle de jonction.

5.2.11 Energie à la fermeture (E_{off})

Valeur maximale par impulsion dans les conditions spécifiées suivantes:

- courant collecteur avant fermeture;
- tension collecteur-émetteur après fermeture;
- conditions de charge;
- tension grille-émetteur;
- résistance dans le circuit grille-émetteur;
- température du boîtier ou température ambiante ou température virtuelle de jonction.

5.2.12 Temps de commutation

5.2.12.1 Temps de retard à l'ouverture ($t_{d(on)}$) et temps de montée (t_r)

Valeurs maximales dans les conditions spécifiées suivantes:

- tension collecteur-émetteur avant ouverture;
- courant collecteur après ouverture;
- conditions de charge;
- tension grille-émetteur;

- résistance dans le circuit grille-émetteur.

5.2.12.2 Temps de retard à la fermeture ($t_{d(off)}$), temps de descente (t_f) et temps de queue (t_z)

Valeurs maximales avec une diode en roue libre connectée dans les conditions spécifiées suivantes:

- tension collecteur-émetteur après fermeture;
- courant collecteur avant fermeture;
- conditions de charge;
- tension grille-émetteur;
- résistance dans le circuit grille-émetteur.

5.2.13 Résistance thermique jonction – boîtier ($R_{th(j-c)}$)

Valeur maximale pour les transistors bipolaires à grille isolée à température de boîtier spécifiée.

5.2.14 Résistance thermique jonction – ambiante ($R_{th(j-a)}$)

Valeur maximale pour les transistors bipolaires à grille isolée à température ambiante spécifiée.

5.2.15 Impédance thermique transitoire jonction – boîtier ($Z_{th(j-c)}$)

Pour les transistors bipolaires à grille isolée à température de boîtier spécifiée, schéma montrant les valeurs maximales en fonction du temps écoulé après un changement de la dissipation de puissance, ou des éléments analytiques.

5.2.16 Impédance thermique transitoire jonction – ambiante ($Z_{th(j-a)}$)

Pour les transistors bipolaires à grille isolée à température ambiante spécifiée, schéma montrant les valeurs maximales en fonction du temps écoulé après un changement de la dissipation de puissance.

6 Méthodes de mesure

6.1 Généralités

Les polarités présentées dans ces circuits sont applicables aux dispositifs à canal N. Les circuits peuvent être adaptés pour des dispositifs à canal P en inversant les polarités des appareils de mesure, des générateurs et des sources d'alimentation. Les précautions de manipulation données dans la CEI 61340 et les méthodes de mesure données dans la CEI 60747-1 s'appliquent.

6.2 Vérification des valeurs limites

Après l'essai suivant, confirmer les caractéristiques des transistors bipolaires à grille isolée spécifiées au Tableau 1.

Tableau 1 – Caractéristiques définissant la réception

Caractéristiques	Critères de réception
I_{CES}	$I_{CES} < USL$
I_{GES}	$I_{GES} < USL$
$V_{CE(sat)}$	$V_{CE(sat)} < USL$
$V_{GE(th)}$	$V_{GE(th)} < USL$ ou $> LSL$
NOTE USL: limite supérieure de la spécification (<i>upper specification limit</i>) LSL: limite inférieure de la spécification (<i>lower specification limit</i>)	

6.2.1 Tensions collecteur-émetteur (V_{CES} , V_{CER} , V_{CEX})

6.2.1.1 But

Vérifier que les tensions collecteur-émetteur d'un transistor bipolaire à grille isolée, dans des conditions spécifiées, ne sont pas inférieures aux valeurs minimales spécifiées V_{CES} , V_{CER} ou V_{CEX} .

6.2.1.2 Schéma (voir Figure 1)

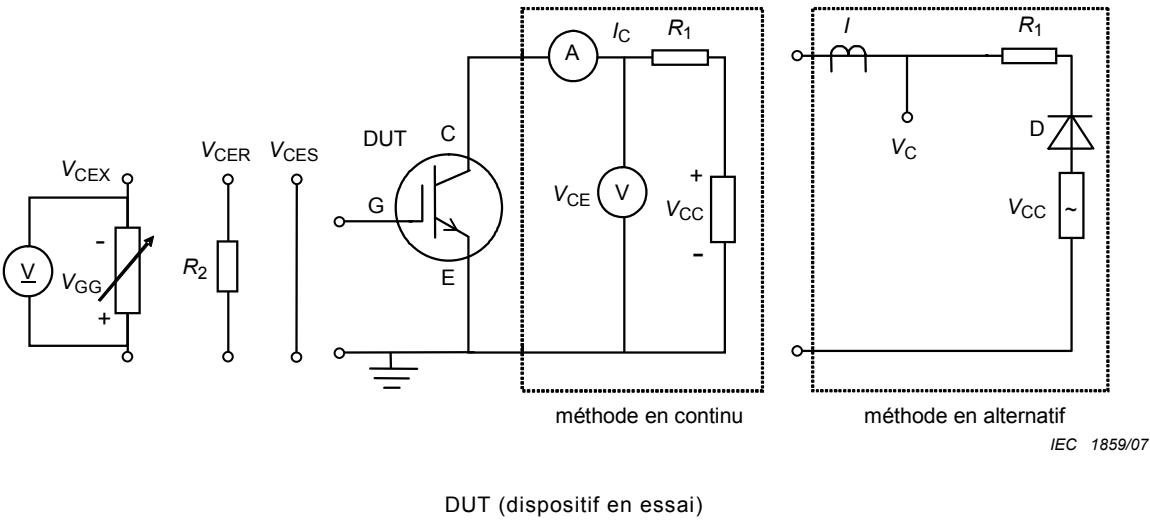


Figure 1 – Circuit de mesure des tensions collecteur-émetteur V_{CES} , V_{CER} , V_{CEX}

6.2.1.3 Description du circuit

V_{CC} et V_{GG} sont la tension d'alimentation. R_1 est une résistance de protection du circuit.

6.2.1.4 Procédure d'essai

Il existe deux méthodes, l'une en continu et l'autre en alternatif. Les circuits sont donnés à la Figure 1.

Les conditions spécifiées entre la grille et l'émetteur doivent être appliquées. Régler la tension collecteur-émetteur à la valeur spécifiée.

6.2.1.5 Conditions spécifiées

- Tension collecteur-émetteur V_{CE}

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- V_{CEX} : tension grille-émetteur – V_{GG}
- V_{CER} : valeur de la résistance entre grille et émetteur
- V_{CES} : court-circuit entre grille et émetteur

6.2.2 Tension grille-émetteur avec tension collecteur-émetteur en court-circuit ($\pm V_{GES}$)

6.2.2.1 But

Vérifier que la tension grille-émetteur d'un transistor bipolaire à grille isolée, dans des conditions spécifiées, n'est pas inférieure à la valeur minimale spécifiée $\pm V_{GE}$.

6.2.2.2 Schéma (voir Figure 2)

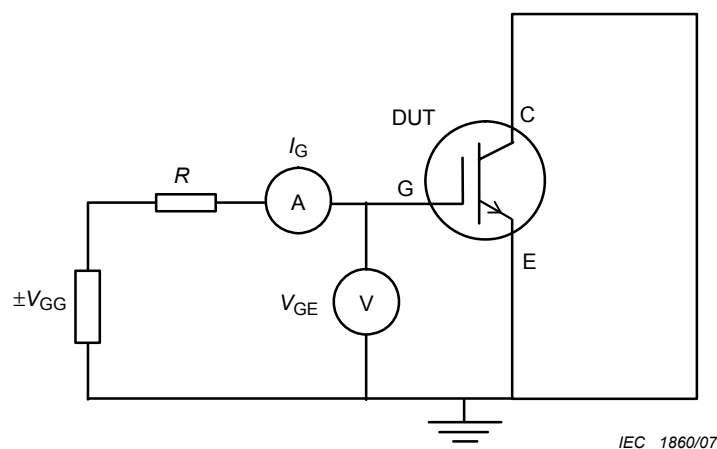


Figure 2 – Circuit de mesure de la tension grille-émetteur $\pm V_{GES}$

6.2.2.3 Description du circuit

V_{GG} est la tension d'alimentation. R est une résistance de protection du circuit.

6.2.2.4 Procédure d'essai

La tension grille-émetteur V_{GE} est réglée à la valeur spécifiée. Une petite résistance de protection R est à fournir.

6.2.2.5 Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Courant de fuite grille-émetteur I_{GES}
- Court-circuit entre collecteur et émetteur

6.2.3 Courant collecteur maximal (I_C)

6.2.3.1 But

Vérifier que l'aptitude en courant collecteur d'un transistor bipolaire à grille isolée n'est pas inférieure à la valeur limite maximale de I_C dans les conditions spécifiées.

6.2.3.2 Schéma (voir Figure 3)

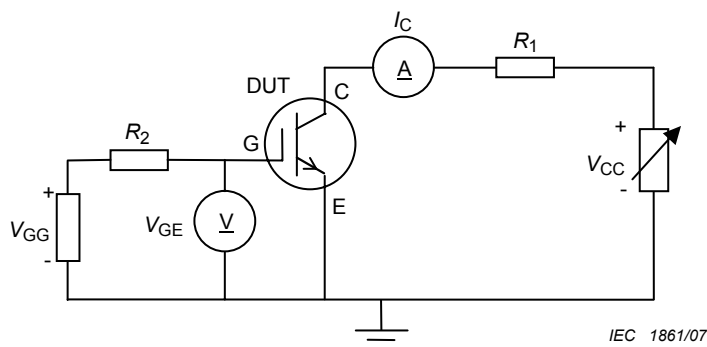


Figure 3 – Circuit de mesure du courant collecteur

6.2.3.3 Description du circuit

V_{CC} et V_{GG} sont la tension d'alimentation. R_1 est une résistance de protection du circuit.

6.2.3.4 Procédure d'essai

La température (T_a ou T_c) et la tension grille-émetteur sont ajustées et maintenues aux valeurs spécifiées. La tension d'alimentation (V_{CC}) est augmentée jusqu'à ce que I_C atteigne la valeur spécifiée. L'équilibre thermique peut être atteint.

6.2.3.5 Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c
- Courant collecteur I_C
- Tension grille-émetteur V_{GE}

6.2.4 Courant collecteur de pointe maximal (I_{CM})

6.2.4.1 But

Vérifier que l'aptitude en courant collecteur de pointe d'un transistor bipolaire à grille isolée n'est pas inférieure à la valeur limite maximale de I_{CM} dans les conditions spécifiées.

6.2.4.2 Schéma (voir Figure 4)

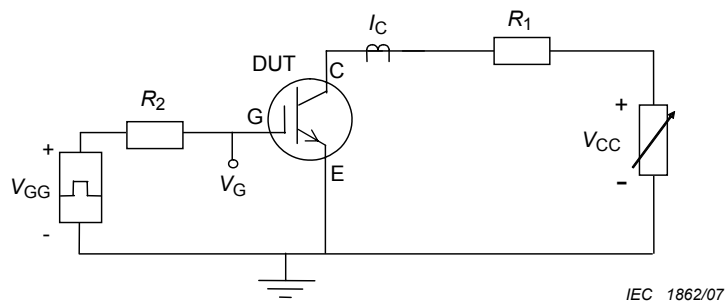


Figure 4 – Circuit de mesure du courant collecteur de pointe

6.2.4.3 Description du circuit

V_{CC} est la tension d'alimentation et V_{GG} est le générateur d'impulsions de grille. R_1 est une résistance de protection du circuit.

6.2.4.4 Procédure d'essai

La température (T_a ou T_c ou T_{vj}) et la tension grille-émetteur sont ajustées et maintenues aux valeurs spécifiées. La tension d'alimentation (V_{CC}) est augmentée jusqu'à ce que I_C atteigne la valeur spécifiée.

6.2.4.5 Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Courant collecteur I_{CM}
- Tension grille-émetteur, largeur d'impulsion et facteur d'utilisation

6.2.5 Aire de sécurité maximale en polarisation inverse (RBSOA)

6.2.5.1 But

Vérifier que le transistor bipolaire à grille isolée ne présente pas de défaillance en RBSOA.

6.2.5.2 Schéma et formes d'ondes (voir Figure 5 et Figure 6)

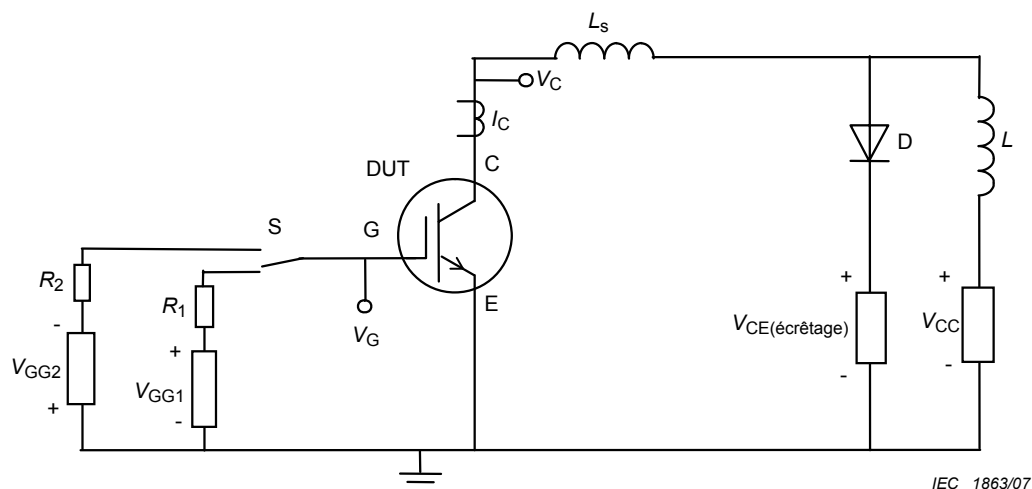


Figure 5 – Circuit de mesure de l'aire de sécurité en inverse (RBSOA)

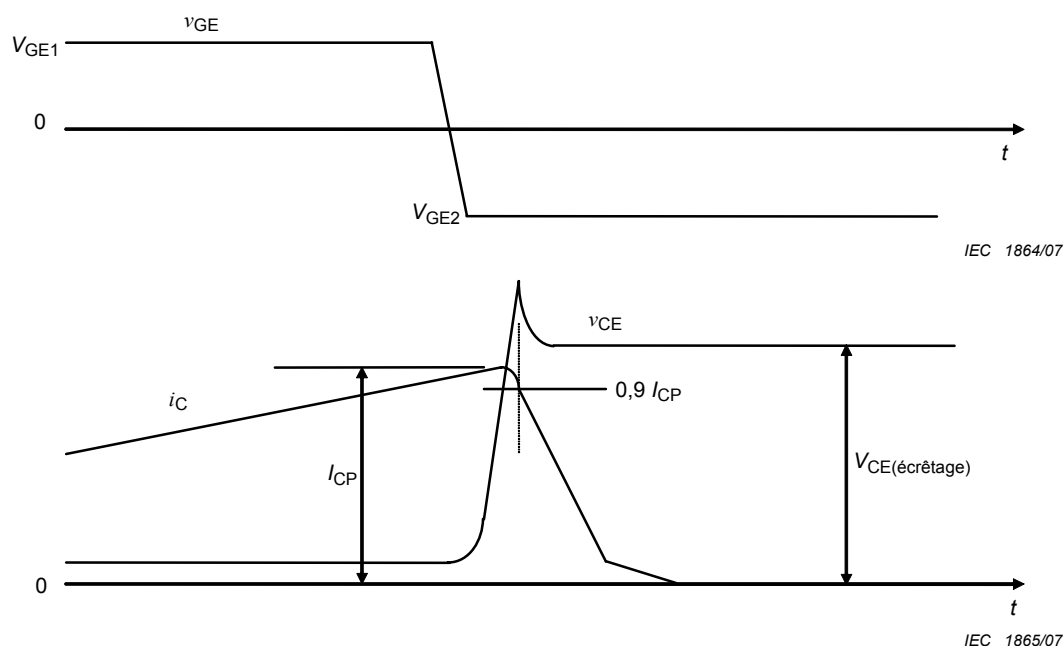


Figure 6 – Formes d'ondes de la tension grille-émetteur V_{GE} et du courant collecteur I_C à la fermeture

6.2.5.3 Description du circuit et exigences

La valeur de l'inductance de charge L doit être suffisamment élevée pour maintenir les valeurs spécifiées de I_C et de $V_{CE(écrêtage)}$ aux bornes du DUT pendant au moins la durée totale du temps de descente et du temps de queue. V_{CC} est une basse tension pour alimenter le courant collecteur à l'état passant I_C . Il faut que $V_{CE(écrêtage)}$ puisse transporter un courant inverse égal à I_C , tout en maintenant la tension spécifiée. Sinon, une source de tension simple capable de fournir ce courant I_C particulier à la valeur spécifiée de V_{CE} et avec la diode D en parallèle avec l'inductance L peut être utilisée. R_1 et R_2 sont des résistances de protection du circuit. L_s est une inductance représentant l'inductance parasite sans écrêtage maximale autorisée.

6.2.5.4 Procédure d'essai

Provoquer la fermeture du DUT sous I_C spécifié.

V_{CE} et I_C sont contrôlés. Le DUT doit interrompre I_C et supporter $V_{CE} = V_{CE(\text{écrêtage})}$.

NOTE La tension de pointe collecteur-émetteur V_{CEM} est inférieure à $V_{(BR)CE+}$.

6.2.5.5 Conditions spécifiées

- Courant collecteur I_C
- Tension grille-émetteur V_{GE1} et V_{GE2}
- Tension collecteur-émetteur $V_{CE(\text{écrêtage})}$
- Impulsion unique ou taux de répétition
- Inductance L
- Valeur de l'inductance parasite sans écrêtage L_s
- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Résistance de grille R_1 , R_2

6.2.6 Aire de sécurité maximale en court-circuit (SCSOA)

6.2.6.1 But

Vérifier que le transistor bipolaire à grille isolée fonctionne de façon convenable et sans défaillance en régime de court-circuit sur la charge. Deux sortes de mises en court-circuit sur la charge peuvent se produire. Dans le premier cas, le transistor bipolaire à grille isolée commute sur un court-circuit sur la charge existant. Dans le second cas, le transistor bipolaire à grille isolée, déjà à l'état passant $V_{CE} = V_{CEsat}$, commute sur un court-circuit sur la charge. Il faut appliquer les deux méthodes.

6.2.6.2 Aire de sécurité maximale en court-circuit 1 (SCSOA1)

6.2.6.2.1 Schéma et formes d'ondes (voir Figure 7 et Figure 8)

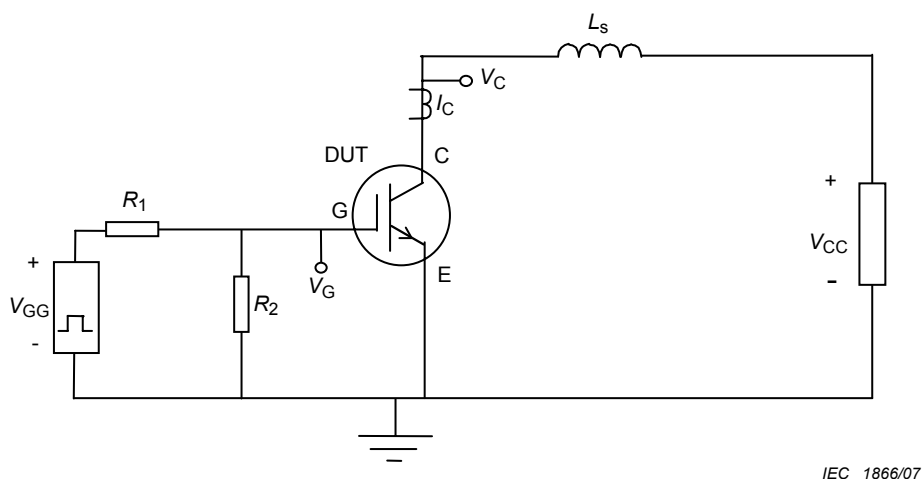


Figure 7 – Circuit de mesure de la largeur d'impulsion de l'aire de sécurité en régime de court-circuit sur la charge (SCSOA1)

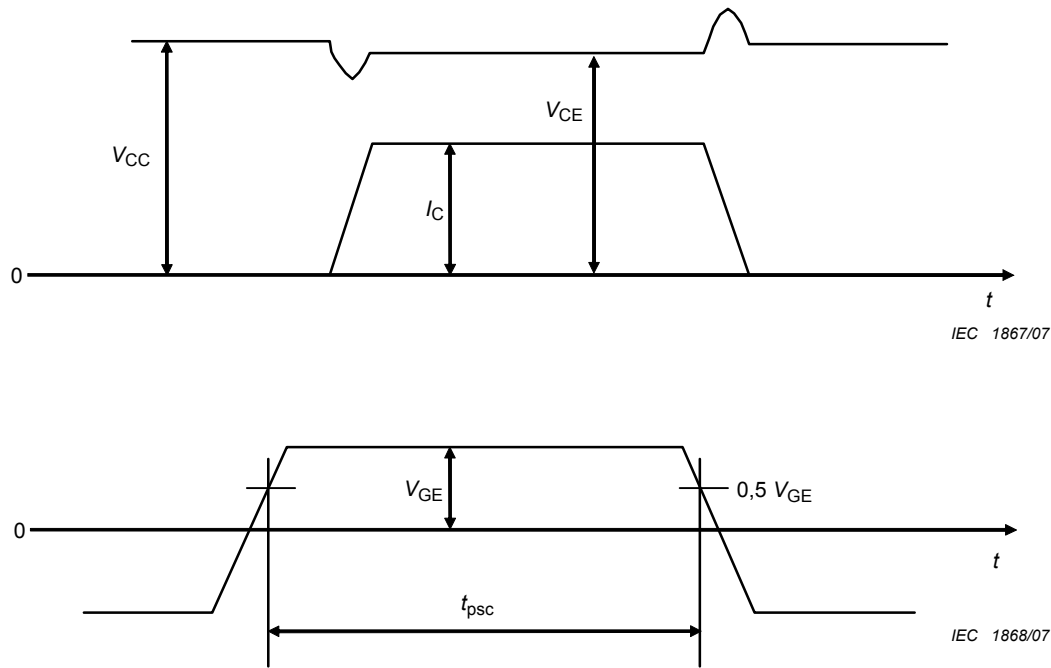


Figure 8 – Formes d’ondes de la tension grille-émetteur V_{GE} , du courant collecteur I_C et de la tension V_{CE} pendant la mesure de l’aire de sécurité en régime de court-circuit sur la charge SCSOA1

6.2.6.2.2 Description du circuit

L_s représente l’inductance parasite maximale autorisée; il faut qu’elle soit suffisamment faible pour assurer que le courant de court-circuit maximal est atteint dans les premiers 25 % de la largeur d’impulsion de grille t_{psc} .

6.2.6.2.3 Procédure d’essai

Régler la température à la valeur spécifiée. Appliquer la tension grille-émetteur à l’état bloqué spécifiée. Régler la tension collecteur-émetteur à la valeur spécifiée. Appliquer l’impulsion entre la grille et l’émetteur, spécifiée pour mettre à l’état passant. Contrôler I_C , V_{CE} et V_{GE} de façon à voir si le transistor bipolaire à grille isolée s’ouvre et se ferme correctement.

6.2.6.2.4 Conditions spécifiées

- Tension collecteur-émetteur $V_{CE} = V_{CC}$
- Tension grille-émetteur V_{GE} à l’état passant et à l’état bloqué
- Largeur d’impulsion de grille t_{psc}
- Résistances de grille R_1, R_2
- Valeur de l’inductance parasite L_s
- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}

6.2.6.3 Aire de sécurité maximale en court-circuit 2 (SCSOA2)

6.2.6.3.1 Description de la mesure

La tension de grille augmente à partir de la tension grille-émetteur V_{GE} par l'influence du dv_{CE}/dt de la tension collecteur-émetteur V_{CE} . Cela induit une rapide augmentation du courant collecteur et un pic d'énergie important, comme le montre la Figure 10.

6.2.6.3.2 Schéma et formes d'ondes (voir Figure 9 et Figure 10)

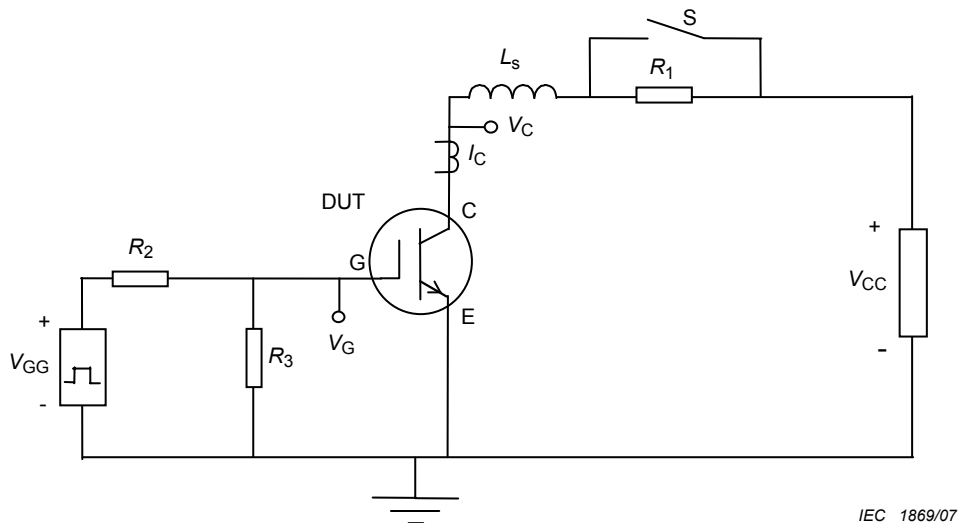


Figure 9 – Aire de sécurité en court-circuit 2 (SCSOA2)

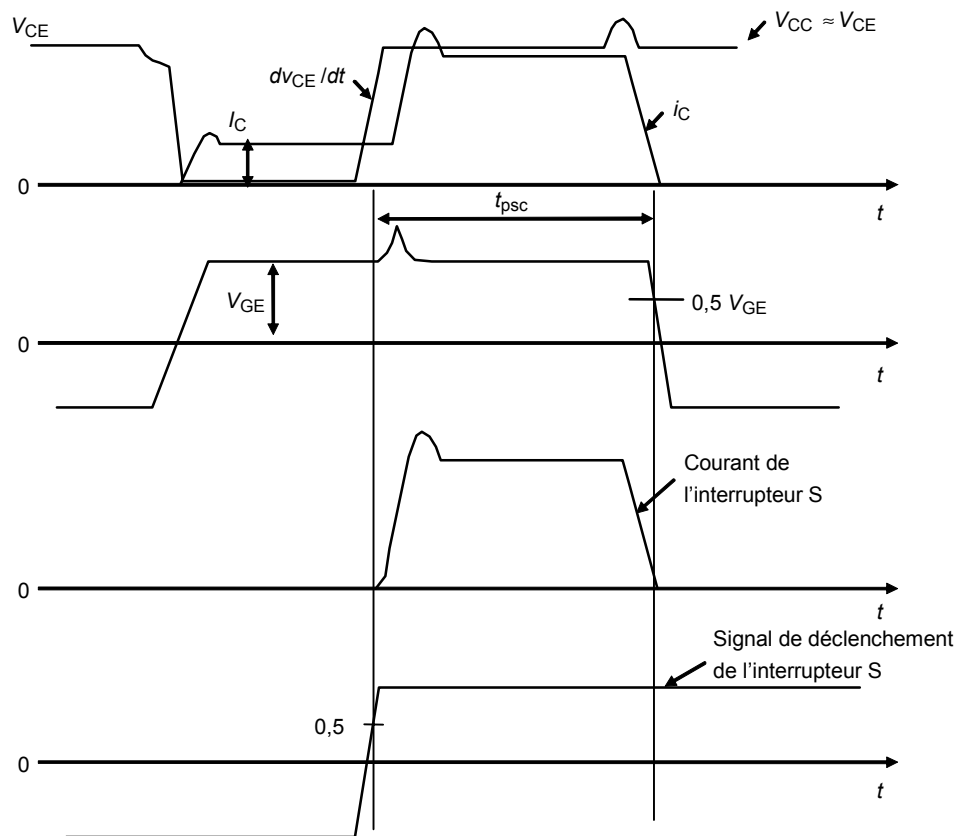


Figure 10 – Formes d'ondes pendant la mesure de SCSOA2

6.2.6.3.3 Description du circuit

L_s est une inductance représentant l'inductance parasite sans écrêtage maximale autorisée. Il est recommandé que l'interrupteur S dans le circuit ait une impédance beaucoup plus faible que le dispositif en essai (DUT). Il convient de spécifier la référence ou les caractéristiques de l'interrupteur S.

6.2.6.3.4 Procédure d'essai

Régler la température à la valeur spécifiée. Appliquer la tension grille-émetteur à l'état bloqué spécifiée. Régler la tension collecteur-émetteur à la valeur spécifiée. Appliquer l'impulsion entre la grille et l'émetteur, spécifiée pour mettre à l'état passant. Il est recommandé que la possibilité de coupure de l'interrupteur S soit beaucoup plus importante que le courant de court-circuit prévu dans le DUT. I_C , V_{CE} , V_{GE} et le signal de déclenchement de l'interrupteur S sont contrôlés afin de vérifier que le transistor bipolaire à grille isolée commute correctement.

6.2.6.3.5 Conditions spécifiées

- Courant collecteur avant le court-circuit $I_C (= V_{CC} / R_1)$
- Tension collecteur-émetteur $V_{CE} \approx V_{CC}$
- Tension grille-émetteur V_{GE} à l'état passant et à l'état bloqué
- Largeur d'impulsion de grille t_{psc}
- Résistances de grille R_2, R_3
- Valeur de l'inductance parasite sans écrêtage L_s
- Référence ou caractéristiques de l'interrupteur S, si limitation
- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}

6.3 Méthodes de mesure

6.3.1 Tension de maintien collecteur-émetteur (V_{CE*sus})

6.3.1.1 But

Vérifier que la tension de maintien collecteur-émetteur d'un transistor bipolaire à grille isolée, dans des conditions spécifiées, n'est pas inférieure à la valeur maximale spécifiée V_{CE*sus} .

6.3.1.2 Schéma (voir Figure 11)

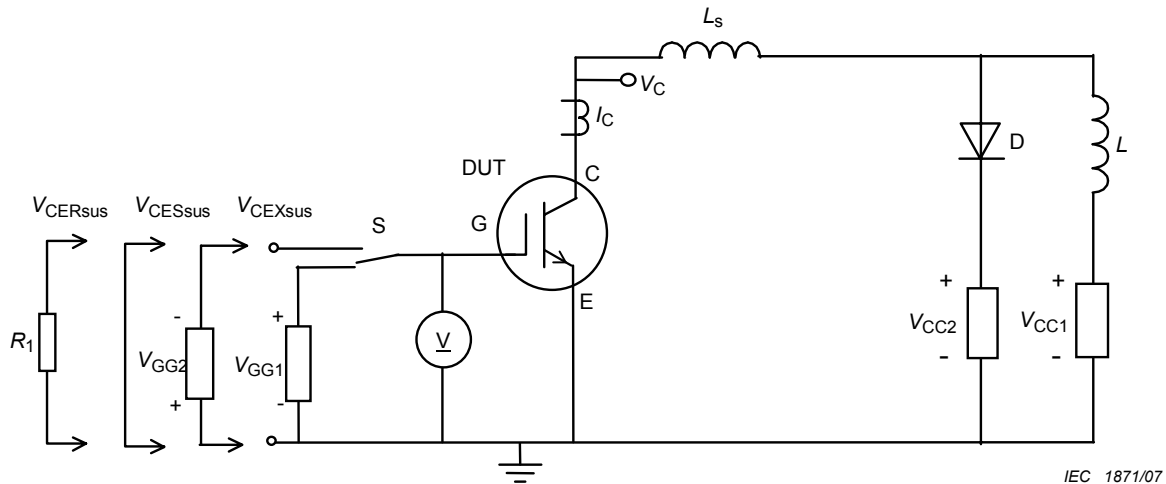


Figure 11 – Circuit de mesure de la tension de maintien collecteur-émetteur V_{CE}^{*sus}

6.3.1.3 Description du circuit et exigences

Le transistor bipolaire à grille isolée est mis en conduction en régime saturé en impulsion.

A cause de l'inductance L , la commutation de la tension de grille provoque l'exploration d'un cycle courant-tension pour le transistor bipolaire à grille isolée.

La source de tension V_{CC1} est réglable; elle permet d'ajuster le courant collecteur à la valeur spécifiée.

Un dispositif d'écrêtage de tension, indiqué à la Figure 11 par une source de tension réglable V_{CC2} en série avec une diode, limite la tension V_{CE} . V_{CC2} est réglée à la valeur de V_{CE}^{*sus} prévue.

La valeur minimale de l'inductance de charge L peut être donnée dans la spécification particulière; dans le cas contraire, elle peut être calculée à partir de

$$L_{\min} = (V_{CC2} - V_{CC1}) * t_{\text{off}} / 0,1 I_C$$

Cela assure que I_C ne chute pas de plus de 10 % pendant t_{off} .

6.3.1.4 Procédure d'essai

Régler le dispositif d'écrêtage pour qu'il agisse à la valeur minimale spécifiée de V_{CE}^{*sus} . La tension V_{CC1} étant nulle, régler la tension V_{GE} de telle façon que le courant I_C spécifié puisse être atteint pour une valeur de tension V_{CE} en régime de saturation (point A de la Figure 12).

Augmenter progressivement la tension V_{CC1} jusqu'à obtenir le courant I_C spécifié pour la valeur de V_{CE}^{*sus} prévue (point B de la Figure 12). Il en résulte que le courant de départ du cycle peut atteindre une valeur I_0 légèrement supérieure à la valeur de I_C spécifiée (point A' de la Figure 12).

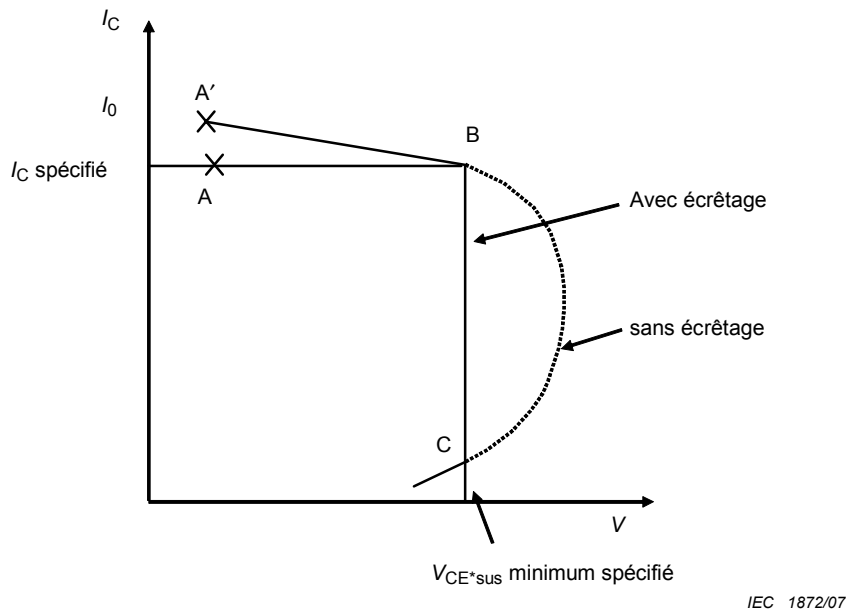


Figure 12 – Aire de fonctionnement du courant collecteur

6.3.1.5 Précautions à prendre

Dans un premier essai, il convient de vérifier l'action du dispositif d'écrêtage en diminuant sa tension de réglage V_2 , puis de réajuster cette tension à la valeur désirée de V_{CE} qui correspond au courant I_C spécifié (point B de la Figure 12).

6.3.1.6 Exigences

- Le transistor bipolaire à grille isolée est satisfaisant lorsque la trace du point B vers le point C ne passe pas à gauche de la ligne BC.
- Lorsque le dispositif d'écrêtage n'est pas utilisé, le transistor bipolaire à grille isolée est satisfaisant lorsque la trace contourne effectivement le point B, comme indiqué à la Figure 12.

6.3.1.7 Conditions spécifiées

- Température du boîtier ou ambiante ou virtuelle de jonction T_c ou T_a ou T_{vj}
- Courant collecteur I_C
- Tension de maintien minimale V_{CERsus} , V_{CESsus}
- Valeur de l'inductance de charge L , s'il y a lieu
- Valeur de l'inductance parasite sans écrêtage L_s
- Fréquence du générateur d'impulsions de tension de grille V_G , si elle diffère de 50 Hz
- Résistance de grille R_1 , R_2 , si disponible
- Tension de grille V_{GG1} et V_{GG2} (obligatoire)

6.3.2 Tension de saturation collecteur-émetteur (V_{CEsat})

6.3.2.1 But

Mesurer la tension de saturation collecteur-émetteur d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.2.2 Schéma (voir Figure 13)

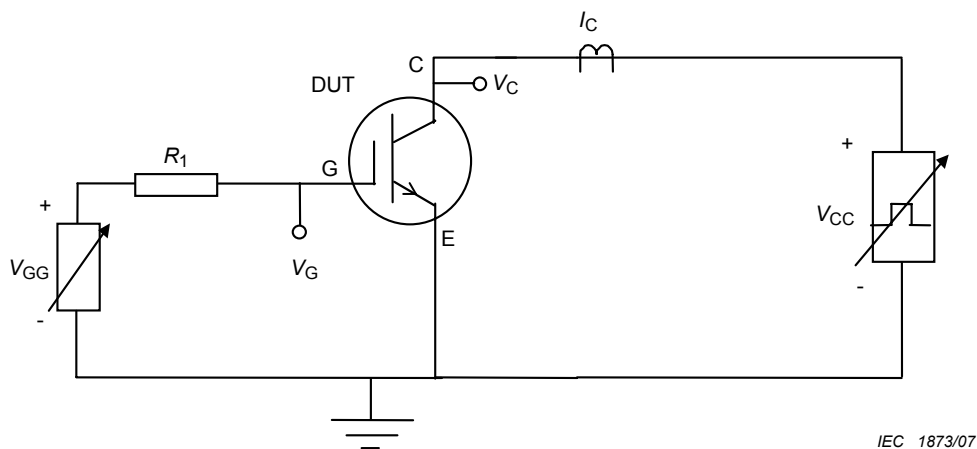


Figure 13 – Circuit de mesure de la tension de saturation collecteur-émetteur V_{CEsat}

6.3.2.3 Description du circuit

V_{GG} est la tension d'alimentation. La source V_{CC} fournit des impulsions de courant collecteur courtes, sans chaleur significative spécifiée.

6.3.2.4 Précautions

Aucune dissipation thermique importante ne doit se produire dans le transistor bipolaire à grille isolée pendant la mesure.

6.3.2.5 Méthode de mesure

Régler la température à la valeur spécifiée, et l'adapter aux valeurs spécifiées de la tension grille-émetteur et du courant collecteur. Mesurer la tension de saturation collecteur-émetteur $V_{CE} = V_{CEsat}$.

6.3.2.6 Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_{vj}
- Tension grille-émetteur V_{GE}
- Courant collecteur I_C

6.3.3 Tension de seuil grille-émetteur ($V_{GE(th)}$)

6.3.3.1 But

Mesurer la tension de seuil grille-émetteur d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.3.2 Schéma (voir Figure 14)

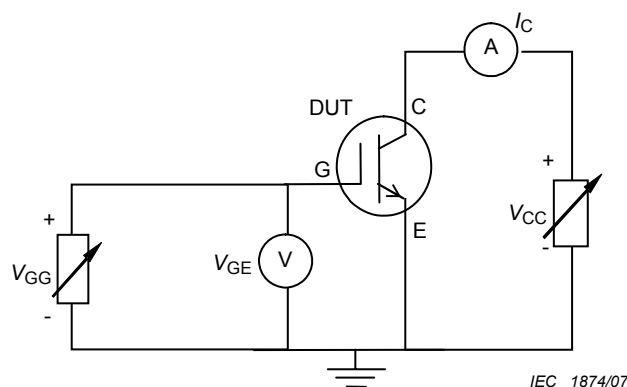


Figure 14 – Schéma de base pour la mesure de la tension de seuil grille-émetteur

6.3.3.3 Description du circuit

V_{CC} et V_{GG} sont la tension d'alimentation.

6.3.3.4 Méthode de mesure

Régler la température du dispositif et la tension collecteur-émetteur à la valeur spécifiée. Augmenter la tension grille-émetteur V_{GE} jusqu'à l'obtention du courant collecteur spécifié I_C . Mesurer la tension grille-émetteur à ce courant.

6.3.3.5 Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Tension collecteur-émetteur V_{CE}
- Courant collecteur I_C

6.3.4 Courant collecteur de coupure (I_{CES} , I_{CER} , I_{CEX})

6.3.4.1 But

Mesurer le courant collecteur de coupure d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.4.2 Schéma (voir Figure 15)

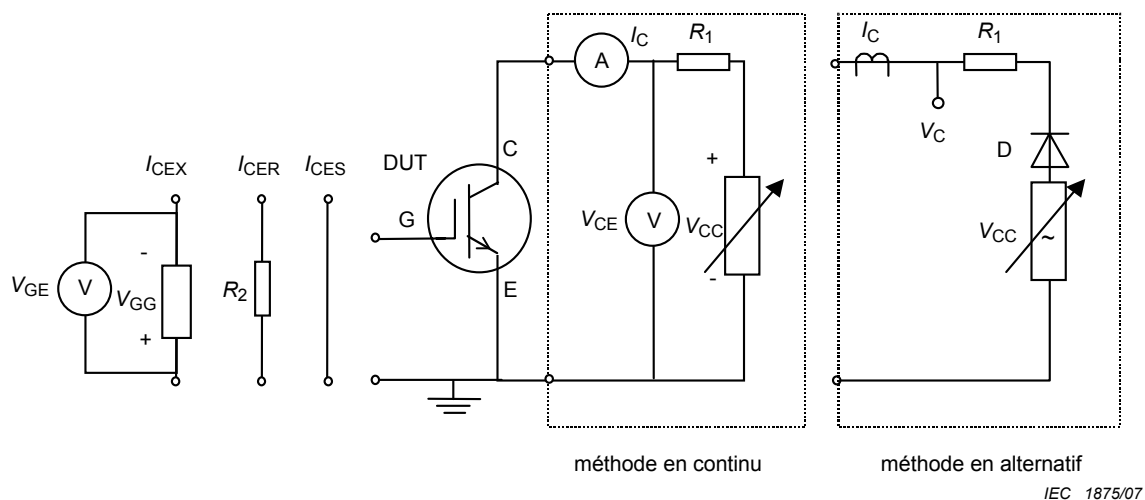


Figure 15 – Circuit de mesure du courant collecteur de coupure

6.3.4.3 Description du circuit

V_{CC} et V_{GG} sont la tension d'alimentation. R_1 est une résistance de protection du circuit.

6.3.4.4 Méthode de mesure

Il y a deux méthodes, la méthode en continu et la méthode en alternatif, comme le montre la Figure 15. Régler la température à la valeur spécifiée. Augmenter la tension V_{CE} jusqu'à la valeur spécifiée. Les courants de coupure I_{CEX} , I_{CER} , I_{CES} sont lus sur un ampèremètre ou à l'aide d'une sonde de courant.

6.3.4.5 Conditions spécifiées

- V_{CC} dans la méthode en alternatif avec une fréquence de 50 Hz ou 60 Hz, sauf spécification contraire
- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Tension collecteur-émetteur V_{CE}
- I_{CER} : valeur de la résistance R_2 entre grille et émetteur
- I_{CES} : court-circuit entre grille et émetteur
- I_{CEX} : tension grille-émetteur

6.3.5 Courant de fuite de grille (I_{GES})

6.3.5.1 But

Mesurer le courant de fuite grille-émetteur d'un transistor bipolaire à grille isolée avec le collecteur-émetteur en court-circuit.

6.3.5.2 Schéma (voir Figure 16)

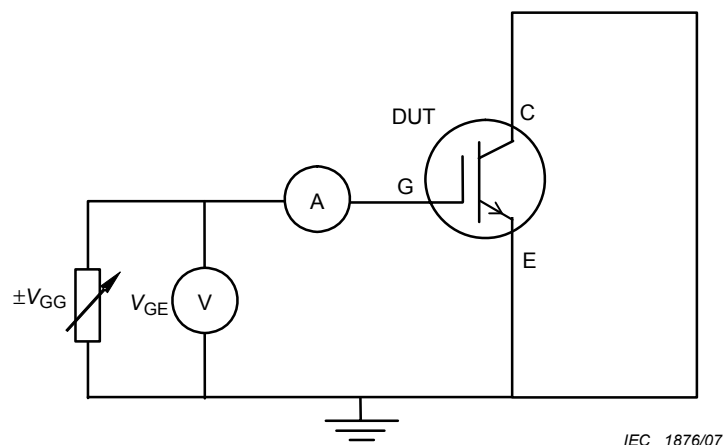


Figure 16 – Circuit pour la mesure du courant de fuite de grille

6.3.5.3 Description du circuit

V_{GG} est la tension d'alimentation.

6.3.5.4 Méthode de mesure

Les bornes de collecteur et d'émetteur sont mises en court-circuit. Régler la tension grille-émetteur à la valeur spécifiée. Mesurer la valeur du courant de fuite grille-émetteur.

6.3.5.5 Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Tension grille-émetteur V_{GE}

6.3.6 Capacité d'entrée (C_{ies})

6.3.6.1 But

Mesurer la capacité d'entrée d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.6.2 Schéma (voir Figure 17)

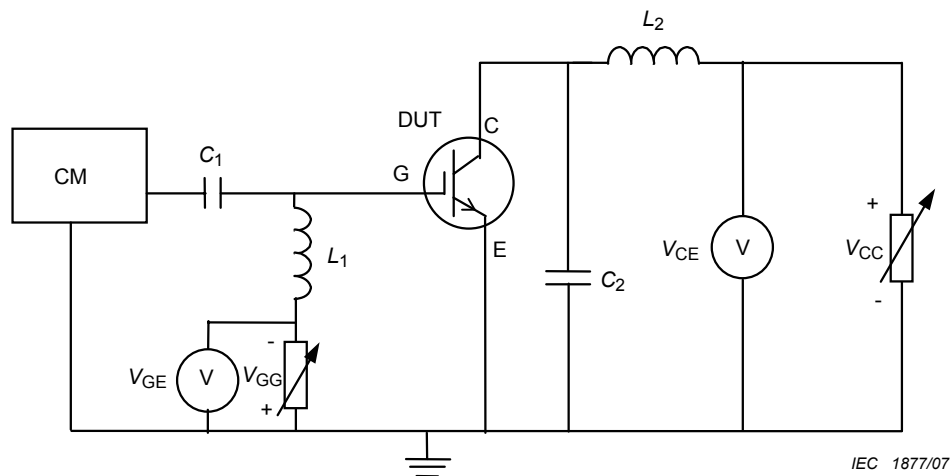


Figure 17 – Circuit de mesure de la capacité d'entrée

6.3.6.3 Description du circuit et exigences

CM est un capacimètre. V_{CC} et V_{GG} sont des alimentations en continu ajustables. Il convient que les capacités C_1 et C_2 présentent un court-circuit à la fréquence de mesure; L_1 et L_2 sont des inductances de découplage du signal de mesure vis-à-vis de l'alimentation continue, satisfaisant aux conditions suivantes:

$$\begin{aligned} 1/\omega L_1 &\ll |y_{ie}| \text{ et } \omega C_1 \gg |y_{ie}| \\ 1/\omega L_2 &\ll |y_{oe}| \text{ et } \omega C_2 \gg |y_{oe}| \end{aligned}$$

6.3.6.4 Méthode de mesure

Ajuster le capacimètre à la fréquence spécifiée, le transistor bipolaire à grille isolée étant démonté. Insérer l'IGBT dans le support d'essai. Régler la température à la valeur spécifiée. Régler les tensions grille-émetteur V_{GE} et collecteur-émetteur V_{CE} aux valeurs spécifiées. Lire la valeur de la capacité C_{ies} sur le capacimètre.

6.3.6.5 Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Tension collecteur-émetteur V_{CE}
- Tension grille-émetteur V_{GE}
- Fréquence de mesure

6.3.7 Capacité de sortie (C_{oes})

6.3.7.1 But

Mesurer la capacité de sortie d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.7.2 Schéma (voir Figure 18)

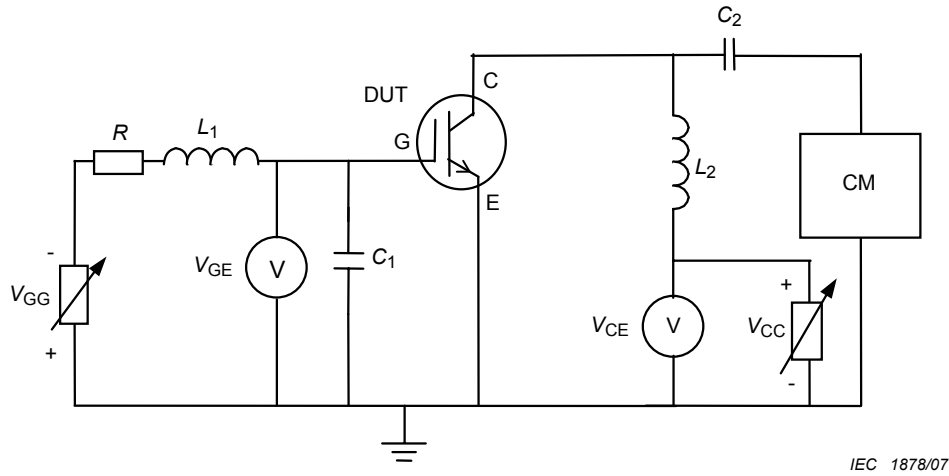


Figure 18 – Circuit de mesure de la capacité de sortie

6.3.7.3 Description du circuit et exigences

CM est un capacimètre. V_{CC} et V_{GG} sont des alimentations en continu ajustables. Il convient que les capacités C_1 et C_2 présentent un court-circuit à la fréquence de mesure; L_1 et L_2 sont des inductances de découplage du signal de mesure vis-à-vis de l'alimentation continue, satisfaisant aux conditions suivantes:

$$\begin{aligned} 1/\omega L_1 &\ll |y_{ie}| \text{ et } \omega C_1 \gg |y_{ie}| \\ 1/\omega L_2 &\ll |y_{oe}| \text{ et } \omega C_2 \gg |y_{oe}| \end{aligned}$$

6.3.7.4 Méthode de mesure

Ajuster le capacimètre à la fréquence spécifiée, le transistor bipolaire à grille isolée étant démonté. Insérer l'IGBT dans le support d'essai. Régler la température à la valeur spécifiée. Régler les tensions grille-émetteur V_{GE} et collecteur-émetteur V_{CE} aux valeurs spécifiées. Lire la valeur de la capacité C_{oes} sur le capacimètre.

6.3.7.5 Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Tension collecteur-émetteur V_{CE}
- Tension grille-émetteur V_{GE}
- Fréquence de mesure

6.3.8 Capacité de transfert inverse (C_{res})

6.3.8.1 But

Mesurer la capacité de transfert inverse d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.8.2 Schéma (voir Figure 19)

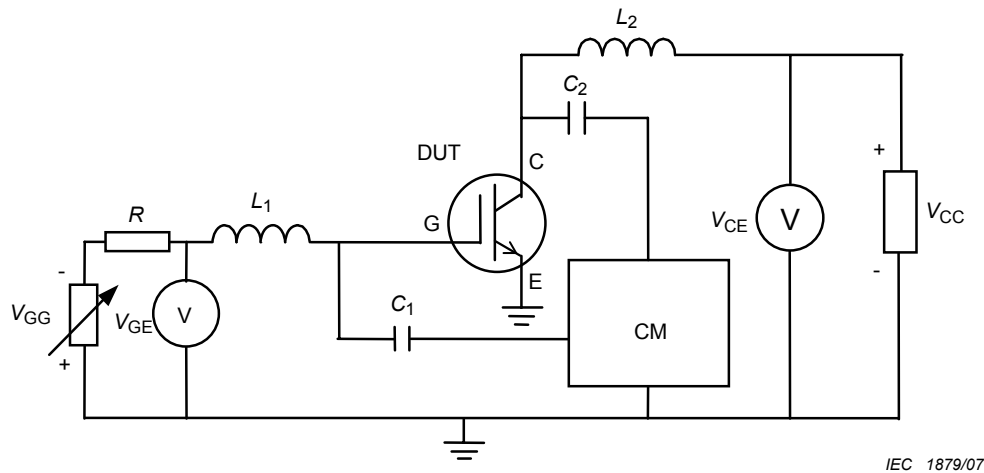


Figure 19 – Circuit de mesure de la capacité de transfert inverse

6.3.8.3 Description du circuit et exigences

CM est un capacimètre. Il faut que les capacités C_1 et C_2 forment un court-circuit adéquat à la fréquence de mesure. R ne doit pas être trop élevée. L_1 et L_2 sont des inductances de découplage du signal de mesure vis-à-vis de l'alimentation continue. V_{GG} et V_{CC} sont des alimentations en continu ajustables.

6.3.8.4 Méthode de mesure

Ajuster le capacimètre à la fréquence spécifiée, le transistor bipolaire à grille isolée étant démonté. Insérer l'IGBT dans le support d'essai. Régler la température à la valeur spécifiée. Régler les tensions grille-émetteur V_{GE} et collecteur-émetteur V_{CE} aux valeurs spécifiées. Lire la valeur de la capacité C_{res} sur le capacimètre.

6.3.8.5 Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Tension collecteur-émetteur V_{CE}
- Tension grille-émetteur V_{GE}
- Fréquence de mesure

6.3.9 Charge de grille (Q_G)

6.3.9.1 But

Mesurer la charge de grille d'un transistor bipolaire à grille isolée, dans des conditions spécifiées.

6.3.9.2 Schéma et formes d'ondes (voir Figure 20 et Figure 21)

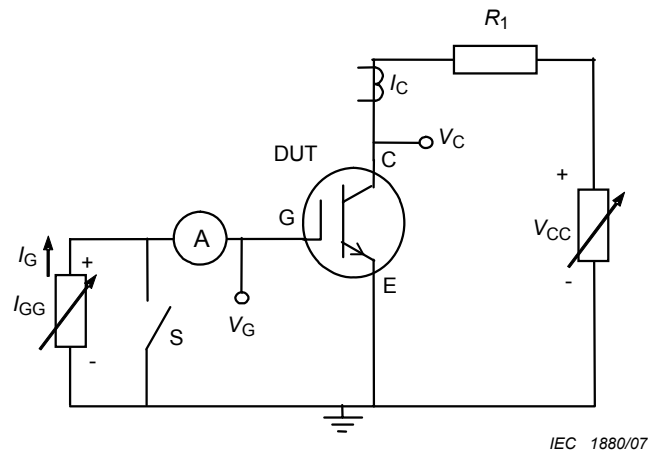


Figure 20 – Schéma de mesure de la charge de grille

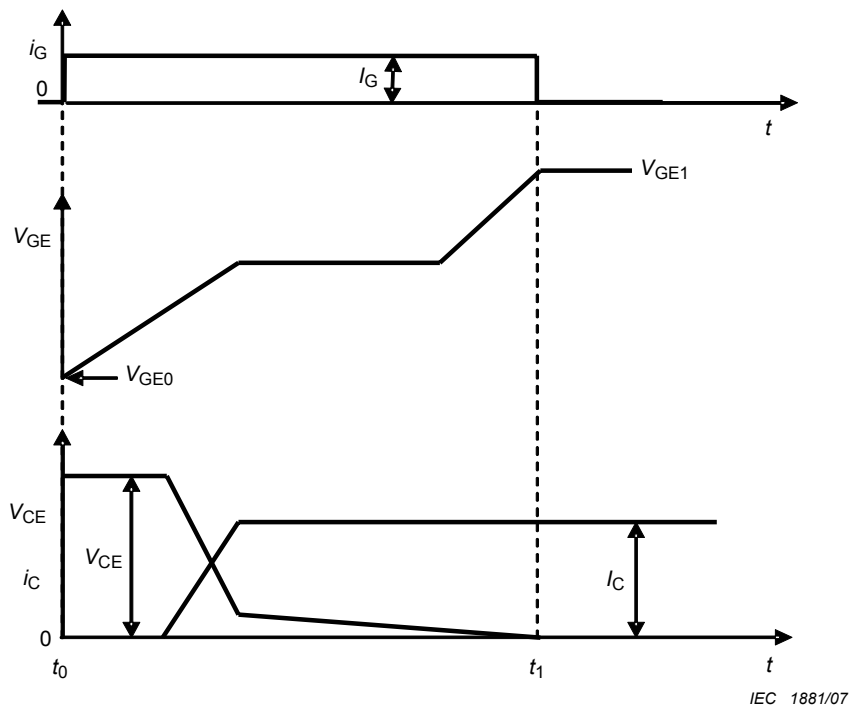


Figure 21 – Forme d'onde de base de la charge de grille

6.3.9.3 Description du circuit

V_{CC} est la tension d'alimentation. R_1 est une résistance de protection du circuit.

6.3.9.4 Procédure d'essai

La grille est alimentée avec un courant constant I_{GG} , jusqu'à ce que la tension grille-émetteur spécifiée soit atteinte. V_{CE} et V_{GE} sont contrôlées de t_0 à t_1 . Puis, la charge de grille totale peut être calculée comme suit:

$$Q_G = \int_{t_0}^{t_1} i_G(t) dt = I_G * (t_1 - t_0)$$

6.3.9.5 Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Courant collecteur I_C
- Tension collecteur-émetteur V_{CE}
- V_{GE0} à t_0 et V_{GE1} à t_1

6.3.10 Résistance de grille interne (r_g)

6.3.10.1 But

Mesurer la résistance de grille interne d'un transistor bipolaire à grille isolée, dans des conditions spécifiées.

6.3.10.2 Schéma (voir Figure 22)

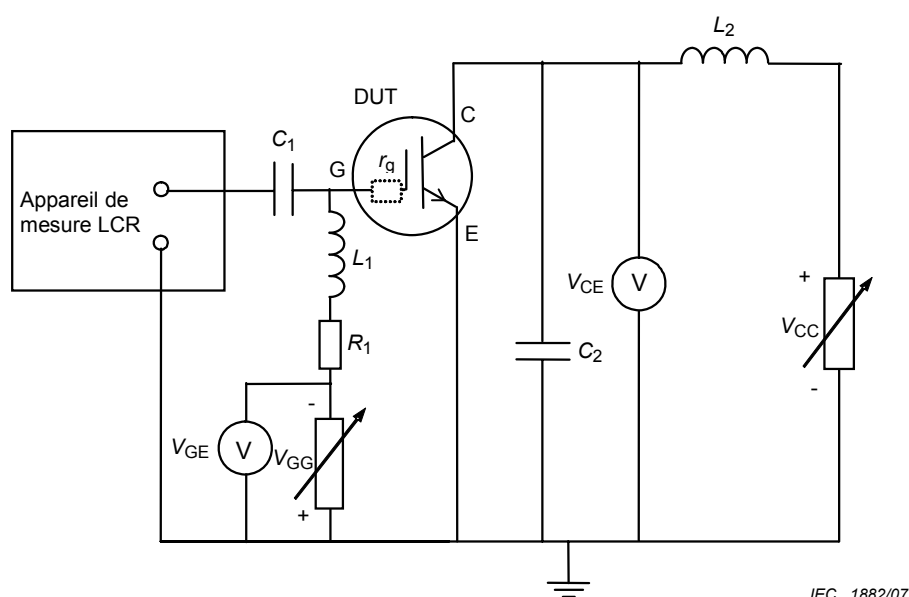


Figure 22 – Circuit de mesure de la résistance de grille interne en court-circuit

6.3.10.3 Description du circuit et exigences

Un appareil de mesure LCR est utilisé, permettant de ce fait d'appliquer une méthode annulation. Il convient que C_2 soit beaucoup plus grande que C_{oes} et que ωC_1 soit beaucoup plus grande que $|y_{ie}|$ à la fréquence de mesure. Il convient que les impédances de L_1 , L_2 soient suffisamment élevées, de sorte qu'il soit possible de les compenser par les réglages du pont.

$$1/\omega L_1 \ll |y_{ie}| \text{ et } |y_{ie}| \gg \omega C_1$$

$$1/\omega L_2 \ll |y_{os}| \text{ et } |y_{os}| \gg \omega C_2$$

6.3.10.4 Méthode de mesure

La tension collecteur-émetteur V_{CE} et la tension grille-émetteur V_{GE} du DUT sont réglées aux valeurs spécifiées et ensuite la résistance de grille interne r_g est mesurée par l'appareil de mesure LCR, réglé en mode de connexion série, avec la capacité et la résistance.

6.3.10.5 Conditions spécifiées

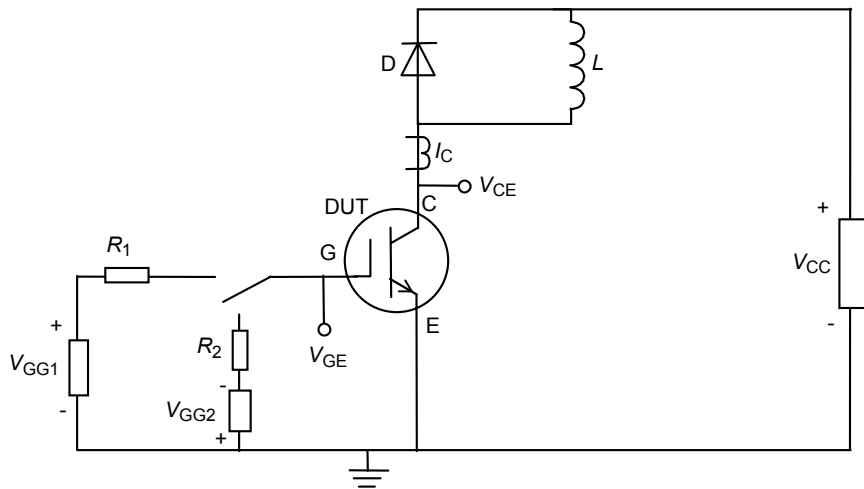
- Tension collecteur-émetteur V_{CE}
- Tension grille-émetteur V_{GE}
- Fréquence de mesure f
- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{Vj}

6.3.11 Temps d'ouverture ($t_{d(on)}$, t_r , t_{on}) et énergie à l'ouverture (E_{on})

6.3.11.1 But

Mesurer les temps d'ouverture $t_{d(on)}$, t_r , t_{on} et l'énergie à l'ouverture E_{on} sur une charge inductive d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.11.2 Schéma et formes d'ondes (voir Figure 23 et Figure 24)



IEC 1883/07

Figure 23 – Circuit de mesure des temps d'ouverture et de l'énergie à l'ouverture

6.3.11.3 Description du circuit et exigences

D est une diode de roue libre pour le courant dans l'inductance L .

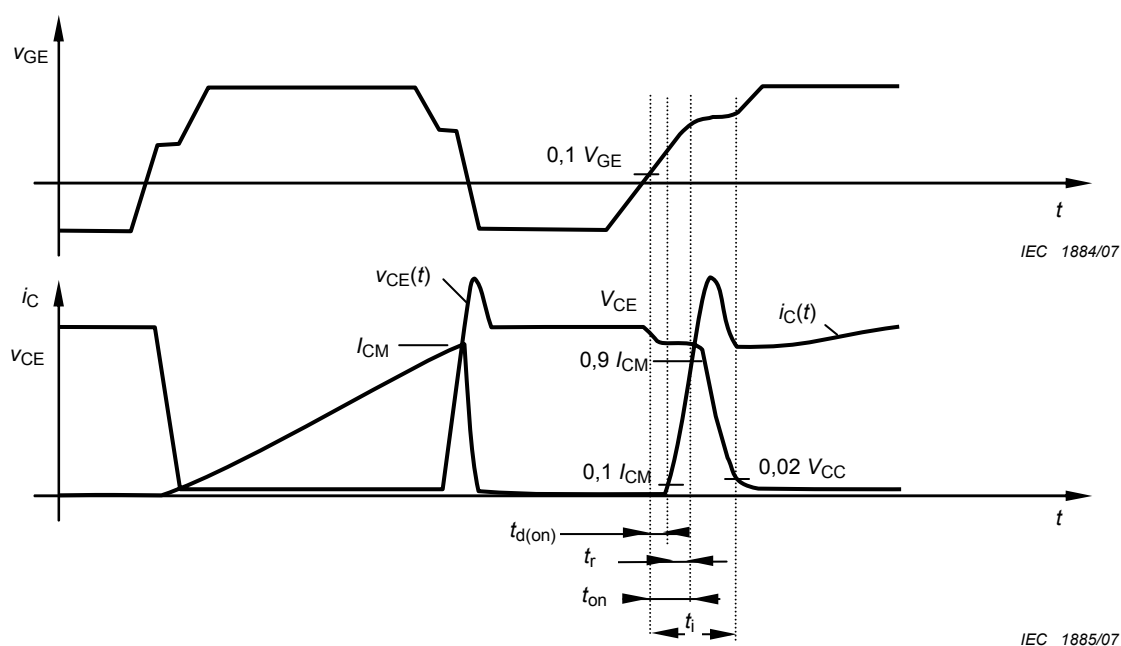


Figure 24 – Formes d'ondes à l'ouverture

6.3.11.4 Méthode de mesure

Régler les niveaux de tension de grille V_{GG1} et V_{GG2} et la tension d'alimentation V_{CC} aux valeurs spécifiées. Commuter deux fois le transistor bipolaire à grille isolée (état passant et état bloqué) et observer la seconde mise à l'état passant. Au cours de la première impulsion, le courant est augmenté au niveau spécifié. L'inductance L doit être suffisamment élevée pour maintenir le courant constant pendant l'intervalle de roue libre. Le courant collecteur I_C , la tension de grille V_{GE} et la tension collecteur-émetteur V_{CE} sont contrôlés simultanément.

E_{on} est l'intégrale de $V_{CE} \times I_C \times dt$. Le temps d'intégration t_i commence à 10 % de la croissance de V_{GE} et se termine à la faible valeur spécifiée de V_{CE} , c'est-à-dire 2 % de V_{CC} . La dissipation de puissance à l'état passant est le produit de la fréquence de commutation et de l'énergie à l'ouverture par impulsion, comme elle a été déterminée par l'intégration.

6.3.11.5 Conditions spécifiées

- Température du boîtier ou ambiante ou virtuelle de jonction du transistor bipolaire à grille isolée et de la diode
- Tension du circuit intermédiaire V_{CC}
- Courant collecteur I_C avant la 1^{ère} fermeture (I_{CM})
- Tension de grille $-V_{GE}$ avant l'ouverture et $+V_{GE}$ après l'ouverture
- Résistance de grille R_1 ($R_{G(on)}$)
- Caractéristiques de la diode de roue libre

NOTE S'il y a une diode de roue libre dans le même boîtier que le transistor bipolaire à grille isolée, il convient d'utiliser ce type de diode pour la mesure.

6.3.12 Temps de fermeture ($t_{d(off)}$, t_f , t_{off} , t_z) et énergie à la fermeture (E_{off})

6.3.12.1 But

Mesurer les temps de fermeture $t_{d(off)}$, t_f , t_{off} , t_z et l'énergie à la fermeture E_{off} sur une charge inductive d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.12.2 Schéma et formes d'ondes (voir Figure 25 et Figure 26)

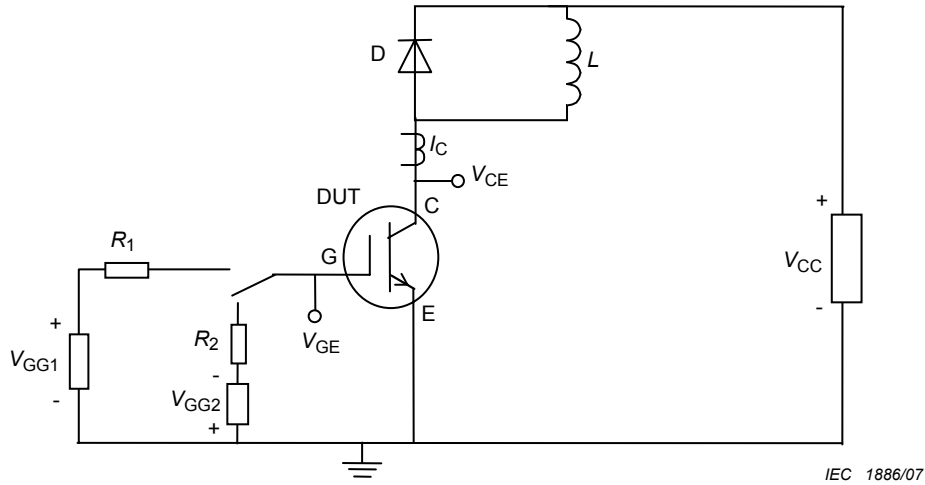


Figure 25 – Circuit de mesure des temps de fermeture et de l'énergie à la fermeture

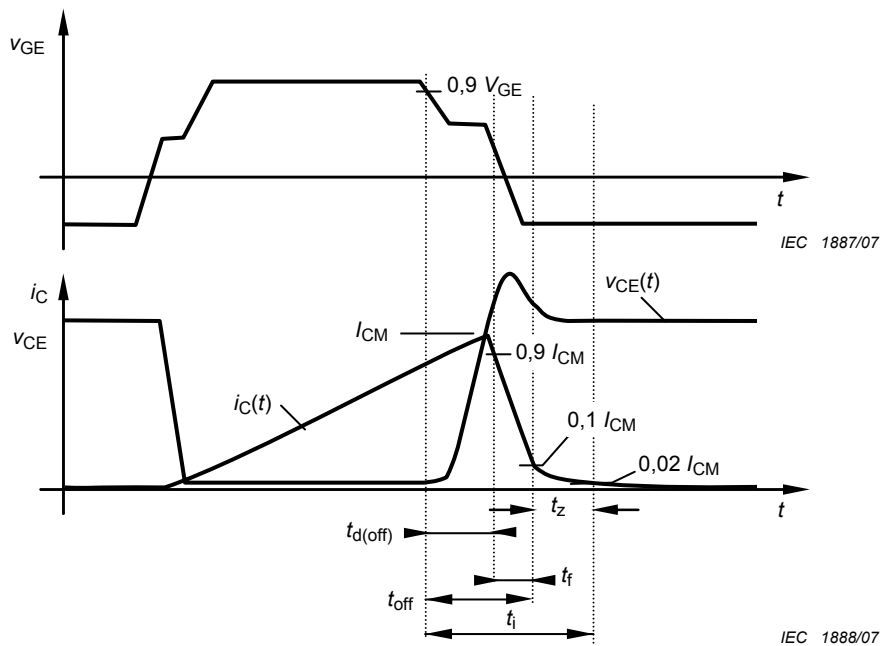


Figure 26 – Formes d'ondes à la fermeture

6.3.12.3 Description du circuit et exigences

D est une diode de roue libre pour le courant dans l'inductance L .

6.3.12.4 Méthode de mesure

Régler les niveaux de tension de grille V_{GG1} et V_{GG2} et la tension d'alimentation V_{CC} aux valeurs spécifiées. La durée d'impulsion minimale à l'ouverture doit assurer une saturation complète du transistor bipolaire à grille isolée. Le courant collecteur I_C , la tension grille-émetteur V_{GE} et la tension collecteur-émetteur V_{CE} sont contrôlés simultanément.

E_{off} est l'intégrale de $V_{CE} \times I_C \times dt$. Le temps d'intégration t_i commence à 90 % de la décroissance de V_{GE} et se termine à la faible valeur spécifiée de I_C , c'est-à-dire 2 % de I_C avant la fermeture. La dissipation de puissance à l'état bloqué est le produit de la fréquence

de commutation et de l'énergie à la fermeture par impulsion, comme elle a été déterminée par l'intégration.

6.3.12.5 Conditions spécifiées

- Température du boîtier ou ambiante ou virtuelle de jonction du transistor bipolaire à grille isolée et de la diode
- Tension du circuit intermédiaire V_{CC}
- Courant collecteur avant fermeture (I_{CM})
- Tension de grille $+V_{GE}$ avant la fermeture et $-V_{GE}$ après la fermeture
- Résistance de grille R_2 ($R_{G(off)}$)

6.3.13 Résistance thermique jonction-boîtier ($R_{th(j-c)}$) et impédance thermique transitoire jonction-boîtier ($Z_{th(j-c)}$)

6.3.13.1 Méthode 1 (utilisant une tension collecteur-émetteur à un faible courant comme paramètre sensible à la température)

6.3.13.1.1 But

Mesurer la résistance thermique jonction-boîtier et/ou l'impédance thermique transitoire jonction-boîtier d'un transistor bipolaire à grille isolée.

La mesure est faite en deux étapes:

- a) détermination du coefficient de température de la tension collecteur-émetteur au courant de mesure faible;
- b) mesure de la réaction du transistor bipolaire à grille isolée à une variation de la dissipation de puissance interne.

6.3.13.1.2 Schéma (voir Figure 27)

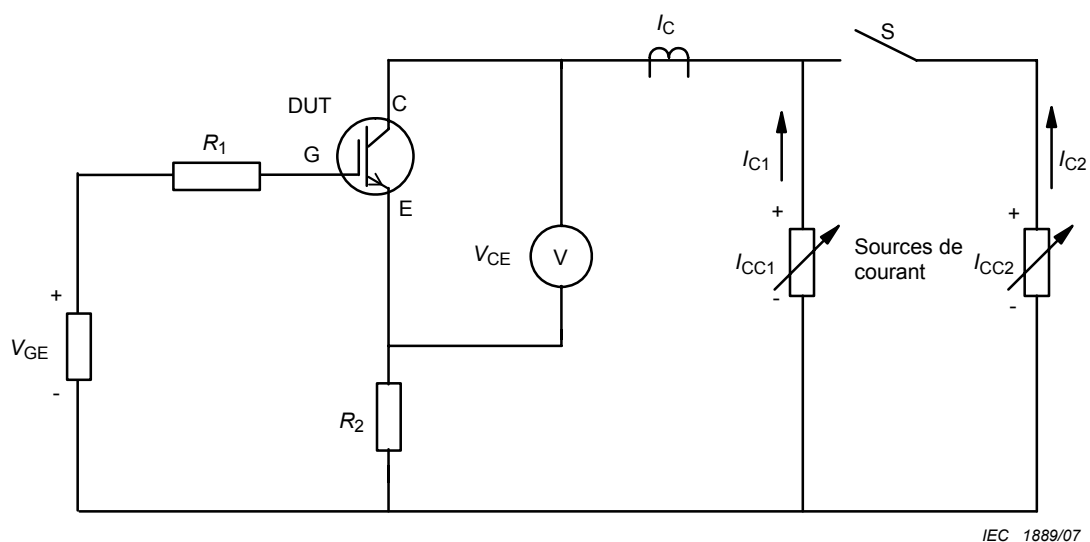


Figure 27 – Circuit pour la mesure de la variation en fonction de la température de la tension collecteur-émetteur V_{CE} à un faible courant de mesure I_{C1} et pour un échauffement du transistor bipolaire à grille isolée par un fort courant I_{C2}

6.3.13.1.3 Description du circuit et exigences

Une source de courant fournit un courant collecteur continu faible I_{C1} qui est juste suffisant pour augmenter la tension collecteur-émetteur V_{CE} au-dessus de la valeur de saturation. Un interrupteur électronique S fournit au-dessus de I_{C1} un courant collecteur élevé I_{C2} . Après la coupure de I_{C2} , le transistor bipolaire à grille isolée revient en conduction I_{C1} . R_2 est une résistance pour la mesure du courant. Il est possible de la remplacer par toute autre sonde de courant appropriée.

6.3.13.1.4 Méthode de mesure

- a) Détermination du coefficient de température $\alpha_{V_{CE}}$ de la tension collecteur-émetteur V_{CE} au courant de mesure faible I_{C1} (voir Figure 28).

Chauffer le transistor bipolaire à grille isolée à mesurer successivement aux températures T_1 et T_2 en l'immergeant dans une enceinte chauffée ou un fluide inerte chaud. Il faut que l'équilibre thermique soit atteint avant de procéder aux mesures. A la température T_1 , la tension collecteur-émetteur au courant de mesure I_{C1} est V_{CE1} . A une température plus élevée T_2 , c'est V_{CE2} . Le coefficient de température $\alpha_{V_{CE}}$ est alors:

$$\alpha_{V_{CE}} = \frac{V_{CE1} - V_{CE2}}{T_2 - T_1}$$

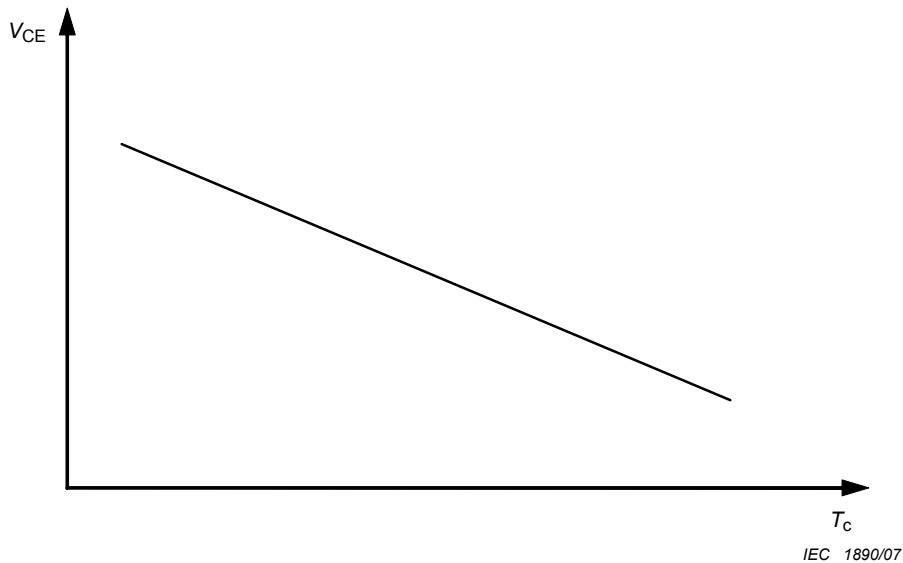


Figure 28 – Variation typique de la tension collecteur-émetteur V_{CE} à un courant de mesure faible I_{C1} en fonction de la température du boîtier T_c (avec un chauffage extérieur, c'est-à-dire $T_c = T_{vj}$)

- b) Mesure de la réaction à une variation de la dissipation de puissance interne

Fixer le transistor bipolaire à grille isolée à mesurer sur un dissipateur thermique approprié. Mesurer la température de boîtier T_{c1} . A cette température, le courant de mesure génère une tension collecteur-émetteur V_{CE3} . Ouvrir le circuit à l'aide de l'interrupteur S. Le courant collecteur élevé I_{C2} passe. Lorsque l'équilibre thermique est établi, mesurer $T_c = \text{const.} = T_{c2}$ et $V_{CE} = V_{CE4}$. Couper alors I_{C2} . Immédiatement après la coupure, mesurer la tension collecteur-émetteur à I_{C1} soit V_{CE5} . Alors, à cet instant

$$T_{vj} = T_{c1} + \frac{V_{CE3} - V_{CE5}}{\alpha_{V_{CE}}}$$

et

$$R_{th(j-c)} = \frac{T_{vj} - T_{c2}}{V_{CE4} * I_{C2}}$$

Si l'impédance thermique transitoire $Z_{th(j-c)}$ doit être déterminée, faire la courbe des variations en fonction du temps de V_{CE} à I_{C1} et de T_c durant la période de refroidissement après la coupure d' I_{C2} et calculer les valeurs $Z_{th(j-c)}$ point par point à l'aide des équations ci-dessus.

6.3.13.1.5 Conditions spécifiées

- Point de référence pour la mesure de la température de boîtier

6.3.13.2 Méthode 2 (utilisant la tension de seuil grille-émetteur comme paramètre sensible à la température)

6.3.13.2.1 But

Mesurer la résistance thermique jonction-boîtier et/ou l'impédance thermique transitoire jonction-boîtier d'un transistor bipolaire à grille isolée (méthode 2).

La mesure est faite en deux étapes:

- détermination du coefficient de température de la tension grille-émetteur au faible courant de mesure;
- mesure de la réaction du transistor bipolaire à grille isolée à une variation de la dissipation de puissance interne.

6.3.13.2.2 Schéma (voir Figure 29)

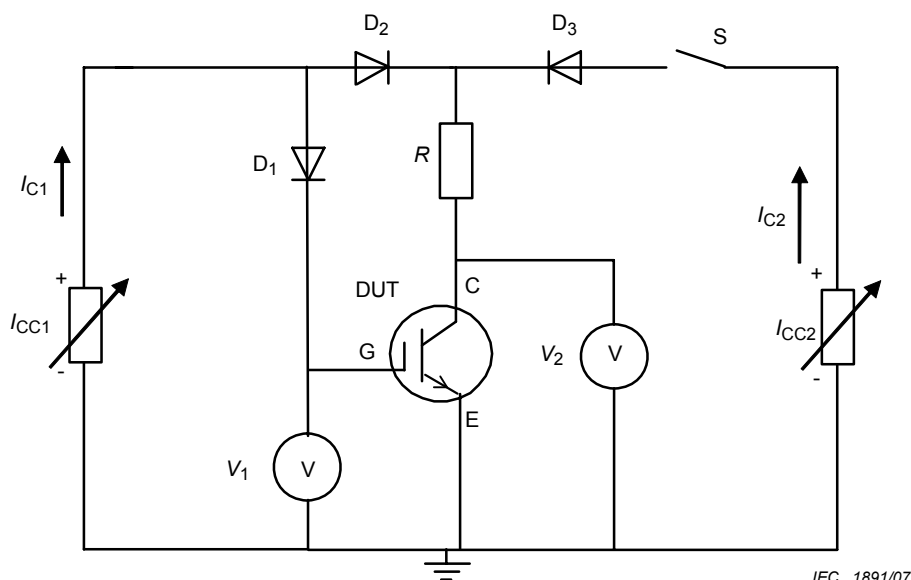


Figure 29 – Circuit de mesure de la résistance thermique et de l'impédance thermique transitoire: méthode 2

6.3.13.2.3 Description du circuit et exigences

S est un interrupteur électronique. I_{CC1} est une source de courant ajustable, qui délivre un faible courant collecteur continu I_{C1} qui peut permettre à la tension grille-émetteur d'atteindre la tension de seuil $V_{GE(th)}$ quand l'interrupteur S est ouvert. I_{CC2} est une source de courant ajustable qui délivre un fort courant collecteur I_{C2} quand l'interrupteur S est fermé. Le courant

I_{C2} doit être assez grand pour que $I_C (I_{C1} + I_{C2})$ atteigne la valeur spécifiée. D_1 , D_2 et D_3 sont des diodes de découplage; V_1 et V_2 sont des voltmètres en continu. R est une résistance pour la mesure du courant. Toute autre sonde de courant appropriée peut être utilisée.

6.3.13.2.4 Méthode de mesure

- a) Détermination du coefficient de température c_T de la tension grille-émetteur $V_{GE(th)}$ au faible courant de mesure I_{C1} (voir Figure 30). Le transistor bipolaire à grille isolée à mesurer est chauffé jusqu'à la température T_1 puis T_2 ($T_2 > T_1$) dans une enceinte climatique ou dans un fluide inerte. Il faut que l'équilibre thermique soit atteint avant de procéder aux mesures. A la température T_1 , la tension de seuil grille-émetteur, au courant de mesure I_{C1} , est $V_{GE(th)1}$. A la température T_2 , c'est $V_{GE(th)2}$. Le coefficient de température c_T est alors

$$c_T = \left| (V_{GE(th)1} - V_{GE(th)2}) / (T_2 - T_1) \right| \text{ (V/K)}$$

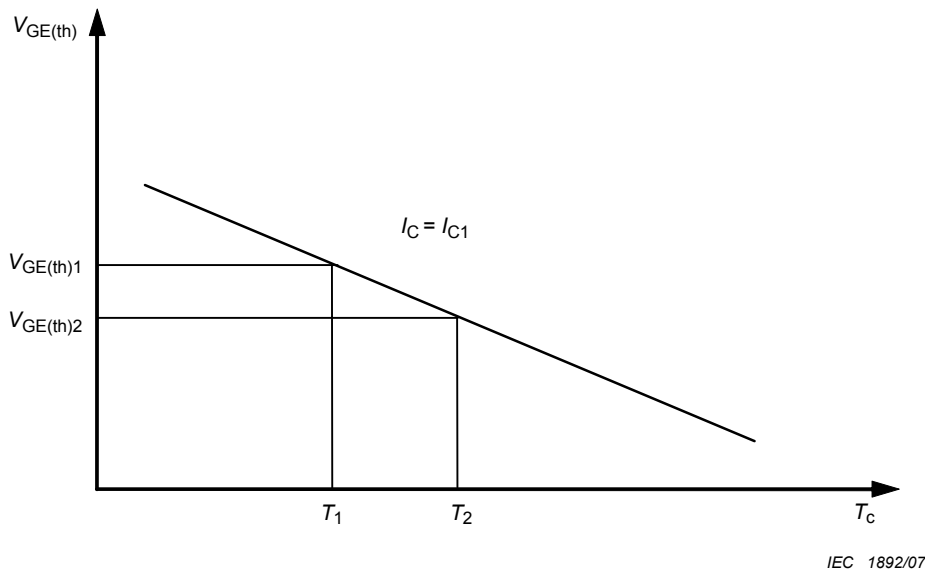


Figure 30 – Variation typique de la tension de seuil grille-émetteur $V_{GE(th)}$ à un faible courant de mesure I_{C2} en fonction de la température du boîtier T_c (chauffage externe, c'est-à-dire $T_c = T_{vj}$)

- b) Mesure de la réaction à une variation brutale de la dissipation de puissance interne (voir Figure 31)

Le transistor bipolaire à grille isolée à mesurer est fixé sur un dissipateur adapté. La température du boîtier T_{c1} est mesurée. A cette température, le courant de mesure I_{C1} induit une tension de seuil grille-émetteur $V_{GE(th)3}$. L'interrupteur S ouvert provoque le fort courant collecteur I_{C2} . Lorsque l'équilibre thermique est établi, mesurer $T_c = \text{const.} = T_{c2}$ and V_{CE} . I_{C2} est alors coupé. Immédiatement après la coupure, la tension de seuil grille-émetteur à I_{C1} est mesurée, à savoir $V_{GE(th)4}$.

Alors,

$$T_{vj} = T_{c1} + (V_{GE(th)3} - V_{GE(th)4}) / c_T$$

et

$$R_{th(j-c)} = (T_{vj} - T_{c2}) / (V_{CE} * I_{C2})$$

Pour déterminer l'impédance thermique transitoire $Z_{th(j-c)}$, les variations en fonction du temps de $V_{GE(th)}$ à I_{C1} et de T_c pendant la période de refroidissement après la coupure de

I_{C2} sont portées sur une courbe, et les valeurs de $Z_{th(j-c)}$ sont calculées point par point à partir des équations ci-dessus.

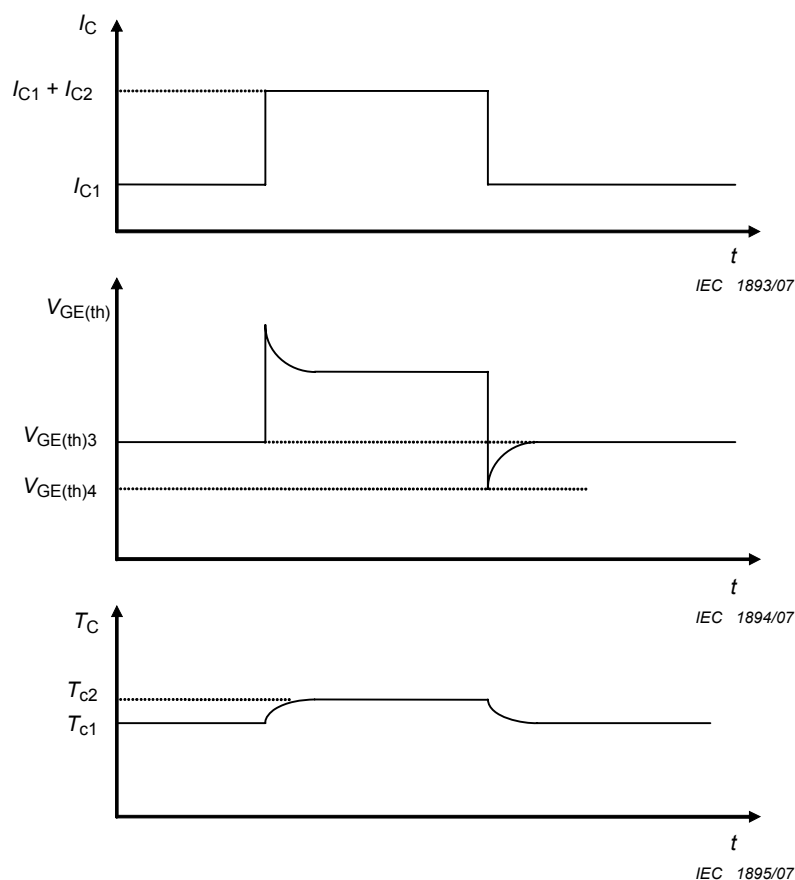


Figure 31 – I_C , V_{GE} et T_C en fonction du temps

6.3.13.2.5 Conditions spécifiées

- Point de référence pour la mesure de la température du boîtier

7 Réception et fiabilité

7.1 Exigences générales

Le Paragraphe 7.2 de CEI 60747-1 est applicable.

Il convient que la durée des essais d'endurance soit définie dans la fiche technique.

7.2 Exigences spécifiques

7.2.1 Liste des essais d'endurance et de fiabilité

Un choix d'essais d'endurance est donné aux Figures 32, 33 et 34.

7.2.2 Conditions pour les essais d'endurance et de fiabilité

Les conditions d'essais et les circuits d'essais sont donnés aux Figures 32, 33 et 34. La fiche technique indiquera les essais à effectuer.

7.2.3 Caractéristiques définissant la réception et critères pour les essais d'endurance et de fiabilité

Les caractéristiques définissant la réception, leurs critères ainsi que les conditions de mesure sont donnés au Tableau 2.

NOTE Il convient que les caractéristiques soient mesurées dans l'ordre donné par le Tableau 1, les dérives dues à certains mécanismes de dégradation pouvant être partiellement ou complètement masquées par l'influence des autres mesures. Ces caractéristiques sont celles données dans les fiches techniques publiées. Elles peuvent être en dehors des limites d'essai de production initiales.

Tableau 2 – Caractéristiques définissant la réception pour les essais d'endurance et de fiabilité

Caractéristiques	Critères (voir note)	Conditions de mesure
I_{CES}	< USL	V_{CE} spécifiée
I_{GES}	< USL	V_{GE} spécifiée
$V_{GE(th)}$	> LSL < USL	V_{CE} et I_C spécifiés
V_{CEsat}	< USL	I_C spécifié
R_{th}	< USL	I_C spécifié
NOTE USL: limite supérieure de la spécification LSL: limite inférieure de la spécification		

7.2.4 Procédure à suivre en cas d'erreur d'essai

Les résultats des essais réalisés en utilisant un équipement d'essai imprécis ou défectueux ne doivent pas être inclus dans le cadre de l'évaluation du dispositif.

7.2.5 Essais d'endurance et de fiabilité, et méthodes d'essais

7.2.5.1 Blocage à haute température (HTRB, *High-temperature blocking*)

7.2.5.1.1 Conditions de fonctionnement

- Tension: de préférence 80 % de V_{CESmax} ou V_{CEXmax}
- Température: de préférence égale à la température virtuelle maximale de jonction spécifiée $T_{vj(max)}$ ou $T_C = T_{stg(max)} - 5^\circ C$ spécifiée

7.2.5.1.2 Circuit d'essai (voir Figure 32)

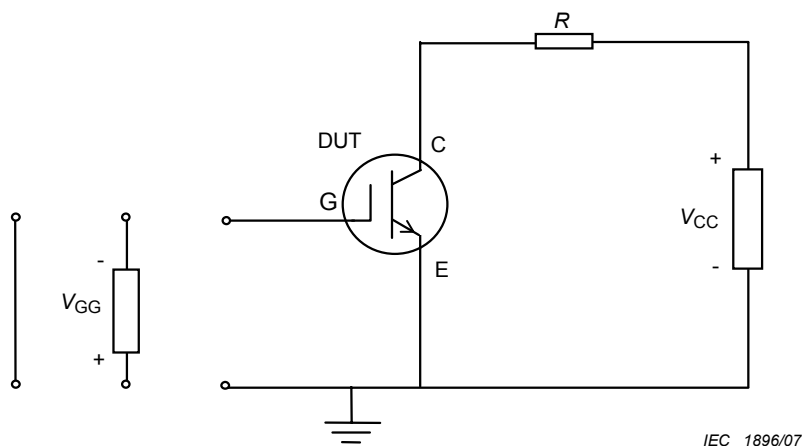


Figure 32 – Circuit pour le blocage à haute température

7.2.5.2 Grille polarisée à haute température

7.2.5.2.1 Conditions de fonctionnement

- Tension: de préférence 80 % de V_{GESmax} continue spécifiée
- Température: de préférence $T_{vj(max)}$ ou $T_c = T_{stg(max)} - 5\text{ °C}$

7.2.5.2.2 Circuit d'essai (voir Figure 33)

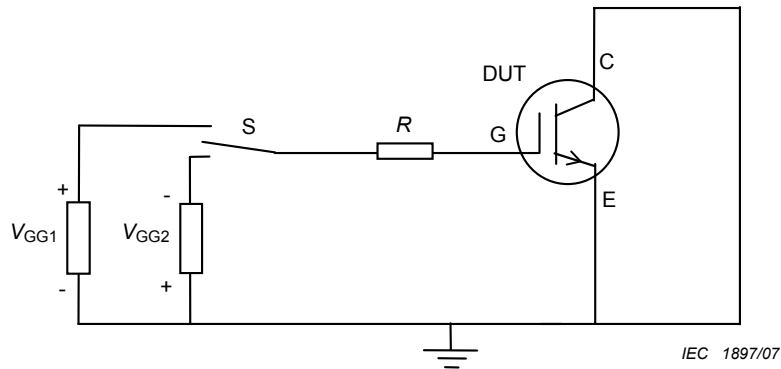


Figure 33 – Circuit pour grille polarisée à haute température

7.2.5.3 Durée de vie en fonctionnement intermittent (cycles en charge)

7.2.5.3.1 Conditions de fonctionnement

- Courant: valeur spécifiée
- Température: ΔT_{vj} comme spécifié
- Tension de grille V_{GE} : valeur spécifiée
- Température du boîtier
 - Méthode 1: $T_c = \text{constante}$
 - Méthode 2: $T_c = \text{variable avec } T_{vj}$
- Temps à l'état passant t_p et temps à l'état bloqué ($t_c - t_p$) spécifiés

NOTE Dans la méthode 1, les contraintes mécaniques dans le dispositif en essai sont appliquées principalement aux soudures des fils de liaison des émetteurs des pastilles dans le cas de modules. Dans la méthode 2, les contraintes mécaniques dans le dispositif en essai sont appliquées principalement à la soudure de la pastille sur le boîtier, ou aux contacts par pression quand ceux-ci sont utilisés.

7.2.5.3.2 Circuits d'essai (voir Figure 34 et Figure 35)

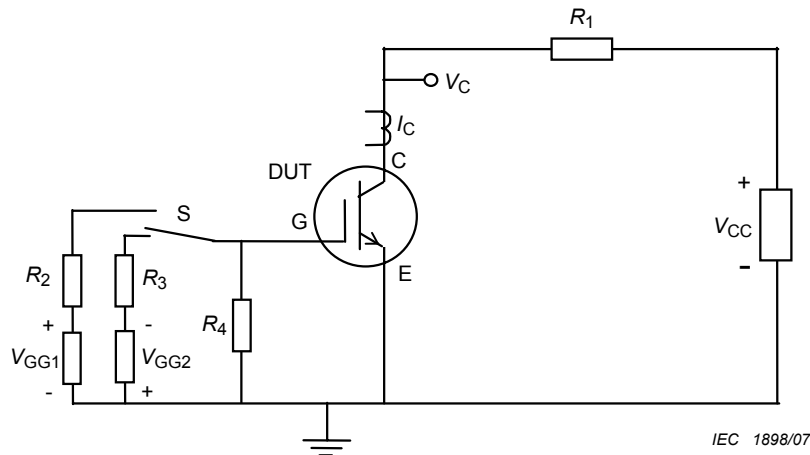


Figure 34 – Circuit pour la durée de vie en fonctionnement intermittent

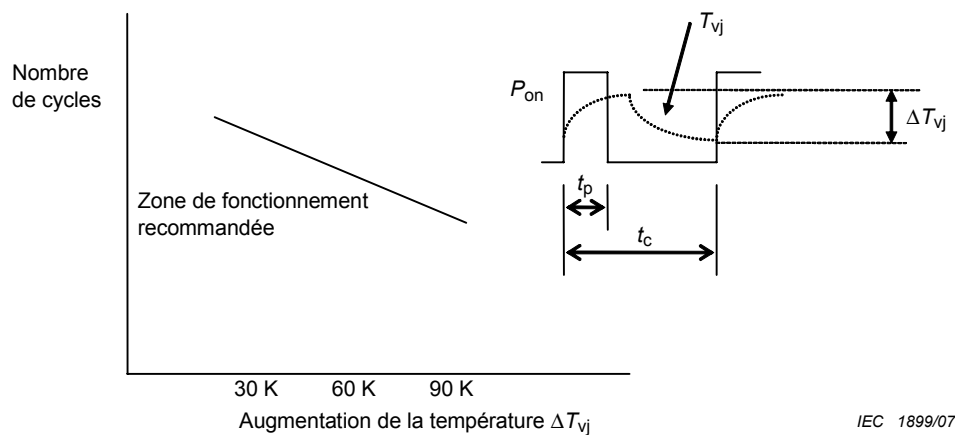


Figure 35 – Nombre de cycles attendus en fonction de l'augmentation de la température ΔT_{vj}

7.3 Essais de type et essais individuels de série

7.3.1 Essais de type

Les essais de type sont effectués sur de nouveaux produits, par échantillonnage, de manière à confirmer les caractéristiques électriques et thermiques (valeurs limites) et les caractéristiques devant figurer dans la fiche technique et à référencer par rapport aux limites des essais pour de futurs essais individuels de série.

Certains des essais de type ou tous ces essais peuvent être répétés de temps en temps sur des échantillons prélevés sur la production courante ou sur des livraisons, afin de confirmer que la qualité du produit répond en permanence aux exigences spécifiées.

Les éléments minimaux des essais de type à effectuer sur les transistors bipolaires à grille isolée figurent dans le Tableau 3. Certains des essais de type sont destructifs.

7.3.2 Essais individuels de série

Les essais individuels de série sont effectués sur la production courante ou sur des livraisons normalement à 100 %, de façon à vérifier que les valeurs limites et les caractéristiques sont conformes aux valeurs spécifiées dans la fiche technique pour chaque dispositif.

Les essais individuels de série peuvent comporter une répartition des dispositifs en groupes.

Les éléments minimaux des essais individuels de série à effectuer sur les transistors bipolaires à grille isolée figurent dans le Tableau 3, sauf accord contraire entre le fournisseur et l'acheteur.

Tableau 3 – Essais de type et essais individuels de série minimaux pour les transistors bipolaires à grille isolée si applicables

Paragraphe	Essais des valeurs limites	Essais de type	Essais individuels de série
6.2.1	Tensions collecteur-émetteur (V_{CES} , V_{CER} , V_{CEX})	X	X
6.2.2	Tension grille-émetteur ($\pm V_{GES}$)	X	
6.2.3	Courant collecteur (I_C)	X	
6.2.4	Courant collecteur de pointe (I_{CM})	X	
6.2.5	Aire de sécurité en polarisation inverse (RBSOA)	X	
6.2.6	Aire de sécurité en court-circuit (SCSOA)	X	
Mesure des caractéristiques			
6.3.1	Tension de maintien collecteur-émetteur ($V_{CE^{*}sus}$)	X	
6.3.2	Tension de saturation collecteur-émetteur (V_{CEsat})	X	X
6.3.3	Tension de seuil grille-émetteur ($V_{GE(th)}$)	X	X
6.3.4	Courant de coupure collecteur-émetteur (I_{CES} , I_{CER} , I_{CEX})	X	X
6.3.5	Courant de fuite de grille (I_{GES})	X	X
6.3.6	Capacité d'entrée (C_{ies})	X	
6.3.7	Capacité de sortie (C_{oes})	X	
6.3.8	Capacité de transfert inverse (C_{res})	X	
6.3.11	Temps d'ouverture ($t_{d(on)}$, t_r , t_{on}) et énergie à l'ouverture (E_{on})	X	
6.3.12	Temps de fermeture ($t_{d(off)}$, t_f , t_{off} , t_z) et énergie à la fermeture (E_{off})	X	
6.3.13	Résistance thermique jonction-boîtier ($R_{th(j-c)}$) et impédance thermique transitoire jonction-boîtier ($Z_{th(j-c)}$)	X	
Essais d'endurance et de fiabilité			
7.2.5.1	Blocage à haute température (HTRB)	X	
7.2.5.2	Grille polarisée à haute température	X	
7.2.5.3	Durée de vie en fonctionnement intermittent (cycles en charge)	X	

Annex A (normative)

Méthode de mesure de la tension de claquage collecteur-émetteur

A.0 Introduction

Les essais ou les mesures suivants peuvent dépasser les valeurs limites spécifiées. Les transistors bipolaires à grille isolée en essai peuvent être détruits ou voir leurs caractéristiques modifiées. Cependant, pour évaluer les valeurs limites, les essais ou les mesures sont proposés dans la présente annexe. Lorsque ces informations sont présentées sous forme de données relatives aux caractéristiques, il convient que les mesures soient effectuées dans les conditions limites spécifiées.

A.1 But

Mesurer la tension de claquage collecteur-émetteur, paramètre utile pour évaluer les modifications ou les dégradations d'un transistor bipolaire à grille isolée pendant les essais d'endurance.

A.2 Schéma (voir Figure A.1)

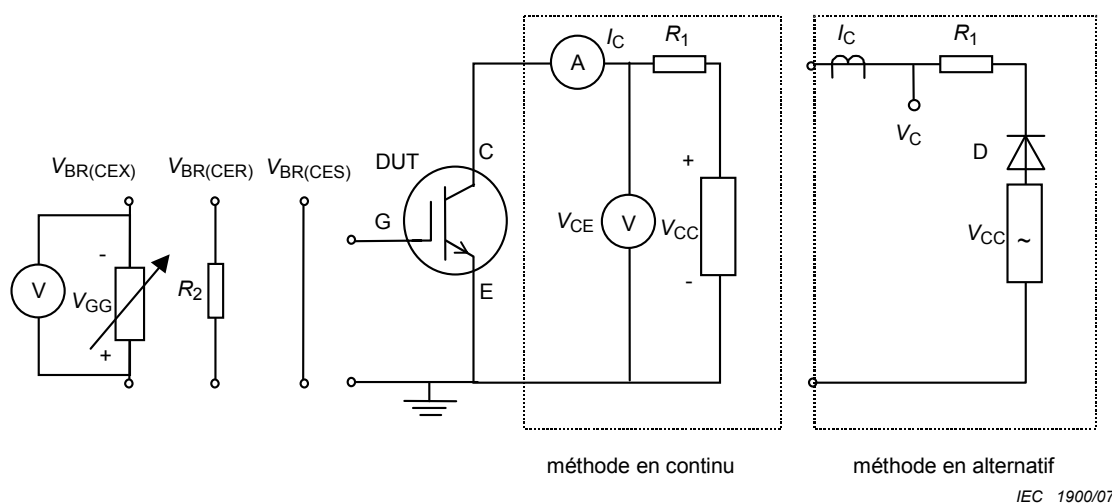


Figure A.1 – Circuit de mesure de la tension de claquage collecteur-émetteur

A.3 Méthode de mesure

Il y a deux méthodes, la méthode en continu et la méthode en alternatif, comme le présente le schéma de la Figure A.1. Régler la température à la valeur spécifiée. Augmenter la tension V_{CE} jusqu'à l'augmentation brutale du courant collecteur. La polarisation grille-émetteur et la température T_a ou T_c ou T_{vj} sont dans les conditions spécifiées. Après l'essai ci-dessus, confirmer les critères de réception du DUT définis au Tableau 1.

A.4 Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Polarisation grille-émetteur
- $V_{(BR)CEX}$: tension grille-émetteur V_{GE}
- $V_{(BR)CER}$: valeur de la résistance R_2 entre grille et émetteur
- $V_{(BR)CES}$: court-circuit entre grille et émetteur

Annex B (normative)

Méthode de mesure du courant de fermeture sur charge inductive dans des conditions spécifiées

B.0 Introduction

Les essais ou les mesures suivants peuvent dépasser les valeurs limites spécifiées. Les transistors bipolaires à grille isolée en essai peuvent être détruits ou voir leurs caractéristiques modifiées. Cependant, pour évaluer les valeurs limites, les essais ou les mesures sont proposés dans la présente annexe. Lorsque ces informations sont présentées sous forme de données relatives aux caractéristiques, il convient que les mesures soient effectuées dans les conditions limites spécifiées.

B.1 But

Mesurer le courant de fermeture sur charge inductive d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

B.2 Schéma et formes d'ondes (voir Figure B.1 et Figure B.2)

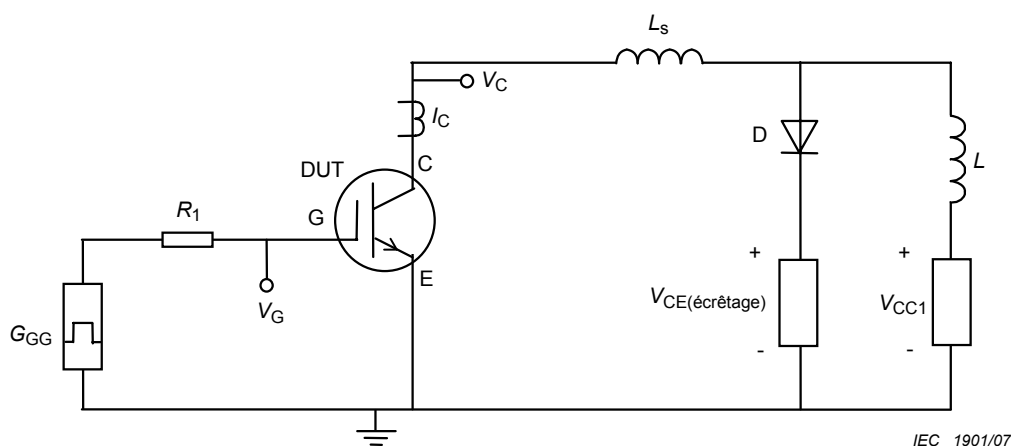


Figure B.1 – Circuit de mesure du courant de fermeture sur charge inductive

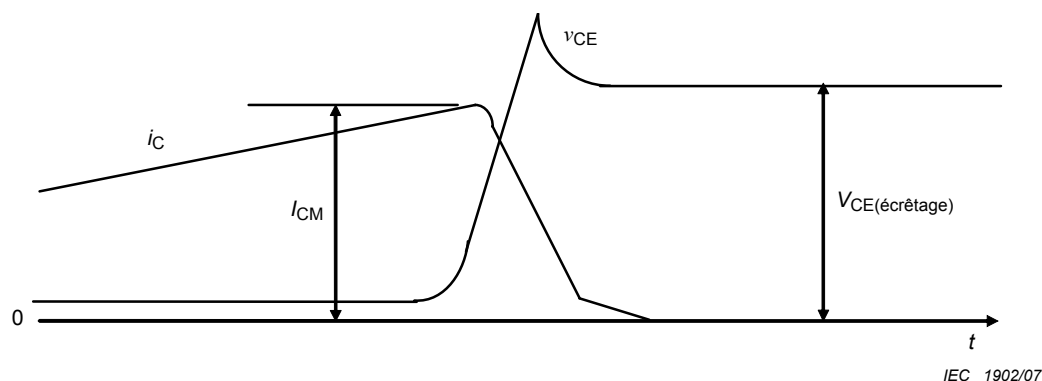


Figure B.2 – Formes d'ondes du courant collecteur I_C et de la tension collecteur V_{CE} pendant la fermeture

B.3 Description du circuit et exigences

L'inductance de charge L doit être suffisamment élevée pour appliquer $V_{CE(\text{écrêtage})}$ au DUT au moins avant le début du temps de descente t_f et du temps de queue t_z .

B.4 Procédure d'essai

Augmenter I_C jusqu'à obtention d'une défaillance de fermeture, avec la valeur de V_{CE} spécifiée. V_{CE} et I_C sont contrôlés.

B.5 Conditions spécifiées

- Tension inverse de grille $-V_{GE}$
- Tension collecteur-émetteur $V_{CE(\text{écrêtage})}$
- Impulsion unique ou taux de répétition
- Inductance L
- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Résistance de grille R_1
- Valeur de l'inductance parasite sans écrêtage L_s

NOTE Il convient de prendre en compte la valeur de l'inductance parasite du boîtier pour les dispositifs de forte puissance.

Annex C (normative)

Aire de sécurité en polarisation directe (FBSOA)

C.0 Introduction

Les essais ou les mesures suivants peuvent dépasser les valeurs limites spécifiées. Les transistors bipolaires à grille isolée en essai peuvent être détruits ou voir leurs caractéristiques modifiées. Cependant, pour évaluer les valeurs limites, les essais ou les mesures sont proposés dans la présente annexe. Lorsque ces informations sont présentées sous forme de données relatives aux caractéristiques, il convient que les mesures soient effectuées dans les conditions limites spécifiées.

C.1 But

Il convient que la FBSOA ne soit spécifiée que si le dispositif peut être utilisé en mode linéaire. Effectuer des mesures pour vérifier que le transistor bipolaire à grille isolée ne présente pas de défaillance en FBSOA pour les applications linéaires. Il n'y a pas d'exigence de FBSOA pour les transistors bipolaires à grille isolée dans les applications de commutation.

C.2 Méthode 1

La méthode 1 est identique à celle des transistors bipolaires. La FBSOA (des impulsions courtes jusqu'au régime continu) est déterminée en utilisant la mesure de la résistance thermique.

C.2.1 Schéma (voir Figure C.1)

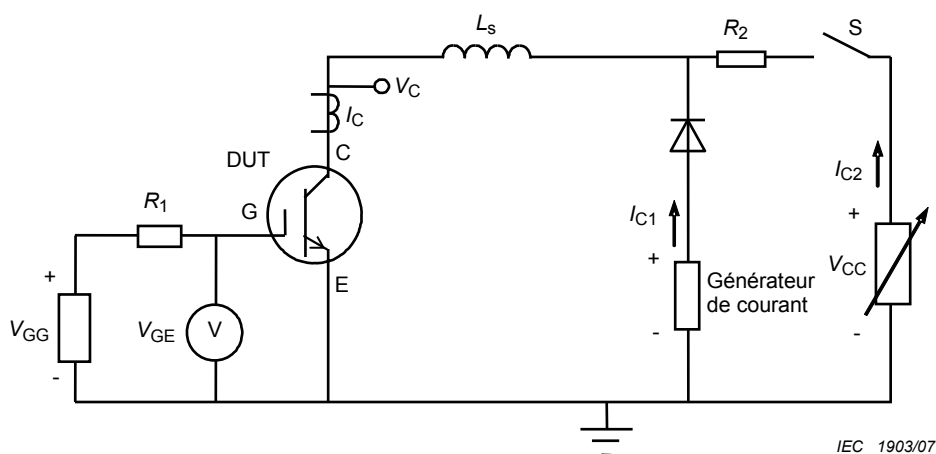


Figure C.1 – Circuit de mesure de l'aire de sécurité en polarisation directe (méthode 1)

C.2.2 Procédure d'essai

La valeur de la variation de la tension collecteur-émetteur ΔV_{CE} augmente avec la tension collecteur-émetteur V_{CE} pour les conditions données de I_{C2} et t_p . Elle croît rapidement au-delà d'une certaine valeur de V_{CE} , ce qui donne une indication du début du second claquage. Un accroissement supplémentaire peut conduire le transistor bipolaire à grille isolée à un second claquage et le détruire. Ces phénomènes sont représentés à la Figure C.2. La FBSOA est spécifiée pour des valeurs inférieures à celles pour lesquelles ΔV_{CE} augmente rapidement. Après l'essai ci-dessus, confirmer les critères de réception du DUT définis au Tableau 1.

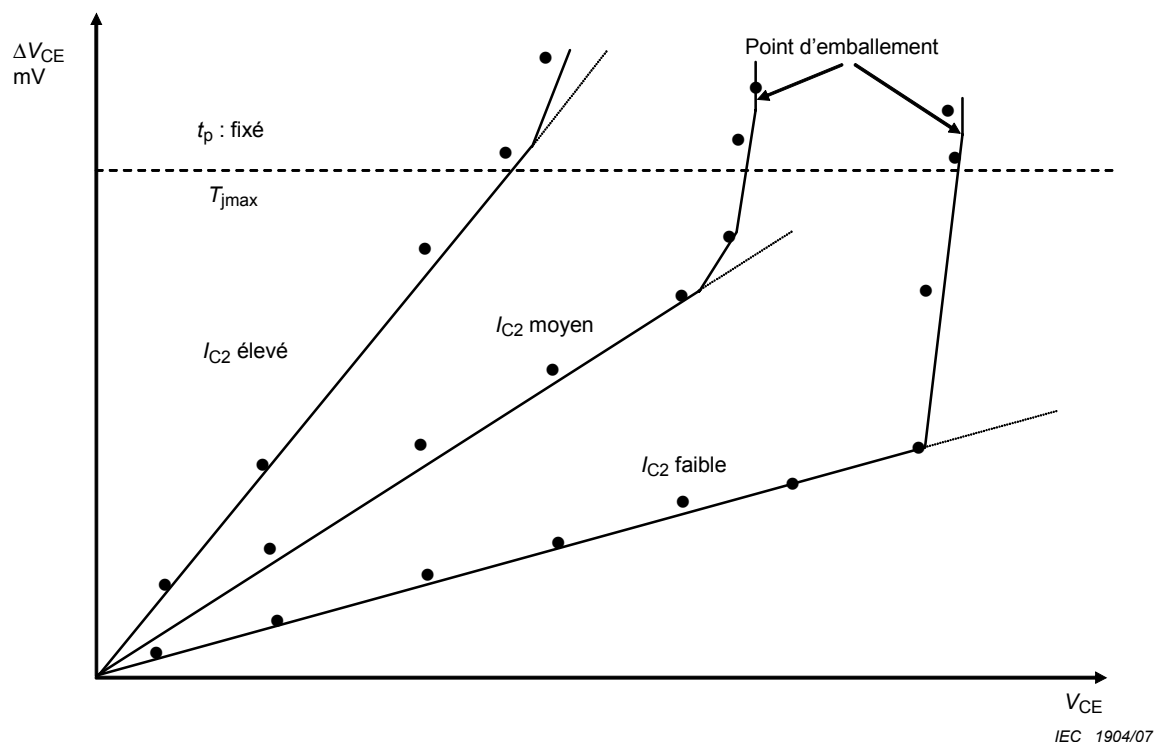


Figure C.2 – Caractéristiques typiques ΔV_{CE} en fonction de la tension collecteur-émetteur V_{CE}

Le même résultat sera également obtenu en changeant la valeur du courant élevé I_{C2} pour une tension V_{CE} fixe.

La Figure C.3 donne une FBSOA typique en fonction de t_p à des valeurs maximales spécifiées de I_C et V_{CE} .

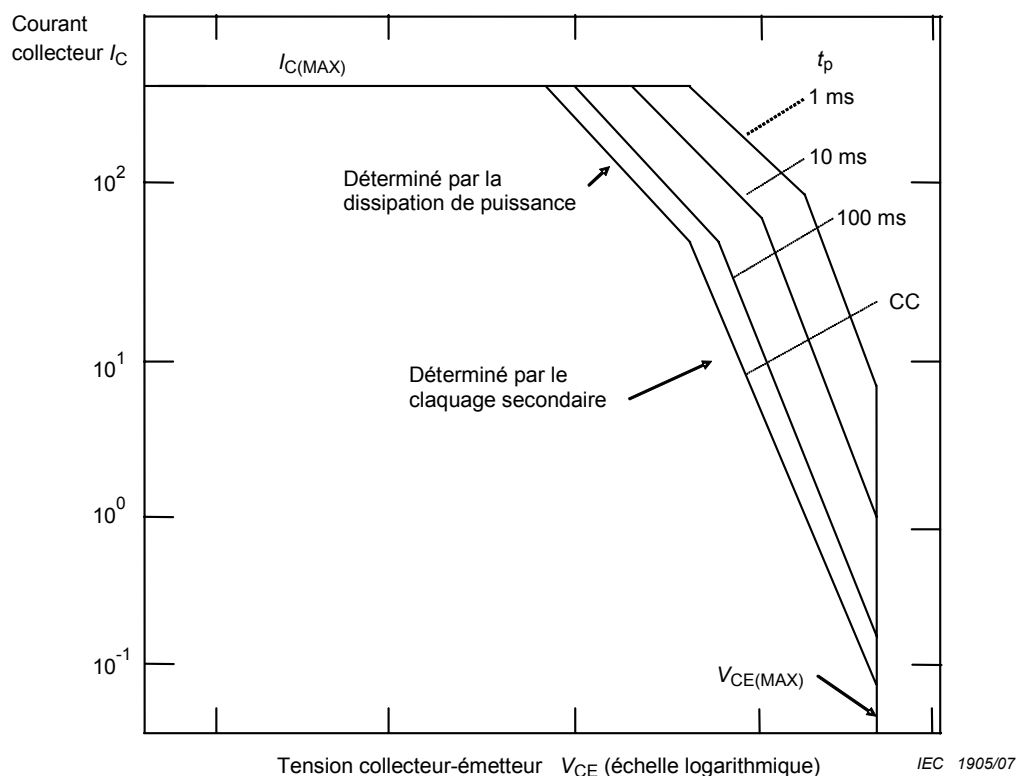


Figure C.3 – Aire de sécurité en polarisation directe typique

C.2.3 Conditions spécifiées

- Courant collecteur I_C
- Tension collecteur-émetteur V_{CE}
- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Largeur d'impulsion t_p
- Impulsion unique ou taux de répétition
- Inductance parasite L_s

C.3 Méthode 2

La méthode 2 consiste à vérifier le point de fonctionnement juste en deçà du régime d'accrochage.

C.3.1 Schéma

La Figure C.4 donne le circuit utilisé pour la méthode 2 des transistors bipolaires à grille isolée.

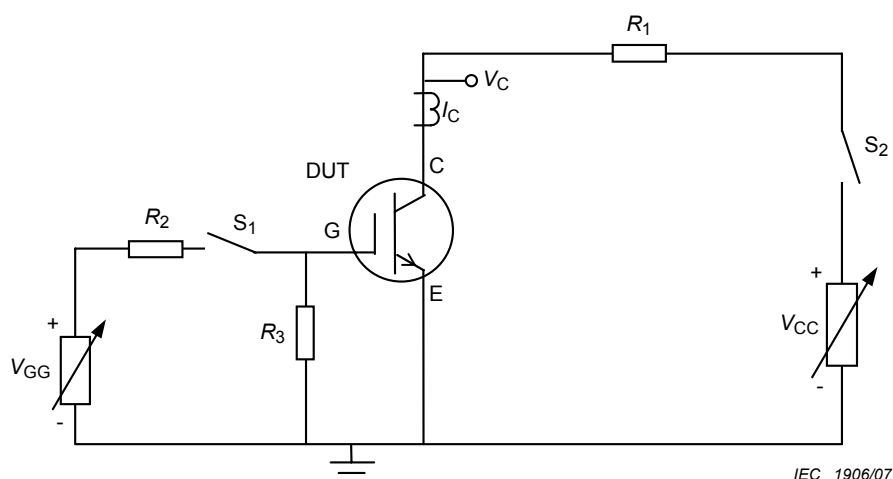


Figure C.4 – Circuit de mesure de l'aire de sécurité en polarisation directe (méthode 2)

C.3.2 Procédure d'essai et précautions à prendre

Augmenter V_{GG} jusqu'à obtenir le courant collecteur spécifié. V_{GG} doit rester avec des valeurs ne conduisant pas au régime d'accrochage (voir Figure C.5). Le régime d'accrochage est donné sur la Figure C.6. L'augmentation de V_{CC} conduit le point de polarisation de P_1 à P_m . Après P_m , on trouve P_s qui est le début du régime d'accrochage. La FBSOA est mesurée avec I_C , V_{CE} et la largeur d'impulsion t_p spécifiés. Le transistor bipolaire à grille isolée peut être détruit en régime d'accrochage. Après l'essai ci-dessus, confirmer les critères de réception du DUT définis au Tableau 1.

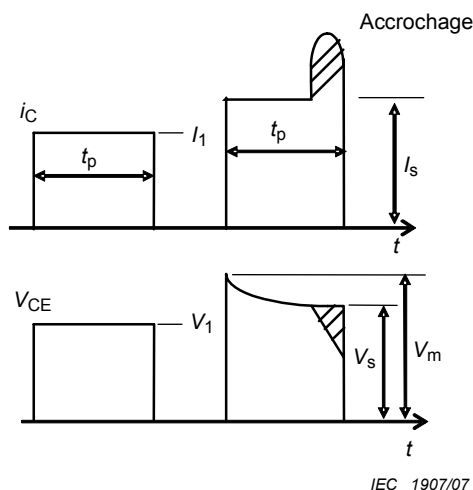


Figure C.5 – Formes d'ondes de fonctionnement en blocage

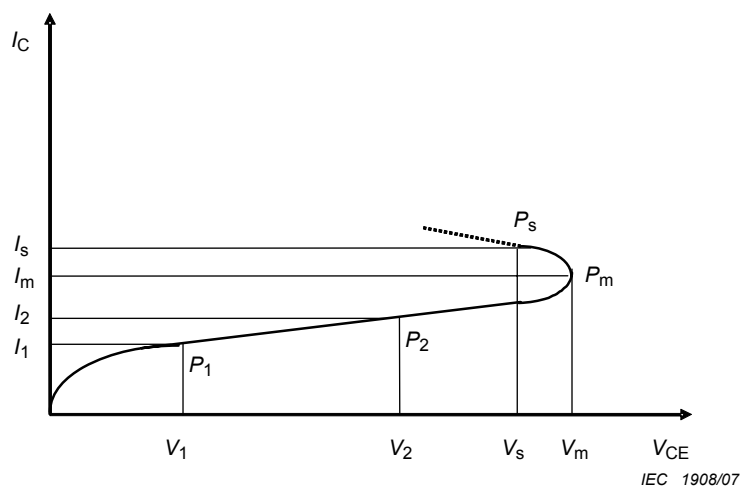


Figure C.6 – Caractéristique I-V en blocage

C.3.3 Conditions spécifiées

- Courant collecteur I_C
- Tension collecteur-émetteur V_{CE}
- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Largeur d'impulsion t_p
- Impulsion unique ou taux de répétition

Annex D (normative)

Non-rupture du boîtier

D.1 Introduction

Les essais ou les mesures suivants peuvent dépasser les valeurs limites spécifiées. Les transistors bipolaires à grille isolée en essai peuvent être détruits ou voir leurs caractéristiques modifiées. Cependant, pour évaluer les valeurs limites, les essais ou les mesures sont proposés dans la présente annexe. Lorsque ces informations sont présentées sous forme de données relatives aux caractéristiques, il convient que les mesures soient effectuées dans les conditions limites spécifiées.

La CEI 60747-2 et la CEI 60747-6 définissent le courant pour non-rupture de boîtier I_{RSMC} pour les diodes et les thyristors.

Des courants forts appliqués aux dispositifs dont on peut bloquer le fonctionnement ou aux dispositifs dont les connexions sont soudées entraînent les mécanismes de défaillance qui sont à l'étude.

Bibliographie

CEI 60050-521:2002, *Vocabulaire Electrotechnique International – Partie 521: Dispositifs à semiconducteurs et circuits intégrés*

CEI 60747-7:2000, *Dispositifs discrets et circuits intégrés à semiconducteurs – Partie 7: Transistors bipolaires*

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

3, rue de Varembé
P.O. Box 131
CH-1211 Geneva 20
Switzerland

Tel: + 41 22 919 02 11
Fax: + 41 22 919 03 00
info@iec.ch
www.iec.ch