

NORME
INTERNATIONALE
INTERNATIONAL
STANDARD

CEI
IEC

60191-2

AMENDEMENT 14
AMENDMENT 14
2006-07

Amendement 14

**Normalisation mécanique des dispositifs
à semiconducteurs –**

**Partie 2:
Dimensions**

Amendment 14

**Mechanical standardization of semiconductor
devices –**

**Part 2:
Dimensions**

*Les feuilles de cet amendement sont à insérer dans la
Publication 60191-2*

*The sheets contained in this amendment are to be
inserted in Publication 60191-2*



CODE PRIX
PRICE CODE

J

*Pour prix, voir catalogue en vigueur
For price, see current catalogue*

INSTRUCTIONS POUR L'INSERTION DES NOUVELLES PAGES DANS LA CEI 60191-2

Remplacer la page de titre existante par la nouvelle page de titre.

Retirer la page 60191 IEC I existante contenant la préface et la remplacer par la nouvelle page 60191 IEC I contenant la préface à l'amendement 13 (2006).

Chapitre I:

Ajouter les nouvelles feuilles suivantes:

60191 IEC I-171E - a/b/c/d/e/f/g/h/i/j/k.

INSTRUCTIONS FOR THE INSERTION OF NEW PAGES IN IEC 60191-2

Replace the existing title page with the new title page.

Remove the existing page 60191 IEC I containing the preface and insert in its place the new page 60191 IEC I containing the preface to Amendment 13 (2006).

Chapter I:

Add the following new sheets:

60191 IEC I-171E - a/b/c/d/e/f/g/h/i/j/k.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC
60191-2**

Première édition
First edition
1966

Modifiée selon les Compléments:

Amended in accordance with Supplement:

A (1967), B (1969), C (1970), D (1971), E (1974), F (1976), G (1978), H (1978),
J (1980), K (1981), L (1982), M (1983), N (1987), P (1988), Q (1990), R (1995),
S (1995), T(1995), U(1997), V(1998), W(1999), X(1999), Y(2000), Z(2000)
et/and Amendement/Amendment 1 (2001), 2(2001), 3(2001), 4(2001),
5(2002), 6(2002), 7(2002), 8(2003), 9(2003), 10(2004), 11(2004), 12(2006),
13(2006), 14(2006)

**Normalisation mécanique des dispositifs
à semiconducteurs –**

**Partie 2:
Dimensions**

**Mechanical standardization of semiconductor
devices –**

**Part 2:
Dimensions**

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission, 3, rue de Varembe, PO Box 131, CH-1211 Geneva 20, Switzerland
Telephone: +41 22 919 02 11 Telefax: +41 22 919 03 00 E-mail: inmail@iec.ch Web: www.iec.ch



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

COMMISSION ÉLECTROTECHNIQUE
INTERNATIONALE

PUBLICATION 191-2

**NORMALISATION MÉCANIQUE
DES DISPOSITIFS À
SEMICONDUCTEURS**

DEUXIÈME PARTIE: DIMENSIONS

SOMMAIRE

PRÉAMBULE

PRÉFACE

CONCEPTION DE LA NORMALISATION
MÉCANIQUE Chapitre 00

VALEURS RECOMMANDÉES POUR CER-
TAINES DIMENSIONS DE DESSINS DE
DISPOSITIFS À SEMICONDUCTEURS Chapitre 0

DESSINS D'ENCOMBREMENTS Chapitre I

TYPES DE DISPOSITIFS À SEMICONDUCTEURS GÉNÉRALEMENT MONTÉS
DANS LES BOÎTIERS DU CHAPITRE I

DESSINS D'EMBASES Chapitre II

DESSINS DE BOÎTIERS Chapitre III

DESSINS DE CALIBRES Chapitre IV

TABLEAUX MONTRANT LES ASSOCIA-
TIONS ENTRE LES BOÎTIERS ET LES
EMBASES Chapitre V

DESSINS OBSOLÈTES

COMPLÉMENTS AUX LISTES DE CODES
NATIONAUX FIGURANT SUR LES
FEUILLES DES NORMES DE
LA PUBLICATION 191-2 DE LA CEI

SUPPRESSIONS DANS LES LISTES
DE CODES NATIONAUX FIGURANT
SUR LES FEUILLES DE NORMES DE
LA PUBLICATION 191-2 DE LA CEI

INTERNATIONAL
ELECTROTECHNICAL COMMISSION

PUBLICATION 191-2

**MECHANICAL STANDARDIZATION
OF SEMICONDUCTOR
DEVICES**

PART 2: DIMENSIONS

CONTENTS

FOREWORD

PREFACE

PHILOSOPHY OF MECHANICAL STAN-
DARDIZATION Chapter 00

RECOMMENDED VALUES FOR CERTAIN
DIMENSIONS OF DRAWINGS OF SEMI-
CONDUCTOR DEVICES Chapter 0

DEVICE OUTLINE DRAWINGS Chapter I

TYPES OF SEMICONDUCTOR DEVICES
GENERALLY MOUNTED IN THE
PACKAGES OF CHAPTER I

BASE DRAWINGS Chapter II

CASE OUTLINE DRAWINGS Chapter III

GAUGE DRAWINGS Chapter IV

TABLES SHOWING ASSOCIATIONS BE-
TWEEN CASE OUTLINES AND BASES Chapter V

OBSOLETE DRAWINGS

ADDITIONS TO THE LISTS OF
NATIONAL CODES APPEARING ON
THE STANDARD SHEETS OF
IEC PUBLICATION 191-2

DELETIONS TO THE LISTS OF
NATIONAL CODES APPEARING ON
THE STANDARD SHEETS OF
IEC PUBLICATION 191-2

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

Amendement 14 (2006) à la CEI 60191-2 (1966)

**NORMALISATION MÉCANIQUE DES DISPOSITIFS
À SEMICONDUCTEURS –****Partie 2: Dimensions**

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de la CEI intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de la CEI se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications; la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de la CEI s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de la CEI dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de la CEI et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) La CEI n'a prévu aucune procédure de marquage valant indication d'approbation et n'engage pas sa responsabilité pour les équipements déclarés conformes à une de ses Publications.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à la CEI, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de la CEI, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de la CEI ou de toute autre Publication de la CEI, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

PRÉFACE À L'AMENDEMENT 14 (2006)

Le présent amendement a été établi par le sous-comité 47D: Normalisation mécanique des dispositifs à semiconducteurs du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47D/650/FDIS	47D/658/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

Amendment 14 (2006) to IEC 60191-2 (1966)

**MECHANICAL STANDARDIZATION OF
SEMICONDUCTOR DEVICES –**

Part 2: Dimensions

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with an IEC Publication.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

PREFACE TO AMENDMENT 14 (2006)

This amendment has been prepared by subcommittee 47D: Mechanical standardization of semiconductor devices of IEC technical committee 47: Semiconductor devices.

The text of this standard is based on the following documents:

FDIS	Report on voting
47D/650/FDIS	47D/658/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

CHAPITRE 00 – CONCEPTION DE LA NORMALISATION MÉCANIQUE

1. Règles fondamentales

Lors de la réunion tenue à Montreux (juin 1981), le Comité d'Etudes n° 47 adopta les règles fondamentales suivantes qui remplacent celles adoptées à Copenhague en octobre 1962:

- A. Toute proposition nouvelle devra être soumise à l'étude préliminaire d'un groupe de travail convenablement qualifié (note 1) avant circulation dans un document Secrétariat.
- B. Le groupe de travail qualifié devra étudier les nouvelles propositions avec les objectifs suivants:
 - 1. Aboutir à une normalisation active en n'acceptant que les boîtiers qui sont soutenus internationalement.
 - 2. Spécifier de façon précise les dimensions en vue d'assurer l'interchangeabilité et de faciliter les manipulations automatiques.
 - 3. Reconsidérer continuellement les dessins existants et proposer la suppression de ceux qui ne sont plus soutenus.
- C. Il ne sera procédé à la discussion d'un dessin de boîtier que s'il a le soutien préalable d'au moins trois pays.
- D. Un dessin ne sera introduit dans la Publication 191-2 de la CEI que si au moins trois des pays qui le soutiennent ont fourni leur numéro de code national (ou exprimé un soutien formel s'ils ne possèdent pas de numéro de code).

Notes 1. – Lors de la réunion du Comité d'Etudes n° 47 à Orlando (février 1980), il a été admis d'étendre le domaine d'activité du GT7 de façon qu'il couvre aussi bien la normalisation mécanique des semiconducteurs discrets que celle des circuits intégrés.

Il a été également admis que, compte tenu de l'élargissement de son domaine d'activité, le GT7 serait le groupe de travail qualifié mentionné dans le paragraphe A.

En vue d'éviter que l'introduction du GT7 dans le processus suivi par le Comité d'Etudes n° 47 pour préparer des documents secrétariat sur la normalisation mécanique provoque des délais supplémentaires, le GT7 a été autorisé à obtenir de la part des trois pays concernés, ou plus, la confirmation directe du maintien de leur appui pour ces propositions.

- 2. – Lors de la réunion du Comité d'Etudes n° 47 à Montreux (juin 1981), il a été admis que les réunions du GT7 s'intégreraient dans les réunions du Comité d'Etudes n° 47.

Cependant, certaines propositions peuvent nécessiter un temps d'études dépassant la durée d'une réunion du Comité d'Etudes n° 47 et en conséquence requérir une ou plusieurs réunions du GT7 entre deux réunions consécutives du Comité d'Etudes n° 47.

Lors de la réunion tenue à Moscou (juin 1977), le Comité d'Etudes n° 47 adopta la règle suivante:

Lorsqu'un dessin de la Publication 191-2 de la CEI vient à ne plus être soutenu que par un seul pays, il sera retiré de la publication principale et transféré dans une section séparée intitulée «Dessins obsolètes» avec l'indication de la date de transfert sur la feuille particulière correspondante.

Un avertissement au début de la section dévolue aux dessins obsolètes stipulera qu'à l'expiration d'une période de deux ans à compter de sa date de transfert, le dessin sera supprimé, sauf s'il est soutenu par un autre pays dans l'intervalle.

CHAPITRE I – DESSINS D'ENCOMBREMENTS

Liste des dessins (suite)			
Numéro de code CEI	Code du pays d'origine	Numéro de page et date	
116E01	SC-529-14BA	I-116E	1988
116E02	SC-530-16CA		
116E03	SC-531-20AA		
117E01	SC-530-16BA	I-117E	1988
117E02	SC-531-20BA		
117E03	SC-532-24AA		
117E04	SC-533-28AA		
117E05	SC-533-28BA		
118E01	SC-532-24BA	I-118E	1988
118E02	SC-533-28CA		
119E02	(Etats-Unis)	I-119E	1990
119E03			
120E	NT194	I-120E	1990
121E	NT213	I-121E	1994
122E	NT221	I-122E	1994
123E		I-123E	1997
129E	NT223	I-129E	1994
133E		I-133E	2000
134E		I-134E	2000
135E		I-135E	2000
136E		I-136E	2000
137E		I-137E	2000
138E		I-138E	
139E		I-139E	
140E		I-140E	1999
141E		I-141E	1999
142E		I-142E	1998
143E		I-143E	1998
144E		I-144E	1999
147E		I-147E	1999
148E		I-148E	1999
149E		I-149E	2000
150E		I-150E	2002
151E		I-151E	2002
152E		I-152E	2002
153E		I-153E	2002
154E		I-154E	2001
155E		I-155E	2001
156E		I-156E	2004
157E		I-157E	2001
158E		I-158E	2002
159E		I-159E	2002
160E		I-160E	2001
161E		I-161E	2001
162E		I-162E	2001
163E		I-163E	2002
164E		I-164E	2001
165E		I-165E	2002
166E		I-166E	2003
167E		I-167E	2003
168E		I-168E	2004
171E		I-171E	2006
175E		I-175E	2005
176E		I-176E	2004
178E		I-178E	2006
Forme F			
084F		I-084F	1996
100F		I-100F	1990
101F01	101F01	I-101F	1998
101F01	101F01		

CHAPTER I – DEVICE OUTLINE DRAWINGS

List of drawings (continued)			
IEC code number	Code of country of origin	Page number and date	
116E01	SC-529-14BA	I-116E	1988
116E02	SC-530-16CA		
116E03	SC-531-20AA		
117E01	SC-530-16BA	I-117E	1988
117E02	SC-531-20BA		
117E03	SC-532-24AA		
117E04	SC-533-28AA		
117E05	SC-533-28BA		
118E01	SC-532-24BA	I-118E	1988
118E02	SC-533-28CA		
119E02	(USA)	I-119E	1990
119E03			
120E	NT194	I-120E	1990
121E	NT213	I-121E	1994
122E	NT221	I-122E	1994
123E		I-123E	1997
129E	NT223	I-129E	1994
133E		I-133E	2000
134E		I-134E	2000
135E		I-135E	2000
136E		I-136E	2000
137E		I-137E	2000
138E		I-138E	
139E		I-139E	
140E		I-140E	1999
141E		I-141E	1999
142E		I-142E	1998
143E		I-143E	1998
144E		I-144E	1999
147E		I-147E	1999
148E		I-148E	1999
149E		I-149E	2002
150E		I-150E	2002
151E		I-151E	2002
152E		I-152E	2002
153E		I-153E	2002
154E		I-154E	2001
155E		I-155E	2001
156E		I-156E	2004
157E		I-157E	2001
158E		I-158E	2002
159E		I-159E	2002
160E		I-160E	2001
161E		I-161E	2001
162E		I-162E	2001
163E		I-163E	2002
164E		I-164E	2001
165E		I-165E	2002
166		I-166E	2003
167E		I-167E	2003
168E		I-168E	2004
171E		I-171E	2006
175E		I-175E	2005
176E		I-176E	2004
178E		I-178E	2006
Form F			
084F		I-084F	1996
100F		I-100F	1990
101F01	101F01	I-101F	1998
101F01	101F01		

CHAPITRE I – DESSINS D'ENCOMBREMENTS

Liste des dessins <i>(suite)</i>			
Numéro de code CEI	Code du pays d'origine	Numéro de page et date	
102F			
102F0	102F01	I-102F	1998
102F02	102F02		
102F033	102F03		
Forme G			
050G01	SO5-87D	I-50a/b/c/d	1985
050G02	SO-188D		
050G03	SO-87A		
050G04	SO-87B		
050G05	SO-188A		
050G06	SO-188B		
050G07	SO-188F		
050G08	SO-87C		
050G10	SO-188C		
050G11	SO505-18A		
050G12	SO-87G		
050G13	SO-188E		
050G14	(Suède)		
050G16	A1AA	I-50e	1990
050G17	A1AB		
050G18	A1BA		
050G19	A1BB		
050G20	A1CB		

CHAPTER I – DEVICE OUTLINE DRAWINGS

List of drawings <i>(continued)</i>			
IEC code number	Code of country of origin	Page number and date	
102F			
102F0	102F01	I-102F	1998
102F02	102F02		
102F033	102F03		
Form G			
050G01	SO5-87D	I-50a/b/c/d	1985
050G02	SO-188D		
050G03	SO-87A		
050G04	SO-87B		
050G05	SO-188A		
050G06	SO-188B		
050G07	SO-188F		
050G08	SO-87C		
050G10	SO-188C		
050G11	SO505-18A		
050G12	SO-87G		
050G13	SO-188E		
050G14	(Sweden)		
050G16	A1AA	I-50e	1990
050G17	A1AB		
050G18	A1BA		
050G19	A1BB		
050G20	A1CB		

Types de dispositifs à semiconducteurs
généralement montés dans les boîtiers
du chapitre I de la CEI 60191-2Types of semiconductor devices
generally mounted in the packages
of chapter I of IEC 60191-2

Type de dispositif Type of device	Numéro de code CEI du dessin du boîtier IEC code number of package drawing
Diodes de signal et diodes Zener de faible puissance Signal diodes and small-power Zener diodes	A1, A20, A24, A32, A54, A55, A58, A67, A69, A70, A71, 098H, 100H
Diodes hyperfréquences Microwave diodes	A18
Diodes de redressement de faible et moyenne puissance Rectifier diodes, small and medium power	A2, A3, A4, A6, A7, A19, A37, A44, A74, 077B, 100B
Diodes de redressement de forte puissance High-power rectifier diodes	A8, A9, A10, A15, A16, A17, A21, A22, A35, 083B, 103B
Thyristors de faible et moyenne puissance Thyristors, small and medium power	A11, A13, A14, A38, A43
Thyristors de forte puissance High-power thyristors	A12, A27, A28, A29, A34, A39, A47, 104B, 105B
Transistors de signal Signal transistors	A36, A40, A41, 068A, 046E, 114E
Transistors de puissance Power transistors	A23, A30, A31, A43, A48, A56, A57, A45, A73, 080B, 081B, 082B, 101B, 102B, 102F, 120E, 084F, P100F
Transistors hyperfréquences Microwave transistors	A26, A42, A43, A59, A66, A72, 100C
Dispositifs optoélectroniques Optoelectronic devices	A62, A64, A65, A63A, 100A, 101A, 106B, 107B
Circuits intégrés Integrated circuits	A52, A53, A61, 075E, 076E, 099E, 100E, 102E, 112E, 115E, 116E, 117E, 118E, 119E, 121E, 122E, 123E, 129E, 133E, 134E, 135E, 136E, 137E, 138E, 139E, 140E, 141E, 144E, 147E, 148E, 149E, 150E, 151E, 152E, 153E, 154E, 155E, 156E, 157E, 158E, 159E, 160E, 161E, 162E, 163E, 164E, 165E, 166E, 167E, 168E, 171E, 175E, 176E, 178E, 050G, 051G, 060G, 100G, 101G

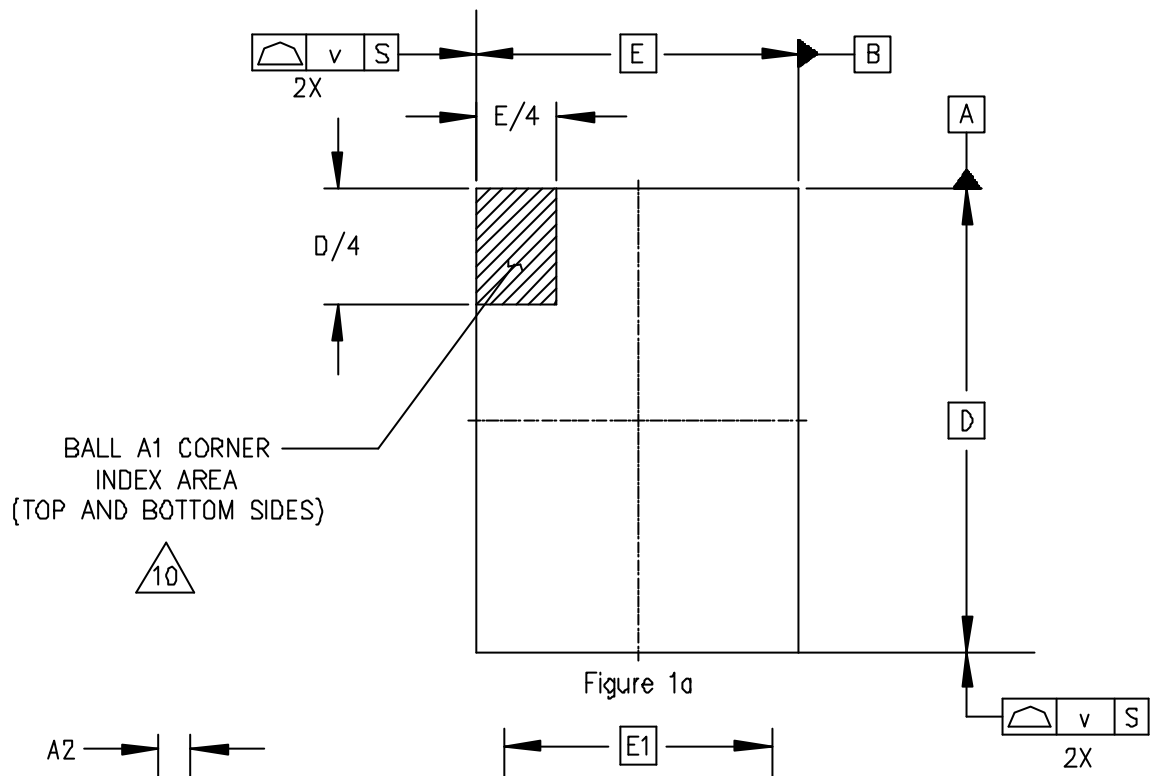


Figure 1a

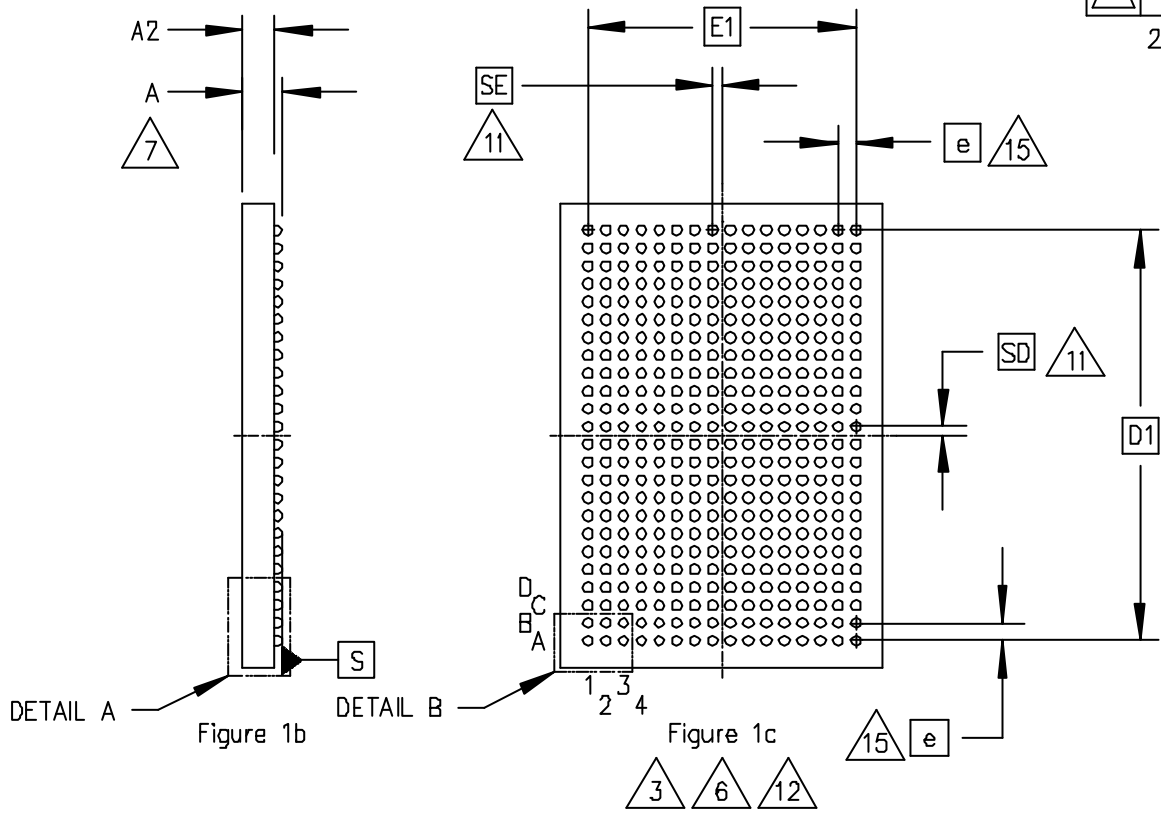
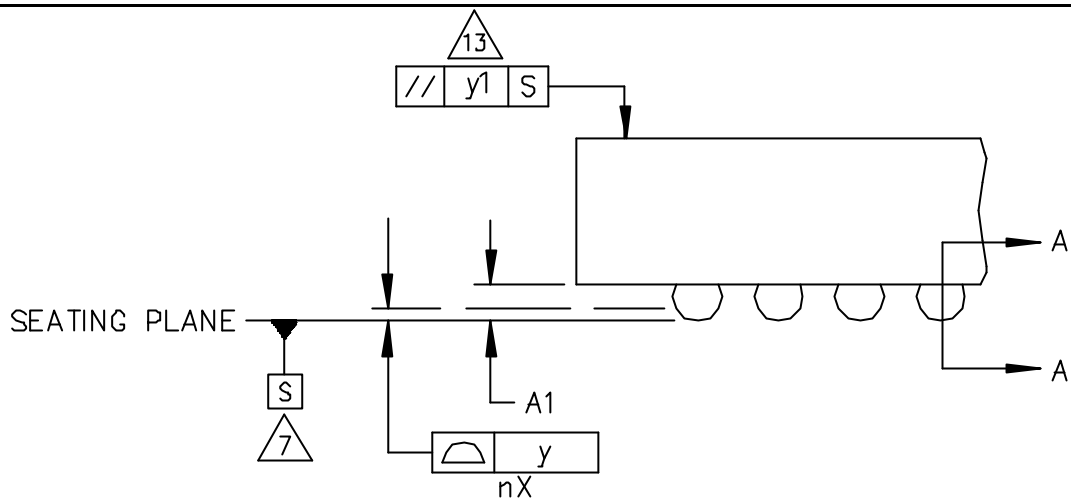


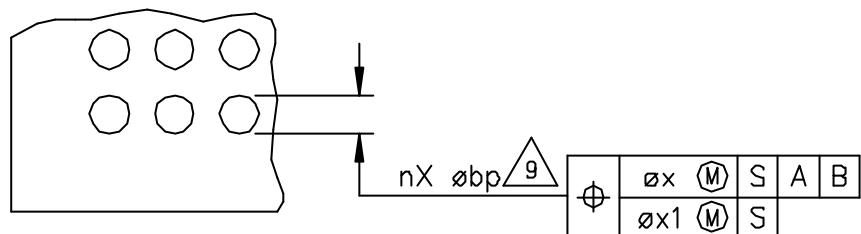
Figure 1b

Figure 1c

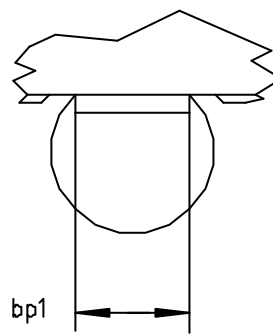
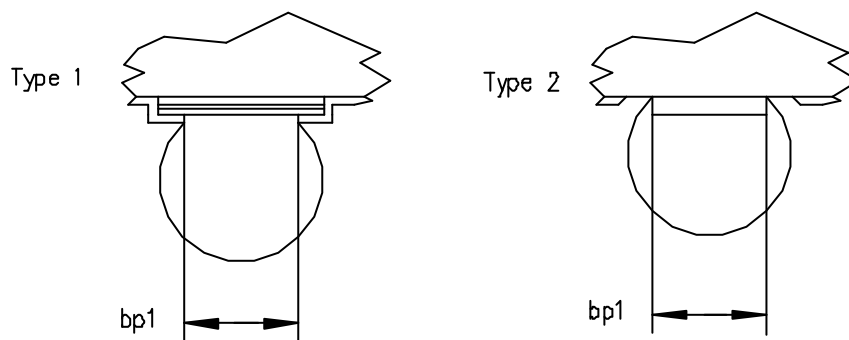
 	Thin Fine Pitch BGA 0,80 mm Pitch Outline Family	Date:2006
	60191 IEC I-171E-a	



DETAIL A
(ROTATED 90° CW)



10 DETAIL B



15 SECTION A-A

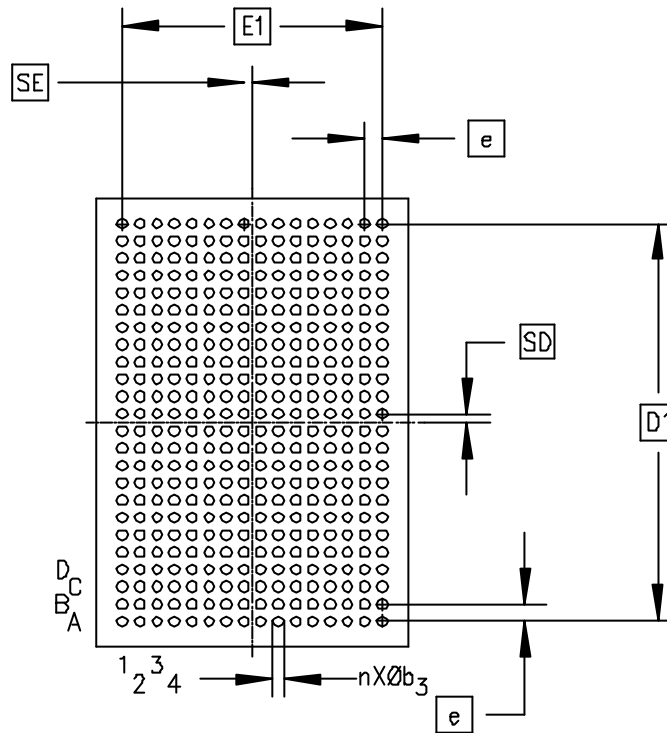


Thin Fine Pitch BGA
0,80 mm Pitch Outline Family

Date:2006

60191 IEC I-171E-b

6 PATTERN OF TERMINAL POSITION



$$\varnothing b_3' = b_p \text{ Max} + x_1$$

$$D' = D + v$$

$$E' = E + v$$

APPLICATION: BODY EDGES MUST LIE ON OR INSIDE D' X E' BOUNDARY
WHEN ALL BALLS LIE ON OR INSIDE $\varnothing b_3$ BOUNDARIES.

NOTE: D' X E' IS THE MINIMUM BOARD KEEPOUT ZONE REQUIRED.

Figure 2

	Thin Fine Pitch BGA 0,80 mm Pitch Outline Family	Date:2006
	60191 IEC I -171E-c	

0,80 mm ("e") Pitch Variation											
Variation?	E01	E02	E03	E04	E05	E06	E07	E08	E09	E10	NOTES
Symbol ?											
A-MAX	1,20	1,20	1,20	1,20	1,20	1,20	1,20	1,20	1,20	1,20	
A1-MIN	0,25	0,25	0,15	0,25	0,15	0,15	0,25	0,25	0,15	0,25	
A2-MAX	0,95	0,95	1,05	0,95	1,05	1,05	0,95	0,95	1,05	0,95	
Øbp	MIN	0,40	0,40	0,25	0,40	0,25	0,25	0,45	0,45	0,25	0,40
	NOM	0,45	0,45	0,30	0,45	0,30	0,30	0,50	0,50	0,30	0,45
	MAX	0,50	0,50	0,35	0,50	0,35	0,35	0,55	0,55	0,35	0,50
Øbp1-MIN	0,30	0,30	0,20	0,30	0,20	0,20	0,35	0,35	0,20	0,30	
	8,00	9,00	9,00	9,00	9,00	9,00	10,00	11,00	12,00	9,00	
	6,00	6,00	6,00	8,00	8,00	8,00	11,50	9,00	6,00	8,00	
	5,60	5,60	5,60	5,60	5,60	5,60	7,20	9,60	5,60	5,60	
	4,00	4,00	4,00	4,00	4,00	5,60	6,40	7,20	4,00	4,00	
nD	8	8	8	8	8	8	10	13	8	8	
nE	6	6	6	6	6	8	9	10	6	6	
n	48	48	48	48	48	60	60	78	48	48	
Pattern #	P-02	P-02	P-02	P-02	P-02	P-08	P-18	P-16	P-02	P-02	16
V	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	
X	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	
X1	0,08	0,08	0,08	0,08	0,08	0,08	0,08	0,08	0,08	0,08	
Y	0,12	0,12	0,08	0,12	0,08	0,08	0,12	0,12	0,08	0,12	
Y1	0,20	0,20	0,20	0,20	0,20	0,20	0,20	0,20	0,20	0,20	
Group 2											
Øb3-MAX	0,58	0,58	0,43	0,58	0,43	0,43	0,63	0,63	0,43	0,58	
	0,40	0,40	0,40	0,40	0,40	0,40	0,40	0,0	0,40	0,40	
	0,40	0,40	0,40	0,40	0,40	0,40	0,0	0,40	0,40	0,40	
NOTES											
 			Thin Fine Pitch BGA 0,80 mm Pitch Outline Family					Date:2006			
			60191 IEC I –171E-d								

0,80 mm ("e") Pitch Variation (Continued)											
Variation?	E11	E12	E13	E14	E15	E16	E17	E18	E19	E20	NOTES
Symbol ?											
A-MAX	1,20	1,20	1,20	1,20	1,20	1,20	1,20	1,20	1,20	1,20	
A1-MIN	0,15	0,15	0,25	0,25	0,25	0,25	0,15	0,25	0,25	0,15	
A2-MAX	1,05	1,05	0,95	0,95	0,95	0,95	1,05	0,95	0,95	1,05	
Øbp	MIN	0,25	0,25	0,40	0,40	0,40	0,40	0,25	0,40	0,40	0,25
	NOM	0,30	0,30	0,45	0,45	0,45	0,45	0,30	0,45	0,45	0,30
	MAX	0,35	0,35	0,50	0,50	0,50	0,50	0,35	0,50	0,50	0,35
Øbp1-MIN	0,20	0,20	0,30	0,30	0,30	0,30	0,20	0,30	0,30	0,20	
D	12,00	12,00	13,00	13,00	13,00	14,00	14,00	14,00	14,00	15,00	
E	9,00	11,00	11,00	11,00	11,00	8,00	8,00	10,00	11,50	8,00	
D1	7,20	8,80	11,20	11,20	8,80	8,80	8,80	12,80	8,00	7,20	
E1	6,40	5,60	6,40	5,60	8,80	5,60	5,60	8,80	6,40	4,00	
nD	10	12	15	15	12	12	12	17	11	10	
nE	9	8	9	8	12	8	8	12	9	6	
n	84	63	90	60	128	64	63	136	56	40	
Pattern #	P-09	P-03	P-12	P-01	P-14	P-03	P-03	P-17	P-13	P-07	16
V	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	
X	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	
X1	0,08	0,08	0,08	0,08	0,08	0,08	0,08	0,08	0,08	0,08	
Y	0,08	0,08	0,12	0,12	0,12	0,12	0,08	0,12	0,12	0,08	
Y1	0,20	0,20	0,20	0,20	0,20	0,20	0,20	0,20	0,20	0,20	
Group 2											
Øb3-MAX	0,43	0,43	0,58	0,58	0,58	0,58	0,43	0,58	0,58	0,43	
SD	0,40	0,40	0,0	0,0	0,40	0,40	0,40	0,0	0,0	0,40	
SE	0,0	0,40	0,0	0,40	0,40	0,40	0,40	0,40	0,0	0,40	
NOTES											
			Thin Fine Pitch BGA					Date:2006			
			0,80 mm Pitch Outline Family								
			60191 IEC I –171E-e								

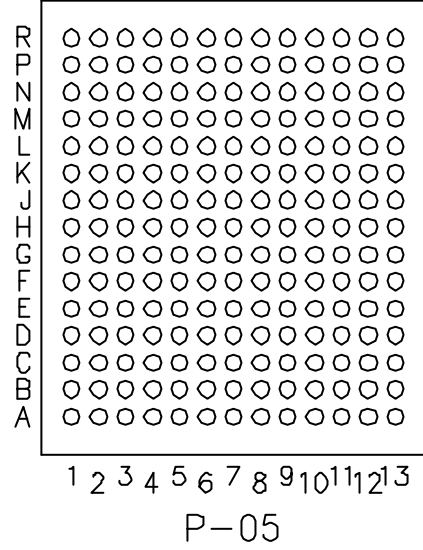
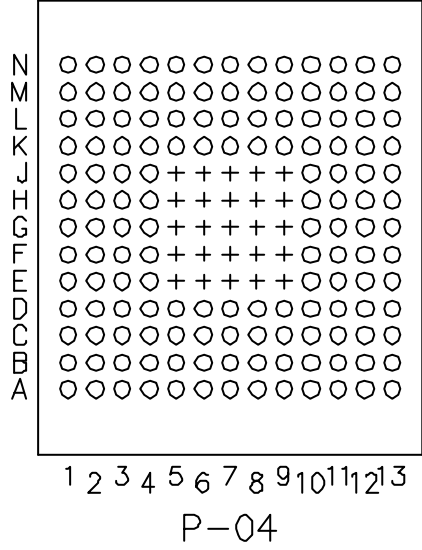
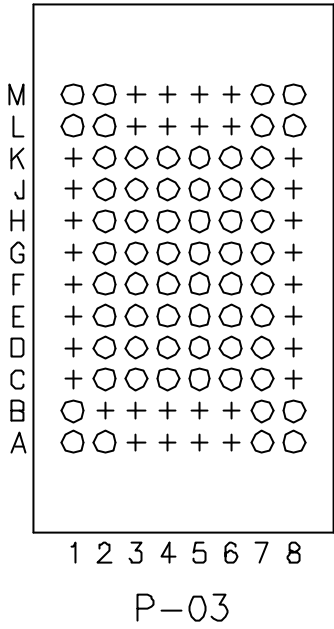
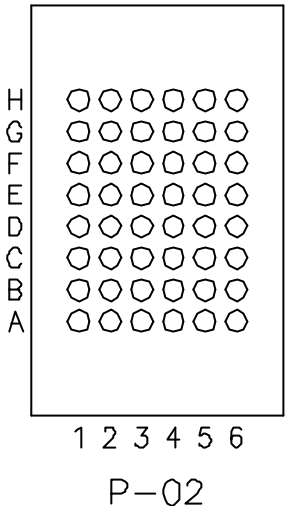
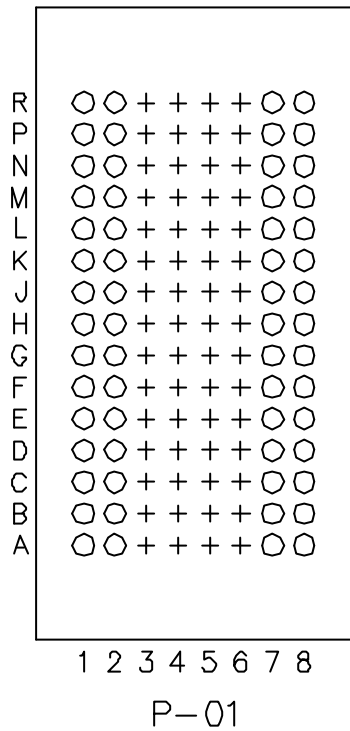
0,80 mm ("e") Pitch Variation (Continued)											
Variation?	E21	E22	E23	E24	E25	E26	E27	E28	EXX	EXX	NOTES
Symbol ?											
A-MAX	1,20	1,20	1,20	1,20	1,20	1,20	1,20	1,20			
A1-MIN	0,25	0,25	0,25	0,25	0,25	0,25	0,25	0,15			
A2-MAX	0,95	0,95	0,95	0,95	0,95	0,95	0,95	1,05			
Øbp	MIN	0,40	0,40	0,40	0,40	0,40	0,40	0,25			
	NOM	0,45	0,45	0,45	0,45	0,45	0,45	0,30			
	MAX	0,50	0,50	0,50	0,50	0,50	0,50	0,35			
Øbp1-MIN	0,30	0,30	0,30	0,30	0,30	0,30	0,30	0,20			
	15,00	15,00	15,00	16,00	16,00	16,00	16,00	16,00			
	13,00	13,00	13,00	8,00	9,00	9,00	9,00	10,00			
	9,60	11,20	12,80	11,20	11,20	11,20	11,20	5,60			
	9,60	9,60	9,60	5,60	4,80	6,40	6,40	5,60			
nD	13	15	17	15	15	15	15	8			
nE	13	13	13	8	7	9	9	8			
n	144	195	221	60	60	80	64	60			
Pattern #	P-04	P-05	P-10	P-01	P-06	P-11	P-15	P-08			16
V	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15			
X	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15			
X1	0,08	0,08	0,08	0,08	0,08	0,08	0,08	0,08			
Y	0,12	0,12	0,12	0,12	0,12	0,12	0,12	0,08			
Y1	0,20	0,20	0,20	0,20	0,20	0,20	0,20	0,20			
Group 2											
Øb3-MAX	0,58	0,58	0,58	0,58	0,58	0,58	0,58	0,43			
	0,0	0,0	0,0	0,0	0,0	0,0	0,0	0,40			
	0,0	0,0	0,0	0,40	0,0	0,0	0,0	0,40			
NOTES											
 			Thin Fine Pitch BGA 0,80 mm Pitch Outline Family						Date:2006		
			60191 IEC I –171E-f								

NOTES:

1. Dimensioning and tolerancing is per ISO 1101:1983.
2. All dimensions are in millimetres.
3. Solder ball position designators are per IEC 60191-4.
4. e refers to the solder ball grid pitch.
5. n refers to the total number of terminal positions in a variation, nD refers to the maximum number of terminal positions on one side of the package in the direction of dimension D. nE refers to the maximum number of terminal positions on one side of the package in the direction of dimension E.
6. 16 X 24 matrix is shown for illustration only.
7. This dimension includes the stand-off height "A1" and the Package Body Thickness, but does not include attached features (e.g, External heat sink or chip capacitors), An integral heat slug is not considered an attached feature.
8. Dimension "bp" is measured at the maximum solder ball diameter in a plane parallel to datum S
9. Primary datum S (seating plane) is defined by the crowns of the solder balls Secondary datum's A and B are determined using the body datum methodology.
10. Terminal A1 corner must be identified on the top surface by a chamfer, ink mark, metallized marking, indentation, or other means on the package body, lid or integral heat slug, Some orientation feature on the ball attach side is recommended.
11. SD and SE are measured with respect to datum's A and B and is defines the position of the center solder ball in the outer row. When there is an odd number of solder balls in the outer row parallel to the D or E dimension, respectively, SD or SE = 0,0 BSC. When there is an even number of solder balls in the outer row, SD or SE = e/2 BSC.
12. Solder ball arrays may be depopulated by the omission of balls from a full nD and nE matrix
13. For Glob top and Flip Chip configurations, parallelism (y1) applies only to the surface directly above the die area, The parallelism specification will not apply to any fillet or sloped region of the encapsulant.
14. This is a controlling dimension.
15. The solderable surface may be defined by an opening in the solder resist layer (type 1, "SMD") or by the size of a metallized pad (type 2, "NSMD"). It may be elliptical provided the ration of the major to minor axes is no greater than 2,1, and the surface area is no less than the minimum of a circular pad, For type 2 designs, exposed copper traces are permitted outside the bp pad area.
16. The pattern number describes the ball location in respect to the package body as well as any Additional ball depopulation.

	Thin Fine Pitch BGA 0,80 mm Pitch Outline Family	Date:2006
	60191 IEC I –171E-g	

FIGURE 3: SOLDER BALL PATTERNS  
(BOTTOM VIEWS)



+ = DEPOPULATED BALL POSITION

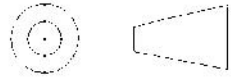
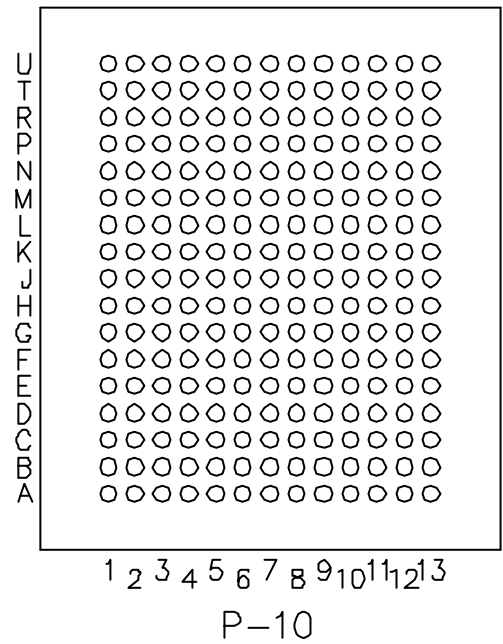
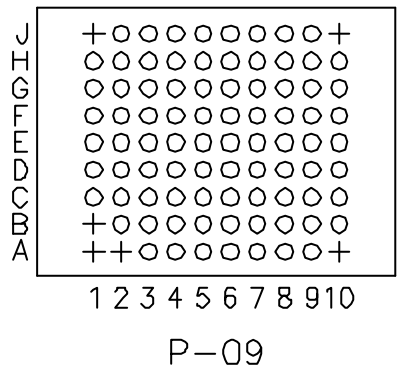
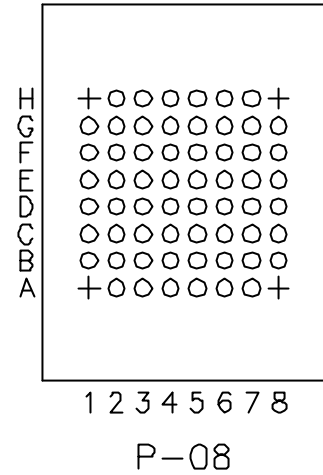
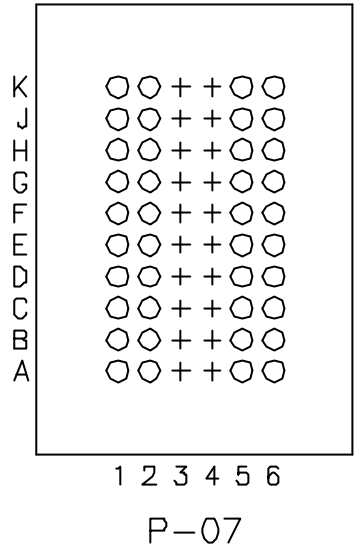
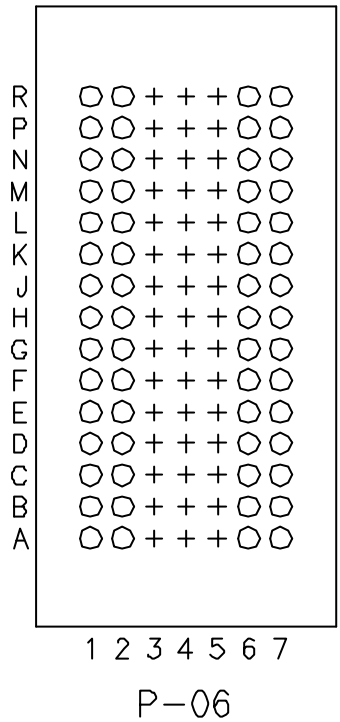
	Thin Fine Pitch BGA 0,80 mm Pitch Outline Family	Date:2006
	60191 IEC I -171E-h	

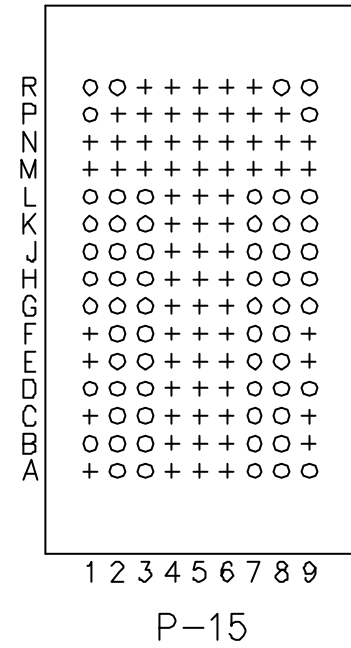
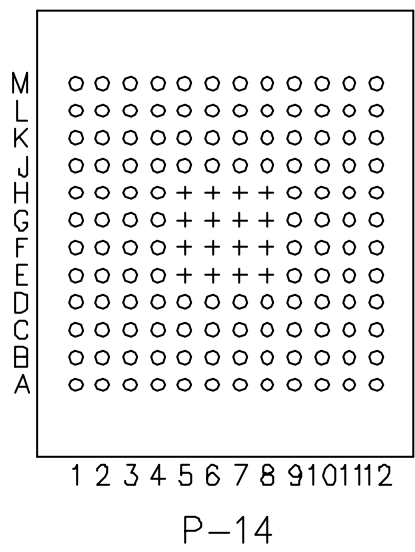
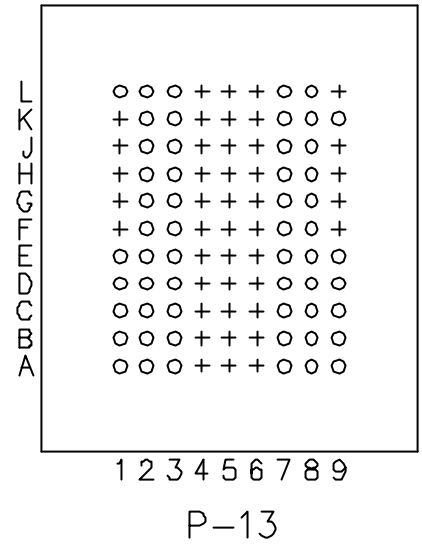
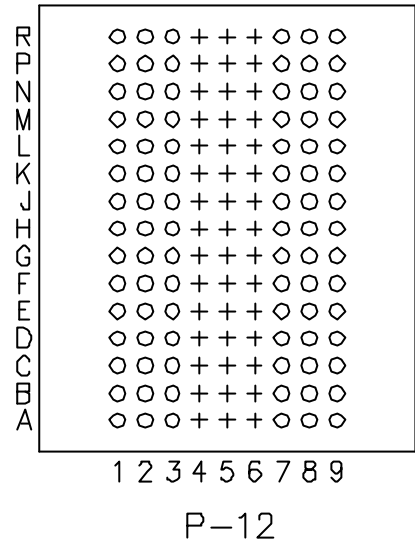
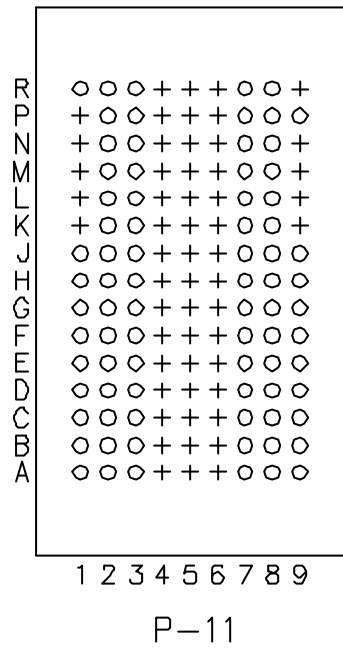
FIGURE 3: SOLDER BALL PATTERNS (cont.)  
(BOTTOM VIEWS)



+ = DEPOPULATED BALL POSITION

	Thin Fine Pitch BGA 0,80 mm Pitch Outline Family	Date:2006
	60191 IEC I-171E-i	

FIGURE 3: SOLDER BALL PATTERNS (cont.)  
(BOTTOM VIEWS)



+ = DEPOPULATED BALL POSITION

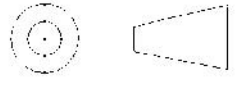
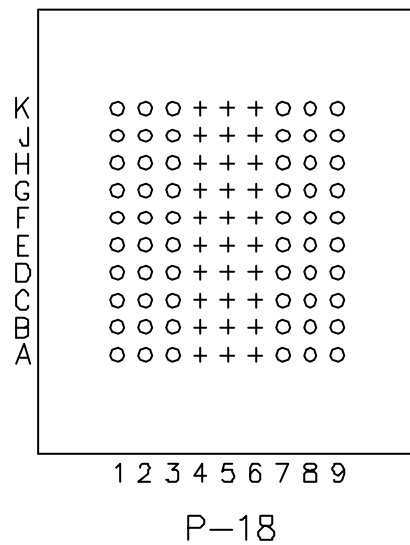
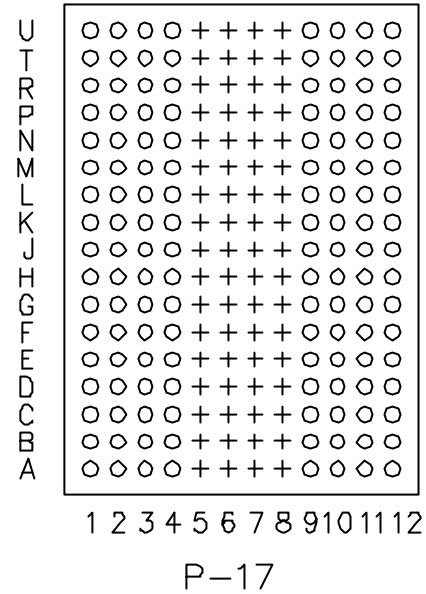
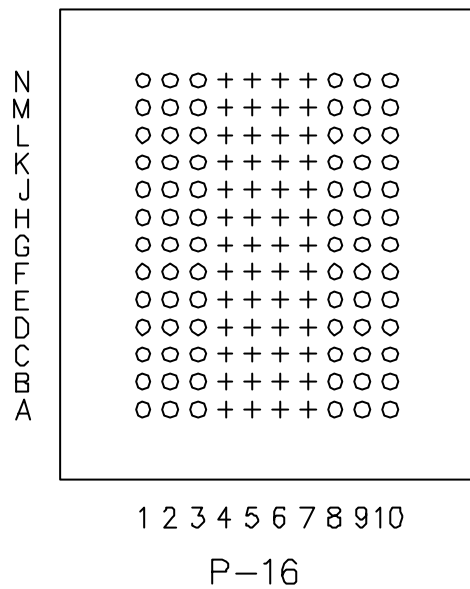
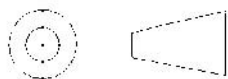
	Thin Fine Pitch BGA 0,80 mm Pitch Outline Family	Date:2006
	60191 IEC I-171E-j	

FIGURE 3: SOLDER BALL PATTERNS (cont.)  
(BOTTOM VIEWS)



+ = DEPOPULATED BALL POSITION



Thin Fine Pitch BGA
0,80 mm Pitch Outline Family

Date:2006

60191 IEC I-171E-k

ISBN 2-8318-8740-2



ICS 31.080.01
